

K621.381
B452.2
v.3, ej. 1

Enciclopedia de la **ELECTRONICA** **INGENIERIA Y TECNICA**

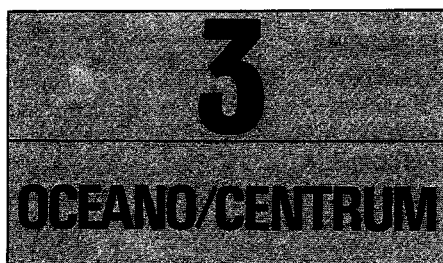
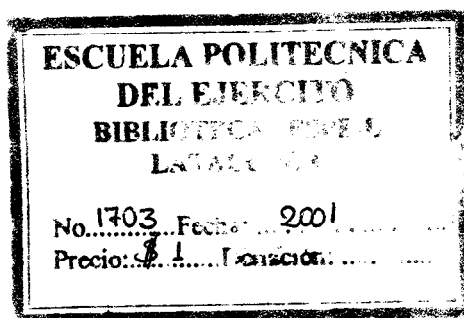
Charles Belove

**Departamento de Ingeniería Eléctrica y Computación
Florida Atlantic University
Boca Raton, Florida**

Director de la versión en español

Francisco Paniagua B., I.M.E.

Universidad Nacional Autónoma de México
Consultor Editorial de Ingeniería Eléctrica
Miembro de la U.S. Metric Association



Es una obra del
GRUPO EDITORIAL OCEANO

Presidente

José Lluís Monreal

Director General

José M.^a Martí

Director General de Publicaciones

Carlos Gisbert



Versión española de la edición original de Charles Belove "Handbook of Modern Electronics and Electrical Engineering" publicada por John Wiley & Sons, Nueva York, EE.UU.

VERSIÓN ORIGINAL

Consejo Editorial: Phillip Hopkins

Lockheed Engineering and
Management Services, Co., Inc.
Houston, Texas

Milton Rosenstein

New York Institute of Technology
Old Westbury, Nueva York

Edward Nelson

New York Institute of Technology
Old Westbury, Nueva York

Stanley Shinnars

Jericho, Nueva York

VERSIÓN ESPAÑOLA

Supervisión Editorial: Pedro Basurto Samperio

Edición: Begoña Robles

Dirección Editorial: Marta Bueno

Traducción: Roberto Palacios Martínez

Licenciado en Ciencias
Universidad Autónoma de Baja
California

Juan Carlos Vega Fagoaga

Ingeniería en Sistemas

Hugo Villagómez Velázquez

Licenciado en Física y Matemáticas
Instituto Politécnico Nacional, México
Doctor en Ciencias
Universidad de París, Francia

José Rafael Blengio Pinto

Médico Cirujano
Universidad Nacional Autónoma
de México

M.^a Dolores García Díaz

Traductora Especializada en Ciencias

© MCMLXXXVI Edición Original John Wiley & Sons, Inc.

© MCMXC Edición Española Ediciones Centrum Técnicas y Científicas

Paseo de Gracia, 26 — 08007 Barcelona — España

Tel. (93) 301 01 82 — Télex 51 735 exit e — Fax (93) 317 97 01

Reservados todos los derechos. Quedan rigurosamente prohibidas, sin la autorización escrita de los titulares del copyright, bajo las sanciones establecidas en las leyes, la reproducción total o parcial de esta obra por cualquier medio o procedimiento, comprendidos la reprografía y el tratamiento informático, y la distribución de ejemplares de ella mediante alquiler o préstamo públicos.

ISBN Edición española obra completa: 84-7841-016-3

ISBN Edición española volumen 3: 84-7841-019-8

ISBN Edición original: 0-471-09754-3

Impreso en España — Printed in Spain

Depósito legal B: 2007-91 (En)

Imprime: HUROPÉ, S.A.

Recaredo, 2-4 Barcelona

Índice de capítulos

CUARTA PARTE CIRCUITOS PASIVOS

19. Circuitos eléctricos lineales, 555

Jeffrey Hantgan, Yacov Shamash
y Martin Gazourian

Fundamentos de los circuitos
eléctricos, 556

Análisis de circuitos de CD y de CA,
569

Respuestas forzada y transitoria
de circuitos, 582

20. Filtros pasivos, 593

Icarius E. Pyros

Introducción, 594

Factores de atenuación y de fase, 594

Secciones T y π , 596

Filtros de K constante, 600

Filtros derivados en M , 601

Filtro pasabajas ideal, 606

Uso de la función característica, 606

Filtros Butterworth, 607

Filtros Chebychev, 609

21. Análisis de sistemas magnéticos, 613

Gordon R. Slemon

Modelos aproximados de características
 B - H , 614

Corrientes parásitas, 623

Circuitos equivalentes de sistemas
magnéticos complejos, 625
Análisis de sistemas de imán
permanente, 630

22. Análisis de circuitos auxiliado por computadora, 635

Milton Rosenstein

Introducción, 636

Análisis por computadora: redes
de CD, 636

Conjunto de programas para la solución
de redes, 640

Revisión de la sensibilidad, 643

Otros temas, 644

QUINTA PARTE CIRCUITOS ACTIVOS

23. Amplificadores operacionales, 649

Yusuf Z. Efe

Amplificadores operacionales ideales, 650

Configuraciones básicas de los
amplificadores operacionales, 650

Aplicaciones de las configuraciones
básicas, 652

Características de los amplificadores
operacionales, 653

Amplificador de instrumentación, 655

Aplicaciones lineales, 655

Aplicaciones no lineales, 659

24. Generadores de ondas de forma y circuitos relacionados, 669

Yusuf Z. Efe

Osciladores, 670
Modulación, 678
Desmoduladores, 688
Convertidores de frecuencias, 693
Detectores, 701

25. Conformación de ondas de forma y circuitos de sincronización, 707

Yusuf Z. Efe

Conformación de ondas de forma, 708
Circuitos de sincronización, 722
Circuito integrado de sincronización 555, 730

26. Filtros activos, 739

Yusuf Z. Efe

Funciones transferencia de filtros, 740
Sensibilidad, 741
Dispositivos activos en filtros activos, 742
Construcción de filtros pasabajas activos, 743
Construcción de filtros pasaaltas activos, 747
Construcción de filtros pasabanda activos, 748
Filtros activos bicuadrados de estado variable, 750
Diseños de filtros activos por simulación de inductores, 752

27. Fuentes de alimentación, 755

Yusuf Z. Efe

Introducción, 756
Fuentes de alimentación de CD no reguladas, 756
Filtros para fuentes de alimentación, 758
Fuentes de alimentación de CD reguladas, 760
Familias de reguladores de circuitos integrados, 762

**SEXTA PARTE
CIRCUITOS DIGITALES**

28. Compuertas, 779

Peter Graham

Introducción, 780
Símbolos de las compuertas, 780
Variaciones de compuertas disponibles, 781
Parámetros de especificación de compuertas, 783
Compuertas de transistores bipolares, 785
Lógica de semiconductores de metal y óxido complementarios (CMOS), 792
Elección de una familia de lógica, 796
Lógica integrada en inyección (IIL), 796
Dispositivos acoplados por la carga (CCD), 797

29. Multivibradores biestables y registros, 799

Thomas W. Parsons

Multivibradores biestables, 800
Registros, 808

CUARTA PARTE

Circuitos pasivos

CAPÍTULO 19

Circuitos eléctricos lineales

Jeffrey Hantgan

State University of Nueva York
Stony Brook, Nueva York

Yacov Shamash

Martin Gazourian

Florida Atlantic University
Boca Raton, Florida

19.1 Fundamentos de los circuitos eléctricos

- 19.1.1 Elementos circuitales, parámetros eléctricos y sus relaciones de voltaje y corriente
- 19.1.2 Teoremas circuitales fundamentales
- 19.1.3 Aplicaciones de los teoremas circuitales fundamentales

19.2 Análisis de circuitos de CD y de CA

- 19.2.1 Circuitos de CD
- 19.2.2 Números complejos
- 19.2.3 Análisis de CA

19.3 Respuestas forzada y transitoria de circuitos

19.1 FUNDAMENTOS DE LOS CIRCUITOS ELÉCTRICOS

Jeffrey Hantgan

19.1.1 Elementos circuitales, parámetros eléctricos y sus relaciones de voltaje y corriente

Clasificación de los circuitos y parámetros eléctricos
Las redes o circuitos eléctricos, formados por la interconexión de componentes circuitales eléctricos, pueden clasificarse en diversas categorías (lineales o no lineales, concentrados o distribuidos, pasivos o activos, invariantes o variantes en el tiempo) examinando los modelos matemáticos usados en la descripción de su comportamiento. Por ejemplo, una red lineal es un circuito constituido por componentes lineales y descrito por ecuaciones integrodiferenciales.

Para determinar si una red sin almacenamiento inicial de energía es de porte discreto lineal, es posible emplear dos excitaciones arbitrarias $e_1(t)$ y $e_2(t)$. Si las respuestas a $e_1(t)$ y $e_2(t)$ son $r_1(t)$ y $r_2(t)$, entonces la respuesta a una excitación $K_1e_1(t) + K_2e_2(t)$ en una red de porte discreto lineal será $K_1r_1(t) + K_2r_2(t)$. En el caso contrario la red se denomina no lineal.

Usualmente las excitaciones y respuestas de redes eléctricas agrupadas se describen empleando voltajes y corrientes, aunque también pueden emplearse otras cantidades, como la carga eléctrica, flujo magnético o flujo de potencia. Estas cantidades son un subconjunto del Sistema Internacional de Unidades (SI). El sistema SI contiene siete unidades básicas a partir de las cuales pueden deducirse todas las demás (tabla 19-1).

El conjunto de componentes de un circuito eléctrico también puede describirse empleando los términos "concentrado" ("agrupado") y "distribuido". En el caso de los componentes concentrados la respuesta eléctrica es inmediata, dado que su tamaño físico es mucho menor que la longitud de onda de la máxima frecuencia de operación. Algunos elementos concentrados típicos son los resistores, inductores, capacitores y transformadores. Por otro lado, los componentes dis-

tribuidos experimentan una demora en la respuesta eléctrica, ya que sus dimensiones espaciales deben considerarse de manera explícita. Dos elementos distribuidos típicos son las líneas de transmisión y guías de onda. Matemáticamente, los elementos circuitales concentrados se describen empleando ecuaciones diferenciales ordinarias, mientras que los elementos circuitales distribuidos se describen por medio de ecuaciones diferenciales parciales.

El término **red pasiva** se refiere a un sistema incapaz de suministrar más energía a un circuito externo de la que almacena inicialmente. Para determinar si un circuito es pasivo se examinan todas las posibles excitaciones relacionadas con la energía total del sistema:

$$w(t) = \int_{-\infty}^t v(t)i(t)dt \quad J$$

absorbida por la red. Si la energía total absorbida por el circuito es mayor o igual que cero durante todo el tiempo [esto es, si $w(t) \geq 0$], la red es pasiva. Cuando un circuito no es pasivo se denomina activo.

Si una excitación $e(t)$ en un circuito produce una respuesta única $r(t)$ independiente del tiempo de aplicación de la excitación, la red se denomina invariante en el tiempo; en caso contrario la red es variante. Los circuitos más usados son del primer tipo.

Un circuito lineal invariante en el tiempo puede analizarse en el dominio de la frecuencia empleando técnicas como las de:

1. Fasor generalizado.
2. Transformadas de Fourier.
3. Transformadas de Laplace (cap. 4).

Estas técnicas simplifican el cálculo matemático al transformar una ecuación integrodiferencial real en el dominio del tiempo en una ecuación algebraica en el dominio de la frecuencia compleja. La técnica del fasor generalizado es fácil de usar, pero sólo es aplicable cuando la función de forzamiento puede representarse por medio de una función exponencial (CD, ex-

Tabla 19-1. Sistema Internacional de Unidades (SI)

Cantidad	Unidad	Símbolo/abreviatura	Composición	Derivación
Unidades básicas				
Longitud (l)	metro (m)	m/l		
Masa	kilogramo	kg		
Tiempo	segundo (s)	s/t		
Corriente eléctrica	ampere	A/i		$i = dq/dt$
Temperatura	kelvin	K		
Cantidades derivadas importantes				
Carga	coulomb	C/q	A · s	$\int i(t)dt$
Energía	joule	J/W	kg · m ² /s ²	$\int p dt = \int v \cdot idt$
Potencia	watt	W/p	kg · m ² /s ³	$p = dw/dt = v \cdot i$
Voltaje	volt	V/v	kg · m ² /m ² · A	$v = dw/dq$

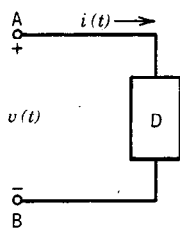


Fig. 19-1. Símbolo circuital para un elemento de dos terminales.

ponenciales, sinusoides y sinusoides amortiguados). El método de la transformada de Fourier amplía la técnica del fasor generalizado para incluir ciertas funciones de forzamiento no sinusoidales y no periódicas, pero está limitado a circuitos inicialmente relajados. No obstante, esta técnica puede emplearse para obtener la respuesta de estado estable a una excitación sinusoidal suponiendo que la función impulsora existe en todo momento. El método de la transformada de Laplace permite una mayor variedad de excitaciones, al tiempo que incorpora automáticamente las condiciones iniciales en la solución para la respuesta completa.

El símbolo circuital para un elemento de dos terminales se presenta en la figura 19-1. La dirección de la corriente convencional supuesta (flujo de carga positiva) se indica por medio de una flecha, mientras que los signos de polaridad (+, -) indican que se supone que la terminal A está a un potencial de $v(t)$ volts mayor que la terminal B. Es claro que las direcciones de referencia del voltaje y la corriente en un dispositivo de dos terminales son arbitrarias. Por conveniencia, puede establecerse que la corriente fluye por el dispositivo desde la terminal de mayor potencial hacia la terminal de menor potencial. Esta convención, llamada de dirección de referencia propuesta o de referencia de carga, determina un flujo de potencia en el dispositivo siempre que el producto $v \cdot i$ real sea positivo.

Las redes eléctricas se forman interconectando dispositivos eléctricos en sus terminales. En la figura 19-2 se presenta una red posible. Una unión en la que se conectan dos o más dispositivos se conoce como nodo. Los componentes eléctricos numerados 1, 3 y 4 son dispositivos de dos terminales, mientras que el componente número 2 es un dispositivo de tres terminales. Un dispositivo de dos terminales o un grupo de dispositivos que sólo presenta dos terminales (como la red de la figura 19-2, entre los puntos a y b) se denomina rama. Dado que una señal eléctrica puede aplicarse o medirse entre cualesquiera dos terminales, un par de dos terminales de un dispositivo o red eléctricos con frecuencia se denomina puerta (p. ej., los puntos a y b de la fig. 19-2). Cuando un conjunto de ramas o dispositivos se conectan en sucesión se forma una trayectoria. Al conectar los dispositivos 2 y 3 o 2 y 4 de la figura 19-2 se forma una trayectoria del nodo 1' al nodo 3'. En dicha figura es posible formar una trayectoria cerrada del nodo 2' y de regreso a él mismo si se traza un recorrido que pase por los nodos 2, 3 y 4. Las trayectorias cerradas se conocen como celdas, bucles, ciclos o circuitos.

Elementos circuitales ideales básicos

Antes de describir las redes eléctricas agrupadas es necesario definir algunos elementos circuitales ideales básicos. En la tabla 19-2 se enumeran algunos de ellos, acompañados de su descripción matemática respectiva en términos de voltaje y corriente (v e i).

En la tabla 19-2 se presentan distintos tipos de fuentes ideales. Estas fuentes ideales, que son dispositivos activos, pueden dividirse en dos subgrupos: independientes y dependientes.

Fuentes independientes. Pueden subdividirse a su vez en dos subgrupos: de voltaje y de corriente. En el caso de una fuente de voltaje ideal, se mantendrá un voltaje preestablecido entre las terminales, independientemente de la carga o corriente suministrada. En el caso de la fuente de corriente ideal, el flujo de corriente por el dispositivo es predeterminado e independiente de la carga. Así, cualquier voltaje puede ser suministrado por una fuente de corriente ideal.

Fuentes dependientes. Se dividen en cuatro subgrupos:

- Fuente de voltaje controlada por voltaje (VCVS).
- Fuente de voltaje controlada por corriente (CCVS).
- Fuente de corriente controlada por voltaje (VCCS).
- Fuente de corriente controlada por corriente (CCCS).

En todos estos casos las condiciones en las terminales (un voltaje de un lado a otro de la fuente o la corriente a través de la fuente) son controladas por un voltaje o una corriente existentes localizados en algún lugar dentro de la red eléctrica. Por ejemplo, la CCVS mantiene un voltaje de un lado a otro de la fuente dependiente sin importar la corriente que fluye por esta última, pero que depende en términos funcionales de una corriente existente localizada en algún lugar dentro del circuito.

Las características de voltaje y corriente del resistor lineal se presentan en la figura 19-3 como una línea recta. Esta relación lineal puede expresarse por medio de la ley de Ohm como:

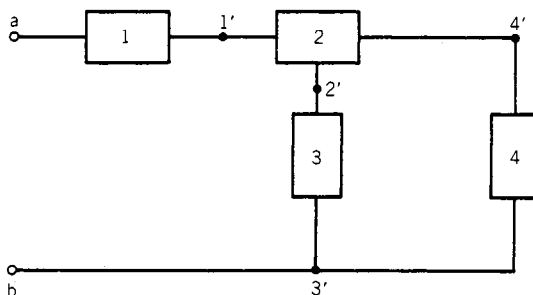


Fig. 19-2. Una posible red eléctrica.

Tabla 19-2. Elementos circuitales ideales

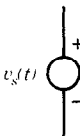
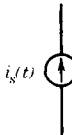
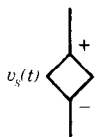
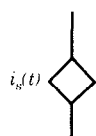
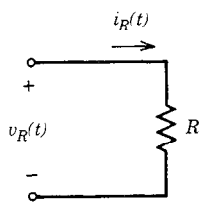
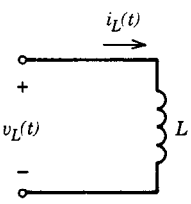
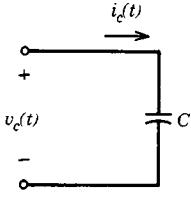
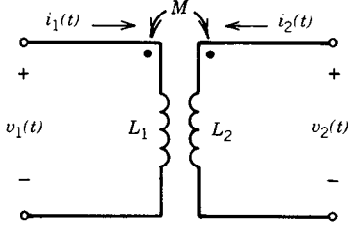
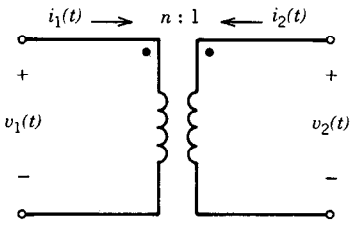
Dispositivo	Símbolo	Unidad	Descripción de voltaje y corriente
Dispositivos activos			
Fuente de voltaje		volt	$v_s(t)$ = especificado; $i(t)$ = cualquiera
Fuente de corriente		ampere	$i_s(t)$ = especificada; $v(t)$ = cualquiera
Fuente de voltaje dependiente		volt, μ (adimensional) r en ohm	Fuente de voltaje controlada por voltaje (VCCS): $v_s(t) = \mu v_c(t)$; $i(t)$ = cualquiera; $v_c(t)$ = un voltaje de control Fuente de voltaje controlada por corriente (CCVS): $v_s(t) = r i_c(t)$; $i(t)$ = cualquiera; $i_c(t)$ = una corriente de control
Fuente de corriente dependiente		ampere, β (adimensional) siemen	Fuente de corriente controlada por voltaje (VCCS): $i_s(t) = g v_c(t)$; $v(t)$ = cualquiera; $v_c(t)$ = un voltaje de control Fuente de corriente controlada por corriente (CCCS): $i_s(t) = \beta i_c(t)$; $v(t)$ = cualquiera; $i_c(t)$ = una corriente de control
Dispositivos pasivos			
Resistor		ohm	$v(t) = i(t)R$

Tabla 19-2. Elementos circuitales ideales (continuación)

Dispositivo	Símbolo	Unidad	Descripción de voltaje y corriente
Dispositivos pasivos (cont.)			
Inductor		henry	$v_L(t) = L_1 \frac{di_L(t)}{dt}$ $i(t) = \frac{1}{L} \int_0^t v(\tau) d\tau + i_0$
Capacitor		farad	$i_C(t) = C \frac{dV_C(t)}{dt}$ $v(t) = \frac{1}{C} \int_0^t i(\tau) d\tau + V_0$
Bobina acoplada			$v_1(t) = L_1 \frac{di_1(t)}{dt} + M \frac{di_2(t)}{dt}$ $v_2(t) = M \frac{di_1(t)}{dt} + L_2 \frac{di_2(t)}{dt}$
Transformador ideal			$\frac{v_2(t)}{v_1(t)} = n \frac{i_1(t)}{i_2(t)} = -n$

$$v(t) = Ri(t) \quad \text{o bien} \quad i(t) = Gv(t) \quad (19-1)$$

donde $R = 1/G$. R es la resistencia en ohms (Ω) y G es la conductancia en mhos (\mathcal{U}) del resistor. Tanto R como G son constantes. En la tabla 19-2 se presenta el símbolo circuital de un resistor.

Dos tipos especiales de resistor son:

1. **El cortocircuito:** puede soportar cualquier corriente, no tiene caída de voltaje entre sus terminales y presenta resistencia cero o conductancia infinita.
2. **El circuito abierto:** puede soportar cualquier voltaje entre sus terminales, pues por éstas no fluye corriente y presenta cero conductancia o resistencia infinita.

En la figura 19-4 se ilustran las características de un elemento de circuito abierto y un elemento de cortocircuito.

Enseguida se reexaminan la fuente de voltaje independiente y la fuente de corriente independiente empleando las anteriores definiciones de circuito abierto y cortocircuito. Considérese una fuente de voltaje independiente que soporta cualquier corriente dado un voltaje preestablecido $v(t)$. Para el caso especial $v(t) = 0$, la fuente de voltaje independiente resulta estar en cortocircuito. Empleando un argumento similar, considérese una fuente de corriente independiente que soporta cualquier voltaje dada una corriente preestablecida $i(t)$. Para el caso especial $i(t) = 0$, la fuente de corriente independiente resulta estar en circuito abierto. De este modo, una fuente de corriente independiente se considera un circuito abierto generalizado.

Con base en la ecuación 19-1 se observa que las formas de onda de voltaje y corriente del resistor son idénticas, excepto por su amplitud. El resistor dado por la ecuación 19-1 es un dispositivo eléctrico lineal invariante en el tiempo. Una inspección de la energía total absorbida por el resistor:

$$w_R(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^t Ri^2(\tau)d\tau > 0$$

revela que este dispositivo es pasivo. El resistor siempre disipa energía, puesto que el área bajo la integral entre dos momentos cualesquiera es positiva [$i^2\tau \geq 0$].

Un inductor ideal, algunas veces llamado bobina, almacena energía en su campo magnético. Faraday demostró que modificando el acoplamiento inductivo en una bobina se induce un voltaje en las terminales de este dispositivo. La ley de Faraday puede expresarse como:

$$v(t) = \frac{d\lambda}{dt} \quad (19-2)$$

donde el acoplamiento inductivo λ es el producto del flujo por el número de espiras de la bobina. En un inductor lineal, el flujo es linealmente proporcional a la corriente. De este modo, la relación entre el voltaje

en las terminales y la corriente a través de un inductor puede obtenerse expresando la ley de Faraday como:

$$v(t) = L \frac{di}{dt} \quad (19-3)$$

donde L es la inductancia, una constante cuya unidad es el henry. El símbolo circuital para el inductor se presenta en la tabla 19-2. Un inductor descrito por la ecuación 19-3 es un dispositivo eléctrico lineal invariante en el tiempo.

Para determinar la energía total absorbida por un inductor se emplea la ecuación 19-3 como:

$$w_L(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^t (Li)di = \frac{1}{2}Li^2(t)$$

Esta ecuación demuestra que la energía total absorbida es proporcional al cuadrado de la corriente final. Dado que la energía total $w_L(t)$ absorbida por un inductor es igual a cero siempre que la corriente $i(t)$ a través del inductor es cero, el inductor puede emplearse como dispositivo de almacenamiento de energía. Un dispositivo eléctrico capaz de almacenar energía e incapaz de disiparla se denomina sin pérdidas. La inductancia L es una medida de la capacidad de almacenamiento de energía de un inductor.

Dado que la energía almacenada en un inductor no puede cambiar de manera instantánea, tampoco puede hacerlo la corriente $i(t)$, que es una medida directa de la energía almacenada en el inductor. Este resultado puede demostrarse fácilmente multiplicando ambos miembros de la ecuación 19-3 por dt e integrando:

$$i(t) = \frac{1}{L} \int_{-\infty}^0 v(\tau)d\tau + \frac{1}{L} \int_0^t v(\tau)d\tau = I_0 + \frac{1}{L} \int_0^t v(\tau)d\tau \quad (19-4)$$

Para una función voltaje no singular $v(t)$, la integral de la derecha de la ecuación 19-4 se hace cero cuando los límites de integración van de cero a cero por la derecha. Así, la corriente que fluye por un inductor y la energía almacenada en él no pueden cambiar de manera instantánea.

Un capacitor ideal almacena energía en su campo eléctrico. Puede formarse empleando dos electrodos separados por un dieléctrico. En un capacitor lineal invariante en el tiempo, la carga que se produce en los electrodos es proporcional al voltaje aplicado:

$$q(t) = Cv(t) \quad (19-5)$$

donde la capacidad C es una constante medida en farads. En la tabla 19-2 se presenta el símbolo circuital para un capacitor.

Por definición, la corriente es la derivada de la carga con respecto al tiempo. De este modo, la relación entre el voltaje y la corriente para un capacitor puede deducirse diferenciando la ecuación 19-5:

$$i(t) = \frac{dq(t)}{dt} = C \frac{dv(t)}{dt} \quad (19-6)$$

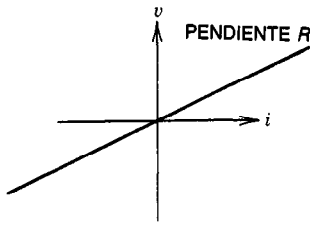


Fig. 19-3. Característica voltaje-corriente de un resistor lineal invariante en el tiempo.

Para determinar la energía total absorbida por el capacitor se emplea la ecuación 19-6 como:

$$w_c(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^v Cvdv = \frac{1}{2}Cv^2(t)$$

Esta ecuación ilustra el hecho de que la energía total absorbida por un capacitor es proporcional al cuadrado del voltaje final. Dado que la energía total $w_c(t)$ absorbida por el capacitor es cero siempre que el voltaje $v(t)$ de un lado a otro del capacitor sea cero, este dispositivo es sin pérdidas y puede emplearse como elemento de almacenamiento de energía. La capacitancia C es una medida de la capacidad de almacenamiento de energía de un capacitor.

Puesto que la energía almacenada en un capacitor no puede cambiar de manera instantánea, tampoco puede hacerlo el voltaje $v(t)$, que es una medida directa de esa energía. Esto puede demostrarse multiplicando ambos miembros de la ecuación 19-6 por dt e integrando:

$$v(t) = \frac{1}{C} \int_{-\infty}^0 i(\tau)d\tau + \frac{1}{C} \int_0^t i(\tau)d\tau = V_0 + \frac{1}{C} \int_0^t i(\tau)d\tau \quad (19-7)$$

Para una función corriente no singular $i(t)$, la integral del lado derecho de la ecuación 19-7 se hace cero cuando los límites de integración van de cero a cero por la derecha. Así, el voltaje de un lado a otro de un capacitor y la energía almacenada en él no pueden cambiar de manera instantánea.

Las bobinas acopladas, transformadores ideales y fuentes dependientes son sólo unos cuantos de los dispositivos circuitales de uso común. Estos dispositivos constan de más de dos terminales, y las características $v-i$ de un conjunto de terminales se relacionan o están acopladas con las características $v-i$ de otro conjunto de terminales.

Considérese el transformador representado en la tabla 19-2. En este caso dos inductores, L_1 y L_2 , comparten un campo magnético común. El voltaje inducido de un lado a otro de una bobina es una superposición de dos voltajes producidos individualmente, que resultan de las corrientes dependientes del tiempo i_1 e i_2 .

Las ecuaciones matemáticas que expresan la relación entre voltajes y corrientes de puerta para el transformador lineal invariante en el tiempo son las siguientes:

$$\begin{aligned} v_1(t) &= L_1 \frac{di_1(t)}{dt} + M \frac{di_2(t)}{dt} \\ v_2(t) &= M \frac{di_1(t)}{dt} + L_2 \frac{di_2(t)}{dt} \end{aligned} \quad (19-8)$$

L_1 y L_2 son la autoinductancia de las bobinas 1 y 2 en henrys y M es la inductancia mutua en henrys. La inductancia mutua se relaciona con la autoinductancia por la expresión:

$$M = k\sqrt{L_1L_2} \quad (19-9)$$

donde k es el coeficiente de acoplamiento, con un valor mínimo de -1 y máximo de $+1$. Se dice que un transformador con coeficiente de acoplamiento igual a la unidad es perfecto.

Los signos asociados con los términos de la ecuación 19-8 son para el transformador que se presenta en la tabla 19-2 y son controlados por el sentido de los devanados. Este sentido se indica por medio de puntos de referencia colocados en el transformador o en un diagrama acompañante. Cuando ambas corrientes entran o salen de los devanados en las terminales con puntos, el signo de la inductancia mutua es positivo.

La energía total entregada a un transformador es:

$$\begin{aligned} w(t) &= \int_{-\infty}^t [v_1(\tau)i_1(\tau) + v_2(\tau)i_2(\tau)]d\tau \\ &= \frac{1}{2}[L_1i_1^2(t) + 2Mi_1(t)i_2(t) + L_2i_2^2(t)] \end{aligned} \quad (19-10)$$

Puesto que el cuadrado del coeficiente de acoplamiento debe ser menor o igual a uno, el transformador es un dispositivo pasivo sin pérdidas capaz de almacenar energía.

Un transformador ideal, distinto de un transformador perfecto, se caracteriza por medio de una razón de vueltas n . Para las direcciones de referencia dadas, el transformador ideal de la tabla 19-2 tiene las siguientes características $v-i$:

$$v_1(t) = nv_2(t) \quad \text{y} \quad i_2(t) = -ni_1(t) \quad (19-11)$$

La energía total suministrada al transformador ideal es cero en todo momento. Así, el transformador ideal es pasivo, sin pérdidas e incapaz de almacenar energía.

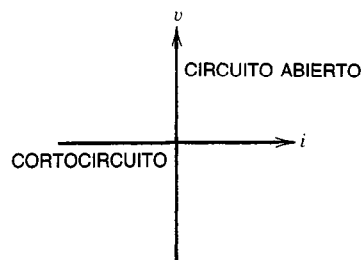


Fig. 19-4. Características voltaje-corriente de un cortocircuito y un circuito abierto.

Tabla 19-3. Funciones impedancia de diversos elementos circuitales ideales

Elemento	Diagrama	Fórmulas	
Resistor		$Z_R(s) = R$	$V_R(s) = RI_R(s)$
Inductor		$Z_L(s) = sL$	$V_L(s) = sLI_L(s)$
Capacitor		$Z_C(s) = \frac{1}{sC}$	$V_C(s) = I_C(s)/sC$
Bobinas acopladas		$V_1(s) = sL_1I_1(s) + sMI_2(s)$ $V_1(s) = sMI_1(s) + sL_2I_2(s)$	

Impedancia

Como ya se dijo, un circuito lineal invariante en el tiempo puede analizarse en el dominio de la frecuencia empleando uno de varios métodos transformados. En cada uno de estos métodos se utiliza el concepto de impedancia, fundamental en el análisis y síntesis de circuitos.

La impedancia, $Z(s)$, se define como la razón del voltaje transformado sobre la corriente transformada en un par de terminales cuando la red está inicialmente relajada, o:

$$Z(s) = \frac{1}{Y(s)} = \frac{V(s)}{I(s)} \quad (19-12)$$

El recíproco de la impedancia es la admitancia. Cuando se hace alusión indistintamente a uno de esos parámetros, se emplea el término "inmitancia". Para redes lineales agrupadas invariantes en el tiempo, la función impedancia $Z(s)$ es una función racional real.

En el análisis de un circuito, la frecuencia de excitación determina uno de los valores asumidos por la variable de la frecuencia compleja s . Para una excitación:

$$\left. \begin{array}{l} \text{de CD o constante } s = 0 \\ \text{exponencial } (e^{-\alpha t}) s = -\alpha \\ \text{sinusoidal } (\cos \omega t) s = j\omega \\ \text{sinusoidal amortiguada } (e^{-\alpha t} \cos \omega t) s = -\alpha + j\omega \end{array} \right\} \quad (19-13)$$

La respuesta de frecuencia de una red se obtiene examinando las gráficas de $|Z(s)|$ [magnitud de $Z(s)$] y $\angle Z(s)$ [ángulo de $Z(s)$] para los valores variables de la variable de la frecuencia compleja s .

En la tabla 19-3 se resumen las funciones impedancia para algunos elementos circuitales ideales ya mencionados.

19.1.2. Teoremas circuitales fundamentales**Leyes de Kirchhoff**

En el artículo anterior se hizo hincapié en la relación entre voltaje y corriente para elementos circuitales individuales. Cuando éstos y otros elementos circuitales se interconectan, son necesarios diversos teoremas y métodos de análisis de redes para determinar los voltajes y corrientes reales de la red.

Kirchhoff formuló dos leyes fundamentales, que son las piedras angulares del análisis de circuitos. Se refieren sólo a la topología de una red y son por completo independientes de cualquier relación voltaje-corriente para un dispositivo eléctricamente neutro.

La ley de las corrientes de Kirchhoff (KCL) es una expresión de la hipótesis de conservación de la carga. Considérese un nodo (fig. 19-5) que conecta dos ramas. Una rama dirige una corriente hacia el nodo (I_{ent}), mientras que la otra rama guía una corriente hacia fuera del nodo (I_{sal}). Puesto que el nodo debe ser eléctricamente neutro en todo momento, para la conservación de la carga se requiere que:

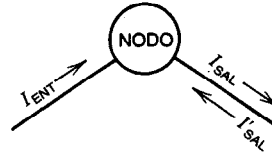


Fig. 19-5. Nodo circuitual.

$$I_{ent} = I_{sal} \quad \text{o bien} \quad I_{ent} - I_{sal} = 0$$

Represéntese ahora la corriente I_{sal} por medio de la corriente I'_{sal} ($I_{sal} = -I'_{sal}$), de modo que:

$$I_{ent} + I'_{sal} = 0$$

La ley de las corrientes de Kirchhoff establece que la suma algebraica de todas las corrientes de rama que entran en (o salen de) un nodo debe ser igual a cero en cualquier instante dado:

$$\sum i(t) = 0 \quad (19-14)$$

En la suma algebraica de corrientes en un nodo específico, se da un signo positivo a la magnitud de las corrientes de rama que entran en (o salen de) un nodo, y un signo negativo a la magnitud de las corrientes de rama que salen de (o entran en) un nodo. Aplicando la KCL a cada uno de los cuatro nodos del circuito que se muestra en la figura 19-6, se obtiene:

$$\left. \begin{array}{l} \text{Nodo A} \quad -i_1(t) - i_2(t) - i_3(t) = 0 \\ \text{Nodo B} \quad i_1(t) + i_4(t) + I_5(t) = 0 \\ \text{Nodo C} \quad i_2(t) + i_6(t) - i_4(t) = 0 \\ \text{Nodo D} \quad i_3(t) - i_5(t) - i_6(t) = 0 \end{array} \right\} \quad (19-15)$$

El voltaje de un lado a otro de la rama 2 en la figura 19-7, llamado voltaje de rama, se representa como v_{12} cuando se supone que el nodo 1 tiene mayor potencial que el nodo 2, y como v_{21} cuando se supone que el nodo 2 tiene mayor potencial que el nodo 1. Es claro que $v_{12} = -v_{21}$.

La ley de los voltajes de Kirchhoff (KVL) establece que la suma algebraica de los voltajes de rama en cualquier ciclo cerrado es cero en cualquier instante dado; es decir:

$$\sum v(t) = 0 \quad (19-16)$$

Puesto que el voltaje es una medida de la energía suministrada a, o recibida de, una carga eléctrica que se mueve por un campo eléctrico, la KVL es una expresión de la ley de conservación de la energía.

Para poder aplicar la KVL, el ciclo cerrado debe recorrerse en una sola dirección. Cuando la rama se recorre de un nodo de mayor potencial a otro de menor potencial, se da un signo positivo a la magnitud del voltaje de rama; se le da un signo negativo cuando la rama se recorre de un nodo de menor potencial a otro de mayor potencial.

Aplicando la KVL a la figura 19-7:

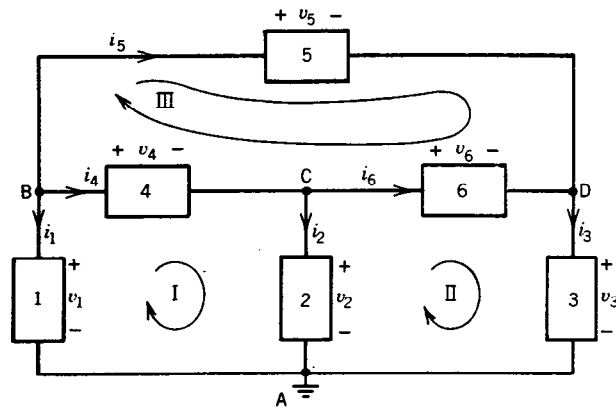


Fig. 19-6. Circuito con cuatro nodos y seis ramas.

$$v_{12}(t) + v_{23}(t) + v_{31}(t) = 0 \quad (19-17)$$

Elíjase arbitrariamente el nodo 3 como el nodo de referencia. Los voltajes $v_2(t)$ ($v_2 = v_{23}$) y $v_1(t)$ ($v_1 = v_{13}$) se denominan voltajes nodales, y el voltaje de rama $v_{12}(t)$ especificado como la diferencia de dos voltajes nodales será entonces:

$$v_{12}(t) = v_1(t) - v_2(t) \quad (19-18)$$

Aplicando la KVL a las celdas especificadas en la figura 19-6 se obtiene:

$$\left. \begin{array}{l} \text{Celda I} \quad -v_1(t) + v_4(t) + v_2(t) = 0 \\ \text{Celda II} \quad -v_2(t) + v_6(t) + v_3(t) = 0 \\ \text{Celda III} \quad v_5(t) - v_6(t) - v_4(t) = 0 \end{array} \right\} \quad (19-19)$$

Las ecuaciones 19-14 y 19-16 establecen las leyes de Kirchhoff para las variables voltaje y corriente dependientes del tiempo. Dichas leyes también son válidas para cantidades transformadas. Supóngase para el circuito mostrado en la figura 19-6 que las transformadas

de las variables en el dominio del tiempo $v_k(t)$ e $i_k(t)$ son $V_k(s)$ e $I_k(s)$. De este modo, las ecuaciones 19-15 y 19-19 pueden reexpresarse como:

$$\left. \begin{array}{l} \text{Celda I} \quad -V_1(s) + V_4(s) + V_2(s) = 0 \\ \text{Celda II} \quad -V_2(s) + V_6(s) + V_3(s) = 0 \\ \text{Celda III} \quad V_5(s) - V_6(s) - V_4(s) = 0 \end{array} \right\} \quad (19-20)$$

y

$$\left. \begin{array}{l} \text{Nodo A} \quad -I_1(s) - I_2(s) - I_3(s) = 0 \\ \text{Nodo B} \quad I_1(s) + I_4(s) + I_5(s) = 0 \\ \text{Nodo C} \quad I_2(s) + I_6(s) - I_4(s) = 0 \\ \text{Nodo D} \quad I_3(s) - I_5(s) - I_6(s) = 0 \end{array} \right\} \quad (19-21)$$

Las leyes de Kirchhoff son fundamentales para el análisis de circuitos. Cuando se usan conjuntamente las leyes de Kirchhoff y las características $v-i$ de los elementos, el sistema de ecuaciones resultante describe por completo la red.

Teorema de Tellegen

Las leyes de Kirchhoff también pueden utilizarse para demostrar un teorema general de las redes enunciado originalmente por Tellegen.

El teorema de Tellegen establece que cuando una red arbitraria de b ramas y n nodos satisface conjuntamente la KCL, la KVL y la convención de referencia de carga, entonces:

$$\sum_{k=1}^b v_k(t_1) i_k(t_2) = 0 \quad (19-22)$$

donde $v_k(t_1)$ es el k -ésimo voltaje de rama en el instante t_1 , $i_k(t_2)$ es la k -ésima corriente de rama en el instante t_2 , y la sumatoria comprende todas las ramas. El teorema de Tellegen es aplicable a cualquier red (lineal o no lineal, pasiva o activa, invariante o variante en el tiempo) que satisfaga ambas leyes de Kirchhoff. De hecho, el conjunto de voltajes y el de corrientes usados en el teorema de Tellegen puede evaluarse en instantes

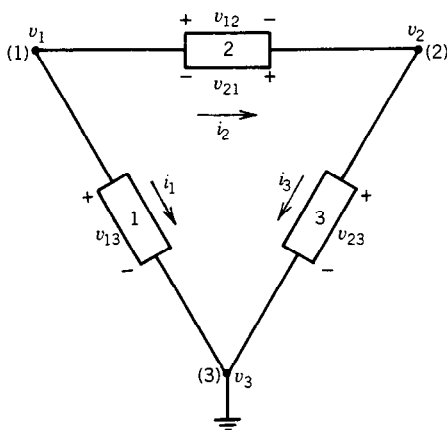


Fig. 19-7. Circuito de tres ramas.

distintos o provenir de redes distintas con la misma topología. El teorema de Tellegen expresado en el dominio de la frecuencia es:

$$\sum_{k=1}^b V_k(s) I_k(s) = 0 \quad (19-23)$$

Por ejemplo, aplicando el teorema de Tellegen a la red de la figura 19-7 se obtiene:

$$v_{13}i_1 + v_{12}i_2 + v_{23}i_3 = 0 \quad (19-24)$$

Reexpresando los voltajes de rama de la ecuación 19-24 en términos de los voltajes nodales y reagrupando:

$$v_1(i_1 + i_2) + v_2(i_3 - i_2) = 0 \quad (19-25)$$

De este modo se ha demostrado el teorema de Tellegen para la figura 19-7, dado que las sumas que se multiplican son iguales a cero conforme a la KCL.

Duales

Las leyes de Kirchhoff guardan gran parecido entre sí. Si las palabras “corrientes” y “nodo” de la KCL se sustituyen respectivamente por las palabras “voltajes” y “celda”, se obtiene la KVL. Éste es un hecho común en el análisis de redes, en el que un simple intercambio de palabras o símbolos en una expresión produce una segunda expresión válida. Las expresiones o ecuaciones obtenidas por tal procedimiento se denominan duales. Los duales son importantes en el análisis de redes debido a que, dado el conjunto apropiado de transformaciones, una solución obtenida para una red automáticamente proporciona la solución para la red dual.

Circuitos equivalentes

Con frecuencia, la cantidad de cálculo necesaria en el análisis de circuitos eléctricos se reduce eficientemente por medio del uso de circuitos equivalentes. Los circuitos se denominan equivalentes cuando sus terminales presentan las mismas características $v-i$. Dos teoremas de redes en los que se emplean circuitos equivalentes para reducir la cantidad de trabajo de cálculo en el análisis de redes eléctricas son el de Thévenin y el de Norton. Se trata de teoremas duales que proporcionan automáticamente transformaciones de fuente.

Teoremas de Thévenin y de Norton

Considérese la red N de la figura 19-8, la cual se ha dividido en dos partes, N_a y N_b . Supóngase que es posible obtener soluciones analíticas o gráficas para las características $v-i$ de puerta de la red N_a y la N_b por

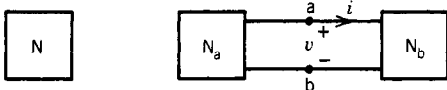


Fig. 19-8. Preliminares de Thévenin y de Norton.

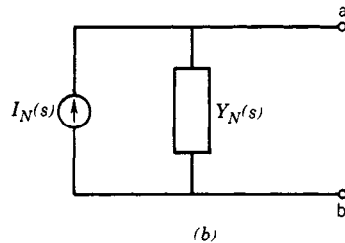
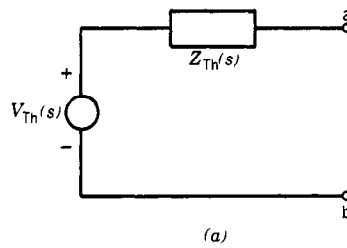


Fig. 19-9. Equivalentes a) de Thévenin y b) de Norton.

separado. Siempre que no exista acoplamiento interno entre estas dos redes, las dos ecuaciones pueden resolverse simultáneamente. Este procedimiento da por resultado el voltaje y la corriente de puerta reales cuando las redes N_a y N_b están conectadas.

Las condiciones del párrafo anterior son las más generales para la aplicación del teorema de Thévenin o el de Norton. Sin embargo, con fines de eficiencia de cálculo suele requerirse que la red N_a sea invariante en el tiempo lineal. Si esto último se cumple, dicha red puede sustituirse por el circuito de la figura 19-9a para el teorema de Thévenin o el de la figura 19-9b para el teorema de Norton.

Para determinar el circuito equivalente de Thévenin (fig. 19-9a) se buscan un voltaje y una corriente transformados en las terminales de la red N_a bajo condiciones especiales de carga. Estas condiciones se emplean para determinar el voltaje de circuito abierto $V_{oc}(s)$ y la corriente de cortocircuito $I_{sc}(s)$. Una vez que se han obtenido estos valores, el voltaje y la impedancia de Thévenin son:

$$\begin{aligned} V_{Th}(s) &= V_{oc}(s) \\ Z_{Th}(s) &= V_{oc}(s)/I_{sc}(s) \end{aligned} \quad (19-26)$$

La impedancia de Thévenin, $Z_{Th}(s) = V(s)/I(s)$, también puede definirse como la razón del voltaje transformado sobre la corriente transformada en las terminales de la red N_a cuando todas las fuentes de voltaje independientes dentro de N_a están en cortocircuito y todas las fuentes de corriente independientes dentro de esa misma red están en circuito abierto.

Por ejemplo, determínese el equivalente de Thévenin de la figura 19-10. El voltaje de circuito abierto está dado por:

$$V_{oc}(s) = \frac{Z_2}{Z_1 + Z_2} V(s)$$

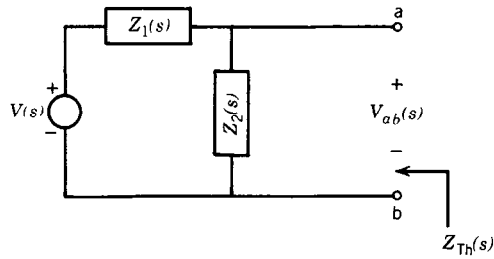


Fig. 19-10. Ejemplo de circuito del teorema de Thévenin.

y la corriente de cortocircuito es:

$$I_{sc}(s) = V(s)/Z_1$$

La impedancia de Thévenin es entonces:

$$Z_{Th}(s) = V_{oc}(s)/I_{sc}(s) = Z_1 Z_2 / (Z_1 + Z_2)$$

que también puede obtenerse poniendo en cortocircuito la fuente independiente $V(s)$ y examinando la impedancia que se observa al mirar hacia la izquierda de las terminales a, b .

En la figura 19-11a se muestra el circuito equivalente de Thévenin de la figura 19-10 conectado a un dispositivo de carga D en las siguientes condiciones: 1) la fuente de voltaje es una fuente de CD, y 2) Z_1 y Z_2 son resistores. El voltaje nodal V de un lado a otro de la carga y la corriente I a través de la carga se relacionan por medio de la expresión:

$$V = V_{Th} - R_{Th} \cdot I$$

La gráfica de esta ecuación lineal, llamada línea de carga, se muestra en la figura 19-11b, así como la característica $v-i$ de la carga. La intersección de estas dos curvas indica el voltaje de un lado a otro y la corriente a través del dispositivo de carga cuando éste se halla conectado a las terminales a y b de la figura 19-10. Este punto de intersección se conoce como punto de trabajo estático o de reposo (punto Q , de *quiescent point*).

Para determinar el circuito equivalente de Norton (fig. 19-9b) se buscan un voltaje y una corriente transformados en las terminales de la red N_a en condiciones especiales de carga, las cuales se usan entonces para

determinar el voltaje de circuito abierto $V_{oc}(s)$ y la corriente de cortocircuito $I_{sc}(s)$. Una vez obtenidos, la corriente y la admitancia de Norton son:

$$I_N(s) = V_{oc}(s)/Z_{Th}(s) = I_{sc}(s) \quad (19-27)$$

$$Y_N(s) = 1/Z_{Th}(s) = I_{sc}(s)/V_{oc}(s)$$

La admitancia de Norton, $Y_N(s) = I(s)/V(s)$, también puede definirse como la razón de la corriente transformada sobre el voltaje transformado en las terminales de la red N_a cuando todas las fuentes de voltajes independientes dentro de N_a están en cortocircuito y todas las fuentes de corriente independientes dentro de esa misma red están en circuito abierto.

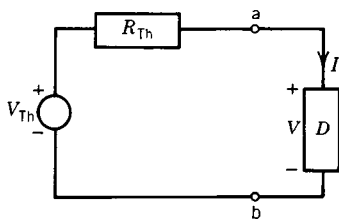
Una consecuencia inmediata de los teoremas de Thévenin y de Norton son las transformaciones de las fuentes. Cuando se ven juntas las figuras 19-9a y b y las ecuaciones 19-26 y 19-27, se demuestra la forma en que una fuente de voltaje (corriente) puede transformarse en una fuente de corriente (voltaje) automáticamente.

Teorema de superposición

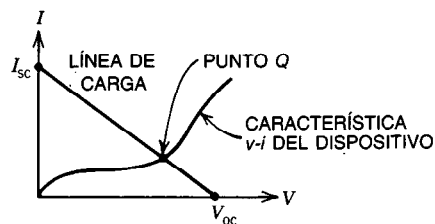
Considérese el circuito lineal de la figura 19-12. El voltaje nodal V determinado por la KCL:

$$V = R_1 I_0 + V_0$$

tiene dos componentes. Cada una resulta de una fuente independiente que actúa por sí sola. La componente $R_1 I_0$ se encuentra colocando en cortocircuito la fuente de voltaje independiente, y la V_0 se encuentra colocando en circuito abierto la fuente de corriente independiente. Esto da por resultado la aplicación del principio de superposición para redes lineales. El teorema de superposición establece que, en una red lineal, es posible obtener una respuesta resultante de la acción simultánea de varias fuentes independientes y condiciones iniciales sumando las respuestas separadas que resultan de la acción individual de cada fuente independiente o condición inicial. Una fuente independiente o una condición inicial actúan individualmente cuando se eliminan todas las demás fuentes independientes y condiciones iniciales. Las fuentes de voltaje independientes se eliminan sustituyéndolas por un cortocircuito, y las fuentes de corriente independientes se eliminan sustituyéndolas por un circuito abierto.



(a)



(b)

Fig. 19-11. a) Equivalente de Thévenin del circuito de la figura 19-10, y b) gráficas de la línea de carga y característica voltaje-corriente ($v-i$) del circuito. El punto de intersección se denomina punto de trabajo estático (Q).

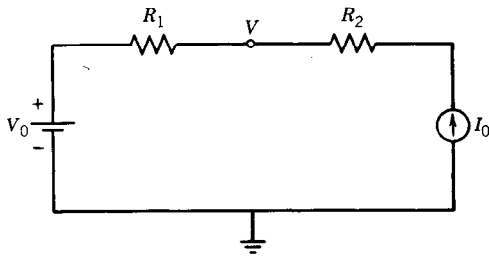


Fig. 19-12. Circuito para ilustrar la superposición.

Reciprocidad

Las redes de puertos múltiples pueden clasificarse como recíprocas o no recíprocas. Una red recíproca tiene la propiedad especial de que cuando una respuesta r_i en la i -ésima puerta es iniciada por una excitación e_j en la j -ésima puerta, entonces:

$$r_i e_j = r_j e_i \quad (19-28)$$

En esta definición se supone que la red no tiene fuentes independientes internas y está relajada inicialmente. Además, la topología de la red debe permanecer inalterada por el intercambio de respuesta y excitación. Asimismo, si una fuente de voltaje (corriente) que se considera un cortocircuito (circuito abierto) generalizado se emplea como excitación, entonces la respuesta debe ser una corriente (voltaje) medida; de otra forma la topología de la red se modificará al intercambiarse respuesta y excitación.

19.1.3 Aplicaciones de los teoremas circuitales fundamentales

Circuitos en serie

En los artículos anteriores se incluyeron definiciones básicas o teoremas fundamentales. En esta sección se presentan conceptos prácticos. Estos conceptos son unas herramientas extremadamente útiles para el análisis de redes; cuando se aplican con algún plan preconcebido pueden reducir notablemente la cantidad de cálculo que se requiere para llegar a una solución. En todo el análisis que sigue se usarán los conceptos de impedancia $Z(s)$, admitancia $Y(s)$ y fasores para generalizar los resultados.

En la figura 19-13 se ilustra un circuito en serie. En tales circuitos dos o más elementos circuitales transportan la misma corriente. Si se aplica la KCL al nodo A, se observa que las corrientes que pasan por el dispositivo 1 y por el 2 son iguales. Aplicando la KVL al circuito de la figura 19-13:

$$V = V_1 + V_2 = IZ_1 + IZ_2 = I(Z_1 + Z_2) = IZ_T \quad (19-29)$$

En general, m impedancias en serie pueden sustituirse por una impedancia equivalente:

$$Z_T = Z_1 + Z_2 + \dots + Z_m = \sum_i^m Z_i \quad (19-30)$$

Las características $v-i$ observadas en las terminales de un circuito en serie y en las terminales de la impedancia equivalente son idénticas.

Un uso común del circuito en serie es como divisor de voltaje. Para la figura 19-13, el voltaje de un lado a otro de i -ésima rama es:

$$V_i = \frac{Z_i}{Z_1 + Z_2} V = \frac{Z_i}{Z_T} V \quad (19-31)$$

El divisor de voltaje tiene muchas aplicaciones útiles en la actualidad, y puede emplearse para simplificar los cálculos en el análisis de circuitos.

Circuitos en paralelo

Un circuito en paralelo es el dual de un circuito en serie (fig. 19-14), y comprende dos o más elementos circuitales restringidos por el mismo voltaje. Si se aplica la KVL a la celda que se muestra, los voltajes de un lado a otro de los dispositivos son los mismos. Aplicando la KCL al circuito de la figura 19-14:

$$I = I_1 + I_2 = VY_1 + VY_2 = V(Y_1 + Y_2) = VY_T \quad (19-32)$$

En general, m admitancias en paralelo pueden sustituirse por una admitancia equivalente:

$$Y_T = Y_1 + Y_2 + \dots + Y_m = \sum_i^m Y_i \quad (19-33)$$

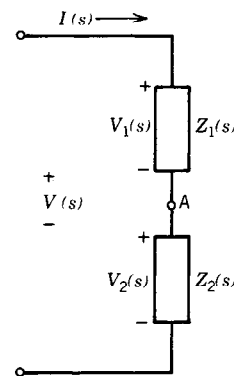


Fig. 19-13. Circuito en serie.

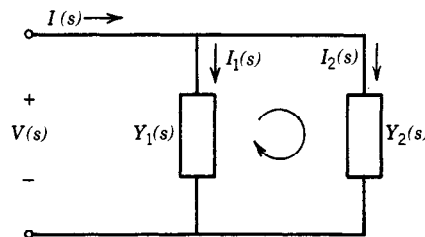


Fig. 19-14. Circuito en paralelo.

Las características v - i observadas en las terminales de un circuito en paralelo y en las terminales de la admitancia equivalente son idénticas.

Un uso común del circuito en paralelo es como divisor de corriente. En la figura 19-14, la corriente que pasa por la i -ésima rama es:

$$I_i = \frac{Y_i}{Y_T} I \quad (19-34)$$

El divisor de corriente tiene muchas aplicaciones, y puede simplificar los cálculos necesarios en el análisis de circuitos.

Potencia compleja

Un problema común en ingeniería es la transferencia de energía. Muchas veces la potencia se transmite en forma sinusoidal, y, con frecuencia, es deseable maximizar la potencia transferida de una fuente a una carga. El objetivo de maximizar la transferencia de potencia se logra por medio del acoplamiento de impedancias. Estas ideas se ilustran aquí empleando dispositivos de una puerta, pero pueden generalizarse para su uso en dispositivos de puertas múltiples.

Si un sistema lineal es excitado por una función periódica, la respuesta será una función periódica con el mismo periodo. Supóngase que la excitación y la respuesta están dadas respectivamente por la sinusoides:

$$v(t) = V_m \cos(\omega t + \theta) \quad (19-35)$$

$$i(t) = I_m \cos(\omega t + \psi)$$

donde V_m e I_m son los valores máximos de las funciones temporales sinusoidales de la frecuencia ω con ángulos de fase θ y ψ . El valor promedio de una función periódica se define como:

$$f_{\text{prom}} = \frac{1}{T} \int_0^T f(\tau) d\tau \quad (19-36)$$

donde T es la duración de un periodo. El valor promedio resume una función periódica en un periodo usando una CD constante; por ejemplo:

$$f_{\text{prom}} \cdot T = \int_0^T f(\tau) d\tau$$

Para una senoide, el valor promedio en un periodo es cero.

El valor eficaz (efectivo) o valor raíz cuadrático medio (RMS) de una función periódica $f(t)$ es:

$$f_{\text{rms}} = \sqrt{\frac{1}{T} \int_0^T f^2(\tau) d\tau} \quad (19-37)$$

En ingeniería, las mediciones de potencia se facilitan empleando valores RMS. El valor RMS de una senoide es:

$$\text{RMS}_{\text{senoide}} = A_m / \sqrt{2} = A_{\text{efec}} \quad (19-38)$$

donde A_m es el valor máximo de la senoide. En general, los fasores se especifican como fasores de valor efectivo y no como fasores de valor máximo.

Para las formas de onda de voltaje y de corriente especificadas por la ecuación 19-35, la potencia instantánea suministrada a una red es:

$$\begin{aligned} p(t) &= V_m I_m \cos(\omega t + \theta) \cos(\omega t + \psi) = \\ &= \frac{1}{2} V_m I_m \cos(\theta - \psi) + \\ &+ \frac{1}{2} V_m I_m \cos(2\omega t + \theta + \psi) \quad \text{W} \end{aligned} \quad (19-39)$$

La energía absorbida por la red en un periodo es entonces:

$$w = \int_0^T p(\tau) d\tau = \frac{T}{2} V_m I_m \cos(\theta - \psi) \quad \text{J}$$

El valor promedio de la potencia disipada dentro de la red en el caso de una excitación sinusoidal es:

$$\begin{aligned} P_{\text{prom}} &= w / T \\ &= \frac{1}{2} V_m I_m \cos(\theta - \psi) \quad \text{W} \\ &= V_{\text{efec}} I_{\text{efec}} \cos(\theta_z) \end{aligned} \quad (19-40)$$

Es claro que el valor promedio de la potencia en términos de fasores de valor efectivo es el producto de sus magnitudes multiplicadas por el factor de potencia ($\cos \theta_z$). El ángulo θ_z es simplemente el ángulo de impedancia o la diferencia de fase entre el voltaje y el circuito. Por convención, se dice que el factor de potencia es de atraso si la corriente se atrasa respecto al voltaje, y de adelanto si la corriente se adelanta al voltaje. Si la impedancia Z se expresa como:

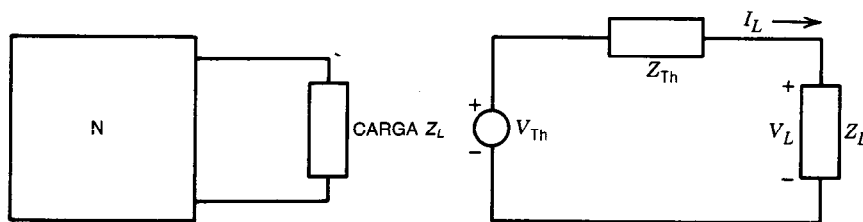


Fig. 19-15. Red y su equivalente de Thévenin.

$$Z = |Z|e^{j\theta_z} = R + jX$$

donde $R = |Z|\cos\theta_z$ y $X = |Z|\sin\theta_z$, y la potencia promedio absorbida por la red será:

$$P_{\text{prom}} = I_{\text{efec}}^2 R \quad W \quad (19-41)$$

El concepto de potencia compleja puede definirse en este punto. La potencia pico que se "toma prestada" de un circuito, llamada potencia reactiva, es:

$$P_x = V_{\text{efec}} I_{\text{efec}} \sin\theta_z \quad \text{VARS (volts-amperes reactivos)} \\ = I_{\text{efec}}^2 X \quad (19-42)$$

La potencia reactiva es positiva para una red inductiva y negativa para una red capacitiva. La potencia promedio y reactiva pueden relacionarse por medio de:

$$P_A = V_{\text{efec}} I_{\text{efec}} \cos\theta_z + jV_{\text{efec}} I_{\text{efec}} \sin\theta_z \\ = V_{\text{efec}} I_{\text{efec}} e^{j\theta_z} \quad (19-43) \\ = \overline{V_{\text{efec}}} \overline{I_{\text{efec}}}^* \quad \text{VA}$$

La potencia P_A se denomina potencia compleja o potencia aparente. Siguiendo las reglas del álgebra compleja es posible sumar de manera directa la potencia compleja en distintas porciones de una red.

Máxima transferencia de potencia y acoplamiento de impedancia

Considérese la red de la figura 19-15 y su equivalente de Thévenin. Se desea maximizar la potencia suministrada por la red N a la carga ajustable Z_L a una frecuencia especificada. En base a la ecuación 19-41, la potencia disipada en la carga es:

$$P_L = |I_L|^2 R_L = \frac{|V_{\text{Th}}|^2 R_L}{(R_{\text{Th}} + R_L)^2 + (X_{\text{Th}} + X_L)^2} \quad (19-44)$$

Primero se maximiza P_L derivando parcialmente con respecto a X_L ($\partial P_L / \partial X_L = 0$), lo que da por resultado:

$$X_L = -X_{\text{Th}} \quad (19-45)$$

Si se sustituye este valor en la ecuación 19-44 y se maximiza P_L ($\partial P_L / \partial R_L = 0$) de nuevo, se requiere que:

$$R_L = R_{\text{Th}} \quad (19-46)$$

De este modo, cuando la carga se acopla de manera conjugada con la fuente:

$$Z_L = Z_{\text{Th}}^* = R_{\text{Th}} - jX_{\text{Th}} \quad (19-47)$$

la potencia máxima:

$$P_{\text{máx}} = \frac{1}{4} \frac{|V_{\text{Th}}|^2}{R_{\text{Th}}} \quad (19-48)$$

se transfiere a la carga.

LIBROS Y REVISTAS

- V. Aatre, *Network and Filter Design*, Wiley Eastern Limited, Nueva Delhi.
- N. Balabanian y T. Bickart, *Electrical Network Theory*, Wiley, Nueva York.
- N. Balabanian y T. Bickart, *Linear Network Theory: Analysis, Properties, Design and Synthesis*, Matrix, Beaverton, OR.
- H. Bode, *Network Analysis and Feedback Amplifier Design*, Krieger, Huntington, NY.
- E. Brenner y M. Javid, *Analysis of Electric Circuits*, McGraw-Hill, Nueva York.
- H. Carlin y A. Giordano, *Network Theory. An Introduction to Reciprocal and Nonreciprocal Circuits*, Prentice-Hall, Englewood, Cliffs, NJ.
- S. Chan y otros, *Analysis of Linear Networks and Systems*, Addison-Wesley, Reading, MA.
- W. Chen, *Active Network and Feedback Amplifier Theory*, McGraw-Hill, Nueva York.
- P. Chirlian, *Basic Network Theory*, McGraw-Hill, Nueva York.
- C. Desoer y E. Kuh, *Basic Circuit Theory*, McGraw-Hill, Nueva York.
- E. Guillemin, *Introductory Circuit Theory*, Wiley, Nueva York.
- E. Guillemin, *Synthesis of Passive Networks*, Krieger, Huntington, NY.
- E. Kuh y R. Rohrer, *Theory of Linear Active Networks*, Holden-Day, San Francisco.
- R. Smith, *Circuits, Devices, and Systems*, Wiley, Nueva York.
- M. Van Valkenburg, *Network Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- M. Van Valkenburg, *Linear Circuits*, Prentice-Hall, Englewood Cliffs, NJ.
- L. Weinberg, *Network Analysis and Synthesis*, Krieger, Huntington, NY.

19.2 ANÁLISIS DE CIRCUITOS DE CD Y DE CA

Yacov Shamash y Martin Gazourian

En esta sección se supone que el lector está familiarizado con los teoremas circuitales descritos en la sección 19.1. Aquí el objetivo es demostrar con ejemplos la forma en que se usan esos teoremas para el análisis de circuitos de CD y de CA. Se comenzará aplicándolos a los circuitos de CD. Después se repasan brevemente los números complejos, y por último se analiza el comportamiento de estado estable de los circuitos de CA.

19.2.1 Circuitos de CD

Los circuitos de CD contienen resistores, capacitores, inductores, fuentes dependientes y fuentes de CD independientes. Estos circuitos se analizarán empleando el análisis nodal, análisis de mallas, teorema de Thévenin y teorema de superposición. Debe hacerse notar que en los circuitos de CD los capacitores pueden sus-

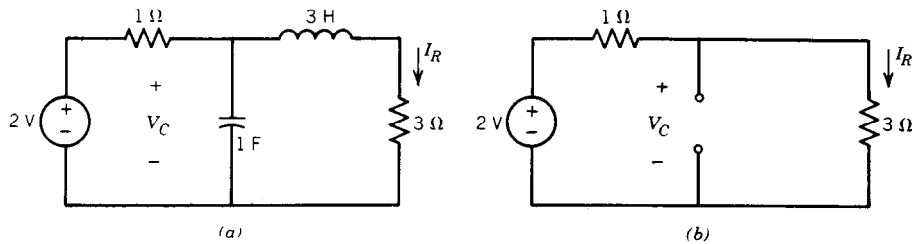


Fig. 19-16. Circuitos del ejemplo 1: a) circuito original, b) circuito equivalente.

tuirse por circuitos abiertos y los inductores por cortocircuitos. Esto se deduce de las relaciones corriente y voltaje para el capacitor y el inductor (ecs. 19-3 y 19-6).

Ejemplo 1. Para el circuito de la figura 19-16a, encontrar V_C e I_R .

Solución. Sustituyendo el capacitor por un circuito abierto y el inductor por un cortocircuito se obtiene el circuito de la figura 19-16b. Empleando la KVL para la celda se obtiene;

$$2 = (1 + 3)I_R \Rightarrow I_R = 0.5 \text{ A}$$

Puesto que V_C es igual al voltaje de un lado a otro del resistor de $3 \text{ } \Omega$, se sigue que:

$$V_C = 3 \times I_R = 1.5 \text{ V}$$

Análisis nodal

Es bien sabido que si se conoce el voltaje en cada nodo de un circuito respecto a un nodo común (usualmente 0 V), es posible encontrar todos los voltajes y corrientes de los elementos del circuito.

La técnica del análisis nodal permite encontrar esos voltajes de manera sistemática. Se demuestra la aplicación de esta técnica con dos ejemplos.

Ejemplo 2. Encontrar la corriente i_y en el circuito de la figura 19-17a.

Solución. Este circuito tiene tres nodos; se elige el inferior como nodo de referencia y se definen los voltajes nodales en los nodos 1 y 2 como V_1 y V_2 , respectivamente (fig. 19-17b).

En el análisis nodal el objetivo es encontrar los voltajes nodales V_1 y V_2 . En virtud de que se tienen dos incógnitas (V_1 y V_2), se requieren dos ecuaciones independientes que incluyan dichas incógnitas. En el circuito de la figura 19-17b se observa que:

$$V_1 = 2 \text{ V} \quad (19-49)$$

Ésta es una ecuación (bastante simple, por cierto). La segunda ecuación se obtiene aplicando la KCL al nodo 2. De esta forma:

$$\frac{V_2 - V_1}{\frac{1}{3}} + \frac{V_2}{\frac{1}{2}} = 2i_x \quad (19-50)$$

Pero:

$$i_x = \frac{V_1 - V_2}{\frac{1}{3}}$$

Así, la ecuación 19-49 se transforma en:

$$\frac{V_2 - V_1}{\frac{1}{3}} + \frac{V_2}{\frac{1}{2}} = 2 \frac{(V_1 - V_2)}{\frac{1}{3}}$$

o bien:

$$-9 V_1 + 11 V_2 = 0 \quad (19-51)$$

Las ecuaciones 19-49 y 19-51 son dos ecuaciones en términos de V_1 y V_2 . Resolviendo estas ecuaciones se tiene que:

$$V_1 = 2 \text{ V}, \quad V_2 = \frac{18}{11} \text{ V}$$

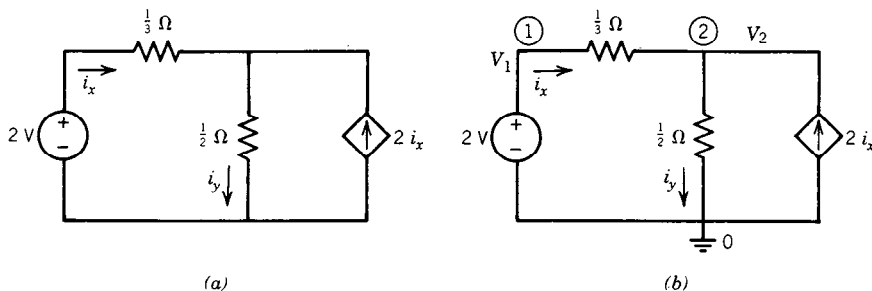


Fig. 19-17. Circuitos del ejemplo 2: a) circuito original, b) nodos y voltajes nodales del circuito.

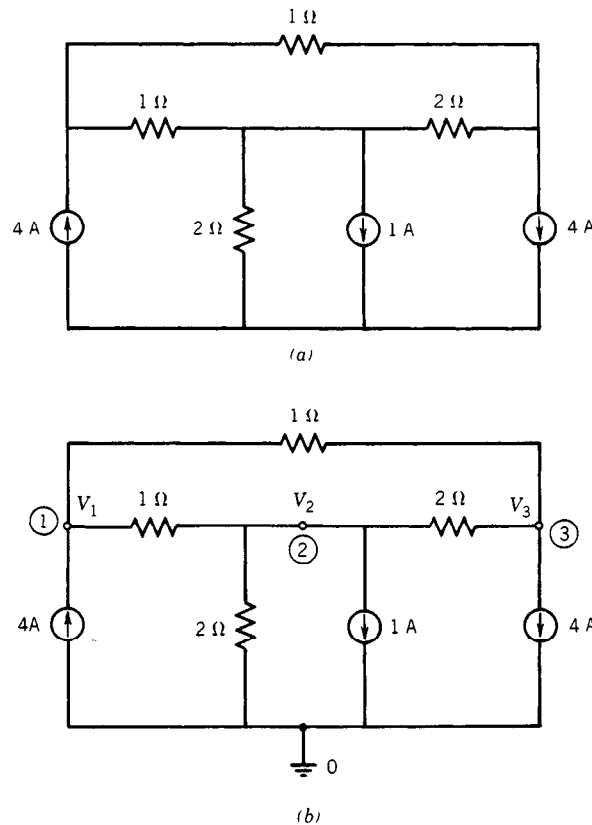


Fig. 19-18. Circuito del ejemplo 3 (análisis nodal): a) circuito original, b) nodos definitorios y voltajes nodales del circuito.

Y, con referencia a la figura 19-17a:

$$i_y = \frac{V_2}{\frac{1}{2}} = 2 V_2 = \frac{36}{11} \text{ A}$$

Ejemplo 3. Para el circuito de la figura 19-18a, encontrar la potencia absorbida por la fuente de 1-A.

Solución. Este circuito tiene cuatro nodos. Se elige el inferior como nodo de referencia, y los voltajes de los otros nodos con respecto a él se denotan por V_1 , V_2 y V_3 , como se observa en la figura 19-18b.

Se requieren tres ecuaciones independientes que incluyan esos tres voltajes, las cuales se obtienen aplicando la KCL a los nodos 1, 2 y 3 como se indica a continuación:

$$\text{Nodo 1} \quad \frac{V_1 - V_2}{1} + \frac{V_1 - V_3}{1} = +4 \quad \text{o bien} \quad 2V_1 - V_2 - V_3 = 4 \quad (19-52)$$

$$\text{Nodo 2} \quad \frac{V_2}{2} + \frac{V_2 - V_1}{1} + \frac{V_2 - V_3}{2} = -1 \quad \text{o bien} \quad -2V_1 + 4V_2 - V_3 = -2 \quad (19-53)$$

$$\text{Nodo 3} \quad 4 + \frac{V_3 - V_2}{2} + \frac{V_3 - V_1}{1} = 0 \quad \text{o bien} \quad -2V_1 - V_2 + 3V_3 = -8 \quad (19-54)$$

Resolviendo las tres ecuaciones 19-52, 19-53 y 19-54 se obtiene $V_1 = 4/3 \text{ V}$, $V_2 = -2/15 \text{ V}$, y $V_3 = -6/5 \text{ V}$. El voltaje de un lado a otro de la fuente de 1 A es V_2 , y por tanto la potencia absorbida por la fuente es:

$$P = vi = -\frac{1}{15} \times = -\frac{1}{15} \text{ W}$$

Análisis de mallas

Es posible resolver problemas de redes planares empleando la técnica de análisis de mallas¹. Una malla circuital se define como un ciclo cerrado que no contiene ningún otro ciclo cerrado. Una corriente de malla se define como una corriente circulante que fluye alrededor de la malla. En la figura 19-19 se presenta un circuito con tres mallas y sus corrientes de malla asociadas i_1 , i_2 e i_3 .

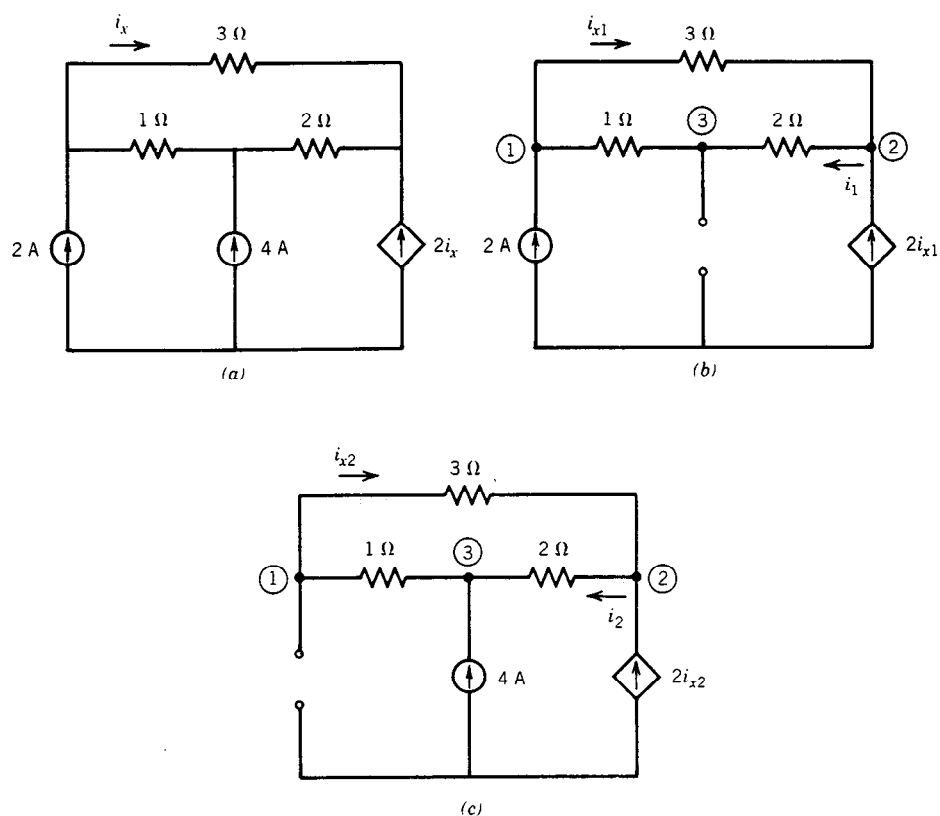


Fig. 19-23. Circuito del ejemplo 7 que ilustra el teorema de superposición: a) respuesta circuital completa; b) respuesta debida sólo a la fuente de 2-A; c) respuesta debida sólo a la fuente de 4-V.

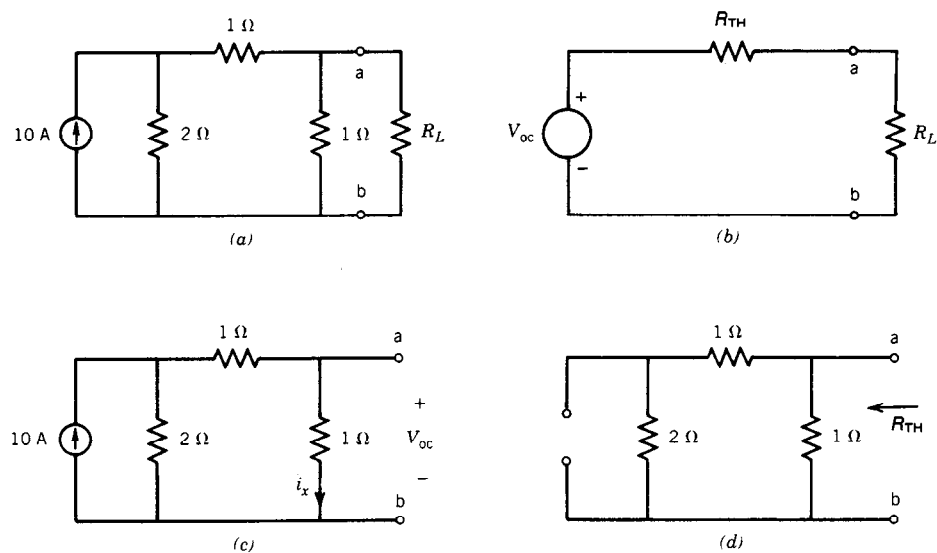


Fig. 19-24. Circuito del ejemplo 8 que ilustra el teorema de Thévenin: a) circuito completo; b) circuito equivalente de Thévenin; c) determinación de V_{oc} ; d) determinación de R_{TH} .

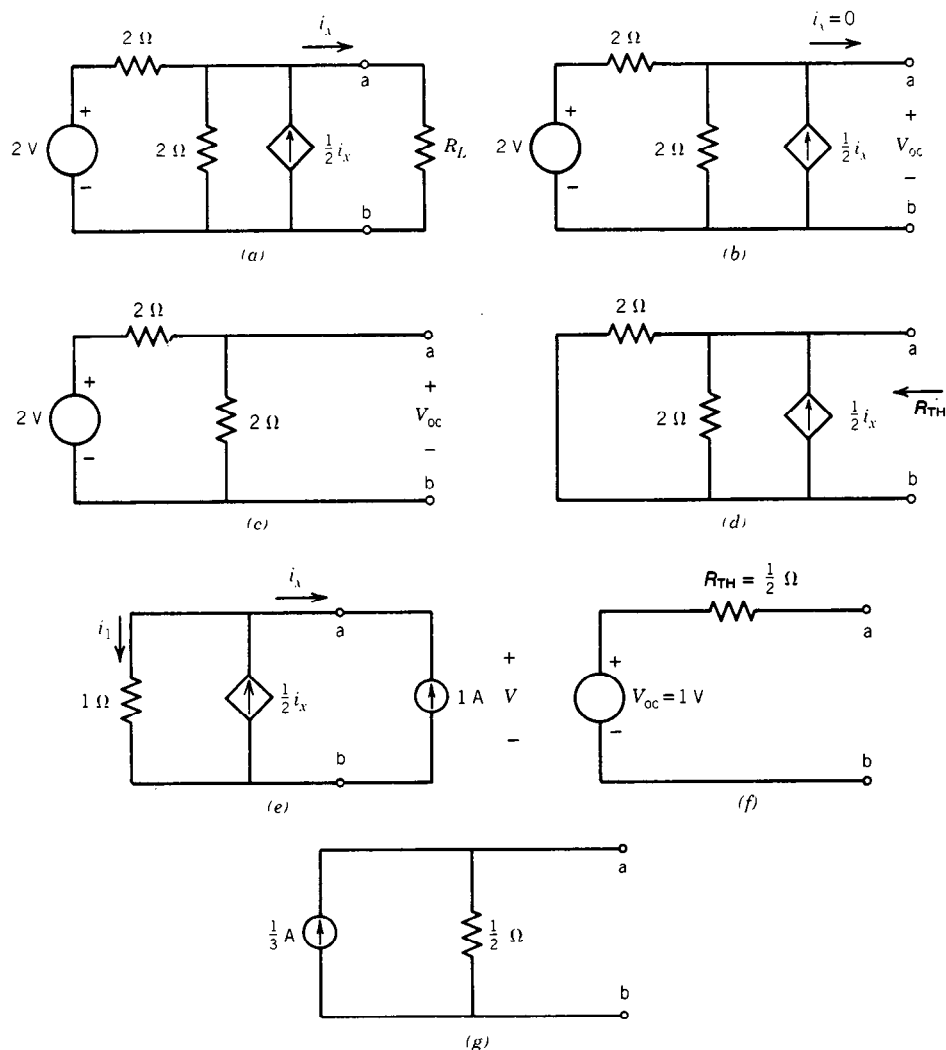


Fig. 19-25. Circuito del ejemplo 9 que ilustra los teoremas de Thévenin y de Norton: *a*) circuito completo; *b*) cálculo de V_{oc} ; *c*) cálculo de V_{oc} ; *d*) circuito para determinar R_{Th} ; *e*) cálculo de R_{Th} empleando una fuente de 1-A; *f*) circuito equivalente de Thévenin; *g*) circuito equivalente de Norton.

Para determinar V_{oc} , las terminales *a*, *b* se colocan en circuito abierto como se muestra en la figura 19-24c. Por división de corriente:

$$i_x = \frac{2}{2+2} \times 10 = 5 \text{ A}$$

$$V_{oc} = 1(i_x) = 5 \text{ V}$$

Para encontrar R_{Th} se colocan en cero todas las fuentes independientes que se hallan a la izquierda de las terminales *a*, *b*; esto es, las fuentes de corriente se hacen circuitos abiertos y las fuentes de voltaje se hacen cortocircuitos. El resultado es el circuito de la figura 19-24d. Empleando una combinación de resistores en serie-paralelo se obtiene:

$$R_{Th} = 1 \parallel (1 + 2) = \frac{3}{4} \Omega$$

De este modo, para la máxima transferencia de potencia:

$$R_L = R_{Th} = \frac{3}{4} \Omega$$

Con base en la figura 19-24b, la corriente *i* que pasa por R_L es:

$$i = \frac{V_{oc}}{R_{Th} + R_L} = \frac{5}{\frac{3}{4} + \frac{3}{4}} = \frac{10}{3} \text{ A}$$

La potencia máxima $P_{m\acute{a}x}$ a través de R_L es:

$$P_{\max} = i^2 R_L = \frac{100}{9} \times \frac{3}{4} = \frac{25}{3} \text{ W}$$

Ejemplo 9. Para el circuito que se muestra en la figura 19-25a:

1. Encontrar el circuito equivalente de Thévenin para la parte que se encuentra a la izquierda de las terminales a, b .
2. Encontrar el circuito equivalente de Norton.

Solución

1. Para encontrar V_{oc} se colocan en circuito abierto las terminales a, b , como se muestra en la figura 19-25b. Es claro que $i_x = 0$, de modo que la fuente de corriente dependiente tiene un valor de cero y puede sustituirse por un circuito abierto. Así, el circuito se reduce al de la figura 19-25c. Por división de voltaje:

$$V_{oc} = \frac{2}{2+2} \times 2 = 1 \text{ V}$$

Para determinar R_{Th} se coloca en cero la fuente de voltaje independiente (se sustituye por un cortocircuito), lo cual da por resultado el circuito de la figura 19-25d. No es posible usar combinaciones de resistores en serie-paralelo para encontrar R_{Th} debido a la presencia de la fuente dependiente. Sin embargo, si se aplica una fuente de 1-A a las terminales a, b , entonces el voltaje V de un lado a otro de la fuente será igual a R_{Th}^1 . Así, combinando los dos resistores de la figura 19-25d y aplicando una fuente de 1-A a las terminales a, b , se produce el circuito de la figura 19-25e. Es claro que:

$$i_x = -1 \text{ A}$$

y la corriente i_1 a través del resistor de $1-\Omega$ es:

$$i_1 = \frac{1}{2} i_x - i_x = -\frac{1}{2} i_x = \frac{1}{2} \text{ A}$$

$$V = 1 \left(\frac{1}{2} \right) = R_{Th} = \frac{1}{2} \Omega$$

De esta manera, el circuito equivalente de Thévenin de la figura 19-25a es como se muestra en la figura 19-25f.

2. Mediante el empleo de la transformación de fuente en el circuito equivalente de Thévenin de la figura 19-25f se obtiene el circuito que se muestra en la figura 19-25g, el circuito equivalente de Norton.

19.2.2 Números complejos

Para el análisis de circuitos de CA se requiere el conocimiento de los números complejos. En esta sección se revisan los números complejos en la medida necesaria para resolver circuitos de CA.

Formas de representación de los números complejos

En esta sección, los números complejos se designan con letras mayúsculas A, B, C, \dots . Existen dos formas comunes de representar dichos números. La forma rectangular es:

$$A = a + jb \quad (19-58)$$

donde a y b son números reales y representan las partes real e imaginaria de A , respectivamente.

El operador imaginario, denotado por j , se define como:

$$j^2 = -1 \quad \text{o bien} \quad j = \sqrt{-1} \quad (19-59)$$

Una representación equivalente de los números complejos es la forma exponencial, dada por:

$$A = |A| e^{j\theta} \quad (19-60)$$

donde:

$$|A| = \sqrt{a^2 + b^2} \quad (19-61)$$

$$\theta = \tan^{-1} \frac{b}{a} \quad (19-62)$$

y

$$a = |A| \cos \theta \quad (19-63)$$

$$b = |A| \sin \theta \quad (19-64)$$

Por ejemplo, la representación exponencial equivalente del número $A = 3 + j3$ es:

$$A = (\sqrt{3^2 + 3^2}) \exp j \left(\tan^{-1} \frac{3}{3} \right)$$

$$A = \sqrt{18} e^{j45^\circ}$$

Por definición, el conjugado A^* de un número complejo A se obtiene sustituyendo j por $-j$ en A . Así, en forma rectangular:

$$A^* = a - jb \quad (19-65)$$

y en forma exponencial:

$$A^* = |A| e^{-j\theta} \quad (19-66)$$

Operaciones matemáticas con números complejos

Para sumar o restar números complejos se usa la forma rectangular, y se suman o restan las partes reales e imaginarias respectivas. De esta forma, si $A = a + jb$ y $B = c + jd$:

$$A + B = (a + c) + j(b + d) \quad (19-67)$$

y

$$A - B = (a - c) + j(b - d) \quad (19-68)$$

Para multiplicar o dividir números complejos existe la opción de usar ya sea la forma rectangular o la exponencial. Sean:

$$A = |A| e^{j\theta}$$

$$B = |B| e^{j\phi}$$

Entonces el producto de los dos números complejos está dado por:

$$AB = (|A| e^{j\theta})(|B| e^{j\phi})$$

o bien:

$$AB = |A| |B| e^{j(\theta+\phi)} \quad (19-69)$$

El cociente A/B está dado por:

$$\frac{A}{B} = \frac{|A| e^{j\theta}}{|B| e^{j\phi}}$$

o bien:

$$\frac{A}{B} = \frac{|A|}{|B|} e^{j(\theta-\phi)} \quad (19-70)$$

Si los números complejos A y B están dados en forma rectangular, esto es, si:

$$A = a + jb$$

$$B = c + jd$$

entonces el producto está dado por:

$$AB = (a + jb)(c + jd) = ac + jbc + (j^2)bd + jdc$$

y si se recuerda que $j^2 = -1$, se tiene que:

$$AB = (ac - bd) + j(ad + bc) \quad (19-71)$$

mientras que el cociente está dado por:

$$\frac{A}{B} = \frac{a + jb}{c + jd}$$

Multiplicando tanto el numerador como el denominador por el conjugado de B :

$$\frac{A}{B} = \frac{a + jb}{c + jd} \cdot \frac{c - jd}{c - jd}$$

o bien:

$$\frac{A}{B} = \frac{(ac + db) + j(bc - ad)}{c^2 + d^2} \quad (19-72)$$

Ejemplo 10. Encontrar el producto de un número complejo A y su conjugado A^* .

Solución. Si $A = |A| e^{j\theta}$, entonces $A^* = |A| e^{-j\theta}$. Así:

$$AA^* = |A| e^{j\theta} |A| e^{-j\theta} = |A|^2 e^{j(\theta-\theta)} = |A|^2 e^{j0} = |A|^2$$

Y en consecuencia el producto de un número complejo por su conjugado es un número real.

Ejemplo 11. Si $A = 1 + j2$ y $B = 2 - j2$, encontrar el cociente A/B .

Solución

$$\frac{A}{B} = \frac{1 + j2}{2 - j2}$$

Multiplicando numerador y denominador por el conjugado de B es posible reducir el denominador a un número real puro (ec. 19-72). Así:

$$\frac{A}{B} = \frac{(1 + j2)(2 + j2)}{(2 - j2)(2 + j2)} = \frac{-2 + j6}{8} = -\frac{1}{4} + j\frac{3}{4}$$

19.2.3 Análisis de CA

En esta sección se considera la respuesta de los circuitos a una o más fuentes sinusoidales independientes. Se supone que todas las fuentes han estado "encendidas" por un largo tiempo y que el circuito se encuentra en estado estable (es decir, todos los transitorios se han extinguido). Se resolverán algunos de estos circuitos de CA empleando fasores. En el procedimiento un circuito en el dominio del tiempo se transforma al dominio fasorial (más a menudo llamado dominio de la frecuencia) cuando el análisis se simplifica. El procedimiento se detalla a continuación.

Paso 1. Todas las fuentes sinusoidales de voltaje y corriente independientes se transforman del dominio del tiempo al dominio fasorial, empleando:

$$A \cos(\omega t + \theta) \Leftrightarrow A e^{j\theta} \quad (19-73)$$

(dominio del tiempo) (dominio fasorial)

La forma fasorial de un voltaje $v(t)$ se denota por V y la de una corriente $i(t)$, por I .

Paso 2. Se sustituyen R , L y C por sus impedancias respectivas (tabla 19-3, con $s = j\omega$):

$$R \Leftrightarrow R$$

$$L \Leftrightarrow j\omega L$$

$$C \Leftrightarrow \frac{-j}{\omega C}$$

donde ω es la frecuencia de la fuente. Obsérvese que si existen fuentes independientes de diferentes frecuencias, es necesario emplear el teorema de superposición para analizar el circuito.

Paso 3. Se resuelve el circuito en el dominio fasorial empleando el análisis de mallas, análisis nodal, teorema de Thévenin o cualquier otra técnica de análisis de circuitos.

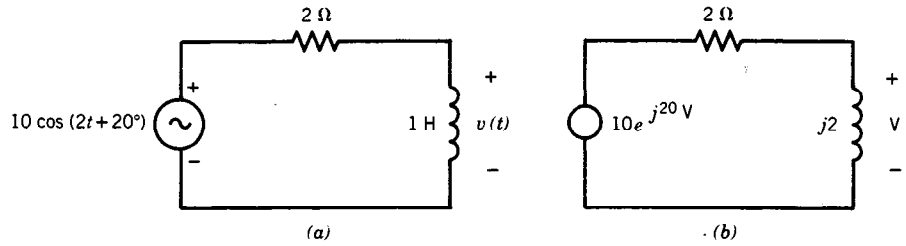


Fig. 19-26. Circuitos del ejemplo 12 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

Paso 4. Se expresa la respuesta en forma exponencial y se transforma de regreso al dominio del tiempo empleando la ecuación 19-73.

Ejemplo 12. Encontrar $v(t)$ para el circuito de la figura 19-26a.

Solución. La frecuencia de la fuente es $\omega = 2$ rad/s. Por tanto, la impedancia del inductor es:

$$j\omega L = j2 \Omega$$

El circuito equivalente en el dominio fasorial de la figura 19-26a se muestra en la figura 19-26b.

Empleando la división de voltaje (ec. 19-31):

$$V = \left(\frac{j2}{2 + j2} \right) (10e^{j20}) = \left(\frac{j}{1 + j} \right) (10e^{j20})$$

Para convertir V al dominio del tiempo es necesario expresarlo en forma exponencial. Convirtiendo el término $j/(1 + j)$ a la forma exponencial se obtiene:

$$V = \left(\frac{e^{j90^\circ}}{\sqrt{2} e^{j45^\circ}} \right) 10e^{j20} \text{ o bien } V = \frac{10}{\sqrt{2}} e^{j65^\circ} = 7.07e^{j65^\circ}$$

Convirtiéndolo al dominio del tiempo (ec. 19-73):

$$v(t) = 7.07 \cos(2t + 65^\circ)$$

Ejemplo 13. En el circuito de la figura 19-27a:

1. Hallar la corriente $i(t)$.
2. Hallar la potencia promedio suministrada a R_L .

Solución. En la figura 19-27b se presenta el circuito equivalente en el dominio fasorial. Para resolver este circuito se empleará el análisis de mallas.

1. Se definen las corrientes de malla fasoriales I_1 e I_2 como se muestra en la figura 19-27c. Aplicando la KVL a cada malla se obtiene:

$$\text{Malla 1} \quad 2(I_1) + j3(I_1 - I_2) = 2 \quad (19-74)$$

$$\text{Malla 2} \quad -j(I_2) + 2(I_2) + j3(I_2 - I_1) = 0 \quad (19-75)$$

Simplificando las ecuaciones 19-74 y 19-75:

$$(2 + j3)I_1 - (j3)I_2 = 2 \quad (19-76)$$

y

$$(-j3)I_1 + (2 + j2)I_2 = 0 \quad (19-77)$$

Despejando I_1 e I_2 en estas dos ecuaciones simultáneas se tiene que:

$$I_1 = \frac{2}{7 + 10j} \text{ e } I_2 = \frac{6j}{(2 + j2)(7 + j10)}$$

o, en forma exponencial:

$$I_1 = 0.164e^{j55^\circ} \text{ A e } I_2 = 0.174e^{-j10^\circ} \text{ A}$$

En la figura 19-27c la corriente de rama $I = I_2$, y convirtiendo I al dominio del tiempo:

$$i(t) = 0.174 \cos(3t - 10^\circ)$$

2. Para encontrar la potencia promedio suministrada a R_L se emplea la ecuación 19-40:

$$P_{\text{prom}} = \frac{1}{2} V_m I_m \cos(\theta)$$

donde V_m e I_m son las magnitudes del voltaje y la corriente fasoriales, respectivamente, y θ es la diferencia de fase entre el voltaje y la corriente fasorial. Para una carga resistiva, el ángulo θ es cero (por lo que $\cos \theta = 1$) y $V = IR$. En consecuencia:

$$P_{\text{prom}} = \frac{1}{2} I_m^2 R$$

Sustituyendo $I_m = 0.174$ y $R = R_L = 2 \Omega$:

$$P_{\text{prom}} = \frac{1}{2} (0.174)^2 \times 2 = 0.03 \text{ W}$$

Ejemplo 14. Para el circuito de la figura 19-28a:

1. Encontrar el circuito equivalente de Thévenin para la parte comprendida a la izquierda de las terminales a, b .
2. Encontrar el valor efectivo (rms) del voltaje y la corriente en la carga para $Z_L = (1 + j)$, y hallar también la potencia promedio suministrada a Z_L .

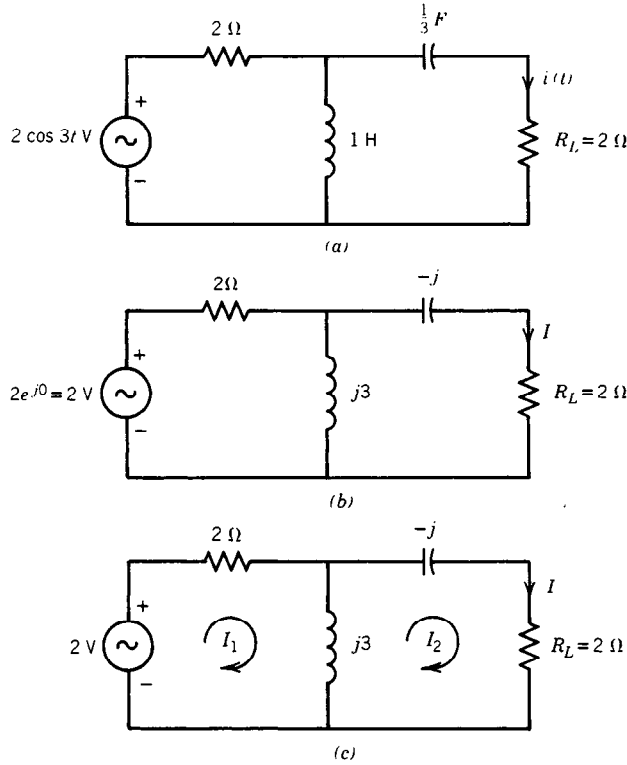


Fig. 19-27. Circuito del ejemplo 13 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial; c) designación de las corrientes de malla.

3. Determinar la impedancia Z_L que absorbe la máxima potencia, y calcular esta potencia.

Solución

1. Convirtiendo al dominio fasorial se obtiene el circuito de la figura 19-28b. Para encontrar V_{oc} se colocan en circuito abierto las terminales a , b , como se observa en la figura 19-28c. Dado que $I = 0$, no existe corriente a través del capacitor. La corriente de la fuente de 2-A fluye por el resistor de 1- Ω . Por tanto:

$$I_X = 2 \text{ A}$$

y aplicando la KVL se obtiene:

$$-1(I_X) - 2I_X + V_{oc} = 0 \text{ o bien } V_{oc} = 3I_X = 6 \text{ V}$$

Para encontrar Z_{Th} la fuente de corriente se coloca en cortocircuito (véase la fig. 19-28d). Dado que la red contiene una fuente dependiente, no es posible calcular Z_{Th} empleando combinaciones de impedancias en serie-paralelo. Por tanto, se coloca una fuente de 1-A entre las terminales a , b (véase la fig. 19-28e). De esta forma:

$$Z_{Th} = V$$

Con base en la figura se observa que:

$$I_X = 1$$

y aplicando la KVL a la celda se tiene:

$$-(1 - j)I_X - 2I_X + V = 0$$

o bien:

$$V = (3 - j)I_X = (3 - j), \quad Z_{Th} = (3 - j) \Omega$$

El circuito equivalente de Thévenin para la parte de la izquierda de las terminales a , b , se presenta en la figura 19-28f.

2. Con base en el circuito de la figura 19-28f:

$$\begin{aligned} V_L &= \frac{Z_L}{Z_L + Z_{Th}} \times 6 = \frac{(1 + j)}{(1 + j) + (3 - j)} 6 = \\ &= \frac{1 + j}{4} 6 = \frac{3}{\sqrt{2}} e^{j45^\circ} = 2.12 e^{j45^\circ} \text{ V} \end{aligned}$$

A partir de la ecuación 19-38:

$$V_{Lefec} = \frac{2.12}{\sqrt{2}} = 1.5 \text{ V (rms)}$$

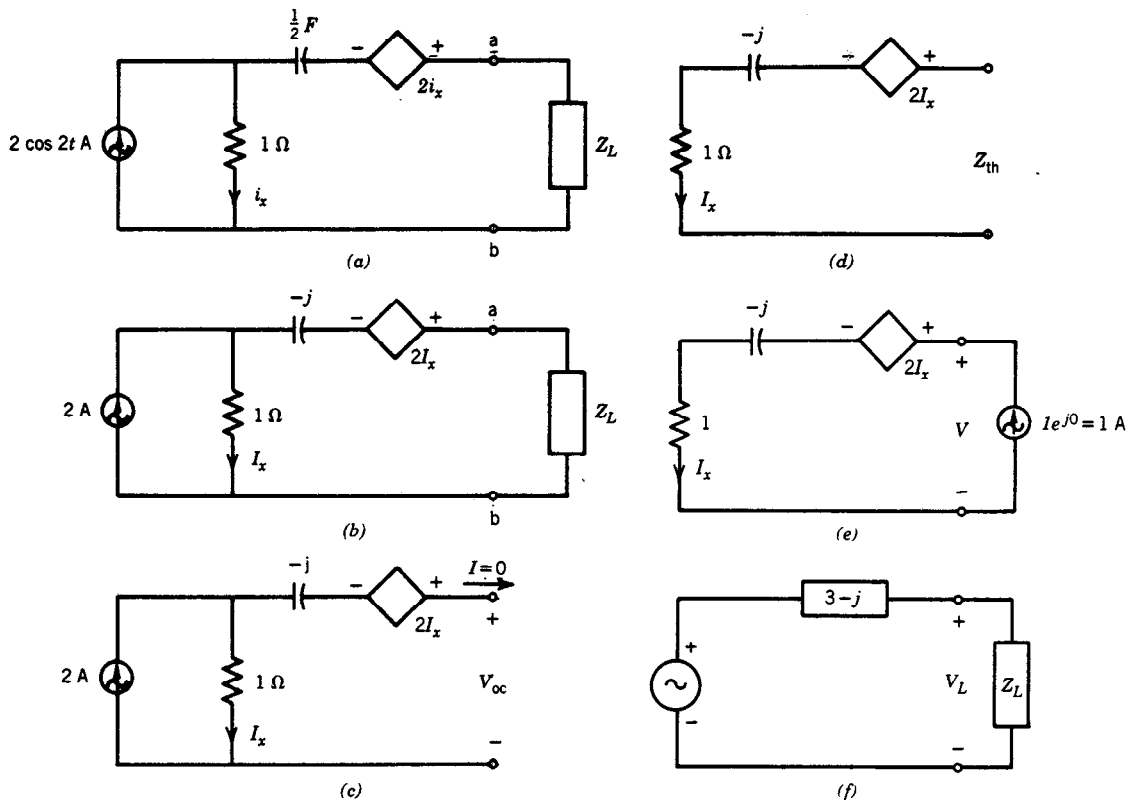


Fig. 19-28. Circuito del ejemplo 14 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial; c) cálculo de V_{oc} ; d) para encontrar Z_{Th} ; e) cálculo de Z_{Th} ; f) circuito equivalente de Thévenin.

Asimismo:

$$I_L = \frac{V_L}{Z_L} = \frac{3(1+j)}{2(1+j)} = 1.5 \text{ A}$$

y

$$I_{Lefec} = \frac{1.5}{\sqrt{2}} = 1.06 \text{ A (rms)}$$

La potencia promedio suministrada a Z_L está dada por la ecuación 19-40:

$$P_{prom} = V_{efec} I_{efec} \cos \theta$$

donde θ es la diferencia de fase entre los factores de voltaje y de corriente. En este caso $\theta = 45^\circ$. Por tanto:

$$P_{prom} = 1.5 \times 1.06 \times \cos 45^\circ = 1.12 \text{ W}$$

3. Para la máxima transferencia de potencia (ec. 19-47):

$$Z_L = Z_{Th}^* = (3 + j) \Omega$$

Y en este caso, empleando la división de voltaje para la figura 19-28f:

$$V_L = \frac{Z_L}{Z_L + Z_{Th}} \times 6 = \frac{3 + j}{(3 + j) + (3 - j)} \times 6 = (3 + j) = \sqrt{10} e^{j(\tan^{-1} 1/3)} = 3.16 e^{j18.4^\circ}$$

y

$$I_L = \frac{V_L}{Z_L} = 1 \text{ A}$$

Por tanto:

$$P_{prom}^{(máx)} = \frac{1}{2} \times 1 \times 3.16 \cos 18.4^\circ = 1.5 \text{ W}$$

Ejemplo 15. Para el circuito de la figura 19-29a calcular:

1. El factor de potencia de la carga.
2. La potencia promedio suministrada a la carga.
3. La potencia reactiva suministrada a la carga.
4. La potencia compleja P_A suministrada a la carga.

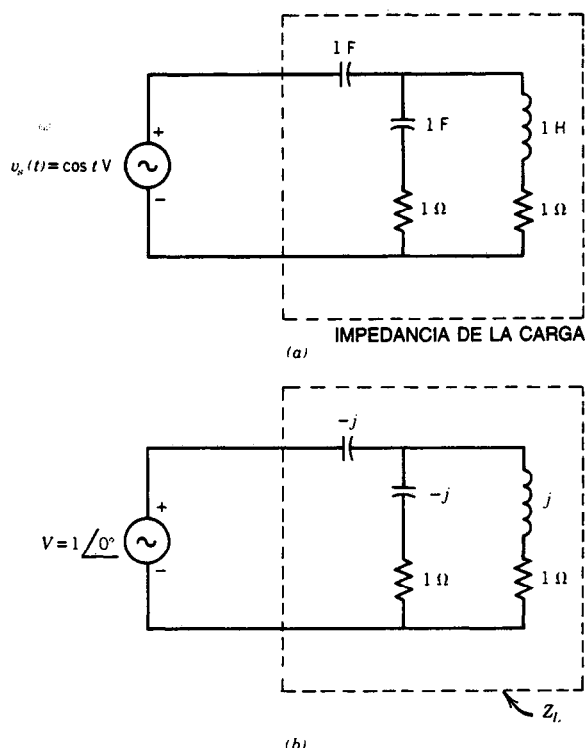


Fig. 19-29. Circuito del ejemplo 15: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

Solución. Primero se obtiene el circuito fasorial equivalente que se muestra en la figura 19-29b, donde $\omega = 1$. La impedancia de la carga, Z_L , está dada por:

$$Z_L = -j + [(1 - j) \parallel (1 + j)] = (1 - j)$$

$$\Omega = \sqrt{2} \angle -45^\circ$$

1. El factor de potencia de la carga está dado por:

$$\cos(-45^\circ) = \frac{1}{\sqrt{2}} = 0.707$$

El factor de potencia es de adelanto debido a que la corriente se adelanta al voltaje en 45° .

2. La corriente de la carga I está dada por:

$$I = \frac{V_s}{Z_L} = \frac{1 \angle 0^\circ}{\frac{1}{\sqrt{2}} \angle -45^\circ} = \sqrt{2} \angle 45^\circ \text{ A}$$

$$P_L = \frac{1}{2} V_m I_m \cos \theta = \frac{1}{2} \times 1 \times \sqrt{2} \times \cos(-45^\circ) = \frac{1}{2} \text{ W}$$

$$3. Q_L = \frac{1}{2} V_m I_m \sin(-45^\circ) = -\frac{1}{2} \text{ VAR}$$

4. La potencia compleja P_A está dada por:

$$P_A = P_L + jQ_L = \frac{1}{2} (1 - j) \text{ VA}$$

Ejemplo 16. Para el circuito de la figura 19-30a:

1. Encontrar la función de transferencia V_2/V_1 .
2. Si $v_1(t) = 10 \cos 2t$, encontrar la respuesta de estado estable $V_2(t)$.

Solución. El circuito tiene dos inductores mutuamente acoplados. La relación de acoplamiento se define en la tabla 19-2. El primer paso consiste en deducir el circuito fasorial equivalente, como se muestra en la figura 19-30b. Obsérvese que todas las variables del circuito son funciones de la frecuencia de entrada ω .

1. El circuito contiene dos mallas, por lo que se definen las corrientes de malla I_1 e I_2 que se muestran. Aplicando la KVL a las dos mallas se obtiene:

$$\text{Malla 1} \quad V_1(j\omega) = \left(1 + j\omega + \frac{1}{j\omega}\right) I_1 - \frac{1}{j\omega} I_2 - \frac{j\omega I_2}{\text{debido al acoplamiento}}$$

$$\text{Malla 2} \quad 0 = \frac{-j\omega I_1}{\text{debido al acoplamiento}} = \frac{1}{j\omega} I_1 + \left(2j\omega + \frac{1}{j\omega} + 1\right) I_2$$

Resolviendo estas dos ecuaciones se tiene que:

$$I_2 = \frac{(j\omega)^2 + 1}{(j\omega)^3 + 3(j\omega)^2 + 2(j\omega) + 2} V_1$$

Pero:

$$V_2 = \overline{I}_2 \times 1 = \frac{(j\omega)^2 + 1}{(j\omega)^3 + 3(j\omega)^2 + 2(j\omega) + 2} V_1$$

$$\frac{V_2}{V_1} = \frac{1 - \omega^2}{-j\omega^3 - 3\omega^2 + 2j\omega + 2} = \frac{1 - \omega^2}{(2 - 3\omega^2) + j(2\omega - \omega^3)}$$

2. En este caso, $\omega = 2 \text{ rad/s}$ y $V_1 = 10 \angle 0^\circ$.

Por tanto:

$$V_2 = (10 \angle 0^\circ) \left[\frac{1 - 4}{(2 - 3 \times 4) + j(4 - 8)} \right] = \frac{-30}{-10 - j4} = \frac{30}{10 + j4} = 2.79 \angle 21.8^\circ$$

$$v_2(t) = 2.79 \cos(2t - 21.8^\circ) \text{ V}$$

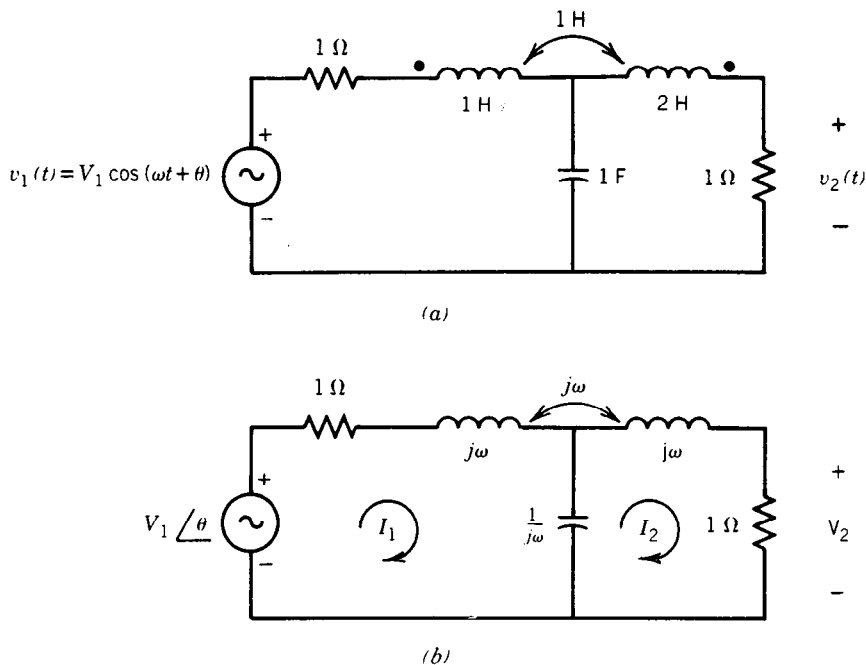


Fig. 19-30. Circuito del ejemplo 15 que ilustra el acoplamiento mutuo: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

REFERENCIAS BIBLIOGRÁFICAS

1. W. Hayt Jr. y J. E. Kemmerly, *Engineering Circuit Analysis*, McGraw-Hill, Nueva York.
2. L. S. Bobrow, *Elementary Linear Circuit Analysis*, Holt, Rinehart & Winston, Nueva York.

19.3 RESPUESTAS FORZADA Y TRANSITORIA DE CIRCUITOS

Yacov Shamash y Martin Gazourian

En esta sección se presenta la forma de obtener la respuesta completa de circuitos, o sea, la suma de las

respuestas forzada y transitoria. Se supone que las fuerzas se aplican en $t = 0$ y que las condiciones iniciales del circuito están dadas para ese instante. Pueden emplearse distintas técnicas de análisis. Aquí se ejemplifican tres de esas técnicas.

Método 1: Ecuación diferencial transformada de Laplace

La transformada de Laplace es muy útil para resolver un circuito que se caracteriza por una ecuación diferencial que relaciona la entrada y la salida. En esta sección la salida de un circuito se denota por $y(t)$ y la entrada por $x(t)$. El procedimiento será:

1. Para una ecuación diferencial dada, determinar la transformada de Laplace.
2. Despejar $Y(s)$.
3. Empleando fracciones parciales y tablas para transformadas inversas de Laplace, calcular $y(t)$.

Los dos ejemplos siguientes ilustran el método.

Ejemplo 17. Para la ecuación diferencial:

$$\frac{dy(t)}{dt} + 2y(t) = x(t) \quad (19-78)$$

encontrar $y(t)$ dada la condición inicial $y(0) = 0$ y la entrada $x(t) = u(t)$ (escalón unitario).

Solución. Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-78 se tiene que:

$$[sY(s) - y(0)] + 2Y(s) = \frac{1}{s}$$

donde $1/s$ es la transformada de Laplace del escalón unitario (tabla 4-4). Sustituyendo $y(0) = 0$ y despejando $Y(s)$ se obtiene:

$$Y(s) = \frac{1}{s(s+2)} \quad (19-79)$$

Desarrollando en fracciones parciales el segundo miembro de la ecuación 19-79:

$$Y(s) = \frac{0.5}{s} - \frac{0.5}{s+2} \quad (19-80)$$

Y encontrando la transformada inversa de Laplace de ambos miembros de la ecuación 19-80 (tabla 4-4):

$$y(t) = (0.5 - 0.5e^{-2t})u(t)$$

Ejemplo 18. Para el circuito de la figura 19-31:

1. Encontrar la ecuación diferencial que relaciona la entrada $v_s(t)$ y el voltaje $v_c(t)$.

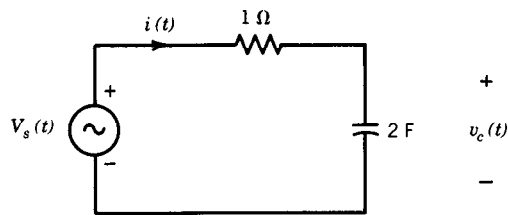


Fig. 19-31. Circuito del ejemplo 18 para determinar la respuesta completa de un circuito.

2. Encontrar $v_c(t)$ para $t \geq 0$, dado que $v_c(0) = -1/8$ V y $v_s(t) = (\sin 2t)u(t)$.

Solución

1. Aplicando la KVL a la celda se obtiene:

$$v_s(t) = 1 \times i(t) + v_c(t) \quad (19-81)$$

Pero:

$$i(t) = C \frac{dv_c(t)}{dt} = 2 \frac{dv_c(t)}{dt}$$

De este modo la ecuación 19-81 pasa a ser:

$$v_s(t) = 2 \frac{dv_c(t)}{dt} + v_c(t) \quad (19-82)$$

La ecuación 19-82 es una ecuación diferencial que pone en relación la entrada $v_s(t)$ y la salida $v_c(t)$.

2. Para $v_s(t) = (\sin 2t)u(t)$, la ecuación 19-82 se convierte en:

$$(\sin 2t)u(t) = 2 \frac{dv_c(t)}{dt} + v_c(t) \quad (19-83)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-83 y empleando la tabla 4-4 se tiene que:

$$\frac{1}{s^2 + 4} = 2sV_c(s) - 2v_{c0} + V_c(s)$$

y sustituyendo $v_{c0} = -1/8$ V y despejando $V_c(s)$:

$$V_c(s) = \frac{-s^2}{8(s^2 + 4)(s + 0.5)}$$

Desarrollando $V_c(s)$ en fracciones parciales:

$$V_c(s) = \frac{-1/128}{s + 0.5} + \frac{8/128}{s^2 + 4} - \frac{172/128s}{s^2 + 4}$$

Con base en la tabla 4-4 de transformadas inversas de Laplace:

$$v_c(t) = \left(-\frac{1}{128} e^{-0.5t} + \frac{8}{128} \sin 2t - \frac{127}{128} \cos 2t \right) u(t) \text{ V}$$

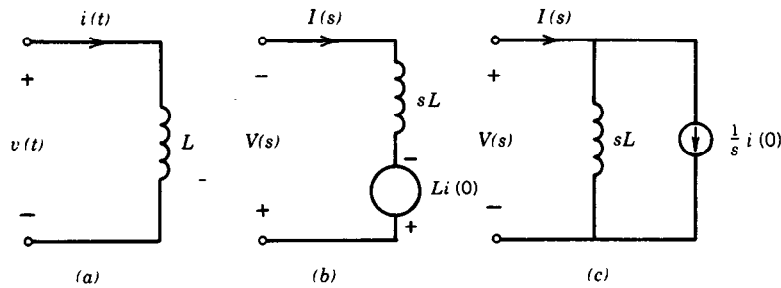


Fig. 19-32. Modelación de un inductor en el dominio s : a) modelo en el dominio del tiempo; b) modelo en el dominio s con una fuente de voltaje; c) modelo en el dominio s con una fuente de corriente.

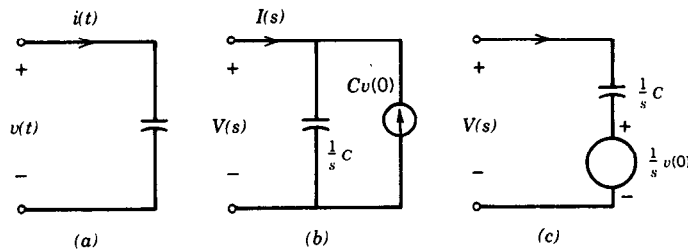


Fig. 19-33. Modelación de un capacitor en el dominio s : a) modelo en el dominio del tiempo; b) modelo en el dominio s con una fuente de corriente; c) modelo en el dominio s con una fuente de voltaje.

La inspección de $v_c(t)$ revela las respuestas transitoria y forzada de $v_c(t)$. El término $[-(1/128)e^{-0.5t}]u(t)$ decae a cero cuando $t \rightarrow \infty$, y por tanto define la solución transitoria de $v_c(t)$. En consecuencia los otros términos $[(8/128) \sin 2t - (127/128) \cos 2t]u(t)$ constituyen la parte forzada del voltaje $v_c(t)$; esto es, $v_c(t)$ tiene la misma forma que la función de forzamiento de entrada $v_s(t) = (\sin 2t)u(t)$.

Método 2: Modelación en el dominio s

A menudo el circuito se expresa con una entrada y una salida definidas y un conjunto de condiciones iniciales. En esta circunstancia no se dispone de la ecuación diferencial que relaciona la entrada y la salida, o bien es difícil de obtener. Sin embargo, este circuito puede resolverse transformándolo al dominio s y empleando determinadas técnicas estándares.

Antes de presentar algunos ejemplos para ilustrar la modelación en el dominio s , es necesario demostrar la forma en que los inductores y capacitores con condiciones iniciales se transforman al dominio s .

Considérese el inductor que se muestra en la figura 19-32a. Para el inductor:

$$v(t) = L \frac{di(t)}{dt} \quad (19-84)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-84 se obtiene la ecuación para el inductor en el dominio s :

$$V(s) = sLI(s) - Li(0) \quad (19-85)$$

La ecuación 19-85 puede expresarse como:

$$I(s) = \frac{1}{sL} V(s) + \frac{1}{s} i(0) \quad (19-86)$$

Las ecuaciones 19-85 y 19-86 se modelan con los dos circuitos que se muestran en las figuras 19-32b y c, respectivamente.

Para el capacitor que se muestra en la figura 19-33a:

$$i(t) = C \frac{dv(t)}{dt} \quad (19-87)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-87 se obtiene la ecuación para el capacitor en el dominio s :

$$I(s) = sCV(s) - Cv(0) \quad (19-88)$$

que puede reexpresarse de la forma:

$$V(s) = \frac{1}{sC} I(s) + \frac{1}{s} v(0) \quad (19-89)$$

Las ecuaciones 19-88 y 19-89 se modelan con los dos circuitos que se muestran en la figura 19-33b y c, respectivamente.

Cuando un circuito se transforma al dominio s es posible emplear cualquiera de los modelos que se pre-

sentan en las figuras 19-32b y c y 19-33b y c; se eligen aquellos que simplifiquen el análisis.

Ejemplo 19. Para el circuito de la figura 19-34a encontrar $i(t)$ dado que $v_s(t) = u(t)$ y $v_c(0) = 1$ V.

Solución. Se empleará el modelo de capacitor que se presenta en la figura 19-33c. Dado que la transformación de Laplace de $u(t)$ es $1/s$, el circuito equivalente en el dominio s se da en la figura 19-34b con las corrientes de malla $I_1(s)$ e $I_2(s)$. Aplicando la KVL a la malla 1 y la malla 2 se tiene:

$$\text{Malla 1} \quad I_1(s) + \frac{1}{s} + \frac{1}{s} [I_1(s) - I_2(s)] = \frac{1}{s}$$

o bien:

$$\left(1 + \frac{1}{s}\right)I_1(s) - \frac{1}{s}I_2(s) = 0 \quad (19-90)$$

$$\text{Malla 2} \quad 2I_2(s) + \frac{1}{s} [I_2(s) - I_1(s)] = \frac{1}{s}$$

o bien:

$$-\frac{1}{s}I_1(s) + \left(2 + \frac{1}{s}\right)I_2(s) = \frac{1}{s} \quad (19-91)$$

Despejando $I_1(s)$ en las ecuaciones simultáneas 19-90 y 19-91 se obtiene:

$$I_1(s) = \frac{1}{2s(s + \frac{1}{2})}$$

Desarrollando en fracciones parciales y teniendo presente que:

$$I(s) = I_1(s)$$

se tiene:

$$I(s) = \frac{1/2}{s} - \frac{1/2}{(s + 1/2)} \quad (19-92)$$

Encontrando la transformada inversa de Laplace de la ecuación 19-92:

$$i(t) = \frac{1}{3} \left(1 - e^{-\frac{3t}{2}}\right) u(t) \text{ A}$$

Ejemplo 20. Para el circuito que se muestra en la figura 19-35a, encontrar el voltaje $v(t)$ dado que $i_s(t) = u(t)$ A e $i_L(0) = -1$ A.

Solución. Empleando el modelo de inductor de la figura 19-32c, en la figura 19-35b se presenta el equivalente en el dominio s del circuito de la figura 19-35a. Combinando las dos fuentes en una y las dos impedancias en una, se produce el circuito que aparece en la figura 19-35c.

De este modo:

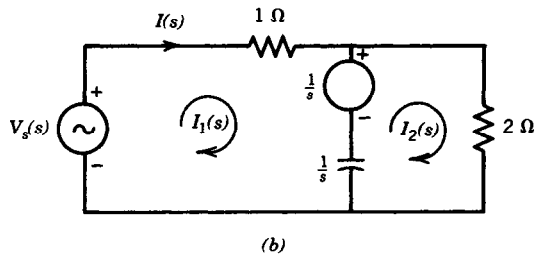
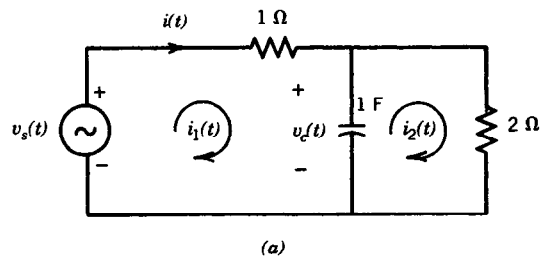


Fig. 19-34. Circuito del ejemplo 19: a) circuito en el dominio del tiempo; b) circuito equivalente en el dominio s .

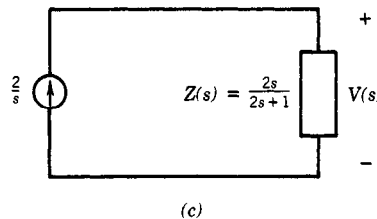
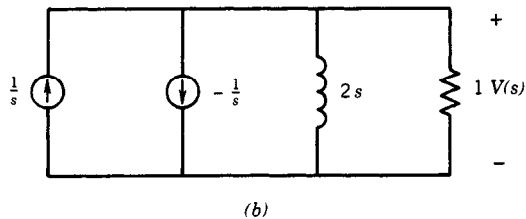
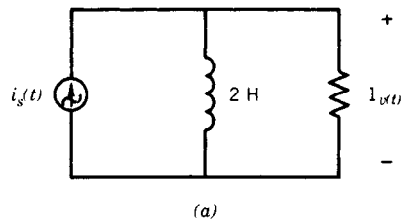


Fig. 19-35. Circuito del ejemplo 20: a) circuito en el dominio del tiempo; b) circuito equivalente en el dominio s ; c) circuito equivalente reducido.

$$V(s) = I(s)Z(s) = \frac{2}{s} \times \frac{2s}{2s+1} = \frac{4}{2s+1} = \frac{2}{s+\frac{1}{2}}$$

Encontrando la transformada inversa de Laplace de $V(s)$ se obtiene:

$$v(t) = 2e^{-1/2t}u(t) \text{ V}$$

Ejemplo 21. Encontrar la función de transferencia del circuito de la figura 19-36a, donde la entrada y la salida se definen como $v_i(t)$ y $V_o(t)$, respectivamente.

Solución. La función de transferencia de un sistema se define como el cociente de la transformada de Laplace de la salida sobre la transformada de Laplace de la entrada, con todas las condiciones iniciales iguales a cero.

Así, para este ejemplo la función de transferencia $H(s)$ está dada por:

$$H(s) = \frac{V_o(s)}{V_i(s)} \quad (19-93)$$

con las condiciones iniciales iguales a cero. El circuito equivalente en el dominio s de la figura 19-36a se presenta en la figura 19-36b.

La combinación en paralelo del capacitor y el resistor de 2Ω es $2/(1+2s)$. De este modo, empleando la división de voltaje se tiene que:

$$V_o(s) = V_i(s) \left[\frac{2/(1+2s)}{(s/2) + 2/(1+2s)} \right]$$

Simplificando y dividiendo entre $V_i(s)$ se obtiene la función de transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{2}{s^2 + 0.5s + 2}$$

Método 3: Análisis de variables de estado

En este apartado se supone que el lector está familiarizado con el álgebra de matrices que se presenta en el capítulo 2. La representación de variables de estado es otra forma de caracterizar circuitos en el dominio del tiempo. Para describir el circuito se emplea un conjunto de variables internas (q_1, q_2, \dots, q_n), además de las variables de entrada y salida. Formalmente, **el estado de un sistema se define como un conjunto de variables, llamadas variables de estado, tales que el conocimiento de estas variables en $t = t_0$, junto con la entrada para $t > t_0$, determina completamente el comportamiento del sistema para cualquier instante $t > t_0$; esto es, si se conocen $q_1(t_0), q_2(t_0), \dots, q_n(t_0)$ y las entradas para $t \geq t_0$, es posible determinar cualquier conjunto de entradas definidas.**

El ejemplo que se ofrece a continuación ilustra este concepto de estado.

Ejemplo 22. Considérese el circuito RLC en serie que se presenta en la figura 19-37. De la teoría circuital básica se sabe que el comportamiento de este circuito para $t \geq t_0$ es determinado enteramente por el voltaje

de entrada $v_s(t)$ para $t \geq t_0$ y por la corriente del inductor $i_L(t)$ y el voltaje del capacitor $v_c(t)$ para $t = t_0$. De aquí se deduce, con base en la definición del estado de un circuito, que $i_L(t)$ y $v_c(t)$ son un conjunto de variables de estado para este circuito; es decir:

$$q_1(t) = i_L(t), \quad q_2(t) = v_c(t)$$

En general es posible representar un circuito en términos de sus variables de estado, como $q_1(t), q_2(t), \dots, q_n(t)$, mediante un conjunto de ecuaciones diferenciales de primer orden que en forma matricial son:

$$\dot{\mathbf{q}}(t) = \mathbf{A}\mathbf{q}(t) + \mathbf{B}\mathbf{x}(t) \quad (19-94)$$

$$\mathbf{y}(t) = \mathbf{C}\mathbf{q}(t) + \mathbf{D}\mathbf{x}(t) \quad (19-95)$$

donde $\mathbf{q}(t)$ es el vector de estado, $\mathbf{x}(t)$ es el vector de entrada e $\mathbf{y}(t)$ es el vector de salida. Las matrices \mathbf{A} , \mathbf{B} , \mathbf{C} y \mathbf{D} tienen dimensiones compatibles. La ecuación 19-94 se denomina ecuación de estado del circuito y la 19-95 es la ecuación de salida del circuito. La matriz \mathbf{A} de $(n \times n)$ se conoce como matriz de estado del circuito.

Ejemplo 23. Para el circuito RLC de la figura 19-37 las ecuaciones circuitales son:

$$L \frac{di_L(t)}{dt} + Ri_L(t) + v_c(t) = v_s(t) \quad (19-96)$$

$$C \frac{dv_c(t)}{dt} = i_L(t) \quad (19-97)$$

Las variables de estado $q_1(t)$ y $q_2(t)$ se definen como:

$$q_1(t) = i_L(t)$$

$$q_2(t) = v_c(t)$$

Empleando las ecuaciones 19-96 y 19-97, las ecuaciones de estado pasan a ser:

$$\dot{q}_1(t) = -\frac{R}{L} q_1(t) - \frac{1}{L} q_2(t) + \frac{1}{L} v_s(t)$$

$$\dot{q}_2(t) = \frac{1}{C} q_1(t)$$

que pueden expresarse en forma matricial:

$$\begin{bmatrix} \dot{q}_1(t) \\ \dot{q}_2(t) \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix} \begin{bmatrix} q_1(t) \\ q_2(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} v_s(t) \quad (19-98)$$

Comparando las ecuaciones 19-94 y 19-98 se tiene que:

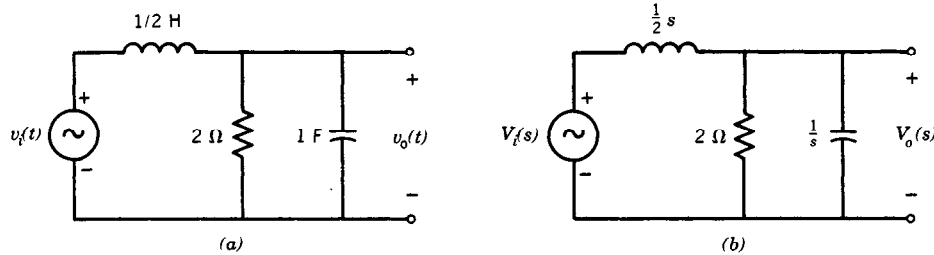


Fig. 19-36. Circuito del ejemplo 21 que ilustra la deducción de la función de transferencia de un circuito: a) circuito en el dominio del tiempo; b) circuito en el dominio s .

$$A = \begin{bmatrix} -\frac{R}{L} & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix}, \quad B = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}$$

Si se considera que la salida $y(t)$ de este circuito es el voltaje entre las terminales del capacitor, se expresa:

$$y(t) = v_c(t) = q_2(t)$$

De aquí que las matrices de salida C y D de la ecuación 19-95 son:

$$[C] = [0 \ 1], \quad [D] = [0]$$

En los circuitos eléctricos consistentes en resistores, capacitores e inductores, es natural identificar las variables de estado con las corrientes de los inductores y los voltajes de los capacitores. Debe hacerse notar que la elección de variables de estado para un circuito dado no es única¹.

Antes de proceder a resolver las ecuaciones de estado, se presenta un método de "recetas" que está encaminado a encontrar tales ecuaciones para circuitos lineales.

1. Definir las variables de estado como las corrientes de los inductores $i_{L1}(t), i_{L2}(t), \dots, i_{Lm}(t)$ y los voltajes de los capacitores $v_{c1}(t), v_{c2}(t), \dots, v_{cp}(t)$. Existe la posibilidad de elegir arbitrariamente la dirección de las corrientes y las polaridades de los voltajes.
2. Sustituir cada inductor por una fuente de corriente. Esto es, sustituir L_1 por una fuente de corriente i_{L1} , L_2 por una fuente de corriente i_{L2} , etc. De modo similar, sustituir cada capacitor C_1, C_2, \dots, C_p por fuentes de voltaje $v_{c1}, v_{c2}, \dots, v_{cp}$.
3. Empleando técnicas de análisis estándar (de mallas, nodal, etc.), despejar los voltajes $v_{L1}, v_{L2}, \dots, v_{Lm}$ entre las terminales de las fuentes de corriente $i_{L1}, i_{L2}, \dots, i_{Lm}$, y despejar las corrientes $i_{c1}, i_{c2}, \dots, i_{cp}$ a través de las fuentes de voltaje $v_{c1}, v_{c2}, \dots, v_{cp}$.
4. Sustituir v_{L1} por $L_1 [di_{L1}(t)/dt]$, v_{L2} por $L_2 [di_{L2}(t)/dt]$, etc. Sustituir i_{c1} por $C_1 [dv_{c1}(t)/dt]$, i_{c2} por $C_2 [dv_{c2}(t)/dt]$, etc.

Ejemplo 24. Deducir una representación con variables de estado para el circuito de la figura 19-38a.

Solución. Definir las variables de estado $i_L(t)$ y $v_c(t)$. Sustituyendo L y C por una fuente de corriente $i_L(t)$ y otra de voltaje $v_c(t)$, el circuito de la figura 19-38a se reduce al de la 19-38b. Despejando $i_c(t)$ y $v_L(t)$:

$$i_c(t) = -i_L(t) + \frac{v_s(t) - v_c(t)}{2} \quad (19-99)$$

$$v_L(t) = v_c(t) - 3i_L(t) \quad (19-100)$$

Sustituyendo:

$$i_c(t) = C \frac{dv_c(t)}{dt} = \frac{1}{2} \frac{dv_c(t)}{dt}$$

$$v_L(t) = L \frac{di_L(t)}{dt} = \frac{di_L(t)}{dt}$$

Las ecuaciones 19-99 y 19-100 pasan a ser:

$$\frac{dv_c(t)}{dt} = -2i_L(t) - v_c(t) + v_s(t) \quad (19-101)$$

$$\frac{di_L(t)}{dt} = v_c(t) - 3i_L(t) \quad (19-102)$$

Además:

$$v_0(t) = v_c(t) \quad (19-103)$$

Haciendo $v_c(t) = q_1(t)$ e $i_L(t) = q_2(t)$, las ecuaciones de vectores de estado se convierten en:

$$\mathbf{q}(t) = A\mathbf{q}(t) + Bx(t)$$

$$y(t) = C\mathbf{q}(t) + Dx(t)$$

donde:

$$A = \begin{bmatrix} -1 & -2 \\ 1 & -3 \end{bmatrix}, \quad B = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad C = [1 \ 0], \quad D = [0]$$

$$\mathbf{q}(t) = \begin{bmatrix} q_1(t) \\ q_2(t) \end{bmatrix}, \quad x(t) = v_s(t) \quad \text{e} \quad y(t) = v_0(t)$$

Solución de las ecuaciones de variables de estado

Un circuito lineal invariante en el tiempo puede representarse por medio de sus ecuaciones de estado y ecuaciones de salida (ecs. 19-94 y 19-95, respectivamente). La ecuación 19-94 representa un conjunto de n ecuaciones diferenciales lineales de primer orden. Si en esa ecuación se despeja $\dot{\mathbf{q}}(t)$, entonces es fácil despejar la salida $\mathbf{y}(t)$ sustituyendo $\mathbf{q}(t)$ en la ecuación algebraica 19-95.

Para resolver el conjunto de ecuaciones diferenciales (ec. 19-94) es necesario conocer las funciones de entrada $\mathbf{x}(t)$ y un conjunto de condiciones iniciales $\mathbf{q}(t_0)$. Con fines de simplicidad notacional se supondrá que las condiciones iniciales están dadas para $t_0 = 0$, y la entrada $\mathbf{x}(t) = \mathbf{0}$ para $t < 0$. En consecuencia, la solución de la ecuación 19-94 para el vector de estado $\mathbf{q}(t)$ será cero para $t < 0$.

Existen diversos métodos para resolver la ecuación 19-94. Uno simple consiste en utilizar la transformada de Laplace, la cual para un vector se determina encontrando la transformada de Laplace de cada componente del vector. Por ejemplo:

$$\mathcal{L}[\mathbf{q}(t)] = \mathcal{L}\begin{bmatrix} q_1(t) \\ q_2(t) \\ \vdots \\ q_n(t) \end{bmatrix} = \begin{bmatrix} Q_1(s) \\ Q_2(s) \\ \vdots \\ Q_n(s) \end{bmatrix} = \mathbf{Q}(s) \quad (19-104)$$

Se sabe que la transformada de Laplace de la derivada de una función escalar es:

$$\frac{dq(t)}{dt} \leftrightarrow sQ(s) - q(0)$$

Empleando la definición de transformada de Laplace de un vector (ec. 19-104), se concluye que la transformada de Laplace de la derivada de un vector es:

$$\frac{d\mathbf{q}(t)}{dt} \leftrightarrow s\mathbf{Q}(s) - \mathbf{q}(0) \quad (19-105)$$

Empleando las ecuaciones 19-104 y 19-105 y determinando la transformada de Laplace de ambos miembros de la ecuación 19-94 se tiene que:

$$s\mathbf{Q}(s) - \mathbf{q}(0) = \mathbf{A}\mathbf{Q}(s) + \mathbf{B}\mathbf{X}(s) \quad (19-106)$$

que puede reexpresarse como:

$$[s\mathbf{I} - \mathbf{A}]\mathbf{Q}(s) = \mathbf{q}(0) + \mathbf{B}\mathbf{X}(s) \quad (19-107)$$

donde \mathbf{I} es la matriz identidad de $(n \times n)$:

$$\mathbf{I} = \begin{bmatrix} 1 & & & \\ & 1 & & \\ & & \ddots & \\ & & & 1 \end{bmatrix} \quad (19-108)$$

Posmultiplicando la ecuación 19-107 por $(s\mathbf{I} - \mathbf{A})^{-1}$ se obtiene:

$$\mathbf{Q}(s) = (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{q}(0) + (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B}\mathbf{X}(s) \quad (19-109)$$

La matriz fundamental se define como:

$$\phi(s) = (s\mathbf{I} - \mathbf{A})^{-1} \quad (19-110)$$

De modo que la ecuación 19-109 se convierte en:

$$\mathbf{Q}(s) = \phi(s)\mathbf{q}(0) + \phi(s)\mathbf{B}\mathbf{X}(s) \quad (19-111)$$

Para encontrar $\mathbf{q}(t)$ es necesario determinar la transformada inversa de Laplace de $\mathbf{Q}(s)$ dada en la ecuación 19-111. Obsérvese que:

$$\phi(t) = \mathcal{L}^{-1}[\Phi(s)] \triangleq \text{matriz de transición} \quad (19-112)$$

Ejemplo 25. Las ecuaciones de estado de un sistema están dadas por:

$$\dot{\mathbf{q}}(t) = \begin{bmatrix} -1 & -2 \\ 1 & -4 \end{bmatrix} \mathbf{q}(t) + \begin{bmatrix} 0 \\ 0 \end{bmatrix} x(t)$$

1. Encontrar $\phi(t)$.
2. Determinar el vector de estado $\mathbf{q}(t)$ para $t \geq 0$, dado que:

$$\mathbf{q}(0) = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$$

Solución

1. En la ecuación 19-110 la matriz fundamental está dada por:

$$\Phi(s) = (s\mathbf{I} - \mathbf{A})^{-1}$$

$$\Phi(s) = \left[s \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} - \begin{bmatrix} -1 & -2 \\ 1 & -4 \end{bmatrix} \right]^{-1}$$

$$\Phi(s) = \begin{bmatrix} s+1 & 2 \\ -1 & s+4 \end{bmatrix}^{-1}$$

$$\Phi(s) = \frac{\begin{bmatrix} s+4 & -2 \\ 1 & s+1 \end{bmatrix}}{(s+1)(s+4) + 2} = \frac{\begin{bmatrix} s+4 & -2 \\ 1 & s+1 \end{bmatrix}}{s^2 + 5s + 6}$$

$$\text{Dado que } s^2 + 5s + 6 = (s+2)(s+3):$$

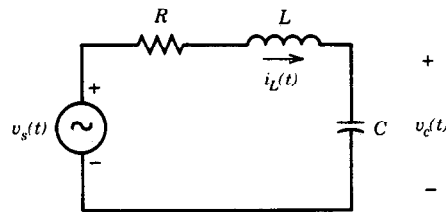


Fig. 19-37. Circuito del ejemplo 22.

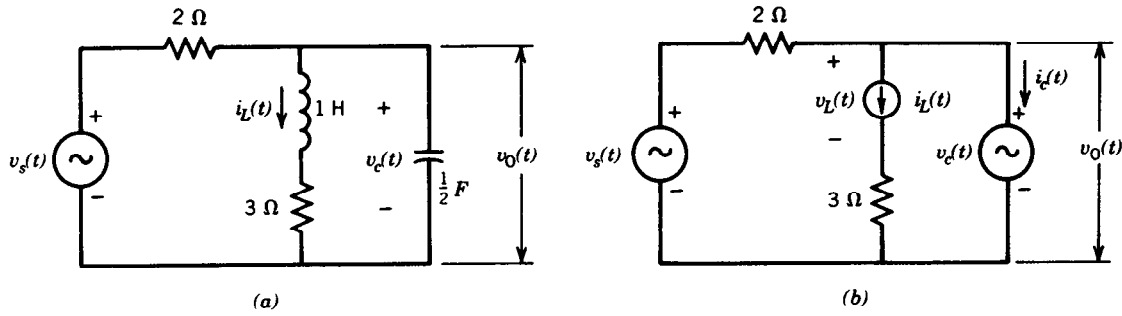


Fig. 19-38. Circuito del ejemplo 23: a) circuito RLS con una entrada y una salida; b) circuito equivalente con el inductor y el capacitor sustituidos por una fuente de corriente y otra de voltaje, respectivamente.

$$\Phi(s) = \begin{bmatrix} \frac{(s+4)}{(s+2)(s+3)} & \frac{-2}{(s+2)(s+3)} \\ \frac{1}{(s+2)(s+3)} & \frac{(s+1)}{(s+2)(s+3)} \end{bmatrix}$$

Desarrollando en fracciones parciales cada elemento de la matriz:

$$\Phi(s) = \begin{bmatrix} \frac{2}{s+2} + \frac{-1}{s+3} & \frac{-2}{s+2} + \frac{2}{s+3} \\ \frac{1}{s+2} - \frac{1}{s+3} & \frac{-1}{s+2} + \frac{2}{s+3} \end{bmatrix}$$

Encontrando la transformada inversa de Laplace de cada elemento de la matriz se obtiene:

$$\Phi(t) = \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) & (-2e^{-2t} + 2e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) & (-e^{-2t} + 2e^{-3t})u(t) \end{bmatrix}$$

y se verifica que:

$$\Phi(0) = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$$

2. Para despejar $\mathbf{q}(t)$ se hace uso de la ecuación 19-111, en la cual para este ejemplo $B = [0]$. Se sigue que:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0)$$

De este modo, encontrando las transformadas inversas de Laplace:

$$\begin{aligned} \mathbf{q}(t) = \Phi(t)\mathbf{q}(0) &= \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) & (-2e^{-2t} + 2e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) & (-e^{-2t} + 2e^{-3t})u(t) \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix} \\ &= \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) \end{bmatrix} \end{aligned}$$

Ejemplo 26. Para el sistema descrito por:

$$\mathbf{q}(t) = \begin{bmatrix} -1 & -2 \\ 0 & -3 \end{bmatrix} \mathbf{q}(t) + \begin{bmatrix} 0 \\ 1 \end{bmatrix} x(t), \quad \mathbf{q}(0) = \begin{bmatrix} 2 \\ 0 \end{bmatrix}$$

1. Determinar la matriz fundamental $\Phi(s)$.
2. Empleando la ecuación 19-111, obtener el vector de estado $\mathbf{Q}(s)$, dado $x(t) = u(t)$.
3. Encontrar $\mathbf{q}(t)$ determinando la transformada inversa de Laplace de $\mathbf{Q}(s)$.

Solución.

1. Con base en la ecuación 19-110:

$$\Phi(s) = (sI - A)^{-1}$$

$$\Phi(s) = \left[s \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} - \begin{bmatrix} -1 & -2 \\ 0 & -3 \end{bmatrix} \right]^{-1}$$

$$\Phi(s) = \begin{bmatrix} (s+1) & 2 \\ 0 & s+3 \end{bmatrix}$$

$$\Phi(s) = \frac{\begin{bmatrix} (s+3) & -2 \\ 0 & (s+1) \end{bmatrix}}{(s+1)(s+3)}$$

$$\Phi(s) = \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix}$$

2. Con base en la ecuación 19-111:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0) + \Phi(s)B\mathbf{X}(s)$$

En este ejemplo $X(s) = 1/s$, de modo que:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0) + \Phi(s)B \cdot 1/s$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix} \begin{bmatrix} 2 \\ 0 \end{bmatrix} + \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix} \begin{bmatrix} 0 \\ \frac{1}{s} \end{bmatrix}$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{2}{s+1} + \frac{-2}{s(s+1)(s+3)} \\ 0 & \frac{1}{s(s+3)} \end{bmatrix}$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{2s^2 + 6s - 2}{s(s+1)(s+3)} \\ \frac{1}{s(s+3)} \end{bmatrix}$$

3.

$$\mathbf{q}(t) = \begin{bmatrix} \mathcal{L}^{-1} \left[\frac{2s^2 + 6s - 2}{s(s+1)(s+3)} \right] \\ \mathcal{L}^{-1} \left[\frac{1}{s(s+3)} \right] \end{bmatrix}$$

$$\mathbf{q}(t) = \begin{bmatrix} \mathcal{L}^{-1} \left[\frac{-\frac{2}{3}}{s} + \frac{3}{s+1} + \frac{-\frac{1}{3}}{s+3} \right] \\ \mathcal{L}^{-1} \left[\frac{\frac{1}{3}}{s} + \frac{-\frac{1}{3}}{s+3} \right] \end{bmatrix}$$

$$\mathbf{q}(t) = \begin{bmatrix} (-\frac{2}{3} + 3e^{-t} - \frac{1}{3}e^{-3t})u(t) \\ (\frac{1}{3} - \frac{1}{3}e^{-3t})u(t) \end{bmatrix}$$

Funciones de transferencia de sistemas descritos en forma de variables de estado

La función de transferencia $H(s)$ de un sistema de una sola entrada $X(s)$ y una sola salida $Y(s)$ se definió como:

$$H(s) = \frac{Y(s)}{X(s)} \quad (19-113)$$

La función de transferencia de un sistema se define con éste en reposo. En consecuencia, determinando la transformada de Laplace de las ecuaciones de estado 19-94 y 19-95 con $\mathbf{q}(0) = \mathbf{0}$ se obtiene:

$$s\mathbf{Q}(s) = A\mathbf{Q}(s) + B\mathbf{X}(s) \quad (19-114)$$

$$\mathbf{Y}(s) = C\mathbf{Q}(s) + D\mathbf{X}(s) \quad (19-115)$$

Despejando $\mathbf{Q}(s)$ en la ecuación 19-114 se tiene que:

$$\mathbf{Q}(s) = (sI - A)^{-1} B\mathbf{X}(s)$$

y sustituyendo en la ecuación 19-115:

$$\mathbf{Y}(s) = [C(sI - A)^{-1} B + D]\mathbf{X}(s) \quad (19-116)$$

Comparando las ecuaciones 19-113 y 19-116 se deduce que la función de transferencia matricial es:

$$[H(s)] = C(sI - A)^{-1} B + D \quad (19-117)$$

La ecuación 19-117 puede expresarse como:

$$[H(s)] = C \frac{\text{adj}[sI - A]B}{\det[sI - A]} + D \quad (19-118)$$

donde:

$$(sI - A)^{-1} = \frac{\text{adjunta a } (sI - A)}{\text{determinante de } (sI - A)}$$

Es claro que a partir de la ecuación 19-118 los polos de $H(s)$ corresponden a aquellos valores de s para los cuales:

$$\det[sI - A] = 0 \quad (19-119)$$

Si A es una matriz de $(n \times n)$, entonces la ecuación 19-119 será una ecuación polinomial de n -ésimo orden, comúnmente llamada ecuación característica del sistema. Las raíces de la ecuación característica se conocen como los eigenvalores (valores característicos o valores propios) o raíces características del sistema.

Suponiendo que los polinomios del numerador y del denominador de la ecuación 19-118 no tienen factores en común, entonces los polos de la función de transferencia $H(s)$ son las raíces de la ecuación 19-119, o sea, los eigenvalores del sistema. Si existen cancelaciones entre los polinomios del numerador y del denominador de la ecuación 19-118, entonces los polos de $H(s)$ consistirán en aquellos eigenvalores que queden después de la cancelación.

Dado que un sistema se define como estable si todos los polos de $H(s)$ están en el semiplano s derecho², se deduce que el sistema es estable si los eigenvalores del sistema tienen partes reales negativas.

Ejemplo 27. Un sistema es descrito por las siguientes matrices de estado:

$$A = \begin{bmatrix} 3 & 2 \\ -3 & -4 \end{bmatrix}, \quad B = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad C = [0 \ 1], \quad D = [0]$$

1. Encontrar la ecuación característica del sistema.
2. Determinar los eigenvalores del sistema.
3. Hallar $H(s)$.
4. Identificar los polos de $H(s)$.
5. Determinar si el sistema es estable.

Solución

1. La ecuación característica está dada por la ecuación 19-119. De esta forma:

$$\det[sI - A] = \left| \begin{bmatrix} s & 0 \\ 0 & s \end{bmatrix} - \begin{bmatrix} 3 & 2 \\ -3 & -4 \end{bmatrix} \right|$$

$$\det[sI - A] = \left| \begin{bmatrix} s-3 & -2 \\ 3 & s+4 \end{bmatrix} \right| = (s-3)(s+4) + 6$$

$$\det[sI - A] = s^2 + s - 6$$

2. Los eigenvalores del sistema son las raíces de la ecuación característica; esto es, las raíces de:

$$s^2 + s - 6 = 0$$

$$(s-2)(s+3) = 0$$

Los eigenvalores son $s_1 = 2$ y $s_2 = -3$.

3. La función de transferencia está dada por la ecuación 19-118:

$$H(s) = \frac{[0 \ 1] \text{adj}[sI - A] \begin{bmatrix} 1 \\ 0 \end{bmatrix}}{(s^2 + s - 6)} + [0]$$

$$H(s) = \frac{[0 \ 1] \begin{bmatrix} s+4 & 2 \\ -3 & s-3 \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix}}{(s^2 + s - 6)}$$

$$H(s) = \frac{[0 \ 1] \begin{bmatrix} s+4 \\ -3 \end{bmatrix}}{(s^2 + s - 6)}$$

$$H(s) = \frac{-3}{(s^2 + s - 6)}$$

4. Es claro que los polos del sistema son las raíces del denominador de $H(s)$; esto es, $s_1 = 2$ y $s_2 = -3$. De este modo se observa que los polos del sistema corresponden a sus eigenvalores.
5. El sistema es inestable, puesto que uno de sus polos tiene parte real negativa.

REFERENCIAS BIBLIOGRÁFICAS

1. R. E. Ziemer, W. H. Tranter y D. F. Fannin, *Signals and Systems: Continuous and Discrete*, McMillan, Nueva York.
2. J. C. Reid, *Linear System Fundamentals: Continuous and Discrete, Classic and Modern*, McGraw-Hill, Nueva York.

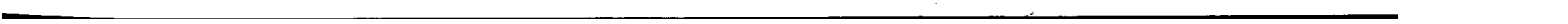
CAPÍTULO 20

Filtros pasivos

Icarius E. Pyros

New York Institute of Technology
Old Westbury, Nueva York

- | | | | |
|-------------|--|-------------|--|
| 20.1 | Introducción | 20.5 | Filtros derivados en M |
| 20.2 | Factores de atenuación y de fase | 20.6 | Filtro pasabajas ideal |
| | 20.2.1 Unidades de atenuación | 20.7 | Uso de la función característica |
| 20.3 | Secciones T y π | 20.8 | Filtros Butterworth |
| 20.4 | Filtros de K constante | 20.9 | Filtros Chebychev |



20.1 INTRODUCCIÓN

Una red que se inserta en un circuito con fines de discriminación de frecuencia se denomina *filtro*. Los filtros seleccionan una estrecha banda de frecuencias sin reducción en magnitud, y suprimen totalmente todas las demás frecuencias.

En la figura 20-1 y en la lista siguiente se definen los términos usados a menudo en el desarrollo de los circuitos filtro.

Impedancia en el punto de alimentación o impedancia de entrada Z_i . Impedancia "vista" por el generador entre las terminales a , b . Esta impedancia es igual a la razón del voltaje entre las terminales E_{ab} sobre corriente suministrada a las terminales I_{ent} con todas las demás fuentes de voltaje eliminadas:

$$Z_i = \frac{E_{ab}}{I_{ent}} \quad (20-1)$$

La admitancia en el punto de alimentación, o admitancia de entrada, es el recíproco de la impedancia en el punto de alimentación:

$$Y_i = \frac{1}{Z_i} = \frac{I_{ent}}{E_{ab}} \quad (20-2)$$

Impedancia de transferencia Z_t . Razón de voltaje aplicado a una celda de un circuito E_{cd} sobre corriente que fluye en una segunda celda I_{ent} :

$$Z_t = \frac{E_{cd}}{I_{ent}} \quad (20-3)$$

La admitancia de transferencia es el recíproco de la impedancia de transferencia:

$$Y_t = \frac{1}{Z_t} = \frac{I_{ent}}{E_{cd}} \quad (20-4)$$

Impedancia en cortocircuito. Impedancia contemplada en un extremo de un circuito con el otro extremo en cortocircuito.

Impedancia en circuito abierto. Impedancia contemplada en un extremo de un circuito con el otro extremo en circuito abierto.

Impedancias imagen. Z_i y Z_0 son impedancias imagen cuando se satisfacen las siguientes condiciones:

1. $Z_i = Z'_i$ cuando las terminales de salida se cierran a través de Z_0 .
2. $Z_0 = Z'_0$ cuando las terminales de entrada se cierran a través de Z_i .

Impedancia característica. Caso particular de la impedancia imagen, en el que las impedancias de entrada y de salida son las mismas. Además de las condiciones descritas para la impedancia imagen:

$$Z_0 = Z_i \quad (20-5)$$

20.2 FACTORES DE ATENUACIÓN Y DE FASE

En el circuito de la figura 20-2, la red se ajusta de modo que la impedancia contemplada en la red sea igual a la impedancia de la carga:

$$Z_{01} = \frac{V_2}{I_2}$$

$$Z_{01} = \frac{V_1}{I_1}$$

Por tanto:

$$\frac{V_1}{I_1} = \frac{V_2}{I_2}$$

y

$$\frac{V_1}{V_2} = \frac{I_1}{I_2} \quad (20-6)$$

Dado que la corriente y el voltaje son cantidades fasoriales:

$$I_1 = |I_1| e^{j\theta_{i1}}$$

$$I_2 = |I_2| e^{j\theta_{i2}}$$

$$V_1 = |V_1| e^{j\theta_{v1}}$$

$$V_2 = |V_2| e^{j\theta_{v2}}$$

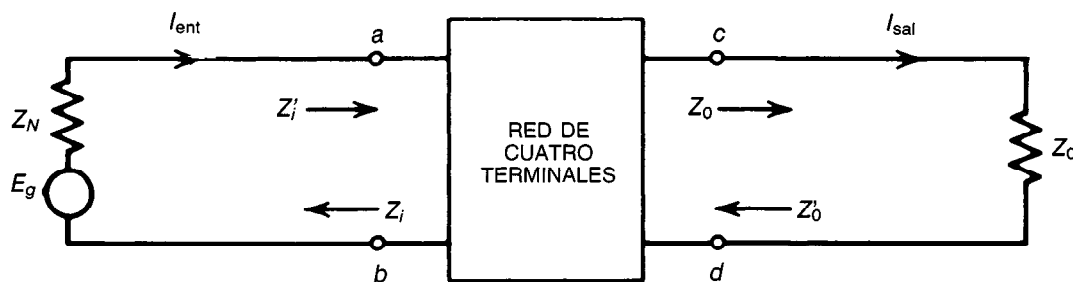


Fig. 20-1. Términos de un filtro.

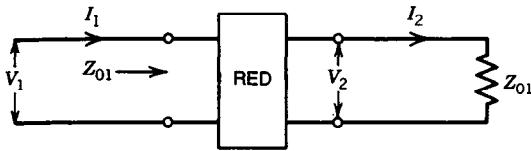


Fig. 20-2. Red de filtro acoplada.

Sustituyendo:

$$\frac{I_1}{I_2} = \frac{|I_1|e^{j\theta_{I1}}}{|I_2|e^{j\theta_{I2}}} = \frac{|I_1|}{|I_2|} e^{j(\theta_{I1}-\theta_{I2})} = \frac{|I_1|}{|I_2|} e^{j\beta} \quad (20-7)$$

donde $\beta = (\theta_{I1} - \theta_{I2})$ (desfasamiento).

De modo similar:

$$\frac{V_1}{V_2} = \frac{|V_1|e^{j\theta_{V1}}}{|V_2|e^{j\theta_{V2}}} = \frac{|V_1|}{|V_2|} e^{j(\theta_{V1}-\theta_{V2})}$$

Para la misma Z , los ángulos θ_{I1} y θ_{I2} asociados con las corrientes I_1 e I_2 y los ángulos θ_{V1} y θ_{V2} asociados con los voltajes V_1 y V_2 se relacionan como sigue:

$$\theta_{I1} - \theta_{I2} = \theta_{V1} - \theta_{V2} = \beta$$

y

$$\frac{V_1}{V_2} = \frac{|V_1|}{|V_2|} e^{j\beta} \quad (20-8)$$

En un circuito en el cual las redes se conectan en cascada, tal como se puede observar en la figura 20-3, si:

$$Z_{01} = Z_{02} = Z_{03} = \dots Z_{0(n-1)} = Z_{0n}$$

entonces:

$$\begin{aligned} \frac{V_1}{I_1} &= \frac{V_2}{I_2} = \frac{V_3}{I_3} = \dots = \frac{V_{n-1}}{I_{n-1}} = \frac{V_n}{I_n} \\ \frac{V_1}{V_2} &= \frac{I_1}{I_2} \quad \frac{V_2}{V_3} = \frac{I_2}{I_3} \quad \frac{V_{n-1}}{V_n} = \frac{I_{n-1}}{I_n} \\ \frac{|V_1|}{|V_n|} &= \left(\frac{|V_1|}{|V_2|} \right) \left(\frac{|V_2|}{|V_3|} \right) \left(\frac{|V_3|}{|V_4|} \right) \dots \left(\frac{|V_{n-1}|}{|V_n|} \right) \end{aligned} \quad (20-9)$$

Si

$$\frac{|V_1|}{|V_2|} = e^{\alpha_{12}} \quad \text{y} \quad \frac{|V_2|}{|V_3|} = e^{\alpha_{23}}$$

entonces:

y

$$\frac{|V_1|}{|V_n|} = (e^{\alpha_{12}})(e^{\alpha_{23}})(e^{\alpha_{34}})\dots(e^{\alpha_{(n-1)n}}) = e^{\alpha_{12} + \alpha_{23} + \dots + \alpha_{(n-1)n}}$$

Encontrando el logaritmo natural de ambos miembros:

$$\ln \frac{|V_1|}{|V_n|} = \alpha_{12} + \alpha_{23} + \dots + \alpha_{(n-1)n}$$

Sustituyendo V_1/V_2 por I_1/I_2 , etcétera, a partir de la ecuación 20-9, es posible obtener la siguiente expresión:

$$\frac{|I_1|}{|I_n|} = \left(\frac{|I_1|}{|I_2|} \right) \left(\frac{|I_2|}{|I_3|} \right) \dots \left(\frac{|I_{n-1}|}{|I_n|} \right)$$

y

$$\ln \frac{|I_1|}{|I_n|} = \alpha_{12} + \alpha_{23} + \alpha_{34} + \dots + \alpha_{(n-1)n}$$

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = \alpha_{12}$$

Dado que muchas redes electrónicas se conectan en cascada, con frecuencia es deseable expresar la magnitud de las razones de voltaje (o de corriente) de la entrada sobre la salida en forma exponencial; es decir:

$$e^{\alpha} = \frac{|V_1|}{|V_2|} = \frac{|I_1|}{|I_2|} = \alpha_{12} \quad (20-10)$$

Se ha demostrado que:

$$\frac{V_1}{V_2} = \frac{|V_1|}{|V_2|} e^{j\beta}$$

Sustituyendo $|V_1|/|V_2|$ por e^{α} :

$$\frac{V_1}{V_2} = e^{\alpha} e^{j\beta}$$

De modo similar:

$$\frac{I_1}{I_2} = \frac{|I_1|}{|I_2|} e^{j\beta} = e^{\alpha} e^{j\beta}$$

Si

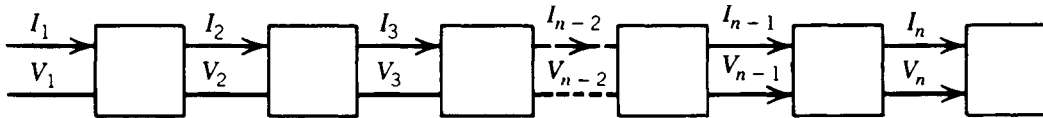


Fig. 20-3. Redes de filtro en cascada.

$$\frac{V_1}{V_2} = \frac{I_1}{I_2} = e^\gamma$$

entonces:

$$e^\gamma = e^{\alpha} e^{j\beta} = e^{(\alpha+j\beta)}$$

$$\gamma = \alpha + j\beta \quad (20-11)$$

α se conoce como factor de atenuación y expresa la reducción en magnitud de los voltajes, corrientes y potencia en el circuito. β se conoce como el factor de fase y expresa el cambio de fase de la salida a la entrada (factor de longitud de onda). γ es el factor de propagación y representa el cambio de magnitud y de fase.

20.2.1 Unidades de atenuación

$$\frac{|V_1|}{|V_2|} = \frac{|I_1|}{|I_2|} = e^\alpha$$

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = \alpha$$

El logaritmo natural de la razón de los voltajes o corrientes se expresa en nepers. Sea N = número de nepers:

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = N$$

También es posible expresar la relación de potencias para el circuito en cascada:

$$\frac{P_1}{P_n} = \frac{I_1^2 R_{01}}{I_n^2 R_{0n}}$$

Para la impedancia característica:

$$R_{01} = R_{0n} \quad (20-12)$$

$$\frac{P_1}{P_n} = \frac{I_1^2}{I_n^2}$$

$$\ln \left[\frac{P_1}{P_n} \right] = 2 \ln \left[\frac{I_1}{I_n} \right] = 2N \quad \text{y} \quad \frac{P_1}{P_n} = e^{2N}$$

El logaritmo de base 10 de la razón de potencias se expresa en bels:

$$\log \left[\frac{P_1}{P_n} \right] = B \quad (20-13)$$

$$\frac{P_1}{P_n} = 10^B$$

donde B = número de bels. Sea el número de decibels $D = 10 B$:

$$\frac{P_1}{P_n} = 10^{D/10} \quad (20-14)$$

Igualando las ecuaciones 20-13 y 20-14 y encontrando el logaritmo se tiene:

$$e^{2N} = 10^{D/10} \quad \log e^{2N} = \log 10^{D/10}$$

$$2N \log e = \frac{D}{10} \log 10 \quad \therefore D = 20N \log e = 8.686N$$

Dado que el número de decibels es igual a 8.686 veces el número de nepers, cada decibel debe ser 1/8.686 de un neper, o:

$$\text{dB} = \frac{\text{nepers}}{8.686}$$

El voltaje y la corriente en decibels son:

$$D = 20 \log \left[\frac{E_1}{E_n} \right] \text{ dB}$$

El punto de potencia mitad con frecuencia suele denominarse punto de 3 dB. Dado que $P_0 = 2P_1$:

$$D = 10 \log 2$$

$$D = 10(0.3010) = 3.01 \text{ dB}$$

20.3 SECCIONES T Y π

Se ha dicho que el objetivo de un filtro es discriminar frecuencias. Con él no se pretende modificar la impedancia global del circuito.

El tipo básico de filtros incluye los filtros T y los π (fig. 20-4):

$$Z_{\text{ent} \cdot T} = \frac{Z_1}{2} + \frac{[Z_1/2 + Z_{0T}][Z_2]}{Z_1/2 + Z_{0T} + Z_2}$$

$$Z_{\text{ent} \cdot \pi} = \frac{(2Z_2)[Z_1 + (2Z_2)(Z_{0\pi})/2Z_2 + Z_{0\pi}]}{2Z_2 + Z_1 + [(2Z_2)(Z_{0\pi})/2Z_2 + Z_{0\pi}]}$$

Puesto que no se pretende que el filtro modifique la impedancia entre a , b :

$$Z_{\text{ent}} = Z_{0T} \quad Z_{\text{ent}} = Z_{0\pi}$$

Sustituyendo y despejando Z_0 :

$$Z_{0T} = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-15)$$

$$Z_{0\pi} = \sqrt{\frac{Z_1 Z_2}{(1 + Z_1/4Z_2)}} \quad (20-16)$$

Impedancia en cortocircuito (sc):

$$Z_{\text{sc} \cdot T} = \frac{Z_1}{2} + \frac{Z_1/2(Z_2)}{Z_1/2 + Z_2} \quad Z_{\text{sc} \cdot \pi} = \frac{(2Z_2)(Z_1)}{2Z_2 + Z_1}$$

Impedancia en circuito abierto:

$$Z_{oc,T} = \frac{Z_1}{2} + Z_2$$

$$Z_{0T} = \sqrt{Z_{oc,T} Z_{sc,T}}$$

$$E_1 = I_1 Z_{0T}$$

$$E_1 = \frac{I_1 Z_1}{2} + \frac{I_2 Z_1}{2} + I_2 Z_{0T}$$

$$E_1 = \frac{I_1 Z_1}{2} + I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$I_1 Z_{0T} = \frac{I_1 Z_1}{2} + I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$I_1 \left[Z_{0T} - \frac{Z_1}{2} \right] = I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$\frac{I_1}{I_2} = \frac{[Z_1/2 + Z_{0T}]}{[Z_{0T} - Z_1/2]}$$

Sustituyendo ahora el valor de Z_{0T} y $Z_{0\pi}$ de las ecuaciones 20-15 y 20-16 se tiene:

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + Z_1/2}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - Z_1/2}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + \sqrt{Z_1^2/4}}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - \sqrt{Z_1^2/4}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + \sqrt{Z_1 Z_2 (Z_1/4Z_2)}}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - \sqrt{Z_1 Z_2 (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}}$$

$$Z_{oc,\pi} = \frac{(2Z_2)(Z_1 + 2Z_2)}{Z_1 + 4Z_2}$$

$$Z_{0\pi} = \sqrt{Z_{oc,\pi} Z_{sc,\pi}}$$

$$E_1 = I_1 Z_{0\pi}$$

$$E_1 = (I_1 - I_a)Z_1 + I_2 Z_{0\pi}$$

$$(I_1 - I_a)Z_1 = E_1 - I_2 Z_{0\pi}$$

$$E_1 - (I_1 - I_a - I_2)(2Z_2) = E_1 - I_2 Z_{0\pi}$$

$$I_2(Z_{0\pi} + 2Z_2) = (I_1 - I_a)2Z_2$$

$$\text{Pero } I_a = \frac{E_1}{2Z_2} = \frac{I_1 Z_{0\pi}}{2Z_2}$$

Sustituyendo este valor, tenemos:

$$I_2(Z_{0\pi} + 2Z_2) = I_1 2Z_2 - I_1 \frac{Z_{0\pi} 2Z_2}{2Z_2}$$

$$I_2(2Z_2 + Z_{0\pi}) = I_1(2Z_2 - Z_{0\pi})$$

$$\frac{I_1}{I_2} = \frac{2Z_2 + Z_{0\pi}}{2Z_2 - Z_{0\pi}}$$

$$\frac{I_1}{I_2} = \frac{2Z_2 + \sqrt{Z_1 Z_2 / 1 + (Z_1/4Z_2)}}{2Z_2 - \sqrt{Z_1 Z_2 / 1 + (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2} + \sqrt{Z_1 Z_2 / 1 + (Z_1/4Z_2)}}{\sqrt{4Z_2^2} - \sqrt{Z_1 Z_2 / 1 + (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} + \sqrt{Z_1 Z_2}}{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} - \sqrt{Z_1 Z_2}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} + \sqrt{4Z_1 Z_2^2/4Z_2}}{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} - \sqrt{4Z_1 Z_2^2/4Z_2}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}}$$

Así, I_1/I_2 para " T " es igual a I_1/I_2 para " π ":

$$\frac{I_1}{I_2} = \left[\frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}} \right] \left[\frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}} \right]$$

$$\frac{I_1}{I_2} = \left[\frac{(\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2})^2}{(\sqrt{1 + Z_1/4Z_2})^2 - (\sqrt{Z_1/4Z_2})^2} \right] = \left[\frac{(\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2})^2}{(1 + Z_1/4Z_2 - Z_1/4Z_2)} \right]$$

$$\frac{I_1}{I_2} = \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]^2$$

$$\ln \frac{I_1}{I_2} = 2 \ln \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]$$

$$10 \log \frac{I_1}{I_2} = 20 \log \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]$$

Se ha demostrado que $I_1/I_2 = e^{\alpha+j\beta}$ y $\alpha + j\beta = \ln I_1/I_2$. Sustituyendo por $\ln I_1/I_2$:

$$\alpha + j\beta = 2 \ln \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right] \quad (20-17)$$

Las frecuencias a las cuales se permite alcanzar la carga (Z_0) sin atenuación se localizan en la banda de paso. Antes de analizar los límites de $Z_1/4Z_2$, es importante revisar algunos de los conceptos básicos asociados con los logaritmos. Supóngase una cantidad fasorial de $Ae^{j\theta}$ con una magnitud A y un ángulo θ . Sea:

$$\alpha + j\beta = \ln Ae^{j\theta}$$

$$\alpha + j\beta = \ln A + \ln e^{j\theta}$$

$$\alpha + j\beta = \ln A + \ln j\theta \ln e$$

$$\alpha + j\beta = \ln A + j\theta$$

$$\alpha = \ln A \quad \text{y} \quad \beta = \theta$$

En estas ecuaciones, A representa un número positivo y se mide en radianes. Por consiguiente:

1. El logaritmo natural de una cantidad fasorial es una cantidad compleja.

2. Cuando $A = 1$, $\alpha = \ln 1$ y por tanto $\alpha = 0$.
3. Cuando $A < 1$, α = negativo.
4. Cuando $A > 1$, α = positivo.
5. Cuando la cantidad fasorial es positiva ($\theta = n\pi$, donde n es un entero par), la componente imaginaria es igual a cero.
6. Aun cuando la cantidad fasorial es un número imaginario [$\theta = n(\pi/2)$, donde n es un entero], el logaritmo natural de esa cantidad contiene una componente real.

Para que ocurra atenuación, α debe ser un número real positivo; para que no ocurra, debe ser cero o negativo (lo que es físicamente imposible). A partir del análisis anterior se deduce que no ocurre atenuación cuando $A \leq 1$.

Puesto que A representa una cantidad positiva, los límites dados pueden expresarse como sigue:

$$0 \leq A \leq 1$$

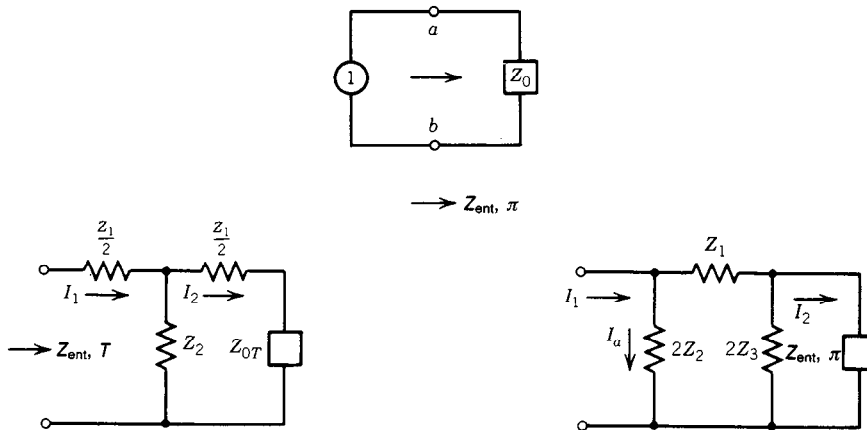


Fig. 20-4. Filtros T y π .

Sea:

$$\left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right] = Ae^{j\theta} \quad \left| \sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right| = A$$

Para $A \leq 1$:

$$0 \leq \left| 1 + \frac{Z_1}{4Z_2} \right| \leq 1$$

Restando 1 a ambos lados de la desigualdad:

$$-1 \leq \frac{Z_1}{4Z_2} \leq 0$$

La frecuencia límite a la que se hace real la atenuación se denomina frecuencia de corte. En este punto:

$$\frac{Z_1}{4Z_2} = 0 \quad \frac{Z_1}{4Z_2} = -1$$

Todas las frecuencias que son atenuadas se localizan en la banda de detención (también llamada banda suprimida o de bloqueo):

$$a \neq 0$$

Dado que no se desea que ocurra atenuación alguna en la región de la banda de paso, los filtros se diseñan con un mínimo de resistencia y:

$$Z_1 \approx \alpha_1 \quad \text{y} \quad Z_2 \approx Z_2$$

En el caso de los filtros pasabajas los componentes horizontales son inductores, puesto que ωL es pequeño a bajas frecuencias. El componente vertical es un capacitor, dado que $1/\omega C$ es grande a bajas frecuencias (fig. 20-5a).

Para filtros pasaaltas, los componentes horizontales son capacitivos, en virtud de que $1/\omega C$ es pequeño a frecuencias superiores. El componente vertical es un inductor, puesto que ωL es grande a altas frecuencias (fig. 20-5b).

Sustituyendo $\omega = \omega_0$ y $f = f_0$ en las ecuaciones para el corte, en el caso de los filtros pasabajas se tiene que:

$$\frac{Z_1}{4Z_2} = -1 \quad \frac{Z_1}{4Z_2} = 0$$

$$\frac{j\omega_c L_1}{4/j\omega_c C_2} = -1 \quad \frac{j\omega_c L_1}{4/j\omega_c C_2} = 0$$

$$-\frac{\omega_c^2 L_1 C_2}{4} = -1 \quad \frac{\omega_c^2 L_1 C_2}{4} = 0$$

$$\omega_c = \frac{2}{\sqrt{L_1 C_2}} \quad \omega_c = 0$$

$$f_c = \frac{1}{\pi \sqrt{L_1 C_2}} \quad f_c = 0$$

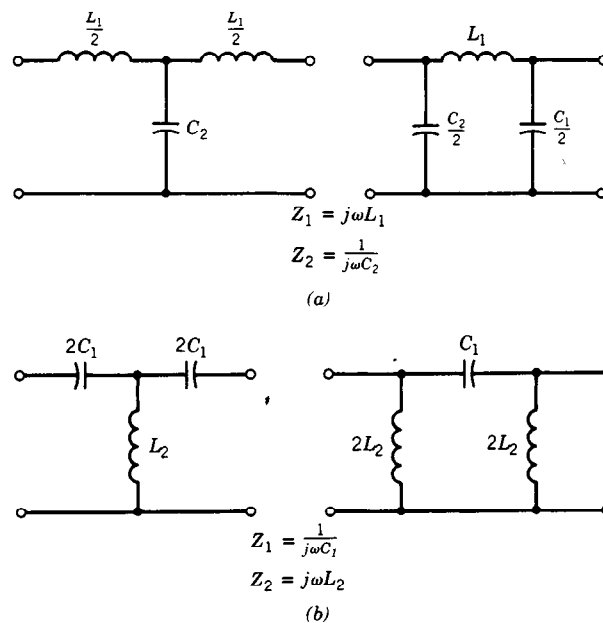


Fig. 20-5. Filtros a) pasabajas y b) pasaaltas.

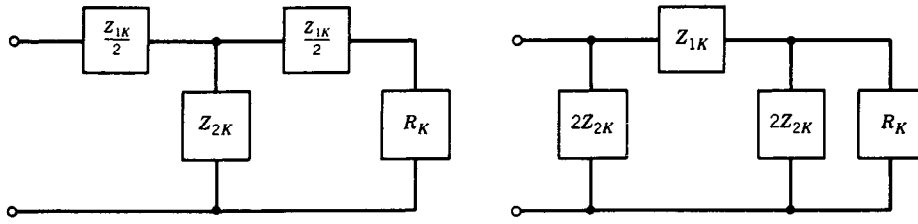


Fig. 20-6. Filtros de K constante.

$$\text{Límite inferior } f_c = 0 \quad (20-18)$$

$$\text{Límite superior } f_c = \frac{1}{\pi \sqrt{L_1 C_2}} \quad (20-19)$$

y en el caso de los filtros pasaaltas:

$$\begin{aligned} \frac{Z_1}{4Z_2} &= -1 & \frac{Z_1}{4Z_2} &= 0 \\ \frac{1/j\omega_c C_1}{4j\omega_c L_2} &= -1 & \frac{1/j\omega_c C_1}{4j\omega_c L_2} &= 0 \\ -\frac{1}{4\omega_c^2 C_1 L_2} &= -1 & \frac{1}{4\omega_c^2 C_1 L_2} &= 0 \end{aligned}$$

$$\omega_c = \frac{1}{2 \sqrt{C_1 L_2}} \quad \omega_c = \infty$$

$$f_c = \frac{1}{4\pi \sqrt{C_1 L_2}} \quad f_c = \infty$$

$$\text{Límite inferior } f_c = \frac{1}{4\pi \sqrt{C_1 L_2}} \quad (20-20)$$

$$\text{Límite superior } f_c = \infty \quad (20-21)$$

20.4 FILTROS DE K CONSTANTE

Los filtros que funcionan con cargas resistivas fijas se denominan filtros de K constante, cuyo esquema se muestra en la figura 20-6. Sea $Z_{1K} = Z_1$ y $Z_{2K} = Z_2$, $(Z_{1K}) (Z_{2K}) = R_K^2$, donde R_K es una constante independiente de la frecuencia.

Para los filtros K pasaaltas:

$$Z_{1K} = j\omega L_{1K}$$

$$Z_{2K} = \frac{1}{j\omega C_{2K}}$$

$$[Z_{1K}][Z_{2K}] = [j\omega L_{1K}] \left[\frac{1}{j\omega C_{2K}} \right]$$

$$R_K^2 = \frac{L_{1K}}{C_{2K}}$$

Para "T"

$$f_c = \frac{1}{\pi \sqrt{L_{1K} C_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{2}{\sqrt{L_{1K} C_{2K}}}$$

$$Z_{0TKL} = R_K \sqrt{1 - \frac{f^2}{f_0^2}}$$

Para "π"

$$f_c = \frac{1}{\pi \sqrt{L_{1K} C_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{2}{\sqrt{L_{1K} C_{2K}}}$$

$$Z_{0\pi KL} = \frac{R_K}{\sqrt{1 - f^2/f_0^2}} \quad (20-22)$$

Para los filtros K pasabajas:

$$Z_{1K} = \frac{1}{j\omega C_{1K}}$$

$$Z_{2K} = j\omega L_{2K}$$

$$[Z_{1K}][Z_{2K}] = \left[\frac{1}{j\omega C_{1K}} \right] [j\omega L_{2K}]$$

$$R_K^2 = \frac{L_{2K}}{C_{1K}}$$

Para "T"

$$f_c = \frac{1}{4\pi \sqrt{C_{1K} L_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{1/2}{\sqrt{C_{1K} L_{2K}}}$$

$$Z_{0TKH} = R_K \sqrt{1 - \frac{f_c^2}{f^2}}$$

Para "π"

$$f_c = \frac{1}{4\pi \sqrt{C_{1K} L_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{1/2}{\sqrt{C_{1K} L_{2K}}}$$

$$Z_{0\pi KH} = \frac{R_K}{\sqrt{1 - f_c^2/f^2}} \quad (20-23)$$

Para un filtro de K constante, Z_0 es un componente de resistencia pura. Puede verse que el valor de Z_0

varía con la frecuencia. En la práctica, los valores de L y C se eligen de modo que se ajusten a la carga Z_0 a una sola frecuencia. Para los filtros pasabajas, L y C se eligen de modo que se ajusten a Z_0 cuando $f = 0$. En el caso de los filtros pasaaltas, L y C se eligen de modo que se ajusten a Z_0 cuando $f = \infty$.

Sustituyendo $f = 0$ en las ecuaciones del filtro pasabajas para Z_0 :

$$Z_{0TKL} = R_K \quad (20-24)$$

$$Z_{0\pi KL} = R_K \quad (20-25)$$

Sustituyendo $f = \infty$ en las ecuaciones del filtro pasaaltas para Z_0 :

$$Z_{0TKH} = R_K \quad (20-26)$$

$$Z_{0\pi KH} = R_K \quad (20-27)$$

La solución de L y C para un filtro de K constante, primero en el caso del pasabajas, es:

$$\begin{aligned} \frac{L_{1K}}{C_{2K}} &= R_K^2 & \frac{L_{1K}^2}{L_{1K}C_{2K}} &= R_K^2 \\ \frac{L_{1K}}{\sqrt{L_{1K}C_{2K}}} &= R_K & \frac{\pi L_{1K}}{\pi \sqrt{L_{1K}C_{2K}}} &= R_K \\ \pi L_{1K}f_c &= R_K & L_{1K} &= \frac{R_K}{\pi f_c} \\ L_{1K} &= \frac{2R_K}{2\pi f_c} \\ L_{1K} &= \frac{2R_K}{\omega_c} \end{aligned} \quad (20-28)$$

De modo similar:

$$\begin{aligned} \frac{C_{2K}L_{1K}}{C_{2K}^2} &= R_K^2 & \frac{\sqrt{C_{2K}L_{1K}}}{C_{2K}} &= R_K \\ \frac{\pi \sqrt{C_{2K}L_{1K}}}{\pi C_{2K}} &= R_K & \frac{1}{\pi f_c C_{2K}} &= R_K \\ C_{2K} &= \frac{1}{\pi f_c R_K} & C_{2K} &= \frac{2}{2\pi f_c R_K} \\ C_2 &= \frac{2}{\omega_c R_K} \end{aligned} \quad (20-29)$$

y en el caso del pasaaltas:

$$\begin{aligned} \frac{L_{2K}}{C_{1K}} &= R_K^2 & \frac{L_{2K}^2}{L_{2K}C_{1K}} &= R_K^2 \\ \frac{L_{2K}}{\sqrt{L_{2K}C_{1K}}} &= R_K & \frac{4\pi L_{2K}}{4\pi \sqrt{L_{2K}C_{1K}}} &= R_K \end{aligned}$$

$$4\pi L_{2K}f_c = R_K \quad L_{2K} = \frac{R_K}{4\pi f_c}$$

$$L_{2K} = \frac{R_K/2}{2\pi f_c}$$

$$L_{2K} = \frac{R_K/2}{\omega_c} \quad (20-30)$$

De modo similar:

$$\begin{aligned} \frac{C_{1K}L_{2K}}{C_{1K}^2} &= R_K^2 & \frac{\sqrt{C_{1K}L_{2K}}}{C_{1K}} &= R_K \\ \frac{4\pi \sqrt{C_{1K}L_{2K}}}{4\pi C_{1K}} &= R_K & \frac{1}{4\pi f_c C_{1K}} &= R_K \\ C_{1K} &= \frac{1}{4\pi f_c R_K} & C_{1K} &= \frac{1/2}{2\pi f_c R_K} \\ C_1 &= \frac{1/2}{\omega_c R_K} \end{aligned} \quad (20-31)$$

Los filtros de K constante tienen dos limitaciones:

1. Z_0 no es suficientemente constante en la banda de paso.
2. La atenuación es gradual en la banda de detención inmediatamente después del corte.

20.5 FILTROS DERIVADOS EN M

A fin de corregir las limitaciones del filtro de K constante se desarrolló el filtro derivado en M (fig. 20-7), que proporciona un valor más constante de Z_0 en el intervalo de la banda de paso y un corte más nítido.

La impedancia característica del filtro derivado en M es la misma que la del filtro de K constante.

$$Z_{0TM} = Z_{0TK} \quad Z_{0\pi M} = Z_{0\pi K}$$

Además, la frecuencia de corte del filtro derivado en M es la misma que la del filtro de K constante. Sea:

$$Z_{1M} = MZ_{1K}$$

$$Z_{2M} = \frac{(1 - M^2)}{4M} Z_{1K} + \frac{Z_{2K}}{M}$$

Reagrupando términos:

$$\begin{aligned} \frac{Z_{1M}}{2} &= M \frac{Z_{1K}}{2} \\ 2Z_{2M} &= 2 \frac{(1 - M^2)}{4M} Z_{1K} + 2 \frac{Z_{2K}}{M} \end{aligned} \quad (20-32)$$

$$2Z_{2M} = \frac{(1 - M^2)}{2M} Z_{1K} + 2 \frac{Z_{2K}}{M} \quad (20-33)$$

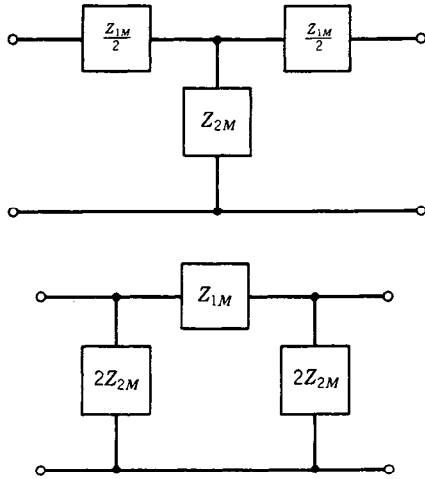


Fig. 20-7. Filtros derivados en M .

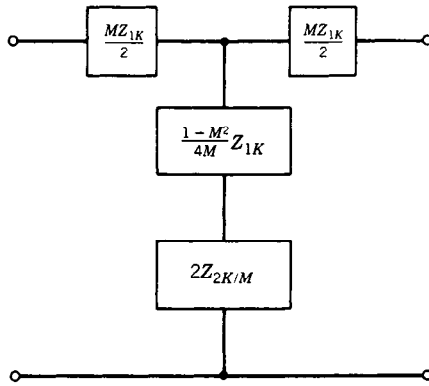


Fig. 20-8. Condiciones para la atenuación infinita.

Para atenuación infinita la extremidad vertical está en resonancia en serie. Esto se ilustra en la figura 20-8.

En la figura 20-9 se presentan las curvas de atenuación para filtros derivados en M pasabajas y pasabajas. En base a estas curvas y a las ecuaciones ya deducidas se observa que el filtro de K constante puede considerarse un caso particular de filtro derivado en M , donde $M = 1$. En la figura 20-10 se presentan filtros pasabajas derivados en M de sección T y de sección π . Para los filtros pasabajas:

$$\omega_{\infty} \frac{(1-M^2)L_{1K}}{4M} = \frac{1}{\omega_{\infty}MC_{2K}}$$

$$\omega_{\infty}^2 = \frac{1}{\frac{(1-M^2)}{4M}ML_{1K}C_{2K}}$$

Así:

$$\omega_{\infty T} = \omega_{\infty \pi} = \omega_{\infty} = \frac{1}{\sqrt{\frac{1-M^2}{4}L_{1K}C_{2K}}}$$

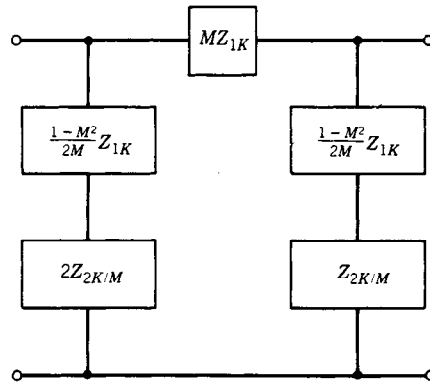
$$f_{\infty} = \frac{\omega_{\infty}}{2\pi} = \frac{1}{\frac{2\pi}{2}\sqrt{(1-M^2)L_{1K}C_{2K}}} \quad (20-34)$$

$$f_{\infty} = \frac{1}{\pi\sqrt{(1-M^2)L_{1K}C_{2K}}} \quad (20-35)$$

Para un filtro de K constante:

$$f_{cT} = \frac{1}{\pi\sqrt{L_{1K}C_{2K}}} \quad \left| \quad f_{c\pi} = \frac{1}{\pi\sqrt{L_{1K}C_{2K}}}$$

Suponiendo la misma frecuencia de corte en una sección derivada en M :



$$f_{\infty \text{ baja}} = \frac{1}{\sqrt{(1-M^2)}} \frac{1}{\pi\sqrt{L_{1K}C_{2K}}}$$

$$f_{\infty \text{ baja}} = \frac{f_c}{\sqrt{(1-M^2)}}$$

Despejando M :

$$M = \sqrt{1 - \frac{f_c^2}{f_{\infty}^2}} = \frac{\sqrt{f_{\infty}^2 - f_c^2}}{f_{\infty}} \quad (20-36)$$

Sección π

$$\omega_{\infty} \frac{(1-M^2)L_{1K}}{2M} = \frac{2}{\omega_{\infty}MC_{2K}}$$

$$\omega_{\infty}^2 = \frac{1}{\frac{(1-M^2)}{4M}ML_{1K}C_{2K}}$$

Para los filtros pasaaltas (fig. 20-11):

<p style="text-align: center;">Sección T</p> $\frac{1}{\omega_{\infty} \left[\frac{4M}{(1-M^2)} \right] C_{1K}} = \omega_{\infty} \frac{L_{2K}}{M}$ $\omega_{\infty}^2 = \frac{1}{\left[\frac{4M}{(1-M^2)} \right] C_{1K} \frac{L_{2K}}{M}}$	<p style="text-align: center;">Sección π</p> $\frac{(1-M^2)}{(2M)} \frac{1}{\omega_{\infty} C_{1K}} = \frac{2\omega_{\infty} L_{2K}}{M}$ $\omega_{\infty}^2 = \frac{1}{\left[\frac{4M}{(1-M^2)} \right] C_{1K} \frac{L_{2K}}{M}}$
---	---

De este modo:

$$\omega_{\infty T} = \omega_{\infty \pi} = \omega_{\infty} = \frac{1}{\sqrt{\frac{4}{(1-M^2)} C_{1K} L_{2K}}}$$

$$f_{\infty} = \frac{\omega_{\infty}}{2\pi} = \frac{1}{(2\pi)(2)\sqrt{C_{1K} L_{2K}}(1-M^2)} = \frac{\sqrt{(1-M^2)}}{4\pi\sqrt{C_{1K} L_{2K}}}$$

Para un filtro de K constante:

$$f_{cT} = \frac{1}{4\pi\sqrt{C_{1K} L_{2K}}} \quad f_{c\pi} = \frac{1}{4\pi\sqrt{C_{1K} L_{2K}}}$$

Suponiendo la misma frecuencia de corte en una sección derivada en M :

$$f_{\infty \text{ alta}} = \left[\sqrt{(1-M^2)} \right] \left[\frac{1}{4\pi\sqrt{C_{1K} L_{2K}}} \right]$$

$$f_{\infty \text{ alta}} = \left[\sqrt{(1-M^2)} \right] [f_c]$$

Despejando M :

$$M = \sqrt{1 - \frac{f_{\infty}^2}{f_c^2}} = \frac{\sqrt{f_c^2 - f_{\infty}^2}}{f_c} \quad (20-37)$$

Si se desea elegir una banda de frecuencias puede lograrse conectando entre sí una sección de filtro pasabajas y otra pasaaltas.

Un filtro pasabanda (fig. 20-12) puede obtenerse conectando en serie un filtro pasaaltas con uno pasabajas. La frecuencia de corte del filtro pasaaltas es menor que la del pasabajas:

$$Z_1 = j\omega L_1 + \frac{1}{j\omega C_1} \quad \frac{1}{Z_2} = \frac{1}{j\omega L_2} + j\omega C_2$$

Para un filtro pasabanda de K constante:

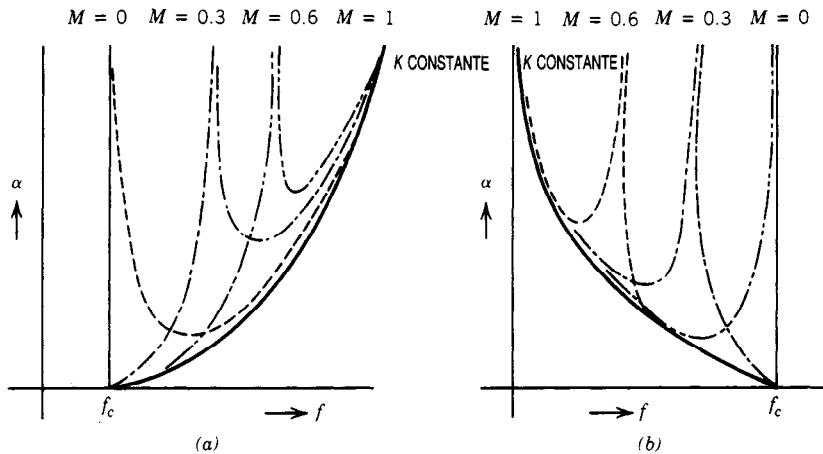


Fig. 20-9. Curvas de atenuación para un filtro derivado en M : a) pasaaltas y b) pasabajas.

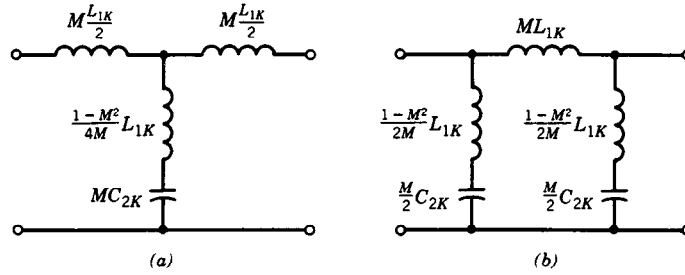


Fig. 20-10. Filtros pasabajas derivados en M: a) de sección T, b) de sección π .

$$Z_1 Z_2 = \frac{L_2(\omega^2 L_1 C_1 - 1)}{C_1(\omega^2 L_2 C_2 - 1)}$$

para $Z_1 Z_2 = R_K^2$, donde R_K es independiente:

$$\omega^2 L_1 C_1 - 1 = \omega^2 L_2 C_2 - 1$$

$$L_1 C_1 = L_2 C_2$$

$$Z_1 Z_2 = \frac{L_2}{C_1} = \frac{L_1}{C_2}$$

$$\alpha = 0 \quad \text{cuando} \quad -1 \leq \frac{Z_1}{4Z_2} \leq 0$$

Despejando la frecuencia de corte:

$$f_{cL} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_2}} - \sqrt{\frac{1}{L_1 C_2}} \right] \quad (20-38)$$

$$f_{cH} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_2}} + \sqrt{\frac{1}{L_1 C_2}} \right] \quad (20-39)$$

Despejando la impedancia característica:

$$Z_0 = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-40)$$

$$Z_0 = \sqrt{Z_1 Z_2 + \frac{Z_1^2}{4}} \quad (20-41)$$

Para un filtro pasabanda de K constante:

$$Z_0 = \sqrt{\frac{L_2}{C_1} + \frac{(j\omega L_1 + 1/j\omega C_1)^2}{4}}$$

Como en el caso del filtro de K constante simple, Z_0 varía con la frecuencia. Para un filtro pasabanda, Z_0 se elige para una frecuencia a la cual $j\omega L_1 + 1/j\omega C_1 = 0$. Así:

$$Z_0 = \sqrt{\frac{L_2}{C_1}} = \sqrt{\frac{L_1}{C_2}} = R_K \quad (20-42)$$

La relación entre el filtro tipo K constante y el filtro derivado en M es la misma que en el caso de los filtros pasabajas y pasaaltas.

Es posible obtener un filtro supresor de banda (fig. 20-13) colocando un filtro pasaaltas y otro pasabajas en paralelo.

Las bandas de detención suprimidas de los dos filtros se superponen en el intervalo de las frecuencias no deseadas:

$$\frac{1}{Z_1} = \frac{1}{j\omega L_1} + j\omega C_1 \quad Z_2 = j\omega L_2 + \frac{1}{j\omega C_2}$$

Entonces, para un filtro supresor de banda de K constante:

$$Z_1 Z_2 = \frac{L_1(\omega^2 L_2 C_2 - 1)}{C_2(\omega^2 L_1 C_1 - 1)}$$

para $Z_1 Z_2 = R_K^2$.

De modo similar:

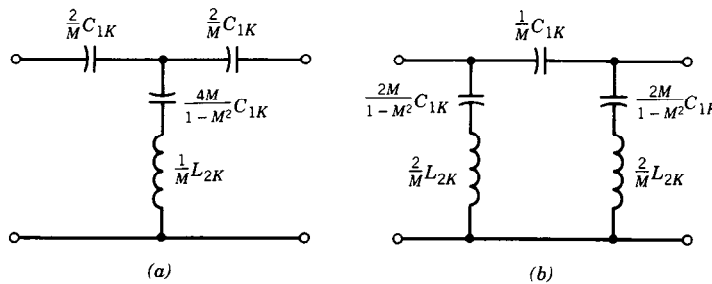
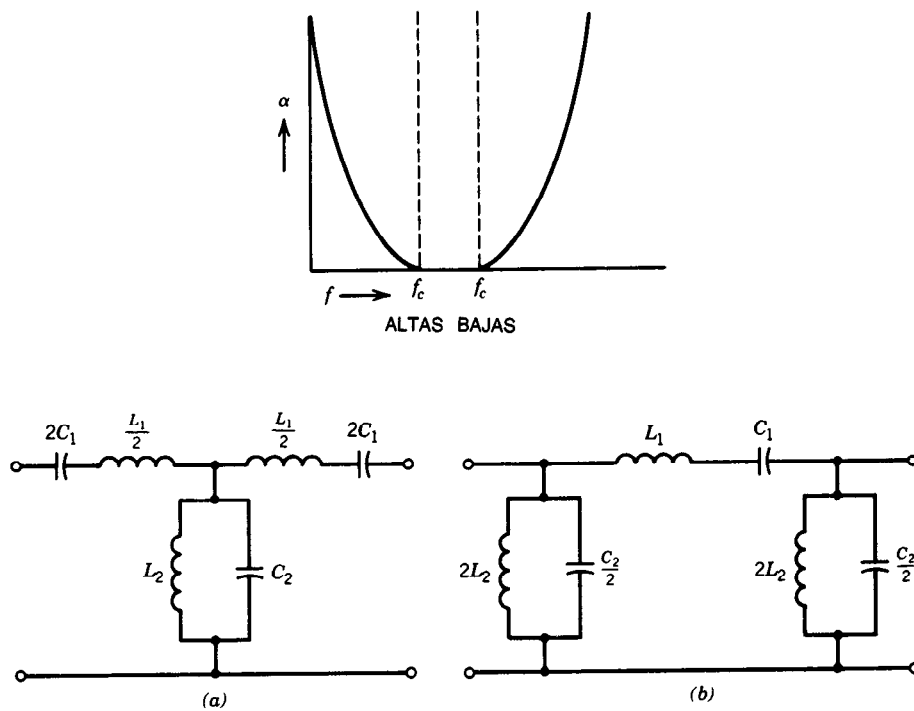
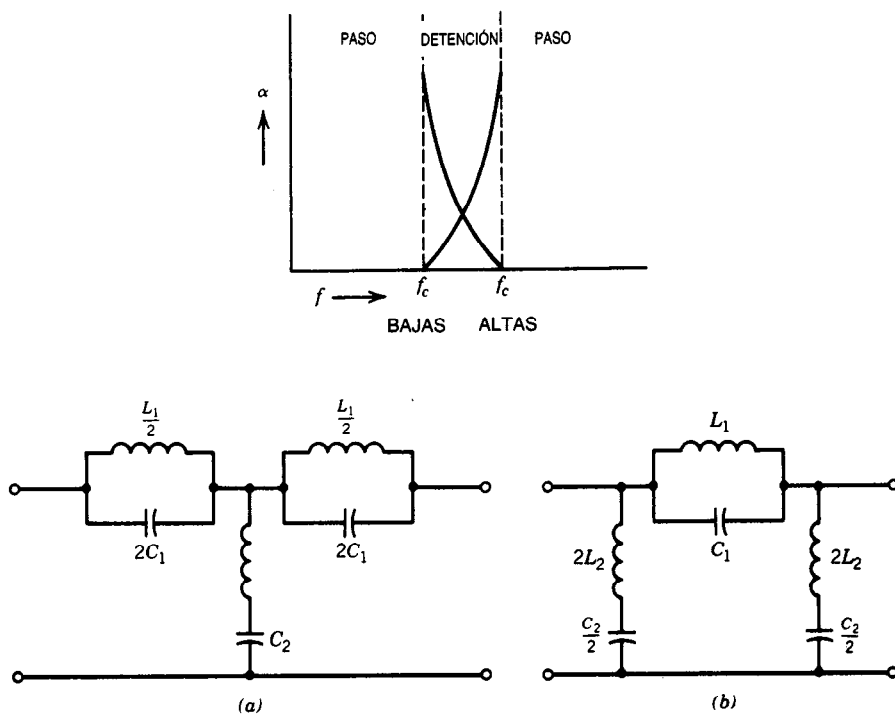


Fig. 20-11. Filtros pasaaltas derivados en M: a) de sección T, b) de sección π .


 Fig. 20-12. Filtros pasabanda: a) de sección T , b) de sección π .

 Fig. 20-13. Filtros supresores de banda: a) de sección T , b) de sección π .

$$L_1 C_1 = L_2 C_2$$

$$Z_1 Z_2 = \frac{L_1}{C_2} = \frac{L_2}{C_1}$$

$$\alpha = 0 \quad \text{cuando} \quad -1 \leq \frac{Z_1}{4Z_2} \leq 0$$

Despejando la frecuencia de corte:

$$f_{cL} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_2 C_2} + \frac{1}{L_2 C_1}} - \sqrt{\frac{1}{L_2 C_1}} \right] \quad (20-43)$$

$$f_{cH} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_2 C_2} + \frac{1}{L_2 C_1}} + \sqrt{\frac{1}{L_2 C_1}} \right] \quad (20-44)$$

Despejando la impedancia característica:

$$Z_0 = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-45)$$

$$Z_0 = \sqrt{Z_1 Z_2 + \frac{Z_1^2}{4}} \quad (20-46)$$

Para un filtro supresor de banda de K constante:

$$Z_0 = \sqrt{\frac{L_1}{C_2} + \frac{(j\omega L_2 + 1/j\omega C_2)^2}{4}}$$

Para un filtro supresor de banda, Z_0 se elige en una frecuencia a la cual $j\omega L_2 + 1/j\omega C_2 = 0$.

De este modo:

$$Z_0 = \sqrt{\frac{L_1}{C_2}} = \sqrt{\frac{L_2}{C_1}} = R_K \quad (20-47)$$

La relación entre el filtro tipo K constante y el filtro derivado en M es la misma que en el caso de los filtros pasabajas y pasaaltas.

20.6 FILTRO PASABAJAS IDEAL

Para la mayor parte de las aplicaciones, la respuesta de pérdida de los filtros es de primordial importancia.

En la figura 20-14 se presenta esquemáticamente la respuesta de pérdida (α en función de ω) de un filtro pasabajas ideal. Obsérvese que la pérdida en la banda de paso (α_P) = 0 hasta la frecuencia de corte (ω_C) y es infinita para frecuencias mayores que ω_C en la banda de detención (α_S).

No es posible lograr en la realidad esta respuesta ideal. En la práctica, α_P tiene algún límite superior en el intervalo $0 \leq \omega \leq \omega_P$ y α_S tiene algún límite inferior para $\omega_P \leq \omega \leq \infty$ (fig. 20-15). La pérdida (α) en decibels está dada por:

$$\alpha = 10 \log |P_{\max}/P_d| = 20 \log |H(j\omega)| \quad (20-48)$$

donde P_{\max} es la potencia disponible del generador y P_d es la potencia de salida del filtro.

Si la resistencia de la fuente y la de la carga son distintas, no es posible lograr una pérdida cero para la frecuencia cero, y de este modo resulta inevitable una pérdida constante (fig. 20-15). Esto hace que la ecuación 20-48 cambie mediante la adición del factor $10^{\alpha/20}$ a $H(j\omega)$ (fig. 20-16).

20.7 USO DE LA FUNCIÓN CARACTERÍSTICA

Si bien lo expuesto se refiere a la respuesta de pérdida $\alpha(\omega)$, la solución al problema de la aproximación se obtiene empleando la función característica $K(\omega)$ en vez de $\alpha(\omega)$ por las siguientes razones:

1. $K(\omega)$ es un polinomio o una función racional de ω , y $\alpha(\omega)$ no lo es. Las aproximaciones con polinomios o con funciones racionales son relativamente similares.
2. $\alpha(\omega) = 10 \log [1 + |K(j\omega)|^2]$. Si $\alpha = 0$, $|K|^2 = 0$. Si $\alpha = \infty$, $|K|^2 = \infty$. Si $dx(\omega)/d\omega < 0$, $d|K|^2/d\omega < 0$. Si $\alpha' = \alpha'' = \dots \alpha^n$, $(|K|^2)' = (|K|^2)'' = \dots (|K|^2)^n = 0$. De esta forma, las propiedades de $|K|^2$ duplican las curvas de $\alpha(\omega)$, y difieren sólo en sus escalas verticales.

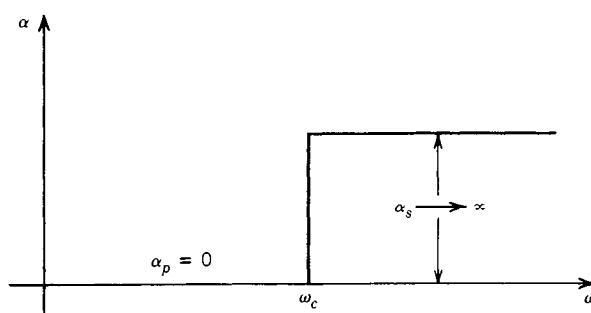


Fig. 20-14. Filtro pasabajas ideal.

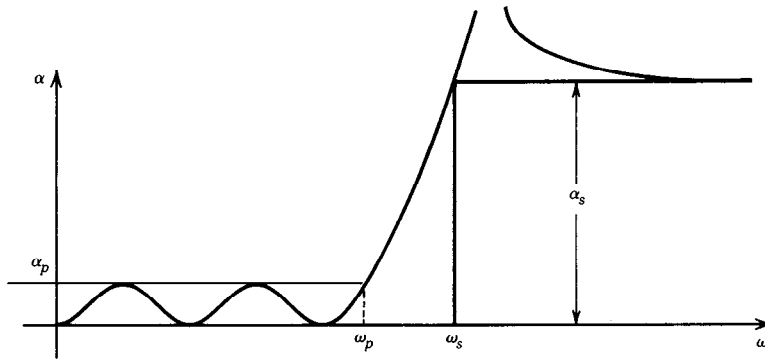


Fig. 20-15. Filtro pasabajas práctico.

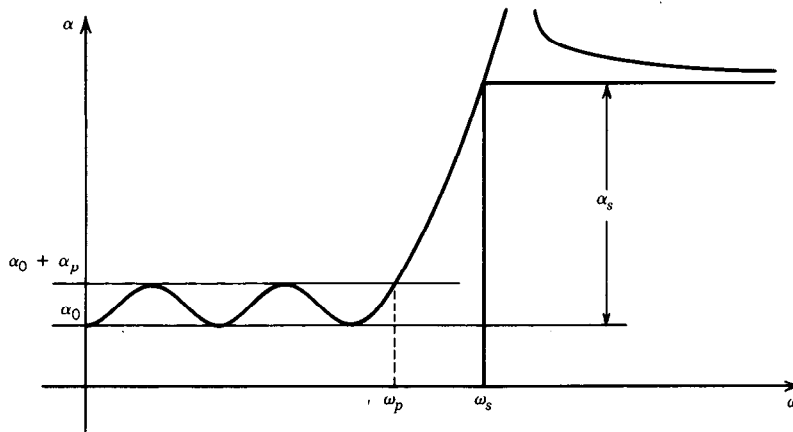


Fig. 20-16. Respuesta plana de un filtro con pérdidas.

3. Los filtros tienen baja y alta pérdidas en bandas de frecuencia especificadas. Esto puede establecerse en un problema unidimensional empleando $K(j\omega)$, puesto que es posible obtener la banda de paso de baja pérdida colocando todos los ceros de $K(s)$ en el eje $j\omega$. La banda de detención de alta pérdida se genera colocando todos los polos de $K(s)$ en el eje real.

Así, $|K|^2$ es conveniente cuando las características de la pérdida revisten interés.

20.8 FILTROS BUTTERWORTH

Si en la ecuación característica $K(s) = \pm Cs^n$ se tiene un filtro Butterworth, C es alguna constante y n es el número de modos naturales o el número total de polos de pérdida (incluyendo los que están en cero o en infinito). La demostración sigue los pasos que se indican a continuación.

Para una aproximación mínimamente plana, $|H(j\omega)|^2$ es una función par de ω :

$$|H(j\omega)|^2 = H(j\omega)H(-j\omega) = H_{\text{par}}^2 H_{\text{impar}}^2 \quad (20-49)$$

Por tanto, $\alpha(\omega)$ es una función par de ω y ω^2 es la variable independiente.

Para una banda de paso máximamente plana:

$$\alpha(\omega^2) = d\alpha(\omega^2)/d(\omega^2) = \dots d^{n-1}\alpha(\omega^2)/d(\omega^2)^{n-1} = 0 \quad (20-50)$$

En la ecuación 20-50, todas las relaciones son válidas para $\omega^2 = 0$. Por tanto, la ecuación puede volver a expresarse en términos de $|K|^2$:

$$|K|^2 = (|K|^2)' = (|K|^2)'' = \dots (|K|^2)^{n-1} = 0 \quad (20-51)$$

donde $\omega^2 = 0$ y las diferenciaciones indicadas son con respecto a ω^2 .

La ecuación 20-51 impone m condiciones a $|K|^2$, que debe tener n parámetros libres para poder satisfacerlas.

Si se hace que $|K|^2$ sea una función racional de ω^2 , entonces:

$$|K|^2 = \frac{C^2\omega^{2n} + a_{n-1}\omega^{2(n-1)} + \dots a_1\omega^2 + a_0}{Q_m(\omega^2)} \quad (20-52)$$

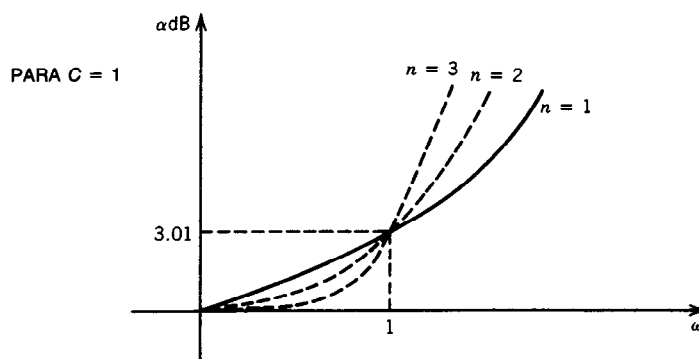


Fig. 20-17. Respuesta de pérdida de un filtro Butterworth.

donde Q_m es un polinomio de m -ésimo grado en ω^2 , con un término constante distinto de cero. Entonces, eligiendo como cero los n coeficientes:

$$a_0 = a_1 = \dots a^{n-1} = 0$$

se obtiene:

$$|K|^2 = \frac{C^2 \omega^{2n}}{Q_m(\omega^2)}$$

Puesto que $C^2 > 0$, la condición $|K|^2 \geq 0$ hace necesario que $Q_m(\omega^2) = 1$. Entonces $|K|^2 = C^2 \omega^{2n}$. Por tanto $K(s) = \pm Cs^n$.

Para construir este filtro es necesario contar con la siguiente información:

1. Grado n del filtro.
2. Función característica $K(s)$.
3. Función del filtro $H(s)$.
4. Polos de pérdida contenidos en H y K .

De este modo, para diseñar un filtro Butterworth dado por:

$$\alpha(\omega) = 10 \log (1 + C^2 \omega^{2n}) \quad (20-53)$$

C y n deben elegirse de modo que satisfagan las siguientes condiciones:

$$\alpha(\omega) \leq \alpha_P \text{ para } |\omega| \leq \omega_P \quad (20-54)$$

$$\alpha(\omega) \geq \alpha_S \alpha_S \text{ para } |\omega| > \omega_S \quad (20-55)$$

El número de elementos necesarios para un filtro materializable aumenta con n . De este modo, n debe ser un entero tan pequeño como sea posible.

Por otra parte, en el caso de que se incrementara el valor de n se obtendría una menor pérdida de potencia en la banda de paso y una mayor pérdida en la banda de detención.

En la figura 20-17 se muestra el efecto de n en la respuesta de un filtro Butterworth en el que:

$$\alpha(\omega) = 10 \log (1 + C^2 \omega^{2n})$$

donde C y n se eligen de modo que satisfagan las siguientes condiciones:

$$\alpha(\omega) \leq \alpha_P \text{ para } |\omega| \leq \omega_P \quad (20-56)$$

$$\alpha(\omega) \geq \alpha_S \text{ para } |\omega| \geq \omega_S$$

Si los requisitos de la ecuación 20-55 se satisfacen con igualdades, entonces:

$$\alpha_P = 10 \log (1 + C^2 \omega_P^{2n}) \quad (20-57)$$

$$\alpha_S = 10 \log (1 + C^2 \omega_S^{2n}) \quad (20-58)$$

$$C^2 \omega_P^{2n} = 10^{\alpha_P/10} - 1$$

$$C^2 \omega_S^{2n} = 10^{\alpha_S/10} - 1$$

Dividiendo la ecuación 20-57 entre la 20-58 y despejando n se obtiene:

$$n \geq \frac{\log k_1}{\log k} \quad (20-59)$$

donde:

$$k_1 = \left[\frac{10^{\alpha_P/10} - 1}{10^{\alpha_S/10} - 1} \right]^{1/2}, \quad k = \frac{\omega_P}{\omega_S}$$

y

$$C = \sqrt{\frac{10^{\alpha_S/10} - 1}{\omega_S^{2n}}} \quad (20-60)$$

Para calcular la función del filtro, $H(s)$, con $F(s) = Cs^n$ y $p(s) = 1$, empleando la ecuación Field-Keller se obtiene:

$$e(s)e(s-1) = 1 + C^2(-1)^n s^{2n}$$

De esta forma, las raíces de $e(s)e(-s)$ resultan ser las raíces de la ecuación:

$$s^{2n} = C^{-2}(-1)^{n-1} = \frac{e^{j\pi(n-1+2k)}}{C^2}, \quad k = 1, 2, \dots$$

Por tanto:

$$s_k = C^{-1/n} \exp \left[j\pi/2 + \frac{\pi(2k-1)}{2n} \right], \quad k = 1, 2, \dots, 2n \quad (20-61)$$

Pero, puesto que $e(s)$ es estrictamente un polinomio de Hurwitz, sólo las raíces del semiplano izquierdo (SPI) s_1, s_2, \dots, s_n califican como ceros. Estas raíces se encuentran a ángulos iguales en un semicírculo de radio $C^{1/n}$ en la mitad izquierda del plano s . Este resultado se ilustra en la figura 20-18 para $n = 5$. Así:

$$H(s) = e(s) = \pm C \prod_{k=1}^n (s - s_k) \quad (20-62)$$

$$K(s) = F(s) = \pm Cs^n \quad (20-63)$$

Ejemplo 20.1. Encontrar n , $H(s)$ y $K(s)$ para un filtro Butterworth con las especificaciones $\alpha_p \leq 0.1$ dB para $f \leq 3$ mHz, $\alpha_s \geq 60$ dB para $f \geq 24$ mHz.

Solución

$$k_1 = \left[\frac{10^{\alpha_p/10} - 1}{10^{\alpha_s/10} - 1} \right]^{1/2}, \quad k = \frac{\omega_p}{\omega_s}$$

$$k_1 = \sqrt{\frac{10^{0.1} - 1}{10^6 - 1}} = 0.15262 \times 10^{-3}$$

$$k = 3/24 = 0.125$$

$$n \geq \frac{\log k_1}{\log k} \geq \frac{\log(0.15262 \times 10^{-3})}{\log(0.125)} \geq 6.3388$$

Sea $n = 7$; si se satisfacen la especificaciones de la banda de paso:

$$C = \frac{\sqrt{10^{\alpha_p/10} - 1}}{\Omega_p^n} = \frac{0.1526}{\Omega_p^7}$$

donde Ω_p^n es el límite de la banda de paso normalizado; esa normalización se efectúa dividiendo ω entre ω_0 , donde ω_0 está dada por:

$$\omega_0 = \frac{2\pi(3 \times 10^6)}{(0.15262)^{1/2}} = 24.656 \times 10^6$$

Si se satisfacen las especificaciones de la banda de detención, el coeficiente C está dado por:

$$C = \frac{\sqrt{10^{\alpha_s/10} - 1}}{\Omega_s^n} = \frac{999.995}{\Omega_s^7}$$

donde Ω_s^n es el límite de la banda de detención dado por ω/ω_0 , donde:

$$\omega_0 = \frac{2\pi(24 \times 10^6)}{(999.9995)^{1/2}} = 56.310 \times 10^6 \quad \text{para } C = 1$$

Los valores normalizados de $s_k (k = 1, \dots, 7)$ están dados por:

$$s_k (\text{normalizado}) = \exp \left(j\pi/2 + \frac{\pi(2k-1)}{14} \right) \quad k = 1 \dots 7$$

$$K(s) = s^7$$

$$H(s) = \prod_{k=1}^7 (s - s_k)$$

$$= (s - 1)(s^2 + 0.4450 + 1)(s^2 + 1.24705 + 1)(s^2 + 1.80915 + 1)$$

$$= s^7 + 4.4940s^6 + 10.0978s^5 + 14.590s^4 + 14.5920s^3 + 10.0975s^2 + 4.4940s + 1$$

donde s y s_k están normalizados. Para desnormalizar, s se sustituye por s/ω_0 .

20.9 FILTROS CHEBYCHEV

En la figura 20-19 se presentan las características de un filtro Chebychev. Obsérvese que la banda de paso exhibe ondulaciones iguales en este caso:

$$|K|^2 = k^2 \cos^2 n\mu(\omega)$$

donde $\mu(\omega) = \cos^{-1}(\omega/\omega_p)$. Aquí se observa que $|K|^2$ es un polinomio en $(\omega/\omega_p)^2 = \cos^2 \mu$. Puesto que:

$$\cos n\mu = \text{Re}\{(e^{j\mu})^n\}$$

$$= \text{Re}\{[(\cos \mu + j \sin \mu)^n]\}$$

$$= \cos^n \mu - (n/2)(\cos^{n-2} \mu)(1 - \cos^2 \mu) + (n/4)(\cos^{n-4} \mu)(1 - \cos^2 \mu)^2 + \dots$$

También para $|\omega| < \omega_p$, μ es real y por tanto $|K|^2 \leq k_p^2$. A medida que ω pasa de 0 a ω_p y μ va de $\pi/2$ a 0, $|K|^2$ oscila n veces entre 0 y k_p^2 y para $\omega > \omega_p$ es una función monótona creciente de ω^2 .

Con fines de optimalidad, $P_n(\omega)^2$ es un polinomio de n -ésimo orden en ω^2 si se restringe a los valores $0 \leq P_n(\omega^2) \leq k_p^2$ para $\omega^2 \leq \omega_p^2$. De este modo:

$$T_n(\alpha) = \cos(n \cos^{-1} \alpha) \quad (20-64)$$

que es la expresión entrante de $|K|^2$, la expresión para un polinomio de Chebychev de n -ésimo orden. De ahí el nombre.

Para $\omega^2 \geq \omega_p^2$:

$$\omega = \omega_p \cosh \mu = \omega_p \cosh(j\mu) \quad (20-65)$$

Por tanto μ es imaginario y está dado por:

$$\mu = -j \cosh^{-1}(\omega/\omega_p) \quad (20-66)$$

De este modo:

$$|K|^2 = k_p^2 \cosh^2(nj\mu) = k_p^2 [n \cosh^{-1}(\omega/\omega_p)]$$

En consecuencia $|K|^2$ es real y mayor que k_p^2 . Por tanto:

$$\begin{aligned} |K|^2 \omega &= \omega_p = 10^{\alpha P/10} - 1 \leq k_p^2 \\ |K|^2 \omega &= \tau_s = 10^{\alpha P/10} - 1 \geq k_p^2 \coth^2[h^2(z)] \\ z &= (n \cosh^{-1}) \omega_s / \omega_p \quad (20-67) \end{aligned}$$

Entonces:

$$n \geq \frac{\cosh^{-1}(1/K_1)}{\cosh^{-1}(1/K)}$$

donde K y K_1 están dados como en el caso del filtro Butterworth.

Si ω se sustituye por s/j y se hace $\mu = v + j\omega$ y $s = \sigma + j\omega$, entonces:

$$\begin{aligned} |K(s)|^2 &= k_p^2 \cos^2 n\mu(s) = k_p^2 T_n^2(s/j\omega_p) \quad (20-68) \\ \mu(s) &= \cos^{-1}(s/j\omega_p) \end{aligned}$$

Y de esta manera, con base en la ecuación de Field-Keller:

$$k_p^2 \cos^2[n(v_k + j\omega_k) + 1] = 0, \quad k = 1, 2, \dots, n \quad (20-69)$$

donde $\mu_k = v_k + j\omega_k$ es el k -ésimo modo natural en el plano complejo μ .

Empleando la identidad $\cos(x + jy) = \cos x \cosh y - \sinh y$ se obtiene:

$$s_k = 0_k + j\omega_k = j\omega_p \cos(v_k + j\omega_k) \quad (20-70)$$

$$\sigma_k = \omega_p \sin v_k \sinh \omega_k \quad (20-71)$$

$$\omega_k = \omega_p \cos v_k \cosh \omega_k \quad (20-72)$$

El lugar geométrico en que se encuentran los términos s_k está dado por:

$$\frac{\sigma_k^2}{\omega_p^2 \sinh^2 \omega_k} + \frac{\omega_k^2}{\omega_p^2 \cosh^2 \omega_k} = 1 \quad (\text{elipse})$$

Los ceros de $H(s) = e(s)$ ya se conocen. Su factor constante puede encontrarse por medio de:

$$\lim_{\omega \rightarrow \infty} |H|^2 = \lim_{\omega \rightarrow \infty} |K|^2 = \lim_{\omega \rightarrow \infty} k_p^2 (\omega/\omega_p)^{2n}$$

En consecuencia:

$$H(s) = e(s) = \pm k_p \prod_{k=1}^n \left(\frac{s}{\omega_p} - \sin v_k \sinh \omega_k - j \cos v_k \cosh \omega_k \right) \quad (20-73)$$

con ceros de reflexión en $\omega_p \cos \{(2k-1)/n\}/2$ para $k = 1, 2, \dots, n$.

Los polinomios de Chebychev necesarios en $k(s)$ se generan con facilidad si se hace $\omega_p = 1$:

$$\begin{aligned} T_{m+1}(\omega) &= \cos(m\mu + \mu) = \cos m\mu \cos \mu - \sin m\mu \sin \mu \\ T_{m-1}(\omega) &= \cos m\mu \cos \mu + \sin m\mu \sin \mu \\ T_{m+1}(\omega) + T_{m-1}(\omega) &= 2\omega T_m \end{aligned}$$

Todos los $T_m(\omega)$ pueden determinarse con bastante facilidad.

Ejemplo 20.2. Encontrar n , $k(s)$ y $H(s)$ para un filtro Chebychev que satisface las especificaciones del ejemplo 20.1 (filtro Butterworth).

Solución

$$n \geq \frac{\cosh^{-1} 6552.2212}{\cosh^{-1}} = \frac{9.48071}{2.06344} = 4.59462$$

$n = 5$ es suficiente.

El valor de Ω_p^n normalizado es 1. Si se elige $\omega_0 = 2\pi (3 \times 10^6)$ y se despeja T_s , se obtiene:

$$T_s = 16\omega^5 - 20\omega^3 + 5\omega$$

De este modo:

$$\begin{aligned} K_p &= (10^{1/10} - 1)^{1/2} = 0.152262 \\ K(s) &= (0.152262)(16s^2 + 20s^3 + 5s) \\ &= 2.4419s^5 + 3.052s^3 + 0.763s \end{aligned}$$

Los modos normalizados pueden obtenerse haciendo:

$$s_k = \sigma_k + j\omega_k$$

$$\text{donde } \sigma_k = \sin v_k \sinh \omega_k$$

$$\omega_k = \cos v_k \cosh \omega_k$$

$$v_k = \pm \frac{(2k+1)}{n}$$

$$\omega_k = \pm \frac{1 - \sinh(1/k_2)}{n}$$

Para $n = 5$, $K = 0.1562$.

Finalmente, $H(s)$ está dado por:

$$\begin{aligned} H(s) &= 0.1562(s + 0.538)(s + 0.1665 - j1.080) \\ &\quad (s + 0.1665 + j1.080)(s + 0.435 - j0.667) \\ &\quad (2s + 0.435 + j0.667) \end{aligned}$$

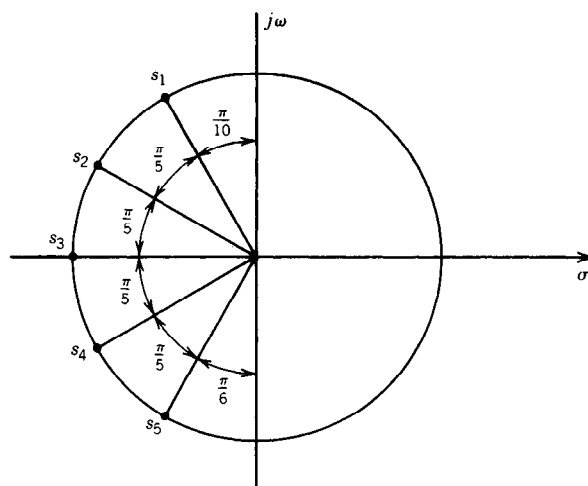


Fig. 20-18. Filtro Butterworth, $n = 5$: modos naturales.

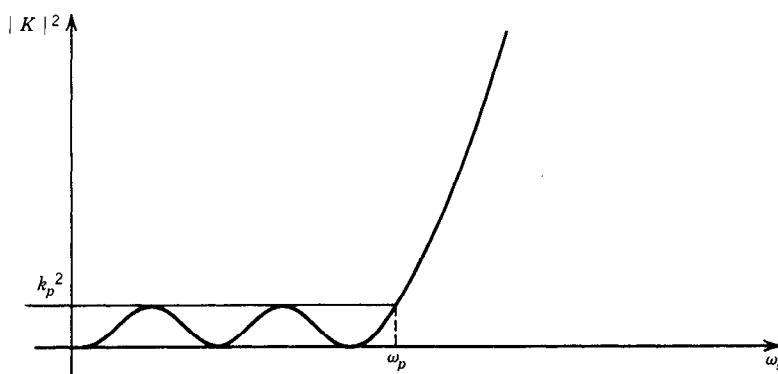


Fig. 20-19. Respuesta de un filtro equiondulante.

LIBROS Y REVISTAS

- N. Balbiani, *Network Synthesis*, Prentice-Hall, Englewood Cliffs, NJ.
- A. Budak, *Passive and Active Network Analysis and Synthesis*, Houghton Mifflin, Boston.
- W. Cauer, "New Theory and Design of Wave Filters", *Physics* 2:242-268.
- J. W. Craig, *Design of Lossy Filters*, MIT Press, Cambridge, MA.
- G. E. Hansell, *Filter Design and Evaluation*, Van Nostrand Reinhold, Nueva York.
- L. P. Huelsman, *Active Filters: Lumped, Distributed, Digital and Parametric*, McGraw-Hill, Nueva York.
- D. S. Humphrey, *The Analysis, Design and Synthesis of Electric Filters*, Prentice-Hall, Englewood Cliffs, NJ.
- M. Javid y E. Brenner, *Analysis, Transmission and Filtering of Signals*, McGraw-Hill, Nueva York.
- H. J. Orchard, "The Roots of the Maximally Flat-Delay Polynomials", *IEEE Trans. Cir. Theory* CT12:452-454.
- C. C. Temes y S. K. Mitra, *Modern Filter Theory and Design*, Wiley, Nueva York.
- W. E. Thompson, "Delay Networks Having Maximally Flat Frequency Characteristics", *Proc. IEEE*, Vol. 96, Pt. 3, pp. 487-490.
- A. I. Zverev, *Handbook of Filter Synthesis*, Wiley, Nueva York.

CAPÍTULO 21

Análisis de sistemas magnéticos*

Gordon R. Slemon

Department of Electrical Engineering
University of Toronto

INTRODUCCIÓN

21.1 Modelos aproximados de características

B-H

- 21.1.1 Curva de magnetización normal
- 21.1.2 Modelos lineales que preservan el efecto de histéresis
- 21.1.3 Modelo de impedancia

21.2 Corrientes parásitas

21.3 Circuitos equivalentes de sistemas magnéticos complejos

- 21.3.1 Deducción de circuitos equivalentes magnéticos
- 21.3.2 Deducción de circuitos equivalentes eléctricos

21.4 Análisis de sistemas de imán permanente

- 21.4.1 Sistemas de imán permanente con entrehierro
- 21.4.2 Modelos lineales de imanes permanentes

* Reimpreso con permiso de Gordon R. Slemon, *Magnetoelectric Devices*, Wiley, Nueva York.

INTRODUCCIÓN

Los materiales ferromagnéticos se emplean en todas las máquinas y transformadores eléctricos. Existen varias razones relacionadas entre sí de este uso difundido. En una trayectoria magnética cerrada es posible establecer y controlar un gran flujo magnético aplicando una fuerza magnetomotriz muy pequeña desde una bobina circundante. En una trayectoria magnética con un entrehierro (o intervalo de aire), el efecto de la fuerza magnetomotriz de la bobina se concentra en dicho hueco, permitiendo la producción de un intenso campo magnético en un espacio restringido. Además, las fuerzas entre secciones de material magnético en una trayectoria magnética con un intervalo de aire son varios órdenes mayores de las que podrían obtenerse con un volumen similar de material conductor.

Las propiedades de saturación e histéresis de los materiales ferromagnéticos pueden aprovecharse para producir diversos dispositivos útiles. La relación entre B y H es no lineal, multivaluada, dependiente de los antecedentes (circunstancias previas o "historia") y con frecuencia dependiente del tiempo. Por lo anterior, pueden esperarse grandes dificultades para el análisis. Este capítulo comienza con una consideración de diversos modelos aproximados de la característica B - H , que pueden permitir una predicción útil del rendimiento con un mínimo de esfuerzo analítico.

Además de la complejidad de la relación B - H del material, existe complejidad en las formas de las estructuras magnéticas de los aparatos eléctricos. En la parte final de este capítulo se consideran las maneras en que el campo magnético complejo de la estructura puede reducirse, con fines analíticos, a un simple circuito equivalente magnético o eléctrico.

21.1 MODELOS APROXIMADOS DE CARACTERÍSTICAS B - H

Considérese el toro de material magnético uniformemente arrollado de la figura 21-1. La diferencia de potencial v entre las terminales de la bobina es:

$$v = Ri + \frac{d\lambda}{dt} \quad \text{V} \quad (21-1)$$

donde R es la resistencia de la bobina y λ es el acoplamiento inductivo de la bobina. Para que el voltaje v

pueda expresarse solamente, como una función de la corriente y el tiempo es necesario conocer la relación entre el acoplamiento inductivo λ y la corriente i .

La intensidad de campo magnético H en el toro puede relacionarse con la corriente i empleando la ley circuital. Si la razón del radio interno r_1 sobre el radio externo r_2 del toro es cercana a la unidad, puede suponerse que el campo magnético dentro del toro tiene intensidad uniforme, y su magnitud promedio se relaciona con la corriente de la bobina por medio de la expresión:

$$i = \frac{lH}{N} \quad \text{A} \quad (21-2)$$

donde l , la longitud media de la trayectoria de flujo, es igual a $2\pi\bar{r}$. Empleando la misma suposición de uniformidad del campo magnético en el área transversal A , el acoplamiento inductivo λ se relaciona con la densidad de flujo magnético B por medio de:

$$\lambda = NAB \quad \text{Wb} \quad (21-3)$$

Combinando las ecuaciones 21-2 y 21-3 se obtiene:

$$\frac{\lambda}{i} = \left(\frac{N^2 A}{l} \right) \left(\frac{B}{H} \right) \quad \text{Wb/A} \quad (21-4)$$

Esto demuestra que la relación entre acoplamiento inductivo y corriente para la bobina tiene la misma forma que la característica B - H del material. Si la ordenada de la característica B - H se multiplica por NA y la abscisa por l/N , se obtiene la característica λ - i . Debe insistirse en que esto es válido sólo en situaciones en las que puede suponerse la uniformidad del campo magnético.

Dado que el flujo magnético ϕ en el núcleo es igual al producto BA , y la fuerza magnetomotriz \mathcal{F} del devanado es igual a Hl , la relación B - H también puede volver a normalizarse para producir la relación entre flujo magnético y fuerza magnetomotriz del elemento magnético.

En la figura 21-2 se demuestra la dificultad de intentar una representación exacta de la relación B - H . En esta figura se muestra el lugar geométrico B - H que puede seguirse conforme la intensidad del campo magnético H alterna en algunos ciclos con magnitud poco variable. Obsérvese que a un valor dado de intensidad de flujo magnético, la densidad de flujo puede tener

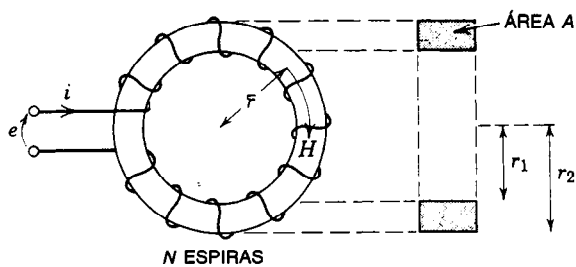


Fig. 21-1. Toro uniformemente arrollado.

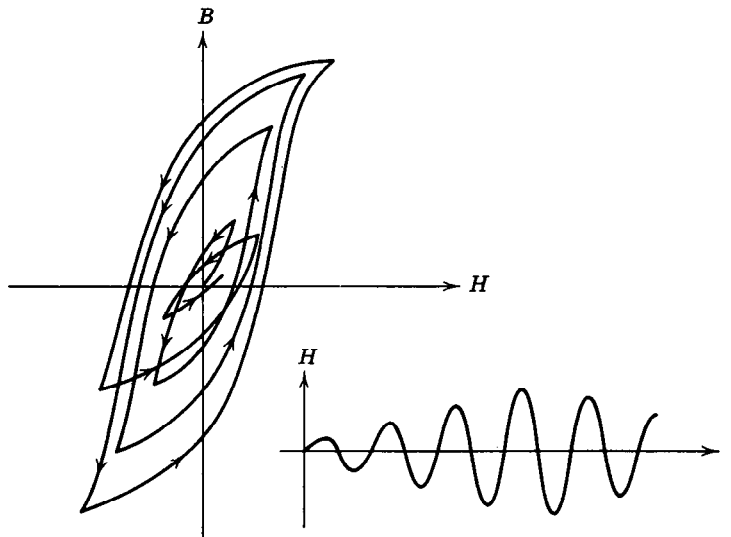


Fig. 21-2. Lugar geométrico de la característica $B-H$ correspondiente a una intensidad alternante de H de magnitud variable.

cualquier valor en un amplio intervalo. Para determinar el valor apropiado, es necesario conocer los antecedentes del lugar geométrico $B-H$. Obviamente es imposible registrar los lugares geométricos de todos los posibles conjuntos de circunstancias; por tanto, en el análisis raras veces se usan los lugares geométricos $B-H$ reales. Por lo general, las aproximaciones simplificadas dan unos resultados de exactitud adecuada.

Para corriente alterna de magnitud pico constante, los ciclos $B-H$ simétricos cerrados que se muestran en la figura 21-3 representan el comportamiento del material.

La dificultad analítica de utilizar tales ciclos consiste en que es necesario conocer de antemano la amplitud pico de B o de H para decidir qué ciclo puede ser aplicable.

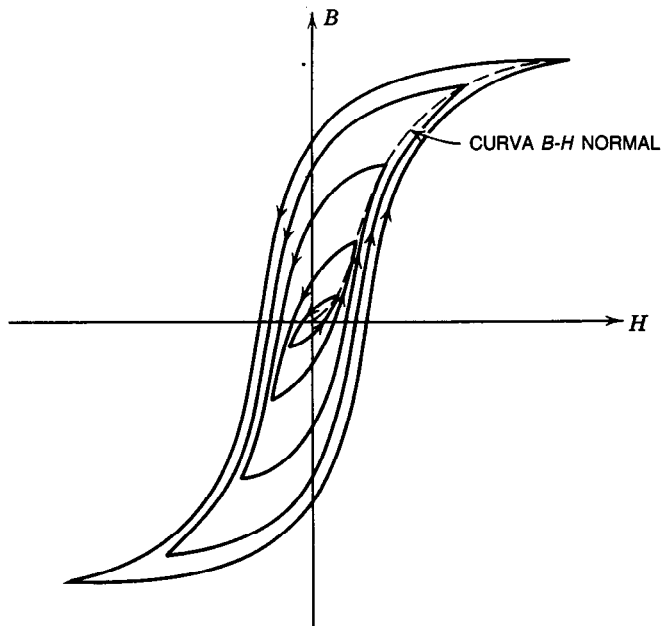


Fig. 21-3. Conjunto de ciclos de histéresis y curva normal de magnetización de un material ferromagnético.

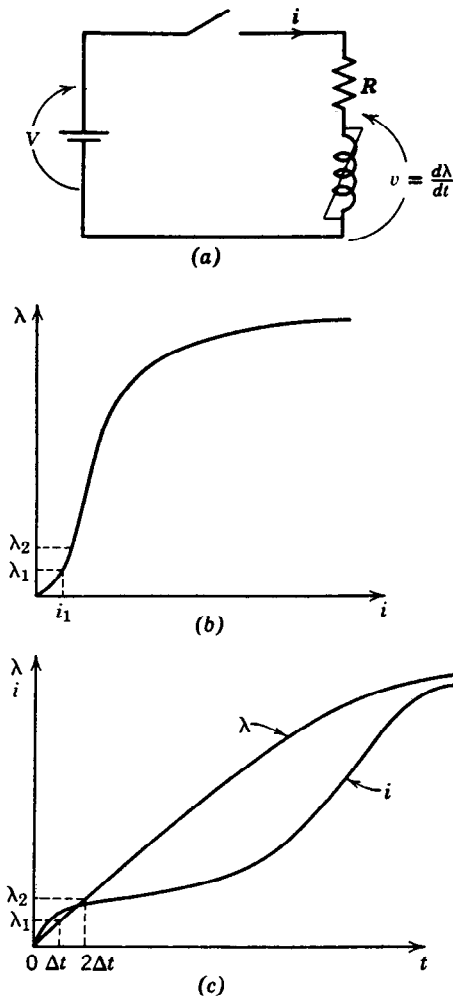


Fig. 21-4. a) Circuito. b) Característica acoplamiento inductivo (λ)-corriente (i). c) Acoplamiento inductivo y corriente como funciones del tiempo (t).

21.1.1 Curva de magnetización normal

Despreciando el efecto de histéresis del material se obtienen varias aproximaciones útiles simples. Sin su "memoria", la relación B - H se hace univaluada. En la figura 21-3 se presenta la aproximación que más se usa, conocida como curva de magnetización normal. Esta curva es el lugar geométrico de las puntas de un conjunto de ciclos de histéresis simétricos. Es la más fácil de obtener en la bibliografía descriptiva sobre la mayor parte de los tipos de material magnético suave. Se obtiene empleando un flujómetro, que mide el cambio total en el flujo de una muestra cuando se invierte su corriente excitadora.

También son aplicables técnicas numéricas a análisis que implican la curva de magnetización normal. Considérese como un ejemplo sencillo el circuito de la figura 21-4a, en el cual el voltaje constante V se aplica a una

bobina en el tiempo $t = 0$ cerrando el interruptor. La bobina se representa por su resistencia R y por la curva del acoplamiento inductivo λ en función de la corriente i de la figura 21-4b. Esta curva se obtiene a partir de la curva de magnetización normal de la figura 21-3 normalizando otra vez la curva B - H con el empleo de las ecuaciones 21-2 y 21-3. Para $t = 0$, la corriente i es cero. Se desea encontrar la corriente i como función del tiempo t . Basándose en la ecuación 21-1, se tiene que:

$$\left(\frac{d\lambda}{dt} \right)_{t=0} = V \quad (21-5)$$

Suponiendo que la velocidad de cambio del acoplamiento inductivo permanece aproximadamente constante por un corto intervalo Δt , el acoplamiento inductivo λ_1 en el tiempo Δt puede aproximarse por medio de:

$$\lambda_1 = V\Delta t \quad (21-6)$$

En la curva λ - i , la corriente correspondiente es i_1 . La pendiente de la curva λ - t en $t = \Delta t$ puede ahora determinarse como:

$$\left(\frac{d\lambda}{dt} \right)_{t=\Delta t} = V - Ri_1 \quad (21-7)$$

y el acoplamiento inductivo en el tiempo $2\Delta t$ puede aproximarse por medio de:

$$\lambda_2 = \lambda_1 + \Delta t \left(\frac{d\lambda}{dt} \right)_{t=\Delta t} \quad (21-8)$$

La repetición sucesiva de este cálculo da por resultado los datos para las curvas de acoplamiento inductivo y corriente como funciones del tiempo, que se grafican en la figura 21-4c.

Este sencillo método numérico de solución es adecuado para muchos sistemas no lineales. Deben consultarse en libros de análisis numérico técnicas más elaboradas que permiten obtener mayor exactitud, emplear menos pasos, o ambas cosas.

Linealización por tramos de la curva normal de magnetización

En muchos análisis la curva normal de magnetización (fig. 21-3) puede representarse de manera adecuada por medio de la característica B - H de la figura 21-5. Ésta consiste en una porción lineal en el intervalo $-B_k < B < B_k$ con permeabilidad relativa insaturada μ_n y dos porciones lineales en los intervalos $|B| > B_k$, cada una con pendiente $\mu_s\mu_0$, donde μ_s se denomina permeabilidad relativa saturada. En el intervalo insaturado, la relación acoplamiento inductivo-corriente de una bobina (como la que se muestra en la fig. 21-1) puede expresarse como el valor insaturado de la inductancia L_n donde, basándose en la ecuación 21-4:

$$L_n = \frac{\lambda}{i} = \frac{N^2 A}{l} \mu_n \mu_0 \quad H \quad (21-9)$$

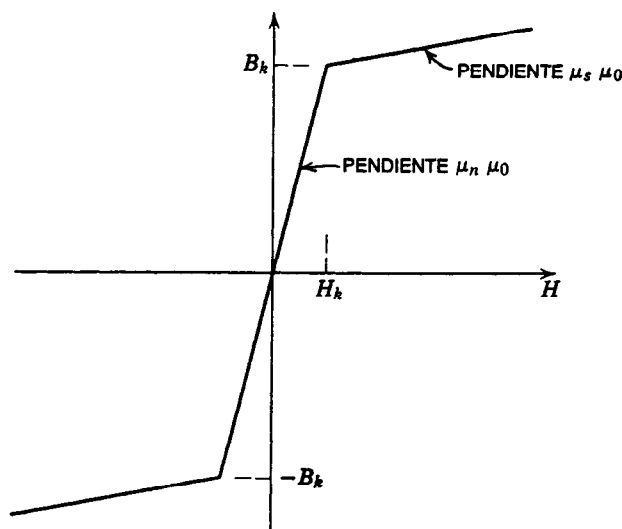


Fig. 21-5. Linealización por tramos de la curva B-H.

En esta expresión, A es el área del núcleo, \bar{l} es la longitud media de la trayectoria de flujo y N es el número de vueltas o espiras. Si la magnitud de la corriente de la bobina i es menor que $i_k = H_k \bar{l} / N$, la relación voltaje-corriente de la bobina puede expresarse por medio de la ecuación diferencial lineal:

$$v = Ri + L_n \frac{di}{dt} \quad V \quad (21-10)$$

Si la magnitud de la corriente es mayor que i_k , la relación voltaje-corriente pasa a ser:

$$v = Ri + L_s \frac{di}{dt} \quad V \quad (21-11)$$

donde:

$$L_s = \frac{N^2 A}{\bar{l}} \mu_s \mu_0 \quad H \quad (21-12)$$

En la figura 21-6 se presenta la curva de corriente en función del tiempo del circuito de la figura 21-4a para dos valores del voltaje aplicado V . Obsérvese que en la curva inferior la corriente no alcanza el valor i_k ; en la superior, dicho valor se supera. Dado que las ecuaciones 21-10 y 21-11 son de primer orden y tienen coeficientes constantes, todos los términos de las soluciones son exponenciales simples. Para llegar a la solución del caso 2 de la figura 21-6 se emplea la ecuación 21-10 hasta que $i = i_k$. Las condiciones finales (i_k , t_k) de la ecuación 21-10 se emplean entonces como condiciones iniciales en la solución de la ecuación 21-11, que es válida para $i > i_k$.

El proceso de simplificar la relación B-H puede ampliarse a aquellas situaciones en las cuales la intensidad de campo magnético H es despreciable mientras la densidad de flujo B no se aproxime a su valor de sa-

turación. La permeabilidad relativa no saturada μ_n de la figura 21-5 puede fijarse entonces en el infinito. Esta aproximación, que se muestra en la figura 21-7a, resulta ser muy útil en el análisis de dispositivos tales como los reactores saturables, que operan bastante adentro de la región saturada de la curva B-H.

Algunas veces se justifica la simplificación extra de igualar a cero la permeabilidad relativa saturada μ_s . En términos físicos, se sabe que ni siquiera un material con grano perfectamente orientado puede tener un valor de μ_s menor que la unidad. Esta aproximación, que se muestra en la figura 21-7b, es aplicable en aquellas situaciones en las cuales la inductancia saturada L_s de la ecuación 21-12 es despreciable respecto a los otros parámetros del sistema que se analiza.

Para demostrar el uso de estos modelos linealizados simples considérese el circuito de la figura 21-8a, en el cual el voltaje $v = \hat{V} \cos \omega t$ se aplica a una bobina en $t = 0$. Supóngase que la característica λ - i de la bobina

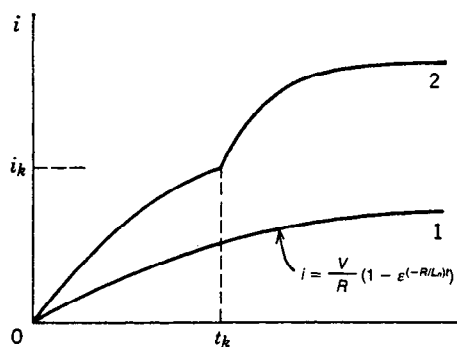


Fig. 21-6. Curvas corriente-tiempo del circuito de la figura 21-4a. 1) $V/R < i_k$. La corriente es insuficiente para alcanzar la región saturada. 2) Con un mayor voltaje aplicado, $V/R > i_k$.

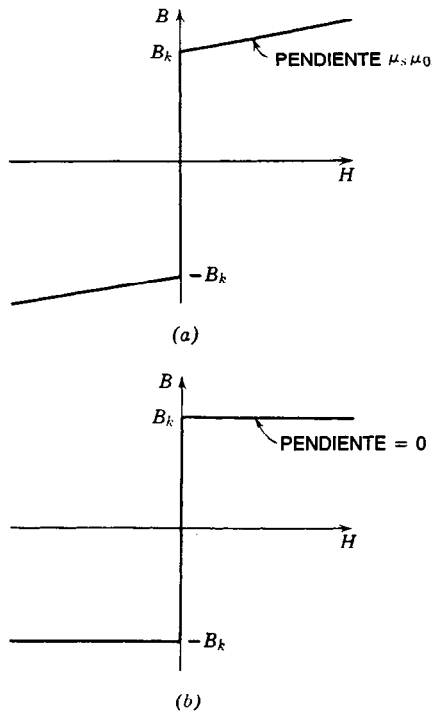


Fig. 21-7. Linealización de curvas B - H para un caso similar al de la figura 21-6: a) con $\mu_n = \infty$; b) $\mu_n = \infty$ y $\mu_n = 0$.

se representa por medio del modelo idealizado de la figura 21-8b. La relación voltaje-corriente está dada por la ecuación:

$$Ri + \frac{d\lambda}{dt} = v \quad (21-13)$$

$$= \hat{V} \cos \omega t \quad V$$

Para $\lambda_k > \lambda > -\lambda_k$, la corriente i es cero y todo el voltaje aplicado en la ecuación 21-13 se absorbe a una velocidad que depende de la tasa de cambio del acoplamiento inductivo. Si $\lambda = 0$ en $t = 0$, el acoplamiento inductivo puede representarse inicialmente como:

$$\lambda = \int_0^t \hat{V} \cos \omega t \, dt \quad (21-14)$$

$$= \frac{\hat{V}}{\omega} \sin \omega t \quad \text{Wb}$$

La ecuación 21-14 describe el acoplamiento inductivo λ hasta que $\omega t = \alpha$, cuando λ alcanza su valor crítico λ_k . De este modo:

$$\alpha = \sin^{-1} \frac{\omega \lambda_k}{\hat{V}} \quad (21-15)$$

Dado que no puede ocurrir mayor incremento en el acoplamiento inductivo, $d\lambda/dt$ es cero para el resto del

intervalo durante el cual v es positivo. De este modo, $\alpha < \omega t < \pi/2$, con lo que la corriente será:

$$i = \frac{\hat{V}}{V} \cos \omega t \quad (21-16)$$

Después de $\omega t = \pi/2$, el acoplamiento inductivo será:

$$\lambda = \lambda_k + \int_{\pi/2\omega}^t v \, dt \quad (21-17)$$

hasta que λ alcanza su valor negativo de $-\lambda_k$ en $\omega t = \beta$. A partir de este punto y hasta el final del periodo de voltaje aplicado negativo, la corriente vuelve a estar dada por la ecuación 21-16. En la figura 21-8b se presentan las formas de onda del voltaje aplicado V , la fuerza electromotriz (fem) $d\lambda/dt$ y la corriente i .

Este ejemplo demuestra una de las propiedades útiles de un núcleo magnético saturable. Si el núcleo puede representarse por medio de la relación B - H idealizada de la figura 21-7b y la resistencia de la bobina es despreciable, todo el voltaje aplicado es absorbido por la bobina hasta que el núcleo alcanza la saturación. La bobina se convierte entonces en un cortocircuito, y conmuta todo el voltaje aplicado al elemento conectado en serie. Esta propiedad se aprovecha en reactores saturables, amplificadores magnéticos y multiplicadores de frecuencia magnéticos.

21.1.2 Modelos lineales que preservan el efecto de histéresis

La operación de muchos dispositivos, tales como máquinas de imán permanente, máquinas de histéresis y amplificadores magnéticos, depende de la propiedad de histéresis del material magnético. El análisis de estos dispositivos se facilita mediante el empleo de modelos lineales por tramos.

En la figura 21-9 se muestran ciclos de histéresis que podrían aplicarse ya sea a un material magnético permanente o a un material magnético suave o "temporal". Como se muestra, el ciclo externo puede aproximarse mediante cuatro líneas rectas, dos con pendiente $\mu_n \mu_0$ y dos con pendiente $\mu_s \mu_0$. La aproximación es razonablemente exacta, excepto en las esquinas del ciclo. Las áreas incluidas por el ciclo real y por su modelo linealizado pueden hacerse aproximadamente iguales por medio de un modelo idóneo que tenga la misma pérdida por histéresis que el ciclo real.

A medida que decrece la densidad de flujo máxima, a menudo el ciclo de histéresis sólo disminuye ligeramente. En tales circunstancias, para representar los ciclos más pequeños puede emplearse un modelo linealizado con líneas de igual pendiente que para el ciclo mayor (véase la figura 21-9).

Con buenos materiales magnéticos de grano orientado, los lados del ciclo de histéresis son esencialmente verticales, y las porciones saturadas tienden a una pendiente incremental de μ_0 . A menudo es posible representar tal ciclo empleando el modelo linealizado simple de la figura 21-10, similar al de la figura 21-7b, salvo que se ha retenido la histéresis. Se supone que cual-

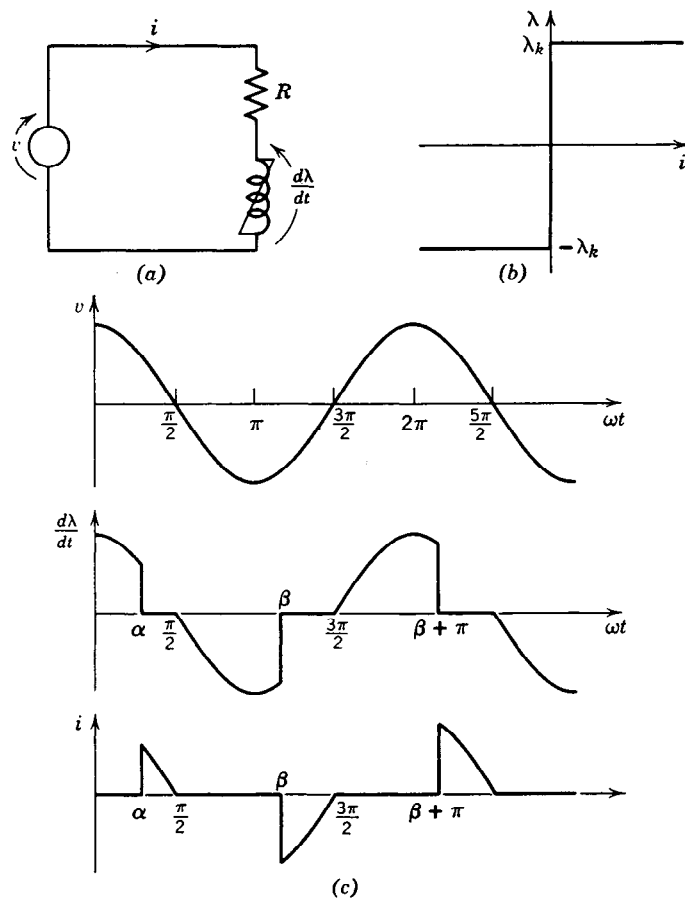


Fig. 21-8. a) Circuito con $v = \hat{V} \cos \omega t$. b) Relación idealizada entre acoplamiento inductivo λ y corriente i . c) Formas de onda de v , $d\lambda/dt$, e i .

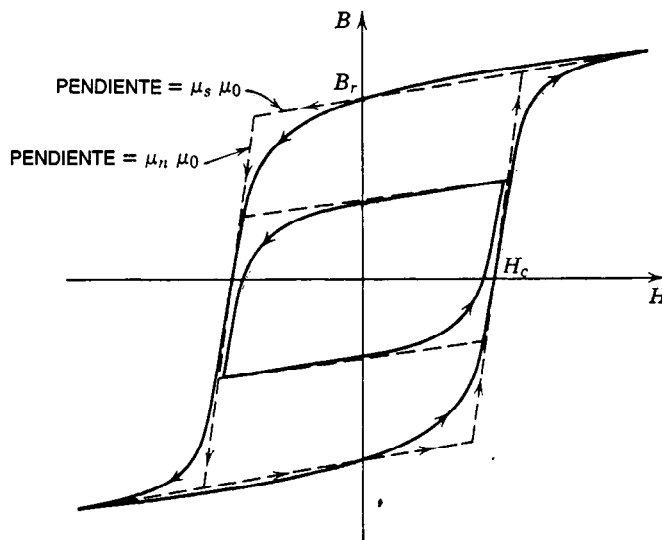


Fig. 21-9. Ciclos de histéresis y modelo linealizado aproximado de esos ciclos.

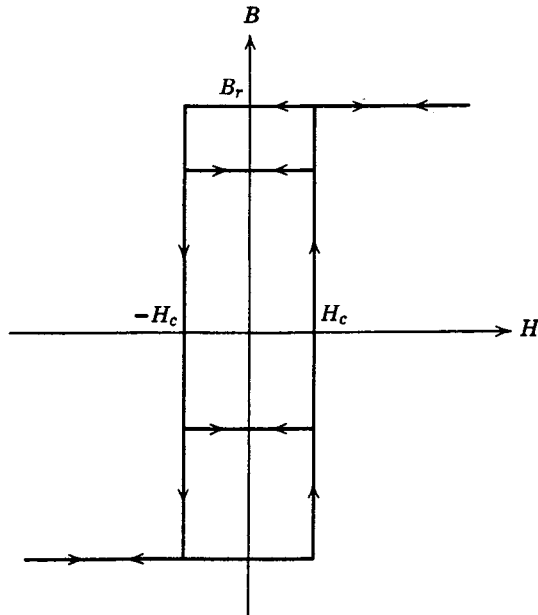


Fig. 21-10. Modelo idealizado para los ciclos B - H de un material con grano orientado, incluyendo el efecto de histéresis.

quier excursión de la intensidad del campo magnético en el intervalo $-H_c < H < H_c$ ocurre a lo largo de un lugar geométrico horizontal de densidad de flujo constante, mientras que un cambio de densidad de flujo sólo ocurre en $H = \pm H_c$.

Para demostrar el uso de este modelo considérese el sistema de la figura 21-11a, que actúa como contador de pulsos. Supóngase que un número de pulsos irregularmente espaciados de amplitud V y duración τ se aplican a una resistencia de carga R_L en serie con una bobina que tiene un núcleo de ciclo rectangular. Se considera que la resistencia de la bobina es despreciable comparada con R_L . Supóngase que se hace que inicialmente el núcleo tenga una densidad de flujo residual B_r negativa mediante el uso de una corriente negativa en la bobina. Cuando se aplica un pulso de voltaje, la corriente i alcanza el valor:

$$i_c = \frac{H_c \bar{l}}{N} \quad \text{A} \quad (21-18)$$

donde \bar{l} es la longitud de trayectoria media del núcleo y N es el número de vueltas o espiras de la bobina. La velocidad de cambio del acoplamiento inductivo de la bobina λ está dada por:

$$\frac{d\lambda}{dt} = V - R_L i_c \quad (21-19)$$

Integrando la ecuación 21-19 se obtiene el acoplamiento inductivo λ_1 al final del primer pulso:

$$\lambda_1 = -NAB_r + (V - R_L i_c)\tau \quad \text{Wb} \quad (21-20)$$

Al cesar el pulso, la corriente y la intensidad de campo magnético regresan a cero. Pulsos posteriores hacen que el acoplamiento inductivo λ aumente en una cantidad $(V - R_L i_c)\tau$ por cada pulso. Cuando λ alcanza su valor de saturación NAB_r positivo, todo el voltaje aplicado se encuentra de un lado a otro de la resistencia de carga R_L , como se observa en la figura 21-11d. Mediante la elección adecuada de las dimensiones del núcleo y las espiras, este sistema produce un pulso de salida después de la aplicación de cualquier número (p. ej., 10) de pulsos de entrada.

21.1.3 Modelo de impedancia

La mayor parte de los aparatos de CA operan con un voltaje que es aproximadamente sinusoidal. Por tanto, sería útil contar con una representación simple de un inductor no lineal que operara en esta condición. Supóngase que un voltaje sinusoidal de:

$$v = \hat{V} \sin \omega t \quad V \quad (21-21)$$

se aplica a una bobina cuya resistencia es despreciable y cuyo núcleo tiene la característica acoplamiento inductivo-corriente de la figura 21-12a. Esta característica se obtiene normalizando de nuevo un ciclo B - H del material por medio de las ecuaciones 21-2 y 21-3. El acoplamiento inductivo de esta bobina es:

$$\begin{aligned} \lambda &= \int e \, dt \\ &= \frac{\hat{V}}{\omega} \sin \left(\omega t - \frac{\pi}{2} \right) \quad \text{Wb} \end{aligned} \quad (21-22)$$

La corriente i de la bobina tiene la forma periódica, pero no sinusoidal, de la figura 21-12b. Esta corriente puede expresarse como una serie de Fourier:

$$\begin{aligned} i &= \hat{I}_1 \sin(\omega t - \theta) + \text{términos armónicos impares} \\ &= \hat{I}_r \sin \omega t + \hat{I}_x \sin \left(\omega t - \frac{\pi}{2} \right) + \text{términos armónicos impares} \end{aligned} \quad (21-23)$$

En muchos análisis es posible ignorar las componentes armónicas de la corriente, preservando sólo la componente de la frecuencia fundamental. Una razón es que si el voltaje es sinusoidal, las corrientes armónicas no suministran potencia neta. Si es necesario, el comportamiento de los armónicos puede estudiarse por separado después de que se ha obtenido una primera aproximación a la solución empleando sólo cantidades correspondientes a la frecuencia fundamental.

En la ecuación 21-23, la componente fundamental i_1 de la corriente i se ha separado en la componente i_r en fase con el voltaje v y una componente i_x atrasada con respecto al voltaje v en $\pi/2$ radianes. La relación entre las componentes de la frecuencia fundamental del voltaje y la corriente pueden representarse con el circuito equivalente de la figura 21-12c. En esta figura V_1 , I_1 , I_r e I_x son los fasores correspondientes a v , i_1 , i_r e i_x .

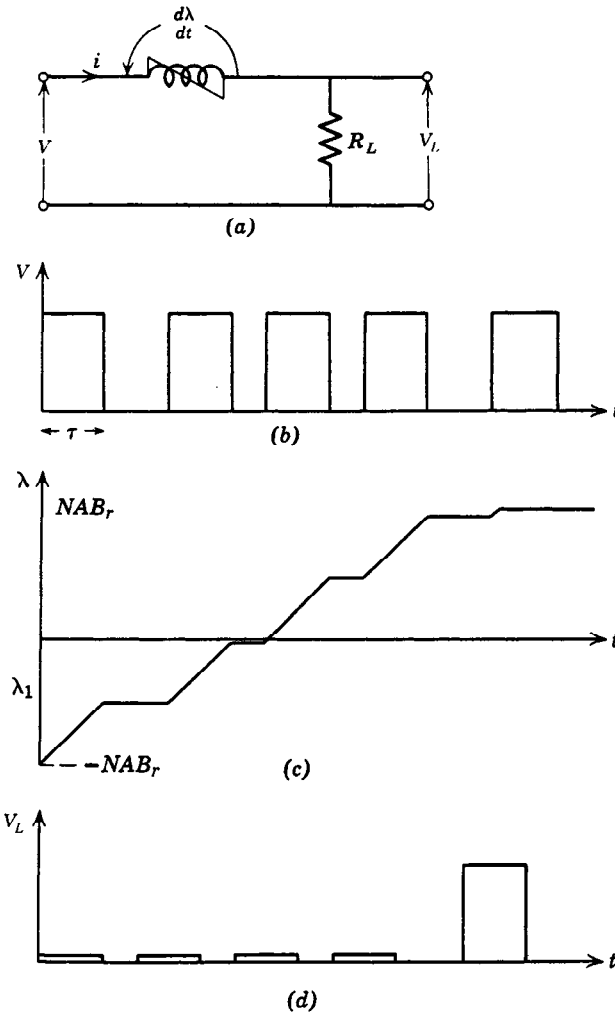


Fig. 21-11. a) Circuito contador de pulsos. b) Pulsos de voltaje aplicado. c) Acoplamiento inductivo. d) Voltaje de salida.

respectivamente. Las pérdidas por histéresis en el núcleo son iguales a la pérdida en la resistencia R_h :

$$R_h = \frac{V_1}{I_r} = \frac{\hat{V}}{\hat{I}_r} \quad \Omega \quad (21-24)$$

La reactancia magnetizante X_0 está dada por:

$$X_0 = \frac{V_1}{I_x} = \frac{\hat{V}}{\hat{I}_x} \quad \Omega \quad (21-25)$$

El ciclo de histéresis y las formas de onda de las figuras 21-12a y b corresponden a un valor del voltaje aplicado. Cuando la magnitud del voltaje varía, también lo hacen los parámetros del circuito equivalente R_h y X_0 . El valor de la reactancia X_0 disminuye cuando el núcleo entra en su región saturada. La resistencia R_h tiende a aumentar con el voltaje aplicado, lo cual in-

dica que las pérdidas por histéresis son proporcionales a una potencia menor que 2 del voltaje aplicado. En un núcleo con el ciclo B-H idealizado de la figura 21-10 las pérdidas por histéresis a una frecuencia dada son directamente proporcionales al voltaje aplicado hasta que se alcanza la saturación. Para esto, R_h es directamente proporcional a V_1 .

Los valores de los parámetros R_h y X_0 podrían deducirse a partir de los ciclos B-H del material (fig. 21-12). Sin embargo, este proceso es muy tedioso. Suele ser posible deducir tales parámetros directamente a partir de datos publicados de pérdida de potencia y potencia reactiva (volts-amperes reactivos, var) por unidad de volumen del material probado a frecuencia constante y densidad de flujo sinusoidal variable.

Cuando se emplea el circuito equivalente de la figura 21-12c para representar un elemento magnético no lineal, los parámetros R_h y X_0 deben ajustarse a los va-

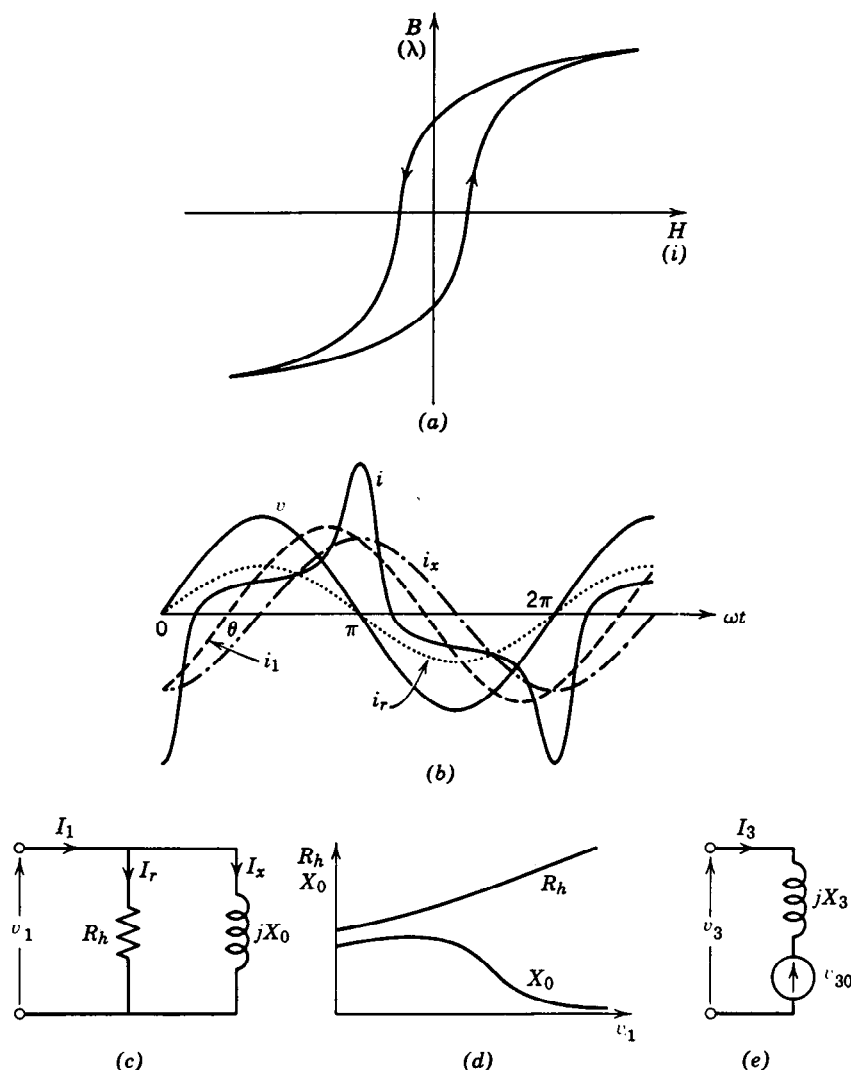


Fig. 21-12. *a)* Ciclo B - H o λ - i . *b)* Formas de onda de voltaje aplicado v , corriente i , componente fundamental i_1 , componente en fase i_r y componente de cuadratura i_x . *c)* Circuito equivalente de frecuencia fundamental. *d)* Variación de los parámetros del circuito equivalente con el voltaje aplicado v_1 . *e)* Circuito equivalente de tercer armónico.

lores apropiados para el voltaje aplicado V_1 . Si este voltaje varía, a menudo es posible suponer que R_h y X_0 son valores promedio constantes adecuados.

El circuito equivalente de la figura 21-12c representa sólo el comportamiento del elemento a la frecuencia fundamental. La figura 21-12b revela que si el voltaje aplicado v es sinusoidal, la corriente i consta de un término de frecuencia fundamental más una serie de términos armónicos impares. El más importante de éstos es el *tercer armónico*, cuya magnitud puede ser hasta el 70% de la componente fundamental.

Dado que el tercer armónico es el más importante, es útil contar con algún modelo circuital que permita analizar cualitativamente del comportamiento de dicho

armónico en operación con CA de estado estable. Supóngase que el elemento magnético no lineal se considera una fuente de terceros armónicos. Cuando el voltaje aplicado al elemento no lineal es sinusoidal, la fuente de terceros armónicos puede considerarse en cortocircuito. Cuando la corriente que pasa por el elemento no lineal es sinusoidal, la fuente de terceros armónicos está en circuito abierto.

En la figura 21-12e se muestra un circuito equivalente de terceros armónicos simple que puede emplearse para representar el comportamiento del tercer armónico del elemento no lineal. Dicho circuito consta de un voltaje fuente V_{30} igual al voltaje del tercer armónico con corriente sinusoidal en el elemento, en serie con

una impedancia inductiva jX_3 , donde X_3 es la razón de V_{30} sobre la corriente del tercer armónico con el voltaje sinusoidal aplicado al elemento.

El circuito equivalente de terceros armónicos también puede emplearse en grado limitado para el análisis cuantitativo. El valor de V_{30} suele estar en el intervalo de 0.3 a 0.7 V_1 , dependiendo del grado de saturación en el elemento magnético. El valor de X_3 suele ser del mismo orden de X_0 de la figura 21-12c.

21.2 CORRIENTES PARÁSITAS

Cuando un flujo magnético cambia con el tiempo, alrededor de la región de ese flujo cambiante se produce un campo magnético inducido. Suele interesar más esta fuerza electromotriz en los devanados que rodean a las trayectorias magnéticas. Sin embargo, este campo eléctrico también se produce dentro del material magnético y, si dicho material es conductor, se establecen corrientes denominadas parásitas.

Considérese el largo solenoide cilíndrico de la figura 21-13, y supóngase que la corriente i que pasa por la bobina es positiva y va en aumento. Sería de esperar una densidad de flujo B positiva y creciente en el material, dirigida a lo largo del eje de éste. La trayectoria circular mostrada rodea un flujo magnético ϕ de:

$$\phi_{\text{circund.}} = \int \vec{B} \cdot d\vec{A} \quad \text{Wb} \quad (21-26)$$

Por la ley de Faraday, la integral de la intensidad de campo eléctrico \mathcal{E} en dirección antihoraria alrededor de esta trayectoria es igual a la rapidez de cambio del flujo. Debido a la simetría radial:

$$\mathcal{E} = \frac{1}{2\pi r} \frac{d\phi_{\text{circund.}}}{dt} \quad \text{V/m} \quad (21-27)$$

Si el material tiene una resistividad ρ , esta intensidad de campo eléctrico establece una densidad de corriente colineal:

$$J = \frac{\mathcal{E}}{\rho} \quad \text{A/m}^2 \quad (21-28)$$

La dirección de esta densidad de corriente parásita la hace oponerse al cambio en el flujo magnético circundado. La oposición al cambio de flujo es mayor a lo largo del eje del solenoide ($r = 0$), puesto que toda la corriente parásita rodea o circunda este eje. El efecto se hace cero en la periferia del solenoide, donde $r = r_c$.

De este modo, un efecto de las corrientes parásitas es hacer que la densidad de flujo magnético, variante en el tiempo, no sea uniforme en el interior del material. Un flujo magnético alternante tiende a concentrarse en la superficie externa del material, puesto que el efecto de las corrientes parásitas de impedir la variación del flujo magnético es máximo cerca del eje central. Esto se conoce como *efecto superficial magnético*. Para aprovechar al máximo un material magnético, la densidad de flujo magnético debe ser razonablemente uniforme en el área transversal. Así, existe un límite práctico al grosor de un material conductor magnético macizo que puede usarse a una frecuencia de operación dada.

Un segundo efecto de las corrientes parásitas es el de producir pérdida de potencia en el material. La pérdida por corriente parásita por unidad de volumen de material es:

$$p = \rho J^2 \quad \text{W/m}^3 \quad (21-29)$$

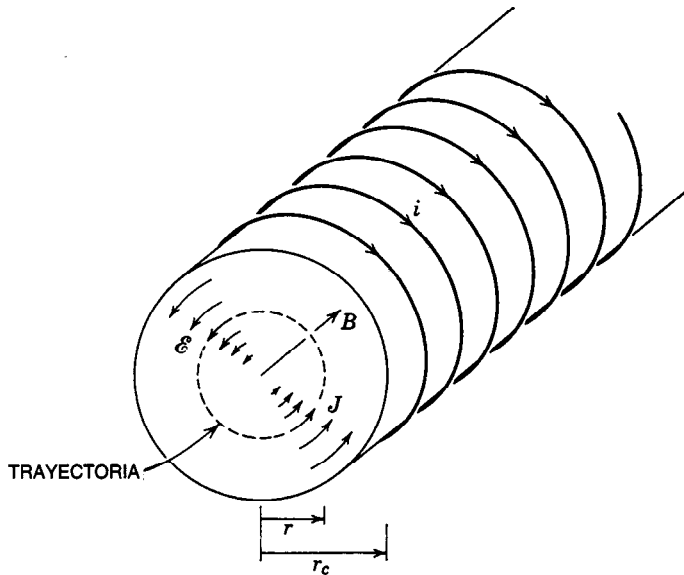


Fig. 21-13. Corrientes parásitas en un núcleo magnético. (La corriente i aumenta con el tiempo.)

Una forma de controlar los efectos de las corrientes parásitas consiste en emplear materiales de alta resistividad. El hierro puro tiene resistividad aproximada de $10^{-7} \Omega\cdot\text{m}$. La adición de alrededor del 4% de silicio al hierro incrementa esa cifra a unos $6 \times 10^{-7} \Omega\cdot\text{m}$. Los materiales compuestos de ferritas no son metales, sino óxidos, y presentan resistividades muy altas. Por ejemplo, la ferrita de níquel-cinc tiene una resistividad de aproximadamente $10^{-4} \Omega\cdot\text{m}$.

Con materiales magnéticos metálicos; la principal forma de controlar las corrientes parásitas consiste en emplear laminaciones delgadas. En la figura 21-14 se muestra el modo en que puede formarse un núcleo toroidal a partir de una tira larga y delgada (fleje) de material magnético. A las superficies del material se aplica un fino recubrimiento aislante. Al cambiar el flujo magnético en el núcleo se establece un campo eléctrico en el material, como en la figura 21-13. Sin embargo, ahora las corrientes parásitas resultantes no pueden fluir de una capa a otra, y se restringen a trayectorias contenidas dentro del área transversal del fleje.

A continuación se deduce una expresión aproximada para las pérdidas por corrientes parásitas dentro de un material magnético laminado. En la figura 21-15 se muestra un corte transversal amplificado de la tira o fleje usados en el núcleo toroidal de la figura 21-14. Se supone que las corrientes parásitas no son lo suficientemente grandes para afectar de manera significativa el campo magnético dentro de la laminación. La densidad de flujo se considera uniforme, y también se toma en cuenta la trayectoria cerrada que se muestra dentro de la laminación en la figura 21-15. Los lados de esta trayectoria se encuentran a una distancia x respecto a la línea central de la laminación. Esta trayectoria circunda un flujo magnético de:

$$\phi_x = 2xyB \quad \text{Wb} \quad (21-30)$$

Dado que $y \gg x$, puede suponerse que el cambio de este flujo magnético produce un campo eléctrico de magnitud constante hasta un lado y otro de la trayectoria.

Por la ley de Faraday:

$$\mathcal{E}_x 2y = \frac{d\phi_x}{dt} \quad \text{V} \quad (21-31)$$

Combinando las ecuaciones 21-30 y 21-31, se obtiene:

$$\mathcal{E}_x = x \frac{dB}{dt} \quad \text{V/m} \quad (21-32)$$

Por tanto, la densidad de corriente a una distancia x del plano central de la laminación es:

$$\begin{aligned} J_x &= \frac{\mathcal{E}_x}{\rho} \\ &= \frac{x}{\rho} \frac{dB}{dt} \quad \text{A/m}^2 \end{aligned} \quad (21-33)$$

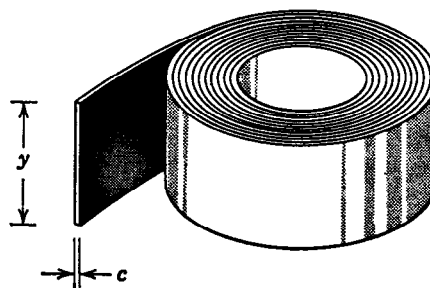


Fig. 21-14. Núcleo toroidal hecho con un material laminado delgado.

La pérdida de potencia total en la laminación de grosor c , altura y y longitud z se encuentra integrando la densidad de pérdida de la ecuación 21-29 con respecto al volumen V de la laminación:

$$\begin{aligned} P &= \int \rho J^2 dV \\ &= \int_{-c/2}^{c/2} \rho \left(\frac{x}{\rho} \frac{dB}{dt} \right)^2 yz dx \quad (21-34) \\ &= \frac{c^3 yz}{12\rho} \left(\frac{dB}{dt} \right)^2 \quad \text{W} \end{aligned}$$

Promediada en el volumen cyz de la laminación, la pérdida de potencia instantánea por corriente parásita por unidad de volumen es:

$$p = \frac{c^2}{12\rho} \left(\frac{dB}{dt} \right)^2 \quad \text{W/m}^3 \quad (21-35)$$

Si la densidad de flujo B está alternando a la frecuencia angular ω conforme a:

$$B = B \sin \omega t \quad (21-36)$$

la pérdida de potencia promedio por corriente parásita por unidad de volumen es:

$$\begin{aligned} \bar{p} &= \frac{1}{2\pi} \int_0^{2\pi} \frac{c^2 \omega^2 B^2}{12\rho} \cos^2 \omega t d\omega t \\ &= \frac{c^2 \omega^2 B^2}{24\rho} \quad \text{W/m}^3 \end{aligned} \quad (21-37)$$

Esta pérdida es proporcional al cuadrado del grosor de la laminación, al cuadrado de la frecuencia y al cuadrado de la máxima densidad de flujo.

A las frecuencias de la red eléctrica pública, a menudo se emplean laminaciones con grosor aproximado de 0.3 a 0.6 mm. A medida que aumenta la frecuencia de operación por lo general se reduce el grosor de las laminaciones. Para aparatos de audiofrecuencia se emplea un grosor de laminación de aproximadamente 0.02 a 0.05 mm. Para frecuencias todavía mayores los

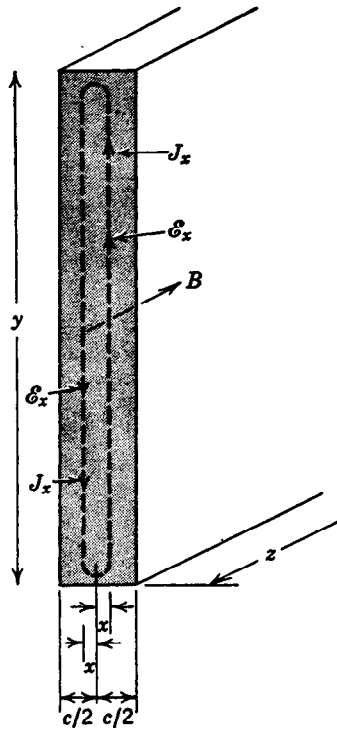


Fig. 21-15. Determinación de la pérdida por corrientes parásitas de una laminación.

núcleos se hacen muchas veces de hierro y níquel pulverizados moldeados con un adhesivo aislante.

En la sección 21.1 se desarrolló un modelo de impedancia para representar las propiedades de CA de una bobina con núcleo ferromagnético. Es conveniente incluir las propiedades de las corrientes parásitas en este modelo.

Para un núcleo de área transversal A , longitud media de la trayectoria de flujo \bar{l} , grosor de la laminación c y número de espiras N , la pérdida total de potencia por corriente parásita, basándose en la ecuación 21-35, está dada por:

$$P = \frac{c^2}{12\rho} \left(\frac{dB}{dt} \right)^2 A \bar{l} \quad \text{W} \quad (21-38)$$

La fem inducida presente en la bobina es:

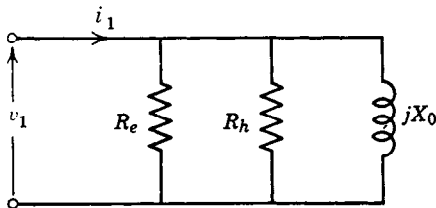


Fig. 21-16. Circuito equivalente de un elemento magnético similar al de la figura 21-12c, pero con una resistencia R_e que representa el efecto de las corrientes parásitas.

$$e = \frac{d\lambda}{dt} = NA \frac{dB}{dt} \quad \text{V} \quad (21-39)$$

Sustituyendo la ecuación 21-39 en la 21-38, la pérdida de potencia puede expresarse en términos del voltaje inducido como:

$$P = \frac{c^2}{12\rho} \frac{\bar{l}}{N^2 A} e^2 = \frac{e^2}{R_e} \quad \text{W} \quad (21-40)$$

Así, como se muestra en la figura 21-16, el efecto de la corriente parásita puede incluirse en el modelo como una resistencia:

$$R_e = \frac{N^2 A}{\bar{l}} \frac{12\rho}{c^2} \quad \Omega \quad (21-41)$$

Esta resistencia es válida para cualquier valor de la frecuencia para el que se cumpla la suposición de densidad de flujo uniforme en el material.

Las resistencias R_e y R_h de la figura 21-16, que representan las pérdidas por corrientes parásitas y por histéresis, suelen combinarse en un solo elemento de pérdida R_0 . Esta resistencia normalmente se determina a partir de los valores publicados de pérdida total de potencia por volumen o peso de material a una frecuencia y una densidad de flujo dados.

El análisis anterior de las corrientes parásitas se basa en la suposición de densidad de flujo uniforme en el corte transversal del material. Esta hipótesis suele ser válida desde un punto de vista macroscópico. Sin embargo, un cambio en la densidad de flujo realmente es resultado de un complejo desplazamiento de paredes en el dominio microscópico. Las predicciones de la ecuación 21-37 de que las pérdidas por corrientes parásitas varían con el cuadrado del grosor de las laminaciones, el cuadrado de la frecuencia y el cuadrado de la densidad de flujo a menudo resultan inexactas si se comparan con los valores medidos de la pérdida.

21.3 CIRCUITOS EQUIVALENTES DE SISTEMAS MAGNÉTICOS COMPLEJOS

Cuando se encuentra un sistema complejo de elementos eléctricos y se desea analizar su funcionamiento, el procedimiento normal consiste en desarrollar un circuito equivalente eléctrico del sistema, incluyendo en él sólo aquellos parámetros cuyo efecto en el funcionamiento se considere significativo. De este modo, el circuito equivalente es un modelo matemático simplificado del sistema real. Una vez desarrollado un circuito equivalente adecuado, para dilucidar su comportamiento se utilizan las bien conocidas técnicas del análisis de circuitos eléctricos. La exactitud con que la solución del comportamiento del circuito eléctrico repre-

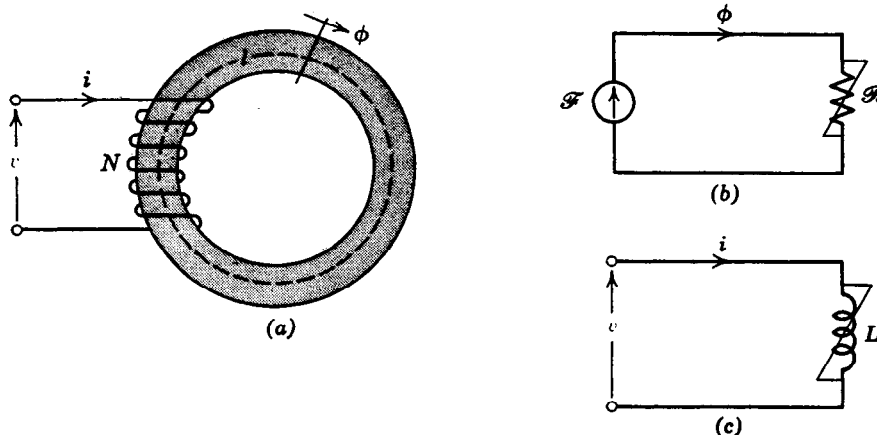


Fig. 21-17. a) Elemento magnético simple. b) Circuito equivalente magnético del elemento. c) Circuito equivalente eléctrico del elemento.

senta el funcionamiento del sistema real sólo es limitada por la idoneidad del modelo circuital equivalente.

En máquinas eléctricas, transformadores y otros dispositivos eléctricos, los materiales ferromagnéticos se emplean en diversas formas. Diversas partes de estructuras magnéticas con núcleos múltiples están circundadas por bobinas. En esta sección se muestra la forma en que tales sistemas magnéticos complejos pueden representarse por medio de circuitos equivalentes. El sistema se representa primero por un circuito equivalente magnético, que se transforma entonces en un circuito equivalente eléctrico con lo que son aplicables los métodos del análisis de éstos.

21.3.1 Deducción de circuitos equivalentes magnéticos

Se deduce en primer lugar un circuito equivalente magnético para un sistema magnético simple. En la figura 22-17a se muestra un toro de material magnético con devanado de N espiras. La fuerza magnetomotriz alrededor de la trayectoria magnética es:

$$\mathcal{F} = Ni \quad \text{A} \quad (21-42)$$

Esta fuerza magnetomotriz establece una intensidad de campo magnético H , que a su vez produce una densidad de flujo magnético B en el material. Integrando esta densidad de flujo respecto al área transversal A del núcleo se obtiene el flujo magnético ϕ . La relación de causa-efecto entre la fuerza magnetomotriz \mathcal{F} y el flujo magnético ϕ puede expresarse simbólicamente por medio del circuito equivalente magnético de la figura 21-17b. Las propiedades magnéticas del material y las dimensiones del núcleo determinan su reluctancia \mathcal{R} . En las condiciones idealizadas en que la permeabilidad relativa puede considerarse constante; esto es:

$$B = \mu_r \mu_0 H \quad (21-43)$$

la reluctancia puede expresarse como:

$$\begin{aligned} \mathcal{R} &= \frac{\mathcal{F}}{\phi} \\ &= \frac{l}{\mu_r \mu_0 A} \quad \text{A/Wb} \end{aligned} \quad (21-44)$$

En general, la reluctancia de un núcleo ferromagnético no es lineal. De este modo, en un circuito equivalente magnético el símbolo de reluctancia se emplea simplemente para denotar un elemento magnético para el cual existe una relación \mathcal{F} - ϕ . Esta relación puede obtenerse normalizando una vez más la característica B - H del material mediante las expresiones:

$$\phi = BA \quad \text{Wb} \quad (21-45)$$

y

$$\mathcal{F} = Hl \quad \text{A} \quad (21-46)$$

Con fines de análisis es posible emplear cualquiera de los modelos aproximados de la característica B - H desarrollados en la sección 21.1.

Considérese ahora, a manera de ejemplo, el sistema magnético de la figura 21-18a. Este sistema consta de un núcleo magnético de tres miembros, dos con devanados y uno con entrehierro. Básicamente, éste es un problema complejo de campo magnético tridimensional. Sin embargo, simplificando mediante suposiciones el campo magnético puede reducirse a un circuito magnético de reluctancias concentradas (agrupadas). Supóngase que, excepto en el entrehierro, todo el flujo magnético está confinado en el material magnético. El flujo de fuga en las trayectorias que pasan por el aire alrededor de los devanados se considera despreciable.

El sistema magnético puede dividirse ahora en cuatro secciones, cada una con flujo uniforme en toda su longitud. Tres de estas secciones representan trayectorias magnéticas por el material, y la cuarta represen-

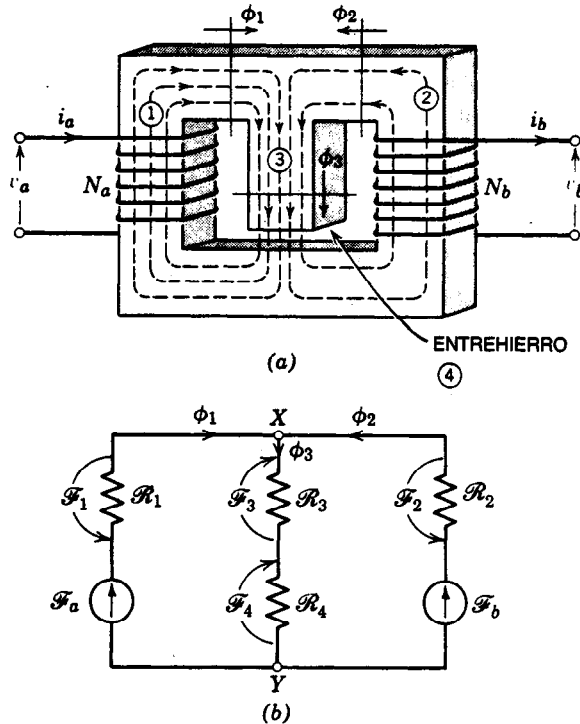


Fig. 21-18. a) Sistema magnético. b) Circuito equivalente magnético del sistema.

ta la trayectoria por el entrehierro o intervalo de aire. Cada sección puede representarse por medio de una reluctancia que relaciona el flujo con la fuerza magnetomotriz requerida para establecer el flujo en toda la longitud de la sección.

En la figura 21-18b se muestra el circuito equivalente magnético que resulta de las suposiciones anteriores. Las reluctancias \mathcal{R}_1 , \mathcal{R}_2 y \mathcal{R}_3 representan las tres trayectorias en el material magnético portadoras de los flujos magnéticos ϕ_1 , ϕ_2 y ϕ_3 , respectivamente. El intervalo de aire se representa por medio de la reluctancia lineal \mathcal{R}_4 , y su flujo magnético es ϕ_3 . La ley circuital se aplica a cualquier trayectoria cerrada de un sistema de campos magnéticos. En un circuito equivalente magnético esta ley se representa por medio de la siguiente relación: Alrededor de cualquier trayectoria cerrada, la fuerza magnetomotriz total de los devanados es igual a la suma de los productos de reluctancia y flujo:

$$\sum \mathcal{F} = \sum \mathcal{R} \phi \text{ en una trayectoria cerrada} \quad (21-47)$$

La continuidad del flujo magnético en el campo magnético se representa igualando a cero la suma de los flujos que entran a cualquier unión de trayectorias magnéticas en el circuito equivalente:

$$\sum \phi_{\text{en la unión}} = 0 \quad (21-48)$$

Ahora es posible emplear los métodos normales del análisis circuital a fin de determinar los flujos en la

figura 21-18b para un conjunto de fuerzas magnetomotrices. Si la permeabilidad relativa del material magnético puede considerarse constante, es posible determinar la reluctancia de las secciones empleando la ecuación 21-44, donde l es la longitud media de la trayectoria del flujo en cada sección y A es el área transversal. Si no puede considerarse constante, es posible representar cada elemento de reluctancia mediante una gráfica de la relación entre su flujo y su fuerza magnetomotriz. Se emplean métodos gráficos o de tanteo para el análisis del circuito equivalente.

Nótese que todas las suposiciones se introducen en el proceso de deducir el circuito equivalente magnético a partir del sistema magnético, de lo contrario se obtiene un circuito equivalente distinto. Por ejemplo, si los flujos de fuga en las trayectorias de aire alrededor de los devanados de la figura 21-18a no se desprecian, las reluctancias de esas trayectorias se conectarían de un lado a otro de las fuerzas magnetomotrices respectivas en la figura 21-18b. No existe, por tanto, un circuito equivalente magnético único para un sistema magnético. El circuito elegido debe contener sólo la información necesaria para el problema por resolver.

21.3.2 Deducción de circuitos equivalentes eléctricos

Un circuito equivalente magnético, como el que se muestra en la figura 21-18b, es de la mayor utilidad en el análisis y el diseño de un dispositivo. Sin embargo,

si el dispositivo está conectado a otros elementos eléctricos, es deseable contar con un circuito equivalente para el dispositivo del que pueden obtenerse directamente las relaciones entre los voltajes y corrientes de la terminal. En esta sección se demuestra que el circuito equivalente eléctrico puede deducirse de manera directa y única a partir del circuito equivalente magnético.

Considérese primero el circuito magnético simple de la figura 21-17b, en el que el parámetro reluctancia \mathcal{R} relaciona dos variables, la fuerza magnetomotriz \mathcal{F} y el flujo ϕ de la bobina:

$$\mathcal{F} = \mathcal{R}\phi \quad \text{A} \quad (21-49)$$

En el circuito equivalente eléctrico, las variables son el voltaje v entre las terminales de la bobina y la corriente i que fluye por esta última. Supóngase que la reluctancia del núcleo es constante y que la resistencia de la bobina es despreciable. Las variables del circuito eléctrico se relacionan con las variables del circuito magnético por medio de las dos expresiones que siguen:

$$i = \frac{\mathcal{F}}{N} \quad \text{A} \quad (21-50)$$

y

$$v = N \frac{d\phi}{dt} \quad \text{V} \quad (21-51)$$

Sustituyendo las ecuaciones 21-49 y 21-50 en la 21-51, la relación entre las dos variables del circuito eléctrico es:

$$\begin{aligned} v &= N \frac{d}{dt} \left(\frac{\mathcal{F}}{N} \right) \\ &= \frac{N}{\mathcal{R}} \frac{d\mathcal{F}}{dt} = \frac{N^2}{\mathcal{R}} \frac{di}{dt} \\ &= L \frac{di}{dt} \quad \text{V} \end{aligned} \quad (21-52)$$

De este modo, el parámetro de la reluctancia \mathcal{R} del circuito magnético es sustituido por un parámetro de la inductancia L en el circuito equivalente eléctrico de la figura 21-17c. El valor de la inductancia es inversamente proporcional al valor de la reluctancia.

Si el parámetro de la reluctancia no es constante, puede representarse por medio de una curva que relaciona la fuerza magnetomotriz y el flujo. La inductancia no lineal correspondiente puede representarse por medio de una curva que relacione el acoplamiento inductivo de la bobina $\lambda = N\phi$ con la correspondiente i . Cuando sea apropiado pueden emplearse para esta relación aproximaciones como las que se muestran en las figuras 21-4b, 21-7, 21-8b, 21-9 y 21-10.

Considérese ahora el circuito magnético más complejo de la figura 21-18b. Supóngase, por el momento, que cada uno de los flujos ϕ_1 , ϕ_2 y ϕ_3 "enlaza" (acopla

inductivamente) una bobina de N espiras. Los voltajes correspondientes v_1 , v_2 y v_3 producidos en estas bobinas están dados por:

$$v_1 = N \frac{d\phi_1}{dt}, \quad v_2 = N \frac{d\phi_2}{dt}, \quad v_3 = N \frac{d\phi_3}{dt} \quad (21-53)$$

En el nodo X de la figura 21-18b, según la ecuación 21-48, las variables de flujo se relacionan por:

$$\sum_{\text{en el nodo}} \phi = \phi_1 + \phi_2 - \phi_3 = 0 \quad (21-54)$$

En el nodo Y las variables de los flujos están relacionadas por la misma ecuación. Basándose en la ecuación 21-53, las variables de los voltajes correspondientes deben relacionarse por medio de la expresión:

$$v_1 + v_2 - v_3 = 0 \quad (21-55)$$

Considérese ahora la malla izquierda del circuito magnético de la figura 21-18b. A partir de la ecuación 21-47, las variables de las fuerzas magnetomotrices están relacionadas por:

$$\mathcal{F}_a = \mathcal{F}_1 + \mathcal{F}_3 + \mathcal{F}_4 \quad (21-56)$$

Si se considera que cada una de estas componentes de la fuerza magnetomotriz es producida por las componentes correspondientes de la corriente en las bobinas de N espiras, estas componentes de i están relacionadas por la expresión:

$$i'_a = i_1 + i_3 + i_4 \quad (21-57)$$

En el caso de la malla derecha de la figura 21-18b la relación para la fuerza magnetomotriz es:

$$\mathcal{F}_b = \mathcal{F}_2 + \mathcal{F}_3 + \mathcal{F}_4 \quad (21-58)$$

La relación entre las variables de las corrientes correspondientes es:

$$i'_b = i_2 + i_3 + i_4 \quad (21-59)$$

Las primas de i'_a e i'_b son para distinguir estos términos de i_a e i_b de la figura 21-18a.

Cada reluctancia del circuito magnético relaciona una variable del flujo magnético ϕ y una variable de la fuerza magnetomotriz \mathcal{F} . Basándose en las ecuaciones 21-50, 21-51 y 21-52, las variables de los voltajes v y de las corrientes i correspondientes pueden relacionarse por medio de un parámetro de la inductancia. Por ejemplo, la relación $\mathcal{F}_1 = \mathcal{R}_1\phi_1$ en el circuito magnético corresponde a la relación:

$$v_1 = L_1 \frac{di_1}{dt} \quad (21-60)$$

Las ecuaciones 21-55, 21-57, 21-59 y 21-60 describen el circuito equivalente eléctrico que se muestra en la figura 21-19a. Por cada una de las dos mallas indepen-

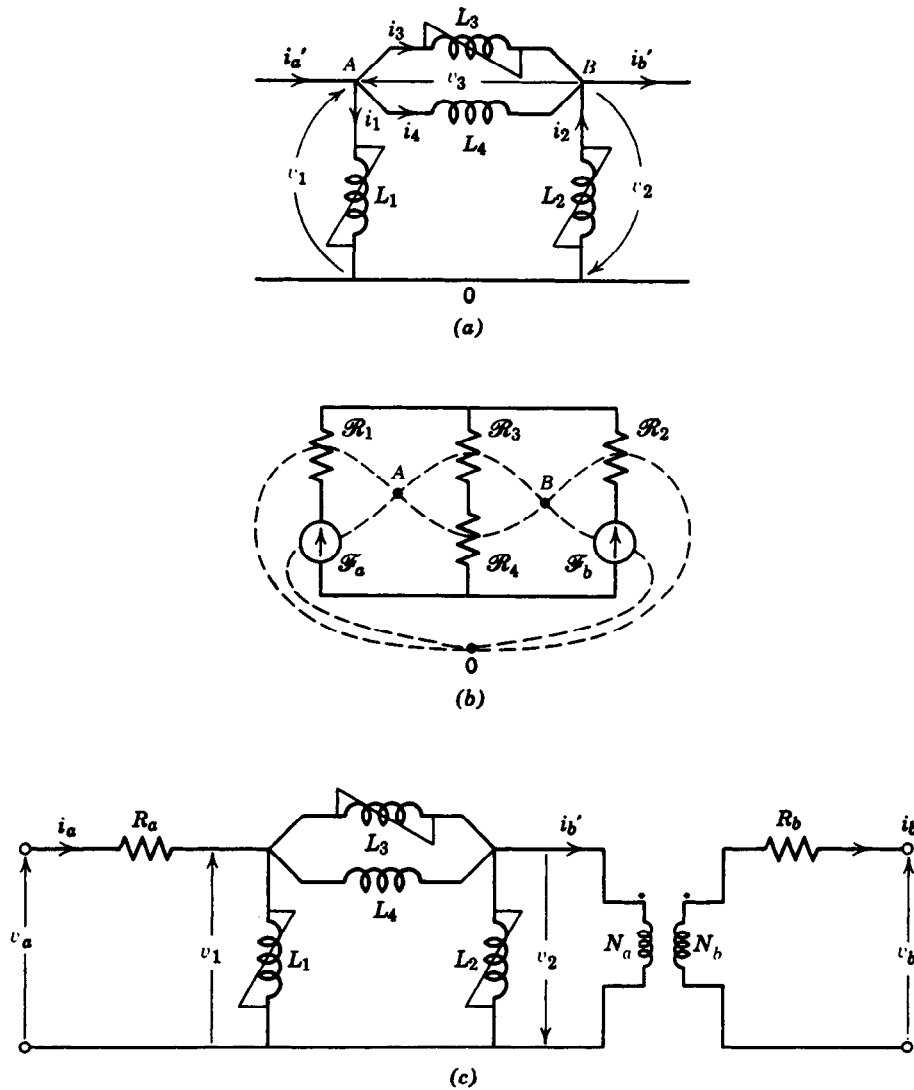


Fig. 21-19. Circuito eléctrico equivalente del circuito magnético de la figura 21-18: a) forma elemental del circuito; b) técnica topológica de deducción; c) circuito con el transformador ideal y las resistencias del devanado.

dientes del circuito magnético existe un nodo independiente en el circuito eléctrico. Las corrientes de rama que entran a estos dos nodos (designados A y B) se relacionan mediante las ecuaciones 21-57 y 21-59. Por cada nodo independiente en el circuito magnético existe una malla correspondiente en el circuito eléctrico. Los voltajes de rama alrededor de la malla independiente del circuito eléctrico están relacionados por la ecuación 21-55. Por cada rama de reluctancia del circuito magnético existe una rama de inductancia correspondiente en el circuito eléctrico. Por cada fuente de fuerza magnetomotriz del circuito magnético existe una corriente de bobina correspondiente en el circuito eléctrico.

La forma del circuito eléctrico de la figura 21-19a puede deducirse directamente del circuito magnético de la figura 21-18b mediante el uso del principio topológico de la dualidad. Esta técnica topológica se ilustra en la figura 21-19b. Se marca un nodo dentro de cada malla del circuito magnético, y otro nodo de referencia fuera. Estos nodos se conectan por medio de ramas, una de las cuales pasa por cada elemento del circuito magnético. Se observa que la forma de la red de ramas resultante es idéntica a la forma del circuito eléctrico de la figura 21-19a. Por cada reluctancia en una malla del circuito magnético existe una inductancia conectada al nodo correspondiente del circuito eléctrico. Cuando una reluctancia es común a dos mallas del

circuito magnético, la inductancia correspondiente interconecta los nodos correspondientes del circuito eléctrico. Por cada fuerza magnetomotriz existe una corriente excitadora correspondiente; por cada flujo, hay un voltaje correspondiente entre nodos.

Las reluctancias correspondientes a partes ferromagnéticas del sistema magnético pueden representar relaciones no lineales entre sus flujos y fuerzas magnetomotrices. Cada elemento de reluctancia del circuito magnético tiene un elemento de inductancia correspondiente en el circuito eléctrico. De este modo, cada elemento de inductancia puede representar una relación no lineal semejante entre el acoplamiento inductivo λ en una bobina de N espiras que circunda la rama particular del sistema magnético y la corriente i en una bobina de N espiras que produce la fuerza magnetomotriz para la rama. La rapidez de cambio del acoplamiento inductivo produce la variable del voltaje en el circuito eléctrico. Por tanto, las no linealidades del circuito magnético se preservan en el circuito equivalente eléctrico.

Cualquiera de los modelos no lineales sugeridos en las figuras 21-4b, 21-7, 21-8b, 21-9 y 21-10 puede emplearse para representar estos elementos de inductancia no lineales. La elección depende del problema que se esté estudiando. Para el uso con voltajes alternantes, cada elemento de inductancia no lineal puede representarse por medio de un modelo circuital como el de la figura 21-16. Este consta de una reactancia inductiva en paralelo con una resistencia que represente las pérdidas por histéresis y por corrientes parásitas del elemento. Tanto la reactancia como la resistencia suelen ser funciones no lineales del voltaje de la rama.

El circuito equivalente eléctrico de la figura 21-19a se desarrolló suponiendo que todos los devanados tienen N espiras. Dado que dicho número suele ser distinto en los diversos devanados, es necesario agregar transformadores ideales en las terminales del circuito equivalente eléctrico para obtener los voltajes inducidos reales y las corrientes reales en los devanados. N normalmente se hace igual al número de espiras de uno de los devanados; entonces no se requiere transformador ideal alguno para este devanado. En la figura 21-19c, N se ha hecho igual a N_a .

Las resistencias R_a y R_b de los dos devanados también se han sumado al circuito equivalente en la figura 21-19c. Los voltajes de terminal de los dos devanados son v_a y v_b ; los voltajes inducidos en los devanados son v_1 y v_2 (N_b/N_a).

Cuando se ha desarrollado un circuito equivalente adecuado para un dispositivo magnético, el funcionamiento de este último puede predecirse con las técnicas del análisis de circuitos.

21.4 ANÁLISIS DE SISTEMAS DE IMÁN PERMANENTE

Un material de imán permanente es aquel que puede conservar una orientación magnética constante de sus dominios a pesar de un campo sustancial aplicado externamente. En la figura 21-20 se muestra el lugar

geométrico B - H que podría seguir una trayectoria cerrada de material de imán permanente al ser éste magnetizado desde un estado inicialmente no magnetizado. Se aplica a la trayectoria un gran pulso de intensidad de campo magnético H , y al suspenderlo la densidad de flujo queda en el valor residual B_r . Supóngase que ahora se aplica a la trayectoria una intensidad de campo magnético invertida de magnitud H_s . Al suprimirla y reaplicarla, el lugar geométrico B - H describe un ciclo menor, como se muestra. En la mayor parte de los análisis este ciclo menor puede considerarse una sola línea recta. La aplicación de una intensidad de campo magnético invertida de magnitud menor que H_s provoca una excursión a lo largo de esta línea. Si esa magnitud es mayor que H_s , el lugar geométrico de operación desciende a una línea más baja y más o menos paralela. La pendiente incremental de estas líneas que representan ciclos menores se conoce como *permeabilidad de retroceso*. En el caso de los imanes de alnico su valor se encuentra entre 3 y $5\mu_0$, mientras que para los imanes de ferrita puede ser de $1.1\mu_0$.

Después de que un imán se ha magnetizado inicialmente, se suele estabilizar sometiéndolo a una intensidad de campo magnético desmagnetizante H_d un tanto mayor que aquella que se espera que el imán encuentre en su vida de servicio. Mientras esta intensidad desmagnetizante no se exceda posteriormente, el imán operará a lo largo de un ciclo menor, que esencialmente puede considerarse una línea recta.

21.4.1 Sistemas de imán permanente con entrehierro

En la figura 21-21a se presenta un imán permanente con un entrehierro o intervalo de aire. Supóngase que este imán se ha magnetizado con una armadura de hierro dulce en el entrehierro, dejándolo en su estado residualmente magnetizado, que se denota como a en la figura 21-21b. ¿Cuál será la densidad de flujo en el imán y en el entrehierro si ahora se retira la armadura?

Supóngase que el flujo magnético está confinado al área A_m del imán y a un área efectiva del entrehierro A_g (permitiendo alguna tolerancia por expansión del flujo y alrededor del entrehierro). Aplicando la ley circuital al sistema se tiene que $H_m l_m + H_g l_g = 0$, o bien:

$$H_m = - H_g \frac{l_g}{l_m} \quad \text{A/m} \quad (21-61)$$

Para la continuidad del flujo alrededor de la trayectoria se requiere que $B_m A_m = B_g A_g$, o bien:

$$B_m = B_g \frac{A_g}{A_m} \quad \text{T} \quad (21-62)$$

Dado que $B_g = \mu_0 H_g$ y sustituyendo la ecuación 21-61 en la 21-62 se llega a la siguiente relación entre la densidad de flujo y la intensidad de campo en el material:

$$B_m = - \mu_0 \frac{A_g}{A_m} \frac{l_m}{l_g} H_m \quad \text{T} \quad (21-63)$$

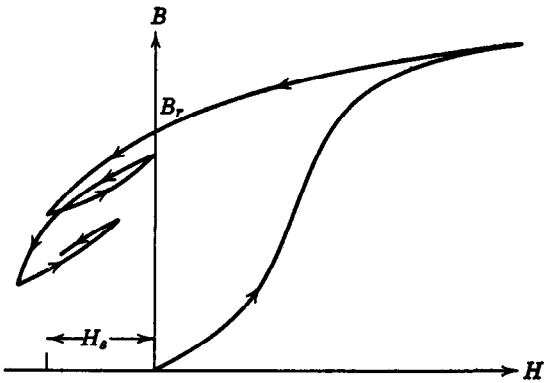


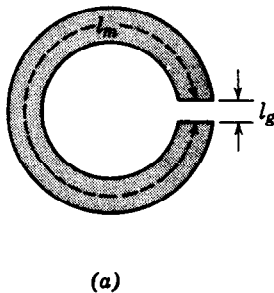
Fig. 21-20. Lugar geométrico B - H de un material de imán permanente durante la magnetización inicial y la posterior aplicación de una intensidad de campo de desmagnetización.

La segunda relación entre B_m y H_m es la curva B - H de la figura 21-21b. Como se muestra, el punto de operación del material se encuentra en la intersección de la curva B - H y la recta que representa la ecuación 21-63. Cuando se retira la armadura del imán, el punto de operación del material se desplaza a lo largo del lugar geométrico a - b . Si se reinserta la armadura, dicho punto se mueve a lo largo del lugar geométrico de retroceso b - c , que esencialmente es una línea recta.

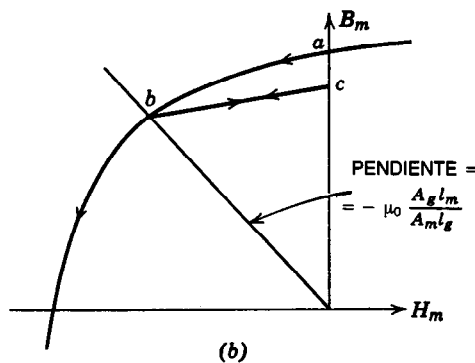
El análisis anterior demuestra que el punto de operación de un imán con entrehierro es determinado por la porción de desmagnetización de su ciclo B - H y por las dimensiones del imán. El problema de diseño correspondiente es elegir el punto de operación y las dimensiones del material de modo que se pueda producir un campo de entrehierro dado con un mínimo de material de imán. Supóngase que se desea obtener una densidad de flujo B_g en un entrehierro de longitud l_g y área transversal A_g . Basándose en las ecuaciones 21-61 y 21-62, el volumen requerido de material de imán es:

$$V_m = A_m l_m$$

$$= \left(\frac{B_g A_g}{B_m} \right) \left(\frac{-H_g l_g}{H_m} \right)$$



(a)



(b)

Fig. 21-21. a) Imán permanente con un entrehierro. b) Análisis gráfico de un imán con entrehierro.

$$= \frac{B_g^2 V_g}{\mu_0 B_m H_m} \quad \text{m}^3 \quad (21-64)$$

Así, para producir una densidad de flujo B_g en un entrehierro con volumen V_g se requiere un volumen mínimo de material de imán si dicho material se opera en el punto en que la magnitud del producto $B_m H_m$ es máxima. Este producto es una medida de la energía que puede suministrarse por unidad de volumen de material a un campo de entrehierro. Se conoce como producto de energía del material y su valor se encuentra en el intervalo de 5 000 a 50 000 J/m³ en los mejores materiales de imanes permanentes.

Cuando se ha elegido un punto de operación como el b de la figura 21-21b, la longitud l_m y el área A_m del material de imán pueden elegirse de modo que la intersección de líneas ocurra en ese punto. En el imán sencillo de la figura 21-21a, las áreas A_g del entrehierro y A_m del material son aproximadamente iguales. La densidad de flujo del entrehierro debe por tanto ser esencialmente la misma que la del flujo del material, de lo contrario, el imán puede ajustarse con expansiones (zapatas) polares de material magnético suave para incrementar o reducir el área de entrehierro.

21.4.2 Modelos lineales de imanes permanentes

El hecho de que el lugar geométrico de operación de un imán permanente sea en esencia una línea recta, como se observa en el lugar geométrico b - c de la figura 21-21b, sugiere que el imán podría representarse por medio de un modelo lineal. Dicho modelo facilitaría los cálculos, en particular en el caso de sistemas complejos con imanes permanentes.

En la figura 21-22a, se muestra un imán permanente con área A_m y longitud l_m , que forma parte de una trayectoria magnética cerrada circundada por una bobina. Supóngase que el material magnético suave requiere una intensidad de campo magnético despreciable. En la figura 21-22b se presenta la relación entre el flujo magnético ϕ_m y la fuerza magnetomotriz \mathcal{F}_m del bloque de material de imán permanente. Esta curva puede obtenerse normalizando la porción de desmagnetización de la curva B - H del material por medio de:

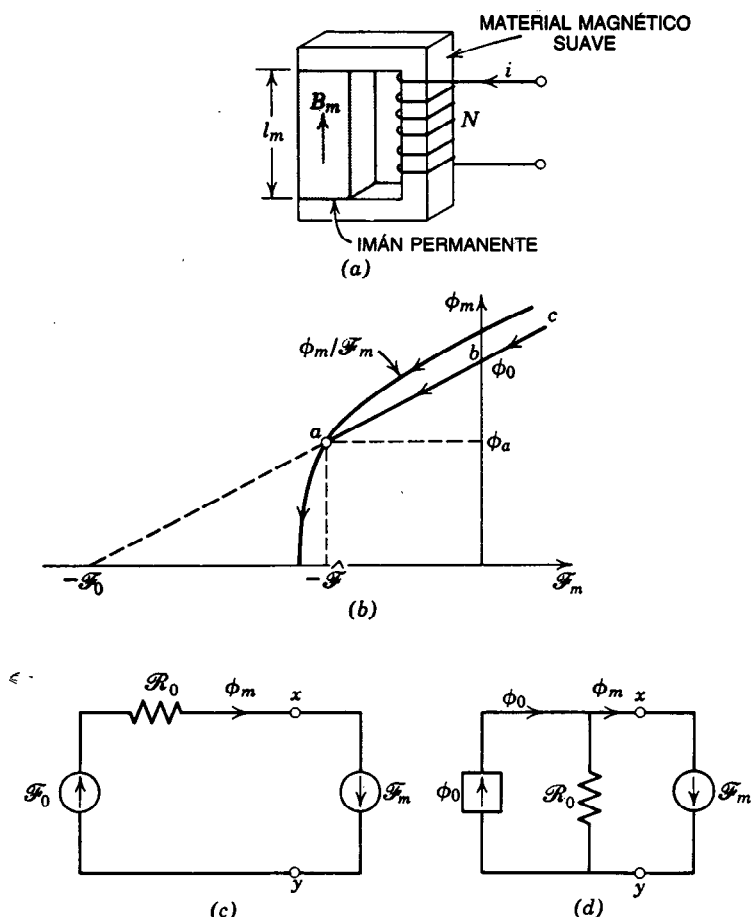


Fig. 21-22. a) Sistema cerrado con un imán permanente y una bobina. b) Análisis gráfico. c) Circuito equivalente con una fuente de fuerza magnetomotriz. d) Circuito equivalente con una fuente de flujo magnético.

$$\phi_m = B_m A_m \quad \text{Wb} \quad (21-65)$$

y

$$\mathcal{F}_m = H_m l_m \quad \text{A} \quad (21-66)$$

Supóngase que el imán se magnetiza inicialmente empleando una corriente positiva i y que después se estabiliza aplicándole una corriente negativa suficiente para hacer que $\mathcal{F}_m = Ni = -\mathcal{F}$. Esto lleva al punto a el punto de operación situado en el lugar geométrico $\phi_m - \mathcal{F}_m$; en el punto a el flujo magnético es ϕ_a . Si en la operación posterior de este imán, la magnitud de la fuerza magnetomotriz aplicada en la dirección negativa no excede de \mathcal{F} , el imán opera a lo largo del lugar geométrico $a-b-c$.

Una buena aproximación a este lugar geométrico es una línea recta con pendiente $1/\mathcal{R}_0$, denotada por la expresión:

$$\mathcal{F}_m = -\mathcal{F}_0 + \mathcal{R}_0 \phi_m \quad \text{A (para } \mathcal{F}_m > -\mathcal{F}) \quad (21-67)$$

Esta ecuación describe el circuito equivalente magnético de la figura 21-22c. El imán se representa como una fuente de fuerza magnetomotriz \mathcal{F}_0 en serie con una reluctancia \mathcal{R}_0 . La parte del sistema externa al imán es simplemente una fuerza magnetomotriz $\mathcal{F}_m = Ni$ en este caso.

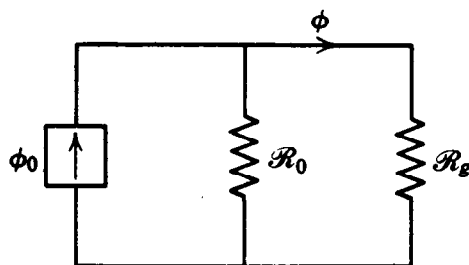


Fig. 21-23. Circuito equivalente magnético del imán con entrehierro de la figura 21-21a.

La ecuación 21-67 puede dividirse entre \mathcal{R}_0 y volver a expresarse de la siguiente forma:

$$\phi_m = \phi_0 + \frac{\mathcal{F}_m}{\mathcal{R}_0} \quad \text{Wb (para } \phi_m > \phi_a) \quad (21-68)$$

Esta ecuación representa la forma alternativa del circuito equivalente magnético que describe la figura 21-22d. En este circuito el imán se representa como una fuente de flujo ϕ_0 en paralelo con una reluctancia \mathcal{R}_0 .

Esta forma de circuito equivalente es preferible a la de la figura 21-22c para imanes cuyo comportamiento se aproxima al ideal de flujo constante y muy elevada reluctancia equivalente \mathcal{R}_0 .

Los dos circuitos equivalentes correspondientes a las figuras 21-22c y d pueden considerarse análogos a las formas de Thévenin y de Norton de circuito equivalente eléctrico.

Cuando el imán es encerrado por una trayectoria de reluctancia cero, su flujo "de cortocircuito" es ϕ_0 . La reluctancia incremental encontrada por una fuerza magnetomotriz aplicada al imán es \mathcal{R}_0 .

Por supuesto, el imán no puede colocarse en "circuito abierto", en virtud de que la trayectoria de aire entre los extremos del imán siempre tiene reluctancia finita. Además, el modelo sólo es válido para $\mathcal{F}_m > -\mathcal{F}$.

Como un ejemplo del empleo de estos modelos lineales, determínese el flujo magnético en el imán con entrehierro de la figura 21-21a.

Supóngase que el imán ha sido estabilizado para que opere a lo largo del lugar geométrico b-c de la figura 21-21b. Dicho imán puede representarse por medio de una fuente de flujo ϕ_0 en paralelo con una reluctancia \mathcal{R}_0 .

Si B_0 es la densidad de flujo en el punto c de la figura 21-21b, y si la pendiente de la línea b-c es la permeabilidad de retroceso $\mu_r \mu_0$:

$$\phi_0 = B_0 A_m \quad \text{Wb} \quad (21-69)$$

y

$$\mathcal{R}_0 = \frac{l_m}{\mu_r \mu_0 A_m} \quad \text{A/Wb} \quad (21-70)$$

El sistema magnético externo al imán consta de la reluctancia \mathcal{R}_g del entrehierro, donde:

$$\mathcal{R}_g = \frac{l_g}{\mu_0 A_g} \quad \text{A/Wb} \quad (21-71)$$

De este modo, el sistema puede representarse por medio del circuito equivalente de la figura 21-23. El flujo magnético ϕ en el entrehierro está dado por:

$$\phi = \frac{\mathcal{R}_0}{\mathcal{R}_0 + \mathcal{R}_g} \phi_0 \quad \text{Wb} \quad (21-72)$$

LIBROS Y REVISTAS

- W. B. Boast, *Principles of Electric and Magnetic Fields*, Harper and Row, Nueva York. (Incluye capítulos sobre el trazado del flujo y la estimación de la reluctancia.)
- W. J. Cunningham, *Introduction to Nonlinear Analysis*, McGraw-Hill, Nueva York.
- S. S. L. Chang, *Energy Conversion*, Prentice-Hall, Englewood Cliffs, NJ.
- A. J. Dekker, *Electrical Engineering Materials*, Prentice-Hall, Englewood, Cliffs, NJ.
- D. Hadfield, *Permanent Magnets and Magnetism*, Swift Levick, Londres, and Wiley, Nueva York.
- D. Halliday y R. Resnick, *Physics for Students of Science and Engineering*, Parte II, Wiley, Nueva York.
- J. M. Ham y G. R. Slemon, *Scientific Basis of Electrical Engineering*, Wiley, Nueva York.
- W. Jackson, *The Insulation of Electrical Equipment*, Chapman and Hall, Londres.
- H. W. Katz, *Solid State Magnetic and Dielectric Devices*, Wiley, Nueva York.
- H. K. Messerle, "Dynamic Circuit Theory", *Trans. Am. Inst. Elec. Eng.* 59:567.
- A. H. Morrish, *The Physical Principles of Magnetism*, Wiley, Nueva York.
- V. L. Newhouse, *Applied Superconductivity*, Wiley, Nueva York.
- R. J. Parker y R. J. Studders, *Permanent Magnets and Their Applications*, Wiley, Nueva York.
- H. C. Roters, *Electromagnetic Devices*, Wiley, Nueva York.
- H. H. Skilling, *Electromechanics: A First Course in Electromechanical Energy Conversion*, Wiley, Nueva York.
- G. R. Slemon, "A Method of Approximate Steady-State Analysis for Nonlinear Networks", *Proc. Inst. Elec. Eng.* 100(1):275.
- R. L. Sproull, *Modern Physics*, 2.^a ed., Wiley, Nueva York.
- R. G. Stanton, *Numerical Methods for Science and Engineering*, Prentice-Hall, Englewood Cliffs NJ.
- S. Whitehead, *Dielectric Breakdown of Solids*, Oxford University Press, Londres.

CAPÍTULO 22

Análisis de circuitos auxiliado por computadora

Milton Rosenstein

New York Institute of Technology
Old Westbury, Nueva York

22.1 Introducción

22.2 Análisis por computadora: redes de CD

- 22.2.1 Matriz de incidencia
- 22.2.2 Matriz de conductancia de ramas
- 22.2.3 Matriz de excitación de ramas
- 22.2.4 Despeje de voltajes nodales
- 22.2.5 Rama general
- 22.2.6 Soluciones por computadora

22.3 Conjunto de programas para la solución de redes

- 22.3.1 Forma 1
- 22.3.2 Forma 2

22.4 Revisión de la sensibilidad

- 22.4.1 Teorema de Tellegen

22.5 Otros temas

- 22.5.1 Análisis de los fenómenos transitorios
- 22.5.2 Análisis de tolerancia
- 22.5.3 Análisis de redes no lineales
- 22.5.4 Diseño automático
- 22.5.5 Programas para macrocomputadoras (ECAP)
- 22.5.6 Planteamiento de ecuaciones

22.1 INTRODUCCIÓN

El uso de una computadora amplía de manera extraordinaria la capacidad del ingeniero de analizar (y diseñar) redes complejas. Aunque en teoría todas las redes se pueden resolver en forma manual, la labor monótona y la probabilidad de error hacen imprácticas las soluciones analíticas a gran escala. La computadora elimina estas limitaciones y puede efectuar un cambio cualitativo y cuantitativo.

Virtualmente en todos los entornos de ingeniería modernos los ingenieros tienen acceso a instalaciones de cómputo, ya sea una macrocomputadora, una microcomputadora o ambas. Está saliendo al mercado software para el análisis de redes cada vez más elaborado, conforme se mejora el hardware. Los ingenieros no tienen más elección que integrar estas herramientas a su trabajo. La recompensa es un aumento importante en la productividad, exactitud y creatividad.

Los principales problemas que implica la integración de la tecnología de computación al sitio de trabajo son el uso inteligente del software disponible y el uso eficiente de la computadora. Si bien algunos programas de análisis de redes complejos pueden ser aplicados por usuarios inexpertos, este uso puede resultar tan peligroso como el uso de fórmulas no compren-

didadas por completo. Asimismo, el uso de programas grandes para realizar pequeñas tareas puede ser ineficiente. Para hacer más efectivo el uso de la computadora, los ingenieros deben entender totalmente los programas que utilicen, emplear programas comerciales grandes para el análisis de redes cuando sea apropiado y hacer sus propios programas cuando sea necesario. En consecuencia, en este capítulo se ponen de relieve los conceptos y principios que sirven de fundamento al análisis por computadora en vez de presentar una descripción detallada del software disponible.

22.2 ANÁLISIS POR COMPUTADORA: REDES DE CD

El análisis por computadora de redes multinodales (de CD o CA) se basa en el álgebra de matrices. Típicamente, con el software comercial se introduce información en la computadora que permite formar una matriz de incidencia, la cual describe la topología de la red, una matriz de conductancia de ramas que describe los elementos contenidos en cada rama, y los vectores de fuentes de ramas que describen las fuentes de corriente y voltaje en cada rama. Después se utilizan estos resultados para establecer las matrices de conduc-

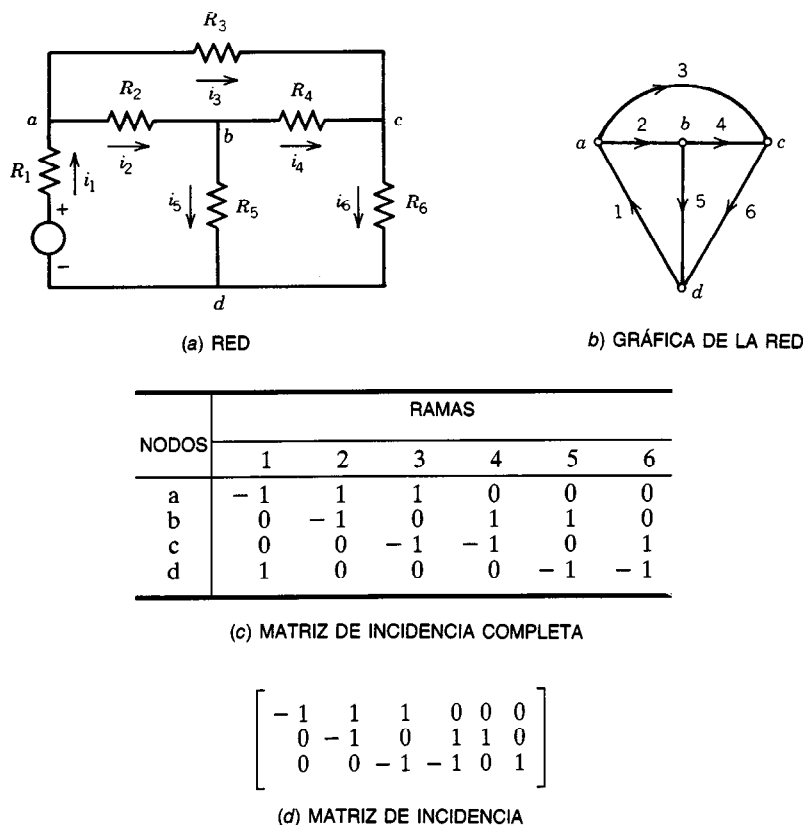


Fig. 22-1. Deducción de la matriz de incidencia: a) red; b) gráfica de la red; c) matriz de incidencia completa; d) matriz de incidencia.

tancia y excitación nodales. Estas matrices se resuelven a su vez por medio del álgebra de matrices, a fin de obtener las deseadas soluciones a los circuitos.

Con frecuencia los procedimientos de introducción de datos de software comercial son tediosos y lentos, diseñados aparentemente para el usuario más inexperto. El ingeniero suele poder iniciarse en el uso de la computadora a un nivel más alto, introduciendo matrices circuitales en forma completa y no en fragmentos. Ésta es una de las ventajas de tener un conocimiento más profundo del análisis de redes por computadora.

22.2.1 Matriz de incidencia

La matriz de incidencia describe la topología de la red. Es una representación matricial de las ramas entre nodos y no proporciona información acerca de la conformación de cada rama. La matriz representa el circuito como una gráfica orientada, que especifica la orientación de cada rama y los nodos en los cuales incide la rama.

En relación con una gráfica que tiene n nodos y b ramas, la matriz de incidencia completa A es una matriz rectangular de $n \times b$ que se define como sigue:

$$a_{ij} = \begin{cases} 1 & \text{si la rama } j \text{ incide en el nodo } i \text{ y está orientada hacia fuera} \\ -1 & \text{si la rama } j \text{ incide en el nodo } i \text{ y está orientada hacia dentro} \\ 0 & \text{si la rama } j \text{ no incide en el nodo } i \end{cases}$$

En términos circuitales, la orientación puede interpretarse como la dirección supuesta del flujo de corriente. En la figura 22-1 se muestra un circuito, su topología y dos matrices: una matriz de incidencia completa y una matriz de incidencia. Dado que la suma de cada columna de la matriz de incidencia completa es cero, todos los renglones son no independientes. El último renglón de la figura 22-1c puede omitirse sin que por ello se pierda información. La matriz de incidencia completa menos un renglón (por lo general el renglón del nodo de tierra) se llama matriz de incidencia (fig. 22-1d).

Algunas relaciones circuitales importantes (leyes de Kirchhoff) se pueden verificar en términos de la matriz de incidencia. La ley de las corrientes de Kirchhoff (las corrientes en un nodo suman cero) se expresa por medio de:

$$A_i = 0 \quad (22-1)$$

y se verifica como sigue mediante el uso de la figura 22-1:

$$\begin{bmatrix} -1 & 1 & 1 & 0 & 0 & 0 \\ 0 & -1 & 0 & 1 & 1 & 0 \\ 0 & 0 & -1 & -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \\ i_5 \\ i_6 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (22-2)$$

También es posible convertir los voltajes de los nodos v_n en voltajes de las ramas v_b , medidos respecto a tierra o el nodo de referencia por medio de la ecuación:

$$V_b = A^T V_n \quad (22-3)$$

Esta conversión se verifica como se indica a continuación:

$$A^T = \begin{bmatrix} -1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & 0 & -1 \\ 0 & 1 & -1 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \quad (22-4a)$$

Aplicando la ecuación 22-3 se obtiene la siguiente expresión:

$$V_b = \begin{bmatrix} -1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & 0 & -1 \\ 0 & 1 & -1 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} v_{n1} \\ v_{n2} \\ v_{n3} \end{bmatrix} \quad (22-4b)$$

que es igual a:

$$v_{b1} = -v_{n1} \quad (22-5)$$

$$v_{b2} = v_{n1} - v_{n2} \quad (22-6)$$

$$v_{b3} = v_{n1} - v_{n3} \quad (22-7)$$

$$v_{b4} = v_{n2} - v_{n3} \quad (22-8)$$

$$v_{b5} = v_{n2} \quad (22-9)$$

$$v_{b6} = v_{n3} \quad (22-10)$$

22.2.2 Matriz de conductancia de ramas

La matriz de conductancia de ramas es una matriz cuadrada de orden $b \times b$. Los elementos que la componen especifican la conductancia total en cada rama de la red.

La matriz de conductancia de ramas G del circuito de la figura 22-1a está dada por:

$$G = \begin{bmatrix} G1 & 0 & 0 & 0 & 0 & 0 \\ 0 & G2 & 0 & 0 & 0 & 0 \\ 0 & 0 & G3 & 0 & 0 & 0 \\ 0 & 0 & 0 & G4 & 0 & 0 \\ 0 & 0 & 0 & 0 & G5 & 0 \\ 0 & 0 & 0 & 0 & 0 & G6 \end{bmatrix} \quad (22-11)$$

donde $G = 1/R$.

22.2.3 Matriz de excitación de ramas

Una rama simple puede contener fuentes de voltaje y corriente, así como conductancias. Esta rama se muestra en la figura 22-2.

La corriente total de la rama (i_{bk}) está dada por las expresiones:

$$i_{bk} = i_{ek} - J_k \quad (22-12)$$

$$= G_k v_{ek} - J_k \quad (22-13)$$

$$= G_k(v_{bk} + E_k) - J_k \quad (22-14)$$

$$= G_k v_{bk} - J_k + G_k E_k \quad (22-15)$$

donde E_k = fuente de voltaje de la rama

J_k = fuente de corriente de la rama

i_{bk} = corriente de la rama

v_{bk} = voltaje de la rama

Estos valores se ilustran gráficamente en la figura 22-2.

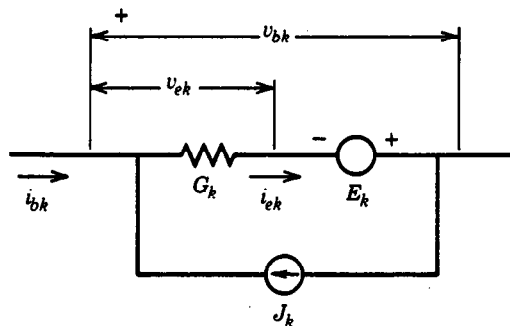


Fig. 22-2. Una rama simple.

En notación matricial la ecuación 22-15 se convierte en:

$$I_b = G V_b - J + G E \quad (22-16)$$

donde I_b = matriz columna de corrientes de la rama

E = matriz columna de fuentes de voltaje de la rama

G = matriz de conductancias de la rama

J = matriz columna de fuentes de corriente de la rama.

22.2.4 Despeje de voltajes nodales

Las ecuaciones 22-1, 22-3 y 22-16 pueden combinarse para obtener la solución en términos de voltajes nodales (Jensen y Watkins). Este resultado está dado por:

$$V_n = (A G A^T)^{-1} A (J - G E) \quad (22-17)$$

Si se reconoce que $A G A^T$ es la matriz de conductancia nodal G_n y $A (J - G E)$ es el vector corriente equivalente J_n , la ecuación 22-17 se transforma en:

$$V_n = G_n J_n \quad (22-18)$$

Las soluciones manuales de redes nodales suelen partir de la ecuación 22-18. Es evidente que si G_n puede deducirse con facilidad, es posible ahorrar tiempo de computación comenzando con G_n y J_n y empleando la computadora para realizar las tediosas inversiones y multiplicaciones de matrices.

Ejemplo 22.1. Solución completa por computadora. Dado el circuito de la figura 22-3a, determinar los voltajes nodales V_1 y V_2 . (Este ejemplo se hace a mano.) A partir de una gráfica orientada (fig. 22-3b), se determina la matriz de incidencia A :

$$A = \begin{bmatrix} -1 & 1 & 1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix}$$

Después se obtiene la matriz de conductancia de ramas G :

$$G = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix}$$

Los vectores de fuentes de ramas están dados por:

$$J = \begin{bmatrix} 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} \quad E = \begin{bmatrix} 0 \\ 0 \\ 5 \\ 10 \end{bmatrix}$$

Se determina la matriz de conductancia nodal G :

$$G = A G A^T = \begin{bmatrix} -1 & 1 & 1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix} \begin{bmatrix} -1 & 0 \\ 1 & 0 \\ 1 & -1 \\ 0 & 1 \end{bmatrix}$$

$$G = \begin{bmatrix} 5 & -1 \\ -1 & 3 \end{bmatrix}$$

El vector corriente equivalente \mathbf{J}_n se computa a partir de $\mathbf{J}_n = \mathbf{A}(\mathbf{J} - \mathbf{GE})$:

$$\mathbf{J}_n = \begin{bmatrix} -1 & 1 & -1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} - \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ 5 \\ 10 \end{bmatrix}$$

$$\mathbf{J}_n = \begin{bmatrix} -4 \\ -15 \end{bmatrix}$$

Finalmente, los voltajes nodales se computan a partir de:

$$\mathbf{V}_n = \mathbf{G}_n \mathbf{J}_n$$

$$1/14 \times \begin{bmatrix} 3 & 1 \\ 1 & 5 \end{bmatrix} \begin{bmatrix} -4 \\ -15 \end{bmatrix} = \begin{bmatrix} -1.92 \\ -5.64 \end{bmatrix}$$

22.2.5 Rama general

La rama general (fig. 22-4) incluye una fuente de corriente dependiente J_{dk} y una fuente de voltaje dependiente E_{dk} . J_{dk} es una corriente introducida en la rama k por un voltaje en la rama j y está dada por la expresión:

$$J_{dk} = gm_{kj} V_{ej} \quad (22-19)$$

El efecto que tiene la rama j sobre la rama k se representa por medio de una transconductancia fuera de la diagonal gm_{kj} introducida en la matriz de conductancia de ramas en la posición k, j . De modo similar, E_{dk} es un voltaje en la rama k debido a un voltaje en la rama j y está dado por:

$$E_{dk} = \mu_{kj} V_{ej} \quad (22-20)$$

Realizando una transformación de Norton en la rama que contiene a G_k y E_{dk} se obtiene:

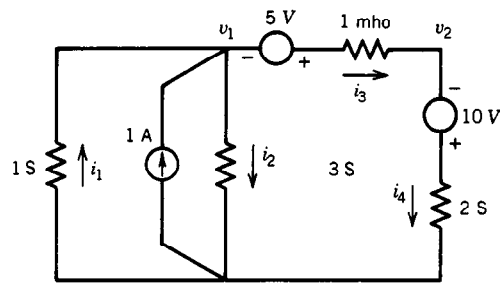
$$J_{ek} = \mu_{kj} G_k V_{ej}$$

El efecto que describe la anterior expresión se puede representar mediante la introducción de una $\mu_{kj} G_k$ fuera de la diagonal en la matriz de conductancia de ramas en la posición k, j .

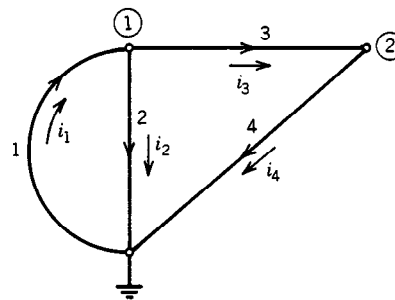
De aquí en adelante el procedimiento es como se ilustró en el ejemplo 22.1.

Ejemplo 22.2. Para el circuito de la figura 22-5, determinar la matriz de conductancia de ramas.

La matriz de conductancia de ramas se compone de la matriz de conductancia de ramas de la figura 22-3 más los dos elementos no diagonales introducidos por las dos fuentes dependientes, $gm_{2,1} V_1$ y $\mu_{4,3} G_2 V_3$, como se muestra a continuación:



(a)



(b)

Fig. 22-3. Circuito del ejemplo 22.1: a) circuito; b) gráfica orientada.

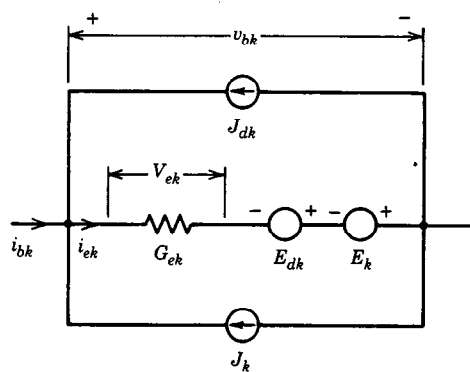


Fig. 22-4. Una rama general.

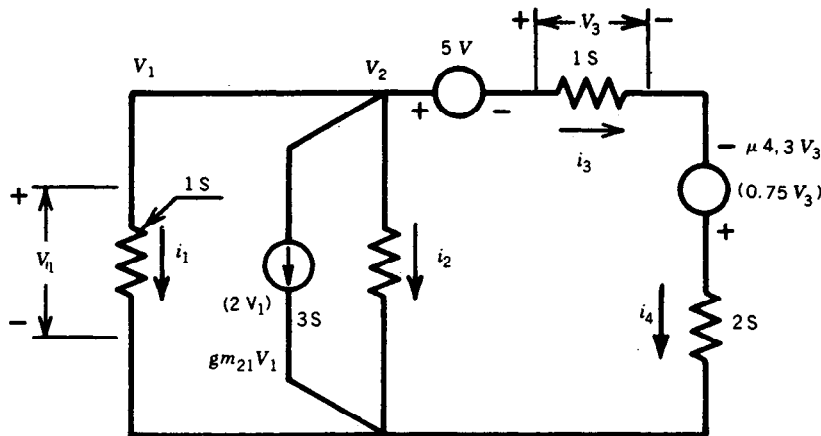


Fig. 22-5. Circuito con fuentes dependientes.

$$G_1 = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 2 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 1.5 & 2 \end{bmatrix}$$

22.2.6 Soluciones por computadora

La solución de la red de CD general está dada por:

$$V_n = (AG_1A^T)^{-1}A(J - G_1E) \quad (22-21)$$

En esta solución intervienen varias operaciones matriciales: multiplicación, transposición, sustracción e inversión. De las cuatro, la inversión es la que más tiempo consume, seguida por la multiplicación. La inversión y la multiplicación de matrices se pueden simplificar mediante técnicas numéricas especiales. Para que la computadora opere en forma eficiente estas técnicas especiales son esenciales.

Entre los procedimientos numéricos de que se dispone para resolver sistemas de matrices se cuentan el procedimiento de eliminación de Gauss, el procedimiento de Gauss-Jordan, la factorización LU (inferior-superior, de *lower-upper*) y otros. El análisis de dichas técnicas escapa a los objetivos de este capítulo (véanse Jensen y Watkins, cap. 7; Calahan, cap. 2). Sin embargo, para ilustrar un método automatizado de solución de redes, se presenta un conjunto de subprogramas que se pueden utilizar para resolver redes por separado o en combinación.

22.3 CONJUNTO DE PROGRAMAS PARA LA SOLUCIÓN DE REDES

BNET es un subprograma que construye la matriz de conductancia nodal a partir de las matrices de incidencia y de conductancia de ramas. Este subprograma se presenta en dos formas:

1. Una forma adecuada para una computadora que acepte BASIC PLUS y subprogramas independientes (p. ej., VAX 11).
2. Una forma adecuada para la computadora personal (PC) típica.

22.3.1 Forma 1

Esta versión es un subprograma que debe ser llamado por un programa principal que contenga la matriz de incidencia (INCMAT) y la matriz de conductancia de ramas (CMAT). La matriz de conductancia nodal resultante es GMAT.

```

10 SUB BNET(CMAT(I), INCMAT(I), GMAT(I)
20 REM CONSTRUYE LA MATRIZ DE CONDUCTANCIA
   NODAL
30 REM TRANSPONE LA MATRIZ DE INCIDENCIA; EL
   RESULTADO SE PONE EN INCT
40 MAT INCT = TRN(INCMAT)
50 REM CMAT * INCT (G * A-1) EL RESULTADO SE
   COLOCA EN TEMP
60 MAT TEMP = CMAT * INCT
70 REM INCMAT * TEMP (A * G * TRN (A))
80 MAT GMAT = INCMAT * TEMP
90 SUBEND

```

22.3.2 Forma 2

Esta versión es un programa completo que imprime la matriz de conductancia nodal. Deberá concatenarse o combinarse con otros programas para producir un método de solución de redes completo.

```

10 REM BNET: CONSTRUYE LA MATRIZ DE
   CONDUCTANCIA NODAL
20 REM CMAT; MATRIZ DE CONDUCTANCIA DE RAMAS.
   INC; MATRIZ DE INCIDENCIA
30 REM TMAT; MATRIZ DE INCIDENCIA TRANSPUESTA.
   GMAT; MATRIZ DE CONDUCTANCIA NODAL
35 DIM CMAT(10,10), INC (9,10), TMAT (10,9), Z (10,10),
   X (10,10), Y (10,10)

```



```

40 REM SECCIÓN DE ENTRADA
50 INPUT "ORDEN DE CMAT, NÚMERO DE RENGLONES
DE LA MATRIZ DE INCIDENCIA"; ORD, RENG
60 PRINT "INTRODUCIR CMAT; ORDEN DE
RENGLONES"
70 FOR I = 1 TO ORD: FOR K = 1 TO ORD: INPUT CMAT
(I, K): NEXT K, I
80 PRINT "INTRODUCIR INC; RENGLÓN, ORDEN"
90 FOR I = 1 TO ROW: FOR K = 1 TO ORD: INPUT INC
(I, K): NEXT K, I
100 REM TRANSPONER INC A TMAT
110 FOR I = 1 TO ROW: FOR K = 1 TO ORD: TMAT(K, I)
= INC(I, K): NEXT K, I
120 REM CMAT x TMAT
130 L1 = ORD: L2 = ROW: L3 = ORD
140 FOR I = 1 TO L1: FOR K = 1 TO L1: X(I, K) = CMAT
(I, K): NEXT K, I
150 FOR I = 1 TO L3: FOR K = 1 TO L2: Y(I, K) = TMAT
(I, K): NEXT K, I
160 GOSUB 1000
170 REM INC x (CMAT x TMAT)
180 FOR I = 1 TO L2: FOR K = 1 TO ORD: X(I, K) = INC
(I, K): NEXT K, I
190 FOR I = 1 TO L2: FOR K = 1 TO L2: Y(I, K) = Z
(I, K): NEXT K, I
200 GOSUB 1000
210 REM AL SALIR DE SUB 1000, Z CONTIENE GMAT
220 FOR I = 1 TO L2: FOR K = 1 TO L2: PRINT Z(I, K):
NEXT K, I
230 END

1000 REM SUBROUTINA: MULTIPLICACIÓN INTERNA
1010 REM L1; COLUMNAS DE MAT1. L2; RENGLONES DE
MAT2. L3 = L1
1020 REM X; MAT1. Y; MAT2. Z; RESULTADO
1030 FOR I = 1 TO L1: FOR K = 1 TO L2
1040 SUM = 0
1050 FOR J = 1 TO L3: SUM = SUM + X(I, J) * Y(J, K):
NEXT J
1060 Z(I, K) = SUM
1070 NEXT K, I
1080 RETURN

```

XMAT es un subprograma que calcula la matriz de excitación total J_n (vector corriente) a partir de las excitaciones de las ramas J_k y E_k . Se presentan las versiones BASIC PLUS y PC. Para la versión BASIC PLUS el programa principal deberá proporcionar las matrices de incidencia, conductancia de ramas y excitación. El programa PC es completo.

Versión BASIC PLUS

```

10 SUB XMAT(JMAT(), EMAT(), INCMAT(), JNMAT(),
CMAT())
20 REM SOLVES  $J_n = A(J - GE)$ 
30 MAT TEMP1 = CMAT * EMAT
40 MAT TEMP2 = JMAT - TEMP1
50 MAT JNMAT = INCMAT * TEMP2
60 SUBEND

```

Programa PC

El programa PC se muestra en la figura 22-6. La entrada consta de las matrices de conductancia de ramas, incidencia, corriente de ramas y voltaje de ramas. La salida es el vector corriente equivalente.

```

10 REM CALCULA EL VECTOR CORRIENTE
EQUIVALENTE:
20 DIM INC (9, 10), GMAT (10, 10) JMAT (10, 1) EMAT
(10, 1), Z (10, 1)
25 REM INC: MAT. DE INCIDENCIA G:MAT. DE COND.
DE RAMAS JMAT:MAT. DE CORRIENTE EN LAS
RAMAS
26 REM JN:VECTOR CORRIENTE EQUIVALENTE
30 REM SECCIÓN DE ENTRADA
40 INPUT "ORDEN, NO.-NODOS, NO.-RAMAS"; XOD,
NN, NB
50 PRINT "MAT DE INCIDENCIA": FOR I = 1 TO NN:
FOR K = 1 TO NB: INPUT INC (I, K): NEXTK, I
60 PRINT "MAT DE COND.": FOR I = 1 TO XOD: FOR
K = 1 TO XOD: INPUT G (I, K): NEXT K, I
70 PRINT "MAT DE EXCIT. DE CORRIENTE" FOR I = 1
TO XOD: INPUT JMAT (I, 1): NEXT I
75 PRINT "EXCIT. DE VOLTAJE": FOR I = 1 TO XOD:
INPUT EMAT (I, 1): NEXT I
80 REM CALCULAR JN = INC (JMAT-G * EMAT)
85 REM G * EMAT
90 FOR I = 1 TO XOD: FOR K = 1 TO XOD: X (K, K) =
G (I, K): NEXT K, I
100 FOR I = 1 TO XOD: Y (I, 1) = EMAT (I, 1): NEXT I: L1=
XOD: L2 = 1: L3 = XOD
110 GOSUB 1000
120 REM JMAT-G * EMAT
130 FOR I = 1 TO XOD: JMAT (I, 1) = JMAT (I, 1) - Z
(I, 1): NEXT I
140 REM INC * REST
150 FOR I = 1 TO NN: FOR K = 1 TO NB: X (I, K) = INC
(I, K): NEXT K, I
160 FOR I = 1 TO XOD: Y (I, 1) = JMAT (I, 1): NEXT I: L1=
NN: L2 = 1: L3 = XOD
170 GOSUB 1000
180 PRINTOUT
190 FOR I = 1 TO NN: PRINT Z (I, 1): NEXT I
200 END

1000 REM SUBROUTINA DE MULTIPLICACIÓN MATRICIAL
1010 REM X:MAT 1, Y:MAT 2, Z: RESULT
1020 FOR I = 1 TO L1: FOR K = 1 TO L2: SUM = 0
1030 FOR J = 1 TO L3: SUM = SUM + X (I, J) * Y (J, K):
NEXT J
1050 RETURN

```

Fig. 22-6. Programa para calcular el vector corriente equivalente.

Una vez se conocen la matriz de conductancia nodal G_n y el vector corriente equivalente, es posible despejar los voltajes nodales V_n del circuito. El siguiente subprograma escrito en BASIC PLUS determina los voltajes nodales mediante la inversión de la matriz G_n y la multiplicación de J_n por ella.

```

10 SUB REALMAT(GN(), JN(), VN())
20 REM GN: MAT DE COND DE RAMAS, JN: VECTOR
CORRIENTE: VN: VOLTAJES NODALES
30 REM INVERTIR GN
40 MAT TEMP = INV(GN)
50 REM RESOLVER
60 MAT VN = TEMP * JN
70 SUBEND

```

En la versión PC (fig. 22-7) se aplica el método de Gauss-Jordan para resolver el conjunto de matrices. J_n

```

10  REM REALMAT: RESUELVE CONJUNTOS DE
    MATRICES REALES
20  DIM REAL (4, 5)
30  INPUT "ORDEN": XOD
40  PRINT "INTRODUCIR LA MATRIZ AUMENTADA"
50  FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: INPUT
    REAL (I, K): NEXTK, I
60  GOSUB 1000
70  PRINT "MATRIZ DE VOLTAJE NODAL"
80  FOR I = 1 TO XOD: PRINTREAL (I, XOD + 1):
    NEXT I
90  END

1000 REM SUBROUTINA: CALCULA LOS VOLTAJES
    NODALES
1010 REM REVISAR SI LA DIAGONAL PRINCIPAL ES
    CERO
1020 FOR I = 1 TO XOD: AR = REAL (I, I): IF AR = 0
    THEN PRINT "MAIN DIAG-O": RETURN
1040 REM ALGORITMO DE GAUSS-JORDAN
1050 FOR J = 1 TO XOD + 1: REAL (I, J) = REAL (I, J) /
    AR: NEXT J
1060 REM OMITI CERO ELEMENTOS
1070 FOR K = 1 TO XOD: IF K-I = 0 GOTO 1100
1080 BR = REAL (K, I)
1090 FOR J = 1 TO XOD + 1: REAL (K, J) = REAL (K, J)
    -BR * REAL (I, J): NEXT J
1100 NEXT K
1110 NEXT I
1120 REM RESULTADO DE LA ÚLTIMA COLUMNA DE LA
    MATRIZ REAL

```

Fig. 22-7. Programa REALMAT para computadora personal (PC).

se suma a G_n , lo que produce una matriz aumentada de orden n por $n + 1$. La sección G_n de la matriz aumentada se reduce a la matriz identidad (una matriz cuadrada con los elementos de la diagonal principal = 1 y los elementos no diagonales = 0).

Dado que:

$$J_n = G_n V_n$$

entonces:

$$X = IV_n = V_n \quad (22-22)$$

donde I es la matriz identidad y X es la matriz J_n transformada por operaciones que convierten G_n en I (Calahan, Jacquez).

Los procedimientos que se han descrito hasta ahora para el análisis de redes de CD son válidos también para redes de CA de estado estable, aplicando algunas otras consideraciones. La matriz de conductancia de ramas se convierte en una matriz de admitancia de ramas completa $Y_n(j\omega)$. Esto da por resultado una matriz de admittancia nodal posiblemente compleja y sensible a la frecuencia, dada por:

$$Y_n(j\omega) = [AY_1(j\omega)A^T] \quad (22-23)$$

El vector corriente equivalente $J_n(j\omega)$ también puede ser complejo y sensible a la frecuencia. Está dado por:

$$J_n(j\omega) = A[J - Y_1(j\omega) \times E] \quad (22-24)$$

donde los vectores fuente J y E pueden ser complejos y sensibles a la frecuencia. La matriz de incidencia A queda sin cambio en el caso de CD. Además, puede existir acoplamiento inductivo mutuo, que dé por resultado elementos no diagonales en Y_1 sin la presencia de fuentes dependientes. Estos factores complicantes significan que las redes solamente pueden resolverse (por computadora) para un elemento $j\omega$ a la vez y que es deseable un lenguaje aplicable a aritmética compleja. En Jensen y Watkins se presenta un programa de análisis de CA en el que se emplea aritmética compleja.

Sin embargo, es posible manipular matrices complejas en un lenguaje que no lo permita en forma directa. En la figura 22-8 se muestra un programa PC (en BASIC) que resuelve redes de CA. La matriz de admitan-

```

5  REM RESUELVE MATRICES COMPLEJAS-COMPMAT
    DISCA
10  DIM R (4, 5), M (4, 5)
20  INPUT "ORDEN": LIM
30  PRINT "LÍMITE REAL E IMAG. DE LA ÚLTIMA COL."
40  FOR I = 1 TOLIM: FOR K = 1 TOLIM + 1: INPUT R
    (I, K): NEXTK, I
70  FOR I = 1 TOLIM: FOR K = 1 TOLIM + 1: INPUT M
    (I, K): NEXTK, I
90  GOSUB 1000
95  PRINT "RESULTADO DE LA MAT REAL"
100 FOR I = 1 TOLIM: PRINT: FOR K = 1 TOLIM + 1: PRINTR
    (I, K): NEXTK, I
105 PRINT
110 PRINT "RESULTADO DE LA MAT IMAG"
120 FOR I = 1 TOLIM: PRINT: FOR K = 1 TOLIM + 1: PRINTM
    (I, K): NEXTK, I
130 END

1000 REM COMPMAT RESUELVE MATRICES COMPLEJAS
1010 REM VERIFICA LA DIAGONAL PRINCIPAL 0
1020 FLAG = 1
1030 FOR I = 1 TOLIM: AR = R (I, I) AI = M (I, I): AA =
    (AR^2 + AI^2)
1040 IF AA = 0 THENPRINT "O MAIN DIAG": FLAG = 0:
    RETURN
1050 REM ALGORITMO DE GAUS-JORDAN
1060 FOR J = 1 TOLIM + 1
1070 R (I, J) = (R(I, J) * AR + M (I, J) * AI) / AA
1080 M (I, J) = M (I, J) * AR / AA - R (I, J) * AI / AR + M (I, J) * AI^2 /
    (AA * AR)
1090 NEXT J
1100 FOR K = 1 TOLIM
1110 IF (K-I) = 0 THEN 1165
1120 BR = R (K, I): BI = M (K, I)
1130 FOR J = 1 TOLIM + 1
1140 R (K, J) = R (K, J) - (BR * R (I, J) - BI * M (I, J))
1150 M (K, J) = M (K, J) - (BR * M (I, J) + BI * R (I, J))
1160 NEXT J
1165 NEXT K
1167 NEXT I
1170 REM REAL-ÚLTIMA COLUMNA DE MAT R, IMAG-
    ÚLTIMA COLUMNA DE MAT M
1180 RETURN

```

Fig. 22-8. Programa COMPMAT para computadora personal (PC).

cia nodal y los vectores corriente equivalentes se introducen como dos matrices aumentadas, una real y otra que contiene los elementos imaginarios. A continuación se aplica una modificación del método de Gauss-Jordan.

22.4 REVISIÓN DE LA SENSIBILIDAD

La sensibilidad de un parámetro de salida (por lo general voltaje) a perturbaciones en los valores de componentes internas es una medida circuital importante. Es definida por el coeficiente de sensibilidad S dado por:

$$S = \partial v_0 / \partial P_j \quad (22-25)$$

donde v_0 es el voltaje de salida y P_j es un componente cualquiera del circuito.

A primera vista, parece que el uso de la computadora hace factible un procedimiento directo que meramente requiere el cálculo de v_0 para pequeñas variaciones internas de los valores de los componentes por los métodos que ya se han expuesto. Este método, que se conoce como método de perturbaciones, es práctico para redes pequeñas, pero se vuelve impráctico para redes de mayor tamaño.

Se dispone de dos métodos más eficientes. Uno, que implica la diferenciación de matrices en base a las ecuaciones ya desarrolladas (Jensen y Watkins), es matemáticamente complicado, pero simple en concepto. El segundo, más compatible, está basado en el teorema de Tellegen (Calahan). Aquí sólo se analiza el segundo método.

22.4.1 Teorema de Tellegen

El teorema de Tellegen está definido por:

$$\sum_{k=1}^{n_b} i_k \hat{v}_k = 0 \quad \sum_{k=1}^{n_b} \hat{i}_k v_k = 0 \quad (22-26)$$

donde n_b = número de ramas en cada uno de dos circuitos (a, b)

i_k, v_k = corrientes y voltajes de ramas del circuito "a"

\hat{i}_k, \hat{v}_k = corrientes y voltajes de ramas del circuito "b"

El teorema se aplica a dos circuitos cualesquiera con topologías idénticas. Un caso especial ocurre cuando el teorema se aplica a un solo circuito ($i_k = \hat{i}_k$ y $v_k = \hat{v}_k$). Por tanto:

$$\sum_{k=1}^{n_b} i_k v_k = 0 \quad (22-27)$$

que es la expresión de conservación de la potencia instantánea en una red.

Aplicación al análisis de la sensibilidad

Considérense dos redes (a, b) con gráficas idénticas, donde i_k, v_k son las variables de "a", e \hat{i}_k, \hat{v}_k son las

variables de "b". Si se perturban los términos i y los v en a , se cumple el teorema de Tellegen, que produce las expresiones:

$$(v_k \text{ perturbada}) \quad \sum_k [v_k(t) + dv_k(t)] \hat{i}_k(t) = 0 \quad (22-28)$$

y

$$(i_k \text{ perturbada}) \quad \sum_k [\hat{v}_k(t)(i_k(t) + di_k(t))] = 0 \quad (22-29)$$

Las ecuaciones 22-28 y 22-29 requieren que:

$$\sum_k dv_k(t) \hat{i}_k(t) = 0 \quad (22-30)$$

$$\sum_k \hat{v}_k(t) di_k(t) = 0 \quad (22-31)$$

Al aplicar el teorema de Tellegen a redes resistivas con fuentes de voltaje de entrada exclusivamente se produce:

$$(dv_s \hat{i}_s - di_s \hat{v}_s) + (dv_{R1} \hat{i}_{R1} - di_{R1} \hat{v}_{R1}) + (dv_{R2} \hat{i}_{R2} - di_{R2} \hat{v}_{R2}) + \dots (dv_0 \hat{i}_0 - di_0 \hat{v}_0) = 0 \quad (22-32)$$

donde v_0 es el voltaje de salida. Cuando v_s se hace igual a cero, i_0 se hace igual a -1 , y todas las resistencias de ramas correspondientes en "b" se hacen iguales a las de "a", de modo que la ecuación 22-32 se reduce a (Calahan):

$$dv_0/dR_p = -i_{Rp} \hat{i}_{Rp} \quad (22-33)$$

Se puede realizar un análisis eficiente de la sensibilidad empleando la ecuación 22-33. Primero se establece un circuito adjunto sustituyendo v_s por un cortocircuito y agregando una fuente de corriente ideal, $i = -1$ A, de un lado a otro de la resistencia de salida. Con los métodos anteriores, se despejan las corrientes de las ramas para ambos circuitos. Los productos negativos de las corrientes que pasan por las ramas correspondientes de las redes primaria y adjunta son los coeficientes de sensibilidad de la red primaria.

Ejemplo 22.3. Revisión de la sensibilidad. Despejando las corrientes de las ramas de la red A y la red adjunta B de la figura 22-9, se obtiene:

	Red A	Red B	Coficiente
I_1	1.78 A	0.285 A	- 0.507
I_2	1.43 A	- 0.815 A	1.17
I_3	0.357 A	0.285 A	- 0.102
I_4	0.357 A	- 0.570 A	0.203

En la figura 22-10 se presenta un programa PC que imprime un vector de sensibilidades de las ramas de un

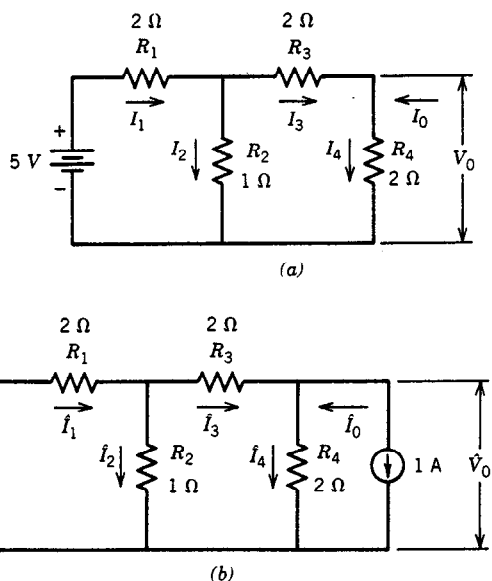


Fig. 22-9. Circuito del ejemplo 22.3: a) red primaria, A; b) red adjunta, B.

circuito de CD con un voltaje de entrada. El programa aprovecha el que la matriz de conductancia nodal es la misma para las redes primaria y adjunta de este tipo. Por tanto, sólo se necesita introducir la matriz primaria aumentada, despejar los voltajes nodales, convertir éstos en voltajes de ramas y repetir el procedimiento para la red adjunta, pero con el vector corriente cambiado.

Después de hacer una corrección de la rama 1 volviendo a insertar V_s , las sensibilidades de las ramas se calculan a partir de:

$$dv_0/dR_p = -V_p \hat{V}_p / R_p^2 \quad (22-34)$$

22.5 OTROS TEMAS

Aquí se describen otros temas de interés para el diseñador de redes.

22.5.1 Análisis de los fenómenos transitorios

Las soluciones analíticas de redes dinámicas generan conjuntos de ecuaciones diferenciales. Las computadoras por lo general son incapaces de determinar expresiones analíticas con facilidad porque se limitan a producir resultados numéricos. Sin embargo, suele bastar una solución numérica o una gráfica de salida en función del tiempo. Existen varios algoritmos para obtener soluciones numéricas. Entre éstos se cuentan los métodos de Euler, Milne, Runge-Kutta y otros. Stark, Jacquez, y Jensen y Watkins ofrecen exposiciones fáciles de seguir.

Pueden consultarse técnicas numéricas avanzadas en Calahan.

```

10  REM SENSHECK-REVISIÓN DE LA SENSIBILIDAD
    CD
20  REM INTRODUCIR LAS MATRICES DE
    CONDUCTANCIA NODAL AUMENTADA, GN (I) Y DE
    INCIDENCIA, IN (I)
30  REM VECTOR DE CONDUCTANCIA DE RAMAS-G (I)
40  REM OBTENER EL VECTOR DE SENSIBILIDAD
50  REM SECCIÓN DE ENTRADA
60  INPUT "ORDEN, NODOS + VS, RAMAS-VS"; XOD,
    NN, NB
70  PRINT "MATRIZ DE CONDUCTANCIA AUMENTADA"
80  FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: INPUT
    GN (I, K): NEXTK, I
90  PRINT "VECTOR DE CONDUCTANCIA DE RAMAS"
100  FOR I = 1 TO NB: INPUT G (I): NEXT
110  PRINT "PRIMARY INCIDENCE MATRIX"
120  FOR I = 1 TO NN: FOR K = 1 TO NB: INPUT IN (I, K):
    NEXTK, I
130  REM CALCULAR LOS VOLTAJES NODALES DEL
    CIRCUITO PRIMARIO
140  FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: GS (I, K)
    = GN (I, K): NEXTK, I: GOSUB 1000
150  REM TRANSFORMAR LOS VOLTAJES NODALES EN
    VOLTAJES DE LAS RAMAS
160  GOSUB 2000
170  FOR I = 1 TO NB: VP (I) = VB (I): NEXT
180  REM CALCULAR LOS VOLTAJES NODALES DEL
    CIRCUITO ADJUNTO
190  REM CAMBIAR LA COLUMNA J DE LA MATRIZ DE
    CONDUCTANCIA AUMENTADA
200  FOR I = 1 TO XOD-1: GN (I, XOD + 1) = 0: NEXT
210  GN (XOD, XOD + 1) = -1
220  FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: GS (I, K)
    = GN (I, K): NEXTK, I: GOSUB 1000
230  REM TRANSFORMAR LOS VOLTAJES NODALES EN
    VOLTAJES DE LAS RAMAS
240  GOSUB 2000
250  REM CALCULAR EL VECTOR DE SENSIBILIDAD
255  PRINT: PRINT "SENSIBILIDADES EN ORDEN DE
    RAMAS"
260  FOR I = 1 TO NB: S (I) = -G (I) ^2*VP (I)*VB (I):
    PRINTS (I): NEXT
270  END

1000 REM SUBROUTINA: CALCULA LOS VOLTAJES
    NODALES
1010 REM REVISAS SI LA DIAGONAL PRINCIPAL ES CERO
1020 FOR I = 1 TO XOD: AR = GS (I, I): IF AR = 0 THEN
    PRINT "MAIN DIAG-0": RETURN
1040 REM ALGORITMO DE GAUSS-JORDAN
1050 FOR J = 1 TO XOD + 1: GS (I, J) = GS (I, J) / AR:
    NEXT J
1060 REM OMITE CERO ELEMENTOS
1070 FOR K = 1 TO XOD: IF K-I = 0 GOTO 1100
1080 BR = GS (K, I)
1090 FOR J = 1 TO XOD + 1: GS (K, J) = GS
    (K, J)-BR*GS (I, J): NEXT J
1100 NEXT K
1110 NEXT I
1120 REM RESULTADO DE LA ÚLTIMA COLUMNA DE LA
    MATRIZ REAL
1130 FOR I = 1 TO XOD: VN (I, 1) = GS (I, XOD + 1):
    NEXT I
1140 REM RESULT IN VN
1150 RETURN
    
```

Fig. 22-10. Programa SENSHECK para computadora personal (PC).

```

2000 REM LA SUBROUTINA TRANSFORMA VOLTAJES
      NODALES EN VOLTAJES DE LAS RAMAS
2010 REM TRANSPOSE LA MATRIZ DE INCIDENCIA
2020 FOR I = 1 TO NB: FOR K = 1 TO NN: IT (I, K) = IN (K, I):
      NEXT K, I
2030 REM MULTIPLIES TRANSPOSED IN AND VN
2032 FOR J = 1 TO XOD: TEM (J, 1) = VN (J, 1): NEXT: FOR J
      = 1 TO XOD: VN (J + 1, 1) = TEM (J, 1): NEXT
2035 VN (1, 1) = GN (1, XOD + 1) / G (1)
2040 FOR I = 1 TO NB: SUM = 0: FOR K = 1 TO NN: SUM =
      SUM + IT (I, K) * VN (K, 1): NEXT K
2050 VB (I) = SUM: NEXT I
2060 RETURN

```

Fig. 22-10 (cont.). Programa SENSHECK para computadora personal (PC).

22.5.2 Análisis de tolerancia

Puede emplearse el análisis de sensibilidad con objeto de determinar las tolerancias máximas en componentes circuitales para una variación permitida de la salida (Calahan, Dantzig, Butler).

22.5.3 Análisis de redes no lineales

El análisis de redes no lineales se basa en procedimientos iterativos. Por naturaleza, la computadora es adecuada para realizar estas tareas. Existen algoritmos eficientes para realizar el análisis de redes no lineales (Calahan, Carnahan, Luther y Wilkes, Katzenelson).

22.5.4 Diseño automático

Las metas del diseño de redes se pueden lograr por métodos iterativos que se hacen converger hacia las metas por ajuste repetido de parámetros. El diseñador debe elegir la configuración de la red, pero la computadora se encarga de las operaciones después de cada ajuste. La optimización se realiza en el plano s o en el dominio de la frecuencia (Calahan y Temes).

22.5.5 Programas para macrocomputadoras (ECAP)

Se dispone de programas para la solución de redes en la mayor parte de las macrocomputadoras (ECAP, IBM; CIRC, Xerox; SCEPTRE, VAX). Para poner un ejemplo típico de estos programas, se resumen a continuación las características de la ECAP.

La ECAP se divide en cuatro secciones: una sección de lenguaje que se utiliza para describir la red que se analizará y secciones de análisis de CD, CA y efectos transitorios. El análisis siempre es lineal. Los dispositivos no lineales deberán transformarse en circuitos lineales fragmentados antes de su introducción. La ECAP realiza el análisis de sensibilidad y tolerancia, calcula y grafica la respuesta de frecuencia, y permite la modificación de elementos del circuito.

La descripción del circuito se introduce como sigue: se rotulan los nodos del circuito comenzando con el nodo de tierra como N0. También se rotulan las ramas. El usuario deberá proporcionar la siguiente información a la sección de lenguaje del programa:

1. Tipo de análisis deseado.
2. Descripción del circuito.
3. Parámetros que se resolverán.

La descripción del circuito contiene el número de la rama, los nodos entre los cuales está conectado el componente, y el valor del componente y su tolerancia. Para el análisis de CD y CA, un valor único especifica cada excitación. En el análisis de los fenómenos transitorios pueden especificarse formas de onda mediante la introducción del incremento de tiempo y las amplitudes en incrementos sucesivos.

22.5.6 Planteamiento de ecuaciones

A pesar de que se han descrito algunas técnicas para el planteamiento de ecuaciones, existen muchas técnicas avanzadas y más generales. Éstas se basan en las aplicaciones más avanzadas de la teoría de gráficas y en ellas se emplea el análisis de las variables de estado (Calahan, Pottle, Seshu y Reed, Branin y Wang).

LIBROS Y REVISTAS

- F. H. Branin y K. U. Wang, "A New Hybrid Formulation of the Network Equations", IBM Informe TR21.409, Kingston, NY.
- E. M. Butler, "Large Change Sensitivities for Statistical Design", *Bell Syst. Tech. J.* **50**(4):1209-1224.
- D. A. Calahan, "Computer Solution of the Network Realization Problem", Proc. 2.º Allerton Conference, University of Illinois, pp. 175-200.
- D. A. Calahan, *Computer Aided Network Design*, McGraw-Hill, Nueva York.
- B. H. Carnahan, A. Luther y J. O. Wilkes, *Applied Numerical Methods*.
- G. B. Dantzig, *Linear Programming and Extensions*, Princeton University Press, Princeton, NJ.
- J. A. Jaquez, *A First Course in Computing and Numerical Methods*, Addison-Wesley, Reading, MA.
- R. W. Jensen y B. O. Watkins, *Network Analysis Theory and Computer Methods*, Prentice-Hall, Englewood Cliffs, NJ.
- J. Katzenelson, "An Algorithm for Solving Non-Linear Resistive Networks", *Bell Syst. Tech. J.* **44**:1605-1620.
- H. Levin, *Introduction to Computer Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- C. Pottle, "State Space Techniques for General Active Network Analysis", cap. 3 en Kuo y Kaiser, eds., *System Analysis by Digital Computer*, Wiley, Nueva York.
- S. Seshu y M. B. Reed, *Linear Graphs and Electrical Networks*, Addison-Wesley, Reading, MA.
- P. A. Stark, *Introduction to Numerical Methods*, Macmillan, Nueva York.
- B. D. H. Tellegen, "A General Network Theorem with Applications", *Philips Res. Informe*, n.º 7, pp. 259-269.
- G. C. Temes y D. A. Calahan, "Computer Aided Network Optimization—The State of the Art", *Proc. IEEE*.

QUINTA PARTE

Circuitos activos

CAPÍTULO 23

Amplificadores operacionales

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

23.1 Amplificadores operacionales ideales

23.2 Configuraciones básicas de los amplificadores operacionales

- 23.2.1 Inversor
- 23.2.2 No inversor
- 23.2.3 Amplificador diferencial

23.3 Aplicaciones de las configuraciones básicas

- 23.3.1 Amplificador sumador inversor
- 23.3.2 Mezclador de audio
- 23.3.3 Amplificador promediador inversor

23.4 Características de los amplificadores operacionales

- 23.4.1 Características de CD
- 23.4.2 Características de CA

23.5 Amplificador de instrumentación

23.6 Aplicaciones lineales

- 23.6.1 Diferenciador
- 23.6.2 Integrador

23.7 Aplicaciones no lineales

- 23.7.1 Comparador
- 23.7.2 Detector de paso por cero
- 23.7.3 Amplificador logarítmico
- 23.7.4 Circuitos antilogarítmicos

23.1 AMPLIFICADORES OPERACIONALES IDEALES

Los amplificadores operacionales fueron lanzados al mercado a principios de la década de 1940. Se diseñaron con tubos de vacío y se utilizaron para realizar adiciones, sustracciones y otras operaciones matemáticas; de aquí el nombre "amplificador operacional" o "amp op".

El **amplificador operacional** es un amplificador de acoplamiento directo de alta ganancia que tiene asimismo la capacidad de retroalimentación externa. A través de esta última se puede controlar la respuesta del amplificador en forma virtualmente independiente de sus parámetros internos. En la figura 23-1a se representa un amp op típico.

Las terminales de entrada rotuladas como $(-)$ y $(+)$ se denominan *terminales de inversión y de no inversión*, respectivamente. Estas terminales se conocen también como terminales de entrada diferencial porque el voltaje de salida v_0 depende de la diferencia de voltaje entre ellas. Esto es:

$$v_0 = A_0(v_2 - v_1) \quad (23-1)$$

donde A_0 es la ganancia de voltaje de ciclo abierto del amp op.

El modelo de circuito equivalente del amp op se muestra en la figura 23-1b, donde r_i representa la resistencia de entrada y r_0 la resistencia de salida del amplificador operacional. Algunos valores típicos son $A_0 > 100\,000$, $r_i > 100\text{ k}\Omega$, $r_0 < 100\ \Omega$.

El amplificador operacional ideal posee las siguientes características:

1. Ganancia de ciclo abierto $A_0 = \infty$.
2. Resistencia de entrada $r_i = \infty$.
3. Resistencia de salida $r_0 = 0$.
4. Ancho de banda $BW = 0$.
5. El voltaje de salida es cero cuando el voltaje de entrada es cero; esto es, $v_0 = 0$ cuando $v_i = 0$.

Tomando como base estas características ideales se pueden deducir otras dos propiedades muy importantes:

6. Dado que la resistencia de entrada es infinita, no fluye corriente en las terminales de entrada del amplificador.
7. Cuando se emplea la retroalimentación, el voltaje de entrada diferencial se reduce a cero.

23.2 CONFIGURACIONES BÁSICAS DE LOS AMPLIFICADORES OPERACIONALES

Las tres configuraciones básicas de los amplificadores operacionales son:

1. La configuración de inversión, el inductor.
2. La configuración de no inversión, el no inductor.
3. La configuración diferencial.

Prácticamente todos los otros circuitos de amp op se basan de alguna forma en estas configuraciones^{1,4}.

23.2.1 Inversor

La señal de entrada se aplica a la terminal de inversión a través de una resistencia R_1 , y la salida se suministra en retroalimentación a esta terminal a través de R_2 (véase la figura 23-2). Aplicando la ley de las corrientes de Kirchhoff (KCL) en el nodo v_x , se tiene:

$$\frac{v_i - v_x}{R_1} + \frac{v_0 - v_x}{R_2} = i_b \quad (23-2)$$

Para un amp op ideal (o con características similares), $i_b = 0$. Esto significa que el voltaje de un lado a otro de la resistencia de entrada r_i es cero o que puede ser aproximadamente igual a cero. Es decir, la terminal de entrada $(-)$ se considera internamente conectada a tierra, una tierra virtual. Con estas aproximaciones, la ecuación 23-2 se convierte en:

$$\frac{v_i}{R_1} + \frac{v_0}{R_2} = 0 \quad (23-3)$$

Por tanto, la ganancia de voltaje con retroalimentación A_{CL} , llamada *ganancia de ciclo cerrado*, resulta ser:

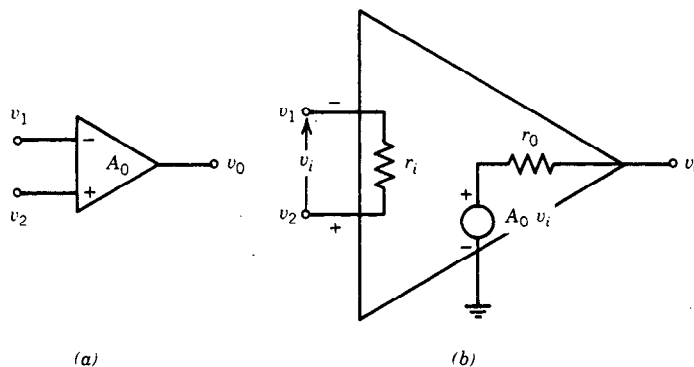


Fig. 23-1. Amplificador operacional: a) símbolo; b) circuito equivalente.

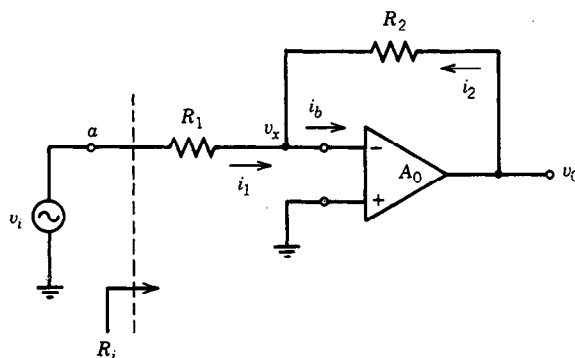


Fig. 23-2. Amplificador operacional de inversión.

$$A_{CL} = \frac{v_o}{v_i} = -\frac{R_2}{R_1} \quad (23-4)$$

Obsérvese que cuando $A_0 = \infty$ o bien $r_0 = 0$, la resistencia de salida se reduce a cero (como se esperaba).

donde el signo (-) indica la propiedad de inversión del circuito.

La resistencia de entrada R_i se determina entonces como (recuérdese que $v_x = 0$):

$$R_i = \frac{v_i}{i_1} = R_1 \quad (23-5)$$

Amplificador operacional de inversión práctico. Las ecuaciones 23-4 y 23-5 son válidas sólo si $A_0 = \infty$. Sin embargo, en un amp op práctico, $A_0 \neq \infty$, $r_i \neq \infty$ y $r_0 \neq 0$. En este caso el amplificador operacional de la figura 23-2 se sustituye por su circuito equivalente, que se ilustra en la figura 23-1b.

Basándose en el hecho de que $i_b = v_x/r_i$, $A_0 = v_o/v_x$ y $A_{CL} = v_o/v_i$, y modificando la ecuación 23-2, se determina que la ganancia de ciclo cerrado global es:

$$A_{CL} = \frac{G_1 A_0}{G_i + G_2(1 - A_0) + g_i} \quad (23-6)$$

donde $G_1 = 1/R_1$
 $G_2 = 1/R_2$
 $g_i = 1/r_i$.

Resistencias de entrada y salida. La resistencia de entrada entre la terminal a y tierra se obtiene como:

$$R_i = R_1 + r_i \parallel R_2 \quad (23-7)$$

donde:

$$R_i = \frac{R_2 + r_0}{1 + A_0}$$

La resistencia de salida R_0 entre la terminal de salida y tierra es:

$$R_0 = \frac{v_o}{i_o} = 1 \left/ \left[\frac{1 + R_1 A_0 / (R_1 + R_2)}{r_0} + \frac{1}{R_1 + R_2} \right] \right. \quad (23-8)$$

23.2.2 No inversor

La señal de entrada se aplica a la terminal de no inversión (fig. 23-3). Dado que en ninguna de las terminales de entrada fluye corriente de entrada; es decir, puesto que $r_i = \infty$ y $v_i - v_x = 0$, entonces:

$$v_i = v_x = \frac{R_1}{R_1 + R_2} v_o$$

y

$$A_{CL} = \frac{v_o}{v_i} = 1 + \frac{R_2}{R_1} \quad (23-9)$$

Por tanto, $1 \leq A_{CL} \leq \infty$ para un amplificador de no inversión (no inversor). $A_{CL} = 1$ cuando $R_2 = 0$. En esta condición se puede suprimir R_1 , y por tanto el circuito se denomina *seguidor de voltaje*.

La resistencia de entrada del amplificador de no inversión es $R_i = v_i/i_i = \infty$, ya que $i_i = 0$.

Amplificador operacional de no inversión práctico. La ecuación 23-9 es válida solamente si $A_0 = \infty$. En el caso de un amp op práctico, la ganancia de ciclo cerrado global es:

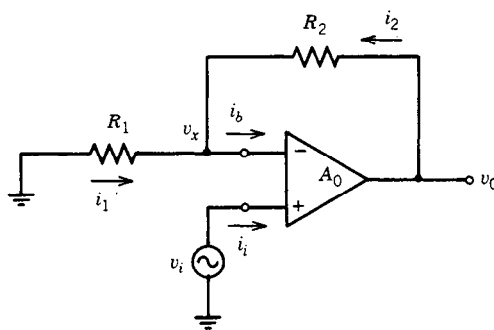


Fig. 23-3. Amplificador operacional de no inversión.

$$A_{CL} = \frac{A_0}{1 + A_0 R_1 / (R_1 + R_2)} \quad (23-10)$$

que da A_{CL} en la ecuación 23-9 cuando $A_0 \rightarrow \infty$.

Resistencias de entrada y salida. La resistencia de entrada definida como $R_i = v_i / i_i$ es:

$$R_i = \frac{A_0 r_i R_1}{R_1 + R_2} \quad (23-11)$$

y la resistencia de salida es:

$$R_o = \frac{v_o}{i_o} = 1 \left[\frac{R_1 + R_2 + r_i A_0}{r_o (R_1 + R_2)} + \frac{1}{R_1 + R_2} \right] \quad (23-12)$$

Obsérvese que cuando A_0 o r_i tienden a infinito, $R_i \rightarrow \infty$ y $R_o \rightarrow 0$ (como se esperaba).

23.2.3 Amplificador diferencial

El amp op diferencial es una combinación de las dos configuraciones anteriores (véase la figura 23-4). Mediante la superposición se puede demostrar que:

$$v_o = \frac{R_{22}}{R_{21}} v_2 - \frac{R_{12}}{R_{11}} v_1 \quad (23-13)$$

Ajustando R_{21} y R_{22} de manera que $R_{22} = R_{12} = R_2$ y $R_{21} = R_{11} = R_1$, la ecuación 23-13 produce:

$$A_{CL} = \frac{v_o}{v_2 - v_1} = \frac{R_2}{R_1} \quad (23-14)$$

Ésta es la ganancia del amplificador para señales de modo diferencial; es decir, para $v_1 \neq v_2$.

En teoría, la salida de un amplificador diferencial ideal debe estar dada por:

$$v_o = A_{CL}(v_2 - v_1) \quad (23-15)$$

Es decir, una señal cualquiera común a ambas entradas no deberá tener efecto sobre v_o . La cantidad que se utiliza para medir cuánto se suprime la señal de modo común respecto al voltaje diferencial de entrada se llama *razón de rechazo de modo común* (CMRR, de *common mode rejection ratio*). Sean $A_1 = -(R_{12})/(R_{11})$ y $A_2 = (R_{22})/(R_{21})$ y sean $A_d = (A_2 - A_1)/2$ y $A_c = A_1 + A_2$. La CMRR se define como:

$$CMRR = \left| \frac{A_d}{A_c} \right| \text{ o bien } CMRR_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| \quad (23-16)$$

y se puede demostrar que:

$$v_o = A_d v_d \left(1 + \frac{1}{CMRR} \cdot \frac{v_c}{v_d} \right) \quad (23-17)$$

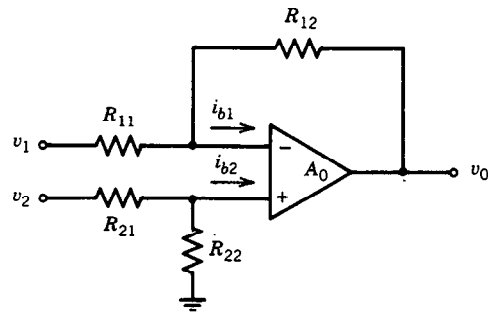


Fig. 23-4. Amplificador operacional diferencial.

donde $v_d = v_2 - v_1$ y $v_c = (v_1 + v_2)/2$. Se puede observar de la ecuación 23-17 que el amplificador debe diseñarse de modo que $CMRR \gg v_c/v_d$ a fin de que la señal de modo común se pueda rechazar en forma efectiva.

Resistencia de entrada. Las resistencias de entrada de las terminales de inversión y de no inversión no son las mismas. Están dadas por:

$$R_i \text{ [para (-) entrada]} = R_{11} \quad (23-18)$$

$$R_i \text{ [para (+) entrada]} = R_{21} + R_{22} \quad (23-19)$$

23.3 APLICACIONES DE LAS CONFIGURACIONES BÁSICAS

Las aplicaciones de las configuraciones básicas son incontables. Aquí sólo se estudiarán algunos circuitos.

23.3.1 Amplificador sumador inversor

La salida de un amplificador sumador inversor (fig. 23-5) es proporcional a la suma lineal de los voltajes de entrada.

Dado que $v_x = 0$, la aplicación de la KCL al nodo x da como resultado:

$$\frac{v_1}{R_{11}} + \frac{v_2}{R_{12}} + \frac{v_3}{R_{13}} = - \frac{v_o}{R_2}$$

o bien:

$$v_o = - \left(\frac{R_2}{R_{11}} v_1 + \frac{R_2}{R_{12}} v_2 + \frac{R_2}{R_{13}} v_3 \right) \quad (23-20)$$

Obsérvese que cada entrada es escalada en forma independiente por R_2 , R_{11} , R_{12} , R_{13} .

23.3.2 Mezclador de audio

El aislamiento es una característica importante de la configuración que se muestra en la figura 23-5. El aislamiento es el resultado del hecho de que cada fuente de señales busca el potencial de tierra virtual en el nodo de suma x . Por tanto, las señales de entrada v_1 ,

v_2 , v_3 no interactúan. Ésta es una característica muy deseable, en particular para un mezclador de audio. Así, la intensidad de cada señal puede controlarse en forma independiente de las otras ajustando la resistencia en la trayectoria de la señal.

23.3.3 Amplificador promediador inversor

La salida de un amplificador promediador es proporcional al promedio de todas las señales de entrada. Este proceso de promediación se realiza mediante el ajuste de las resistencias de entrada R_{11} , R_{12} , R_{13} y R_2 , como en la figura 23-5. Por ejemplo, si $R_{11} = R_{12} = R_{13} = R$ y $R_2 = R/3$, entonces la ecuación 23-20 produce:

$$v_0 = -(v_1 + v_2 + v_3)/3 \quad (23-21)$$

que es el resultado que se buscaba.

23.4 CARACTERÍSTICAS DE LOS AMPLIFICADORES OPERACIONALES

Los fabricantes especifican las características eléctricas pertinentes de sus amplificadores operacionales. Por lo general ofrecen esta información en hojas de datos como valores nominales máximos o mínimos, o valores típicos. Estas características se pueden dividir en características de CD y CA. Los dos tipos se repasan en esta sección.

23.4.1 Características de CD

Resulta muy aconsejable el conocimiento de las siguientes características de CD para comprender el comportamiento de un amplificador operacional en un circuito, a fin de eliminar o reducir en todo lo posible los errores que provocan.

Voltaje de desnivel. El amplificador operacional ideal produce un voltaje de salida cero para una entrada diferencial cero. Sin embargo, las imperfecciones inevitables en los componentes del circuito contenidos en los amplificadores reales producen un voltaje en la salida cuando el voltaje de entrada es cero. Esta tensión recibe el nombre de voltaje de desnivel (o de error) de salida. La tensión de entrada diferencial que se requiere entre las terminales de entrada para obtener una salida cero se conoce como voltaje de desni-

vel (o de error) de entrada, V_{os} . El efecto que tiene este voltaje en un inversor se puede observar a partir de la siguiente ecuación:

$$v_0 = \left(1 + \frac{R_2}{R_1}\right)V_{os} - \frac{R_2}{R_1}v_i \quad (23-22)$$

donde $(1 + R_2/R_1)$ se denomina *ganancia de ruido*. El efecto del voltaje de desnivel de entrada se puede reducir agregando un pequeño voltaje de CD en la entrada y ajustando su magnitud y polaridad para producir un voltaje de salida cero cuando $v_i = 0$. Este proceso se conoce como anulación del voltaje de desnivel de salida. En algunos amp op se incorporan terminales especiales para anular el voltaje de desnivel de salida. Si no se dispone de estas terminales se pueden aplicar las técnicas de anulación, conocidas como técnicas de anulación universal, que se muestran en la figura 23-6 para amplificadores de inversión y de no inversión.

Corriente de polarización de entrada. En un amp op ideal, las corrientes de entrada son cero. En realidad, las terminales de entrada conducen pequeñas cantidades de corrientes CD I_{b1} e I_{b2} para polarizar los transistores internos. La corriente de polarización de entrada de un amplificador operacional se define como el promedio de dos corrientes de entrada cuando la salida se anula a cero; es decir:

$$I_b = (I_{b1} + I_{b2})/2 \quad (23-23)$$

Para un amp op típico esta corriente se encuentra en el intervalo de 10 a 100 nA. En la figura 23-7 se presenta la cancelación del efecto que tiene la corriente de polarización de entrada sobre la salida.

Como sucede con el voltaje de desnivel de entrada, la corriente de polarización de entrada varía con la temperatura. Sin embargo, si se hacen idénticas las resistencias "vistas" por ambas entradas, se pueden despreciar los cambios de la corriente de polarización de entrada con la temperatura.

Corriente de desnivel de entrada. La diferencia en magnitudes entre I_{b1} e I_{b2} se denomina corriente de desnivel de entrada, I_{os} :

$$I_{os} = |I_{b1} - I_{b2}| \quad (23-24)$$

Para minimizar el error en el voltaje de salida debido a la corriente de desnivel se conecta un resistor R_b , que

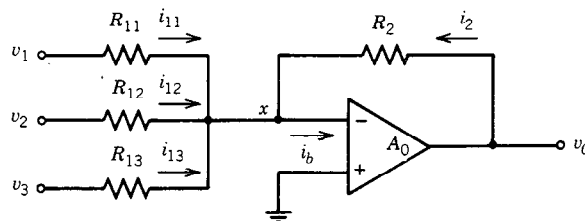


Fig. 23-5. Amplificador sumador inversor.

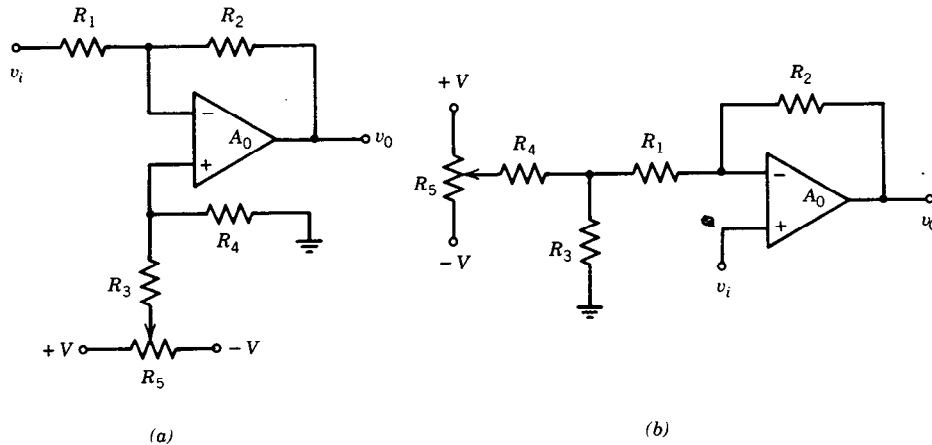


Fig. 23-6. Circuitos de anulación universal de voltajes de desnivel: a) amp op de inversión; b) amp op de no inversión.

se muestra en la figura 23-7. La I_{os} típica es menor del 25% de la corriente de polarización de entrada I_b , que se define en la ecuación 23-23.

23.4.2 Características de CA

La operación de CA de un amplificador operacional no está libre de error. Los errores dependen de si el voltaje de salida de CA es una señal pequeña o grande. Si sólo están presentes señales de salida de CA pequeñas, el desempeño del circuito se ve limitado por el ruido y la respuesta a la frecuencia del amp op. Si están presentes señales de salida de CA grandes, entonces la característica del amp op, llamada velocidad de respuesta, afecta el desempeño del amp op.

Respuesta a la frecuencia. La ganancia de ciclo abierto de un amp op varía con la frecuencia, lo que hace que el dispositivo sea útil solamente en un intervalo finito de frecuencias.

En la figura 23-8 se presenta una respuesta típica de ganancia de ciclo abierto en función de la frecuencia y fase de un amp op. Obsérvese que la ganancia de ciclo abierto es prácticamente constante en bajas frecuencias. Esta ganancia constante recibe el nombre de ganancia de CD, o A_{CD} . A medida que aumenta la frecuencia disminuye la ganancia del amplificador operacional, lo que hace que el ancho de banda del dispositivo sea limitado. Esta limitación se debe a las inevitables capacitancias parásitas inherentemente internas en el amplificador operacional.

Obsérvese que la respuesta a la ganancia tiene dos puntos de esquina (B y C) y en 10 y 10^6 Hz. Se dice que estos puntos corresponden a polos de la función de transferencia del amplificador operacional y que se determinan mediante el cálculo aproximado de la gráfica de ganancia por medio de líneas asintóticas rectas (aproximación de Bode). En los casos en los cuales la respuesta a la frecuencia de ganancia de ciclo abierto $A_o(f)$ contiene uno o dos polos, la ganancia se puede expresar, respectivamente, como:

$$A_o(f) = \frac{A_{DC}}{1 + j \frac{f}{f_p}} \quad (23-25)$$

y

$$A_o(f) = \frac{A_{DC}}{\left(1 + j \frac{f}{f_{p1}}\right)\left(1 + j \frac{f}{f_{p2}}\right)} \quad (23-26)$$

Ancho de banda, BW. El punto de baja frecuencia (E en la fig. 23-8), donde la ganancia está 3 dB por debajo del valor de CD, se denomina ancho de banda de -3dB de ciclo abierto, o frecuencia de corte, f_c . La ganancia en f_c está dada por:

$$A_c = \frac{A_{CD}}{\sqrt{2}} \quad (23-27)$$

$f_c = 10$ Hz en la figura 23-8a.

Ancho de banda de ganancia unitaria, B_u . La frecuencia a la cual la ganancia es la unidad se llama ancho de banda de ganancia unitaria. $B_u = 10^6$ Hz = 1 MHz en la figura 23-8a. Si no está dado el ancho de banda de ganancia unitaria, se puede calcular por medio de:

$$B_u = \frac{0.35}{t_r} \quad (23-28)$$

donde t_r es el tiempo de ascenso transitorio en segundos y B_u está en hertz.

Velocidad de respuesta. En el comportamiento dinámico de señal fuerte (gran amplitud) del amplificador, es importante saber con qué velocidad puede cambiar la salida cuando se aplica una señal fuerte a sus entradas. La máxima velocidad de cambio del voltaje de salida del amp op se llama velocidad de respuesta. La velocidad de respuesta de un amplificador operacional representa la máxima pendiente que

puede tener la respuesta transitoria. Sus valores típicos van de 0.1 V/ μ s a más de 1 000 V/ μ s. En el apéndice de este capítulo se muestra una hoja de datos típica de un amp op, del μ A741.

23.5 AMPLIFICADOR DE INSTRUMENTACIÓN

El amplificador de instrumentación es un amp op diferencial de alta exactitud que puede amplificar fielmente señales de bajo nivel en presencia de ruido intenso de modo común. Otras características son alta impedancia de entrada, bajos desnivel (desequilibrio global) y deriva, baja no linealidad, ganancia estable y baja impedancia de salida.

El amplificador de instrumentación que se ilustra en la figura 23-9 tiene estas propiedades. La alta impedancia de entrada en ambas entradas es garantizada por el uso de amplificadores operacionales A_1 y A_2 en configuraciones no inversoras. Cuando el amplificador diferencial A_3 está equilibrado, se obtiene una CMRR alta. Mediante el uso de la superposición, se encuentra que los voltajes en a y b debidos a las entradas v_1 y v_2 son:

$$v_a = \left(1 + \frac{R_1}{R_G}\right) v_1 - \frac{R_1}{R_G} v_2 \quad (23-29)$$

$$v_b = \left(1 + \frac{R_3}{R_G}\right) v_2 - \frac{R_3}{R_G} v_1 \quad (23-30)$$

Si el amplificador operacional A_3 está equilibrado, es decir, si $R_5 R_6 = R_4 R_7$ y si $R_1 = R_3$, entonces la salida v_0 es:

$$v_0 = \frac{R_5}{R_6} \left(1 + \frac{2R_1}{R_G}\right) (v_2 - v_1) \quad (23-31)$$

Por tanto, la ganancia del amplificador completo puede ser modificada por un solo resistor R_G , como lo indica la línea discontinua de la figura 23-9. Sin embargo, obsérvese que la variación de la ganancia no es

lineal con respecto a R_G . La ganancia del amplificador de instrumentación que se ilustra en la figura 23-10 se puede modificar en forma lineal con respecto a R_G . En este caso, la entrada de los amp op A_1 y A_2 está en ganancia unitaria.

La ganancia del amplificador es controlada por el amp op extra A_4 , y puede demostrarse que la salida está dada por:

$$v_0 = -\frac{R_G}{R_2} (v_1 - v_2) \quad (23-32)$$

Por tanto, la ganancia del circuito se ajusta linealmente por medio del potenciómetro R_G . No obstante, la resistencia de salida de A_4 provoca un desacoplamiento en los resistores, que degrada la CMRR. El efecto de esta resistencia de salida se minimiza con la retroalimentación a bajas frecuencias, pero tiene un efecto significativo a altas frecuencias.

23.6 APLICACIONES LINEALES

En muchos circuitos de amplificadores operacionales el objetivo consiste en obtener una relación lineal entre señales de entrada y salida. Aquí solamente se presentarán el diferenciador y el integrador como aplicaciones lineales de amp op.

23.6.1 Diferenciador

Un diferenciador ideal produce un voltaje de salida proporcional a la derivada del voltaje de entrada. El circuito diferenciador básico se ilustra en la figura 23-11a. Dado que la corriente de entrada del amp op ideal es cero y la retroalimentación a través de R_f mantiene una conexión a tierra virtual en la terminal de inversión, entonces:

$$i(t) = C_1 \frac{dv_i(t)}{dt} \quad \text{y} \quad v_0(t) = -i(t)R_f \quad (23-33)$$

Por tanto:

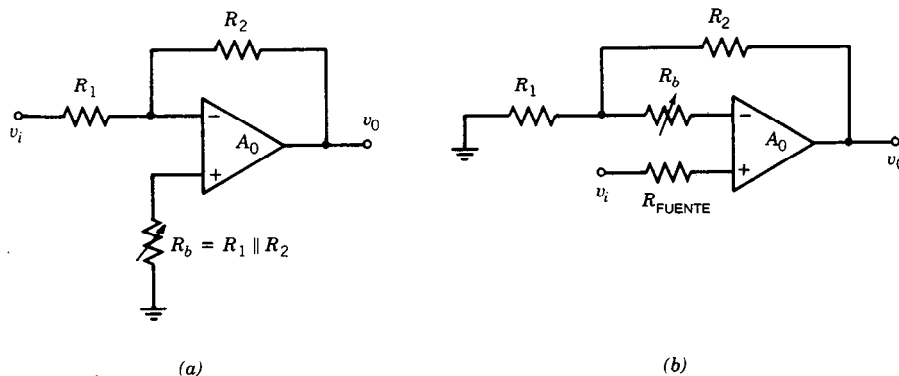


Fig. 23-7. Cancelación del efecto de la corriente de polarización de entrada en la salida de un a) amp op de inversión, b) amp op de no inversión.

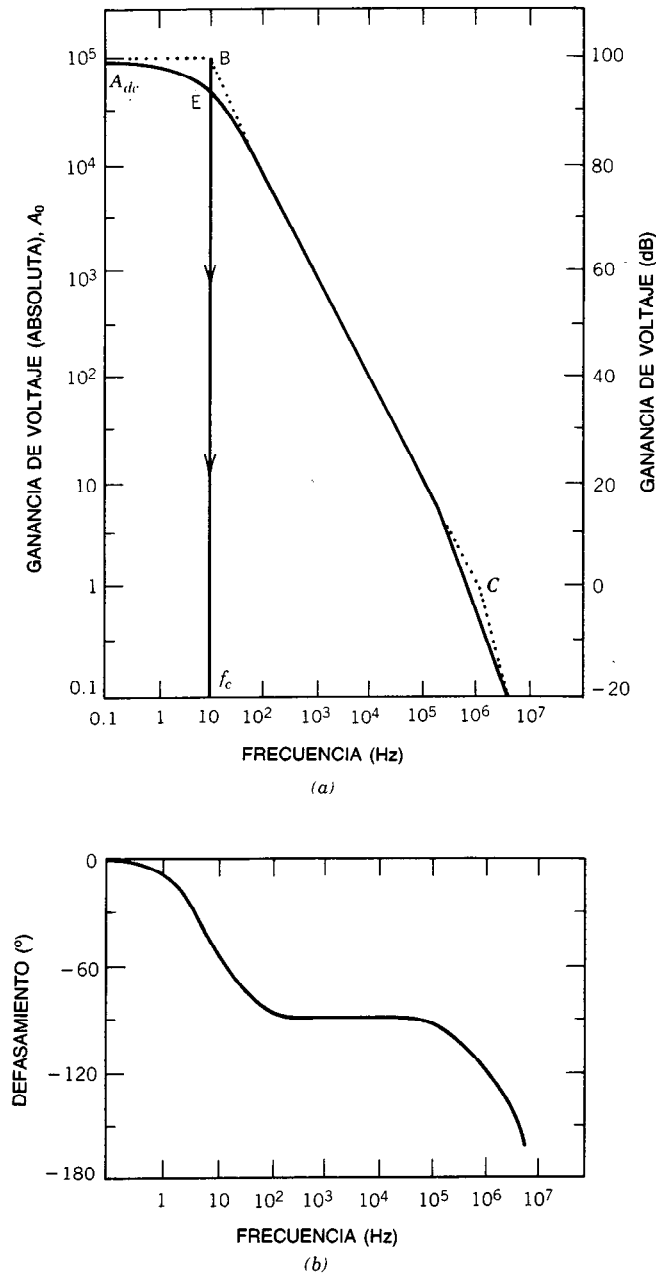


Fig. 23-8. Respuesta a la frecuencia de un amp op: a) gráfica de ganancia de ciclo abierto; b) gráfica de defasamiento.

$$v_0(t) = -R_f C_1 \frac{dv_i(t)}{dt} \quad (23-34)$$

La magnitud de la ganancia de este diferenciador ideal en el dominio de la frecuencia está dada por:

$$|A_{CL}(f)| = \left| \frac{v_0(f)}{v_i(f)} \right| = 2\pi R_f C_1 f \quad (23-35)$$

De este modo, la ganancia de ciclo cerrado varía linealmente con la frecuencia. El problema que se tiene con este diferenciador básico, pese a ello, es la impedancia de entrada del circuito. Es una capacitancia pura, que no es aceptable para la mayor parte de las fuentes de señales. Por otra parte, el ruido de alta frecuencia opacaría la señal diferenciada, y el circuito podría presentar una tendencia a la inestabilidad.

El circuito modificado de la figura 23-11b es el medio predilecto para eliminar estos problemas. Se incluye R_2 para evitar que la corriente de polarización de entrada produzca un desnivel de CD en la salida del amp op. El capacitor C_2 es necesario para derivar el ruido térmico de R_2 a tierra. Si no se incluye C_f , la ganancia de ciclo cerrado resulta ser:

$$A_{CL}(f) = \frac{-j(f/f_d)}{1 + j(f/f_1)} \quad (23-36)$$

donde:

$$f_d = 1/(2\pi R_f C_1), \quad f_1 = 1/(2\pi R_1 C_1) \quad (23-37)$$

La verdadera diferenciación se logra con las frecuencias $f_d \leq f \leq f_1$. Fuera de este intervalo el circuito actúa como amplificador de voltaje.

Cuando se incluye C_f , la respuesta a la frecuencia de la ganancia de ciclo cerrado es:

$$A_{CL}(f) = \frac{-i(f/f_d)}{[1 + i(f/f_1)][1 + i(f/f_2)]} \quad (23-38)$$

donde $f_2 = 1/2\pi R_f C_f$.

Obsérvese que la inclusión de R_1 y C_f introdujo dos polos, uno debido a R_1 y el otro debido a C_f . Esto da por resultado un sistema estable y reduce el ruido de alta frecuencia.

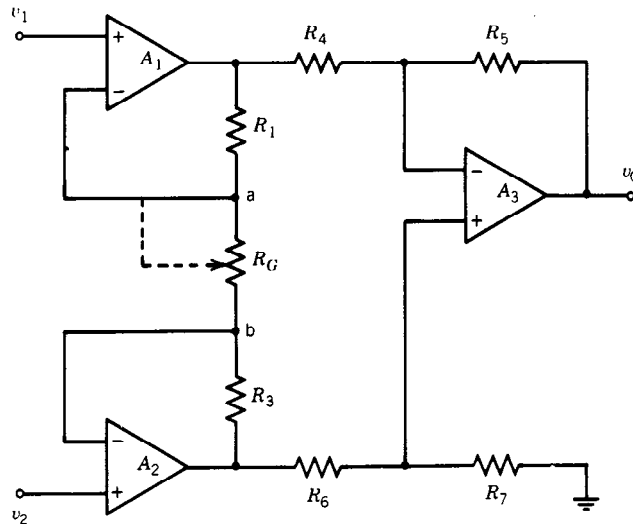


Fig. 23-9. Amplificador de instrumentación de entrada diferencial de ganancia variable.

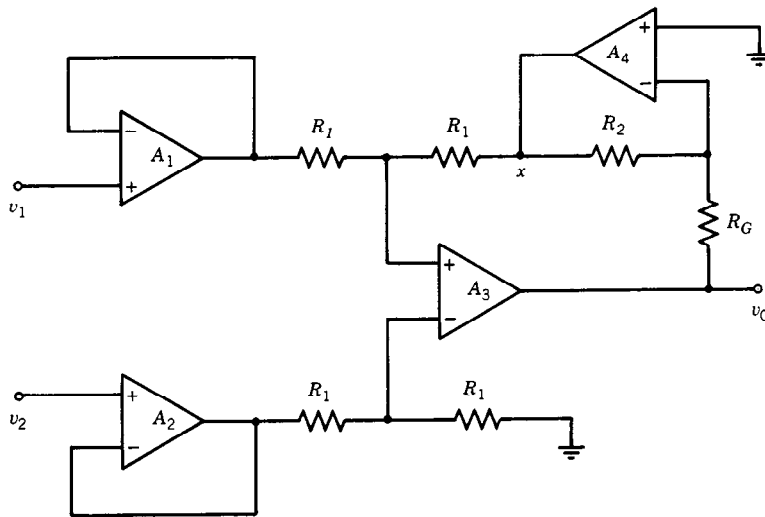


Fig. 23-10. Amplificador de instrumentación de ganancia lineal controlada.

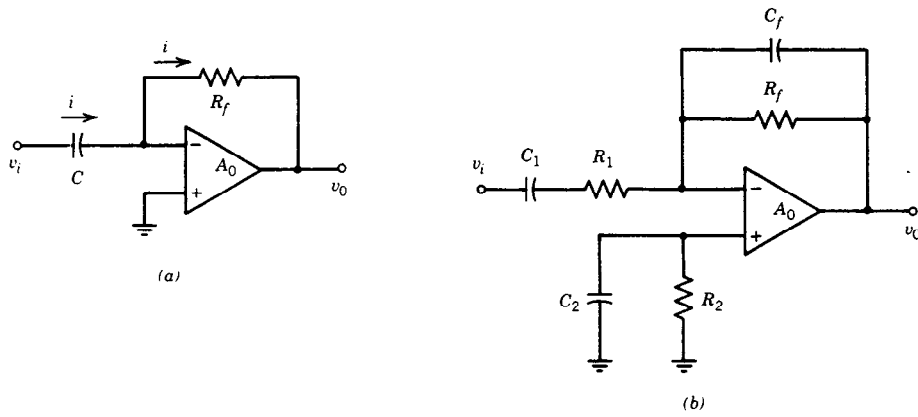


Fig. 23-11. Circuito diferenciador: a) básico; b) modificado.

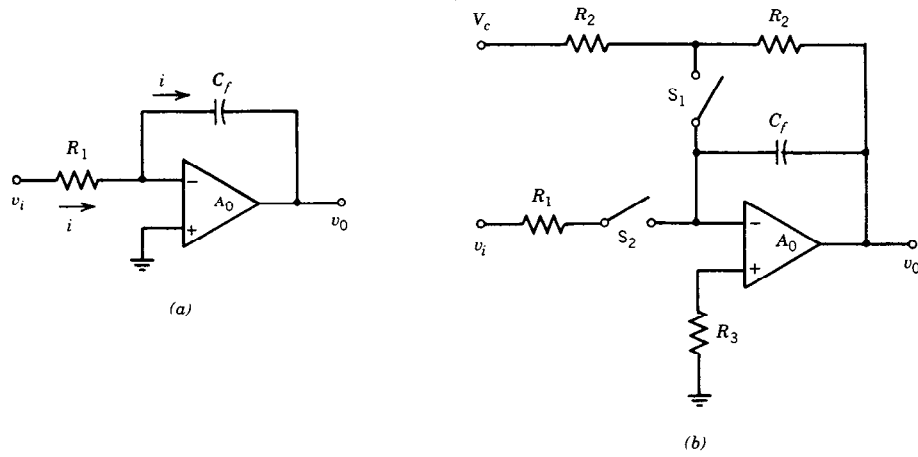


Fig. 23-12. Circuito integrador: a) básico; b) con recolocación manual.

23.6.2 Integrador

Un integrador ideal produce un voltaje de salida proporcional a la integral de la señal de voltaje de entrada. El circuito integrador básico se ilustra en la figura 23-12a. La retroalimentación hacia el amp op es debida al capacitor C_f , que mantiene una conexión a tierra virtual en la entrada de inversión del amp op. Por tanto:

$$v_0(t) = -\frac{1}{C_f} \int_0^t i(\tau) d\tau + v_0(0) \quad (23-39)$$

donde:

$$i(t) = -\frac{v_i(t)}{R_1}$$

y de este modo:

$$v_0(t) = -\frac{1}{R_1 C_f} \int_0^t v_i(\tau) d\tau + v_0(0) \quad (23-40)$$

La magnitud de la ganancia en el dominio de la frecuencia está dada entonces por:

$$|A_{CL}(f)| = \left| \frac{V_0(f)}{V_i(f)} \right| = \frac{1}{2\pi R_1 C_f f} \quad (23-41)$$

La ganancia y el ancho de banda finitos afectan la respuesta del integrador. Las fuentes de error de un integrador son el voltaje de desnivel de entrada V_{os} y la corriente de desnivel de entrada I_{os} . Debido a estos errores de CD, la salida del integrador consta de dos componentes, como se indica en la ecuación 23-42:

$$v_0(t) = \underbrace{-\frac{1}{R_1 C_f} \int v_i(t) dt}_{\text{término de la señal}} + \underbrace{\frac{1}{R_1 C_f} \int V_{os} dt + \frac{1}{C_f} \int I_{os} dt + V_{os}}_{\text{término de error}} \quad (23-42)$$

Los errores de voltaje de rampa producidos por V_{os} e I_{os} en el segundo y tercer términos de esta ecuación seguirán aumentando hasta que el amplificador alcance su voltaje de saturación (o el límite impuesto por los circuitos externos). Si no se incluye la resistencia R_3 de la figura 23-12b, el error provocado por I_{os} será sustituido por un error más grande debido a la corriente de polarización de entrada I_b .

El proceso de integración en un integrador se puede iniciar y terminar por medio de un circuito conmutador simple, en forma manual, como se ilustra en la figura 23-12b. Cuando está cerrado el interruptor S_1 , el capacitor C_f se carga y el voltaje de salida aumenta hasta el valor negativo de V_c (modo de recolocación). Si S_1 está abierto y S_2 cerrado, el circuito da inicio a la integración de la señal $v_i(t)$ comenzando en el valor de $-V_c$ (modo de integración). Si ambos interruptores se mantienen abiertos, el voltaje de salida conservará su último valor (modo de retención).

$$\frac{dv(0)}{dt} = 2, \quad v(0) = 4 \quad (23-44)$$

Se puede probar que el circuito de la figura 23-13 realizará esta ecuación diferencial.

Obsérvese que los amp op A_1 y A_2 operan como integradores y los amp op A_3 y A_4 como sumadores.

23.7 APLICACIONES NO LINEALES

A pesar de que en muchas aplicaciones analógicas se buscan relaciones lineales, la mayor parte de las operaciones de cálculo analógicas requieren características no lineales. Para que sean de utilidad, éstas se consideran lineales en ciertos intervalos limitados. Entre las aplicaciones no lineales de procesamiento de señales se cuentan los comparadores, amplificadores logarítmicos y antilogarítmicos, etc. Si se emplean elementos no

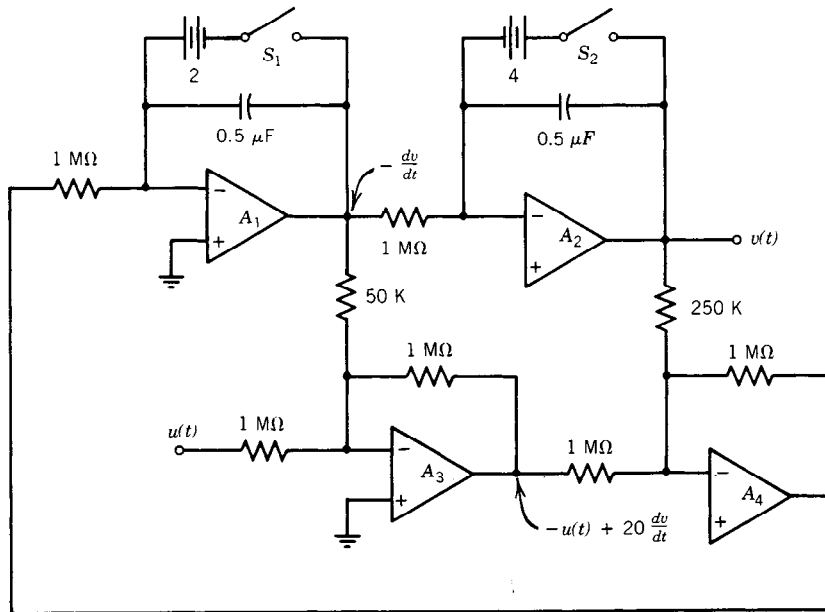


Fig. 23-13. Computadora analógica que resuelve la ecuación 23-43.

Para que un integrador sea óptimo, el capacitor de retroalimentación se debe elegir con una corriente de fuga por el dieléctrico menor que la corriente de polarización del amp op. Asimismo, en la integración a largo plazo se utilizan amp op estabilizados por un interruptor (cortador) periódico.

A modo de ejemplo considérese la implementación de una ecuación diferencial de segundo orden en una computadora analógica:

$$\frac{d^2v(t)}{dt^2} + 20 \frac{dv(t)}{dt} + 4v(t) = u(t) \quad (23-43)$$

Sean las condiciones iniciales:

lineales en la trayectoria de corrección anticipante, la de retroalimentación o ambas, es posible construir familias completas de circuitos no lineales. Por tanto, se utilizan bloques fundamentales básicos de funciones matemáticas en infinidad de aplicaciones del procesamiento de señales.

23.7.1 Comparador

Los comparadores se utilizan para comparar una señal con respecto a otra de referencia. En la figura 23-14 se muestran un comparador ideal y su característica de transferencia. La señal se aplica a la terminal de inversión (comparador de inversión).

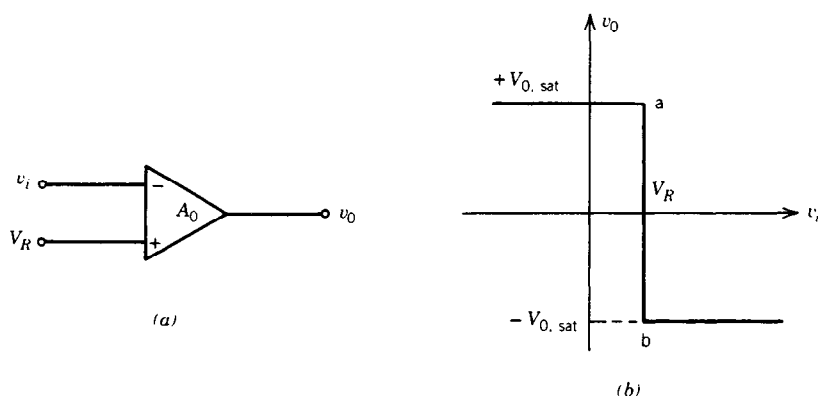


Fig. 23-14. Comparador básico: a) símbolo; b) característica de transferencia.

Por tanto:

$$v_o = \begin{cases} V_{0, \text{sat}} & \text{para } v_i < V_R \\ 0 & \text{para } v_i = V_R \\ -V_{0, \text{sat}} & \text{para } v_i > V_R \end{cases} \quad (23-45)$$

Si se intercambian v_i y V_R en la figura 23-14a, se produce un comparador de no inversión. El amp op se opera en una condición de ciclo abierto. Por tanto, la pendiente de la recta ab es infinita para un amp op ideal y A_0 para un amp op práctico. La salida está limitada por los niveles de saturación $+V_{0, \text{sat}}$ y $-V_{0, \text{sat}}$. Estos voltajes de saturación pueden ser modificados por los voltajes alimentadores que se aplican al amplificador operacional.

Por lo general se desea controlar la oscilación de la salida independientemente de los voltajes de la fuente de alimentación. En la figura 23-15 se ilustran dos de estos circuitos y sus características de transferencia.

23.7.2 Detector de paso por cero

Si V_R se hace igual a cero, la salida responderá cada vez que la entrada pase por cero. Este circuito comparador se conoce como detector de paso por cero.

23.7.3 Amplificador logarítmico

Si un dispositivo no lineal se conecta en la trayectoria de retroalimentación de un amp op, la salida del circuito es proporcional al logaritmo de la señal de entrada.

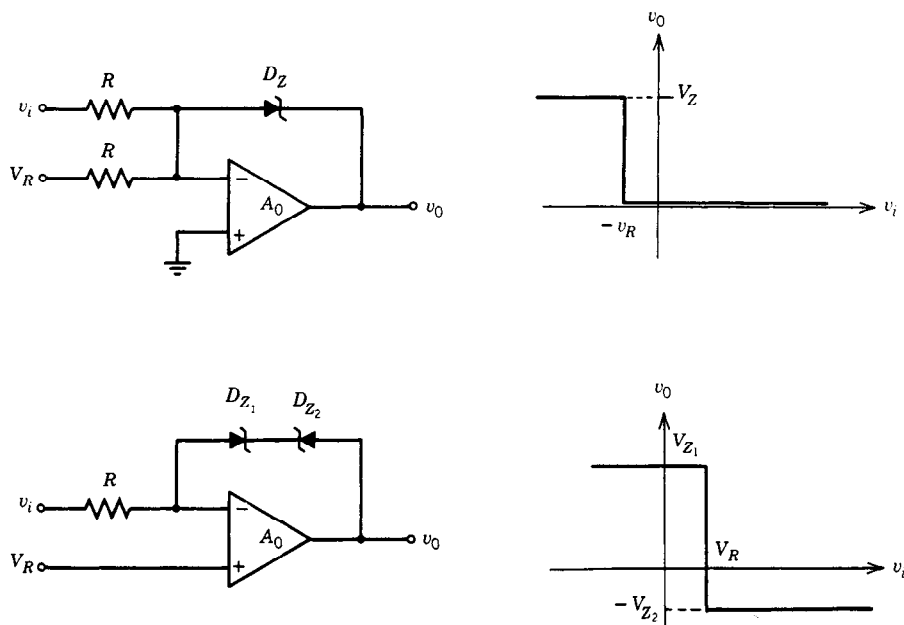


Fig. 23-15. Comparadores con limitadores de retroalimentación.

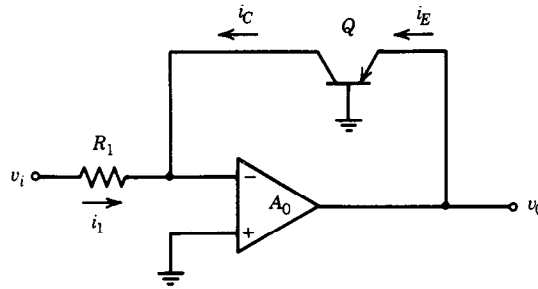


Fig. 23-16. Circuito amplificador logarítmico.

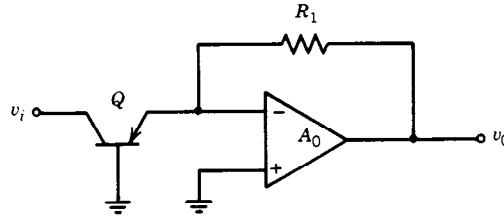


Fig. 23-17. Circuito amplificador antilogarítmico.

da (fig. 23-16). En esta configuración, el voltaje (o la corriente) de entrada determina la corriente de colector. En esencia $i_1 = -i_C$, el colector de Q está virtualmente conectado a tierra, y $v_0 = v_{BE}$. El amp op proporciona la corriente i_E que se necesita. Para $h_{FE} \gg 1$, $i_C \cong i_E$ y la ecuación de Eber-Moll para un modelo de transistor bipolar produce:

$$i_C = \alpha_N I_{ES} \left[\exp\left(-\frac{qV_{EB}}{kT}\right) - 1 \right] \quad (23-46)$$

donde $v_{EB} = v_0$

α_N = ganancia de corriente normal (en sentido directo)

I_{ES} = corriente de saturación inversa

$k = 1.380 \times 10^{-23} \text{ J}^\circ\text{K}$ (constante de Boltzmann)

T = temperatura absoluta, K

Para $v_{BE} < 100 \text{ mV}$, se tiene:

$$i_C \cong \alpha_N I_{ES} \exp\left(-\frac{qV_{EB}}{kT}\right) \quad (23-47)$$

El amp op cumple $i_C = -i_1 = -(v_i)/(R_1)$, y:

$$v_0 = -\frac{kT}{q} \ln\left(-\frac{v_i}{R_1 \alpha_N I_{ES}}\right) \quad (23-48)$$

Por tanto, el voltaje de salida es proporcional al logaritmo del voltaje de entrada. Se puede lograr un intervalo dinámico de seis a ocho décadas con este circuito. Se debe observar que el voltaje de salida v_0 depende de la temperatura en virtud del factor de escala kT/q y la corriente de saturación inversa I_{ES} . Estos efectos de la temperatura se pueden reducir mediante el uso de circuitos de compensación de temperatura.

23.7.4 Circuitos antilogarítmicos

Si se intercambian las posiciones de resistor y transistor de entrada de la figura 23-16, se puede utilizar el circuito de la figura 23-17 como amplificador logarítmico inverso (antilogarítmico). Una vez más, este circuito adolece de sensibilidad a la temperatura. También se busca una salida v_0 tal que:

$$v_0 = K_1 e^{K_2 v_i} \quad (23-49)$$

donde K_1 y K_2 son constantes. Sin embargo, el circuito que se muestra no produce $v_0 = K_1$ para $v_i = 0$. Si el amp op se compensa (balancea) con cuidado, $v_0 = 0$ para $v_i = 0$. Por tanto, si el amp op se polariza adecuadamente, v_0 puede hacerse igual a K_1 para $v_i = 0$. Después se deberá garantizar que la operación no sea afectada por kT/q de Q .

Entre otras aplicaciones no lineales se cuentan los multiplicadores, divisores, circuitos de ley cuadrática, etcétera. Por razones de espacio, estas aplicaciones no se considerarán aquí. El lector interesado en ellas puede consultar las referencias bibliográficas.

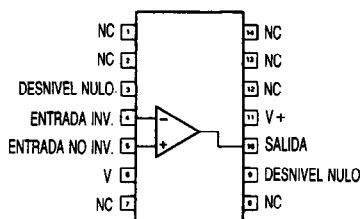
REFERENCIAS BIBLIOGRÁFICAS

1. J. G. Graeme, G.E. Tobey y L. P. Huelsman, *Operational Amplifiers, Design and Applications*, McGraw-Hill, Nueva York.
2. J. G. Graeme, *Application of Operational Amplifiers*, McGraw-Hill, Nueva York.
3. J. V. Wait, L. P. Huelsman y G. A. Korn, *Introduction to Operational Amplifier Theory and Applications*, McGraw-Hill, Nueva York.
4. J. K. Roberge, *Operational Amplifiers, Theory and Practice*, Wiley, Nueva York.

APÉNDICE 23-1. AMPLIFICADOR OPERACIONAL DE USO GENERAL (MC1458/MC1558/ μ A741/ μ A741C)

CONFIGURACIONES DE PUNTAS DE CONTACTO

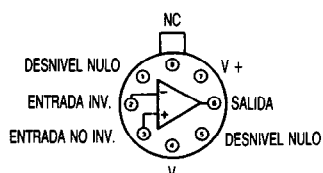
ENCAPSULADO F,N-14



NÚM. DE PIEZA

μ A741F
 μ A741N-14
 μ A741CF
 μ A741CN-14

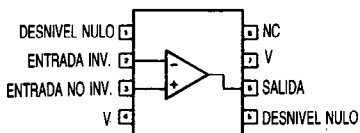
ENCAPSULADO H



NÚM. DE PIEZA

μ A741H
 μ A741CH

ENCAPSULADO N

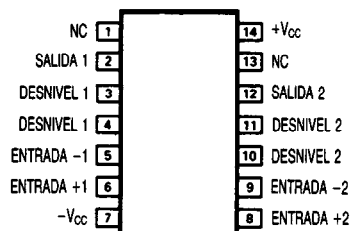


NÚM. DE PIEZA

μ A741N
 μ A741CN

μ A741/741C,
MC1458/1558-F,N,H

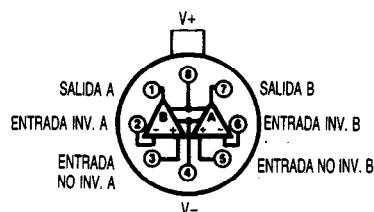
ENCAPSULADO F,N-14



NÚM. DE PIEZA

MC1458F
MC1558F
MC1458N-14
MC1558N-14

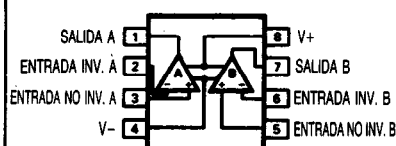
ENCAPSULADO H



NÚM. DE PIEZA

MC1458H
MC1558H

ENCAPSULADO N



NÚM. DE PIEZA

MC1458N
MC1558N

Descripción

El μ A741 es un amplificador operacional de alto rendimiento con alta ganancia de ciclo abierto, compensación interna, amplio intervalo de modo común y estabilidad térmica excepcional.

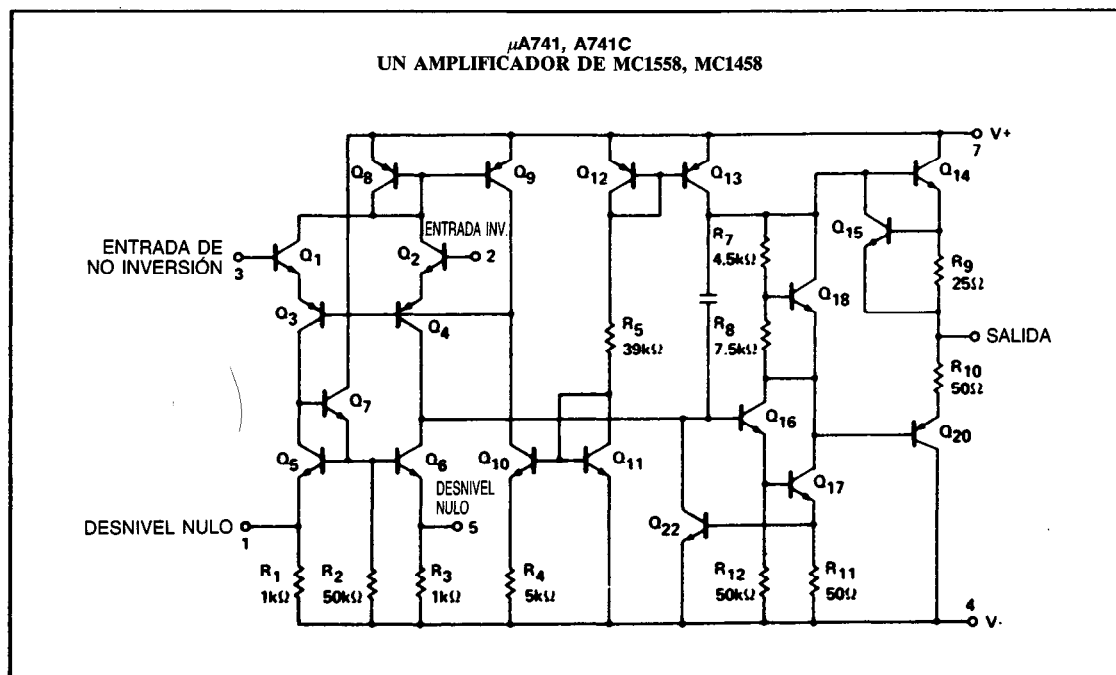
Este tipo de amplificador operacional está protegido contra cortocircuitos y hace posible la anulación del voltaje de desnivel.

El MC1558/MC1458/5A1458 consta de un par de amp op 741 en una sola pastilla.

Características

- Compensación de frecuencia interna
- Protección contra cortocircuitos
- Excelente estabilidad térmica
- Amplio intervalo de voltaje de entrada
- No hay enganche
- 1558/1458 son dos "amp op" en el espacio de un paquete 741
- MC1558 Mil std 883A,B,C disponible
- μ A741 Mil std 883A,B,C disponible

ESQUEMA EQUIVALENTE



VALORES NOMINALES MÁXIMOS ABSOLUTOS

Parámetro	Valor nominal	Unidad
Voltaje alimentador		
$\mu A741C$	± 18	V
MC1458		
$\mu A741, MC1558$	± 22	V
Disipación de energía		
interna, N-14	600	mW
Encapsulado N	500	mW
Encapsulado H ¹	800	mW
Encapsulado F	1 000	mW
Voltaje de entrada diferencial	± 30	V
Voltaje de entrada ²	± 15	V
Duración del cortocircuito de salida	Continua	
Intervalo de temperatura de operación		
$\mu A741C, MC1458$	0 a +70	°C
	-40 a +85	°C
$\mu A741, MC1558$	-55 a +125	°C
Intervalo de temperatura de almacenamiento	-65 a +150	°C
Temperatura del plomo (soldadura en 60 s)	300	°C

NOTAS

- Valores nominales basados en resistencias térmicas y exposición de la unión al ambiente de 208 °C/W, 240 °C/W, 150 °C/W, 110 °C/W para los encapsulados N-14, N, H y F, respectivamente, y una temperatura de unión máxima de 150 °C.
- Para voltajes alimentadores menores de ± 15 V, el voltaje de entrada máximo absoluto es igual al voltaje alimentador.

CARACTERÍSTICAS ELÉCTRICAS DE CD

Parámetro	Condiciones de prueba	$\mu A741$			$\mu A741C$			Unidad
		Mín	Tipo	Máx	Mín	Tipo	Máx	
V_{DES}	Voltaje de desnivel $R_S = 10k\Omega$, recalentamiento		1.0 1.0	5.0 6.0		2.0	6.0 7.5	mV mV
I_{DES}	Corriente de desnivel		20	200		20	200 300	nA nA nA nA
I_{BIAS}	Corriente de polarización de entrada Recalentamiento $T_A = +125^\circ C$ $T_A = -55^\circ C$		7.0 20	200 500				nA nA nA nA
V_{SAL}	Oscilación del voltaje de salida Recalentamiento $T_A = +125^\circ C$ $T_A = -55^\circ C$		80 30 300	500 500 1 500		80	500 800	nA nA nA nA
A_{VOL}	Ganancia de voltaje de señal fuerte $R_L = 10k\Omega$, recalentamiento $R_L = 2k\Omega$, $V_O = \pm 10V$, $R_L = 2k\Omega$, $V_O = \pm 10V$, recalentamiento	± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
	Intervalo de ajuste del voltaje de desnivel		200		20 15	200		V/mV V/mV
P_{SRR}	Razón de rechazo del voltaje alimentador		± 30			± 30		mV
$CMRR$	Razón de rechazo de modo común		10	150		10	150	$\mu V/V$ $\mu V/V$
I_{CC}	Corriente alimentadora	70	90					dB dB
			1.4 1.5 2.0	2.8 2.5 3.3		1.4	2.8	mA mA mA
V_{ENT} R_{ENT}	Intervalo de voltaje de entrada Resistencia de entrada	± 12 0.3	± 13 2.0		± 12 0.3	± 13 2.0		V M Ω
P_d	Consumo de energía		50 45 45	85 75 100		50	85	mW mW mW
R_{SAL} I_{SC}	Resistencia de salida Corriente de cortocircuito de salida		75 25			75 25		Ω mA

$T_A = 25^\circ C$, $V_S = \pm 15V$, a menos que se especifique otra cosa.

CARACTERÍSTICAS ELÉCTRICAS DE CD (continuación)

Parámetro	Condiciones de prueba	MC1558			Unidad
		Mín	Tipo	Máx	
V_{DES}	Voltaje de desnivel $R_S = 10k\Omega$, recalentamiento		1.0	5.0 6.0	mV mV
I_{DES}	Corriente de desnivel Recalentamiento		20	200 500	nA nA
I_{BIAS}	Corriente de polarización de entrada Recalentamiento		80	500 1 500	nA nA
V_{SAL}	Oscilación del voltaje de salida $R_L = 10k\Omega$, recalentamiento	± 12 ± 10	± 14 ± 13		V V
A_{VOL}	Ganancia de voltaje de señal fuerte $R_L = 2k\Omega$, $V_O = \pm 10V$, recalentamiento	50 25	100		V/mV V/mV
	Intervalo de ajuste del voltaje de desnivel		± 30		mV
P_{SRR}	Razón de rechazo del voltaje alimentador $R_S \leq 10k\Omega$		30	150	$\mu V/V$
CMRR	Razón de rechazo de modo común		70	90	dB
I_{CC}	Corriente alimentadora		2.3	5.6	mA
V_{ENT} R_{ENT}	Intervalo de voltaje de entrada Resistencia de entrada ($\mu A741$, recalentamiento)	± 12	± 13		V MQ
P_d	Consumo de energía		70	150	mW
R_{SAL} I_{SC}	Separación de canales Resistencia de salida Corriente de cortocircuito de salida		120 25		dB Ω mA

$T_A = 25^\circ C$, $V_S = \pm 15 V$, a menos que se especifique otra cosa.

CARACTERÍSTICAS ELÉCTRICAS DE CD (continuación)

Parámetro	Condiciones de prueba	MC1458			Unidad
		Mín	Tipo	Máx	
V _{DES} Voltaje de desnivel	R _S = 10kΩ R _S = 10kΩ, recalentamiento		2.0	6.0 7.5	mV mV
I _{DES} Corriente de desnivel	Recalentamiento		20	200 300	nA nA
I _{BIAS} Corriente de polarización de entrada	Recalentamiento		80	500 800	nA nA
V _{SAL} Oscilación del voltaje de salida	R _L = 10kΩ R _L = 2kΩ, recalentamiento	±12 ±10	±14 ±13		V V
A _{VOL} Ganancia de voltaje de señal fuerte	R _L = 2kΩ, V _O = ±10V R _L = 2kΩ, V _O = ±10V, recalentamiento	25 15	200		V/mV V/mV
	Intervalo de ajuste del voltaje de desnivel		±30		mV
P _{SRR} Razón de rechazo del voltaje alimentador	R _S ≤ 10kΩ		30	170	μV/V
CMRR Razón de rechazo de modo común			70	90	dB
I _{CC} Corriente alimentadora			2.3	5.0	mA
V _{ENT} Intervalo del voltaje de entrada	(μA741, recalentamiento)	±12	±13		V
R _{ENT} Resistencia de entrada					MΩ
P _d Consumo de energía			70	170	mW
I _{SC} Separación de canales			120		dB
	Corriente de cortocircuito de salida		25		mA

T_A = 25 °C, V_S = ± 15 V, a menos que se especifique otra cosa.

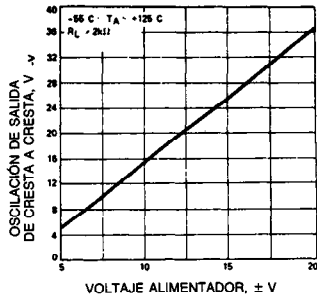
CARACTERÍSTICAS ELÉCTRICAS DE CA

Parámetro	Condiciones de prueba	μA741, μA741C			MC1558, MC1458			Unidad
		Mín	Tipo	Máx	Mín	Tipo	Máx	
Resistencia de entrada en paralelo	Ciclo abierto, f = 20 Hz				0.3			MΩ
Capacitancia de entrada en paralelo	Ciclo abierto, f = 20 Hz		1.4					pF
Impedancia de entrada de modo común	f = 20Hz					200		MΩ
Voltaje de ruido de entrada equivalente	A _V = 100, R _S = 10kΩ, B _W = 1.0kHz f = 1.0kHz					45		nV√Hz
Ancho de banda de potencia	A _V = 1, R _L = 2.0kΩ, THD ≤ 5% V _{SAL} = 20Vp-p					14		kHz
Margen de fase						65		grados
Margen de ganancia						11		dB
Frecuencia de cruce de ganancia unitaria	Ciclo abierto		1.0			1.0		MHz
Ganancia unitaria de respuesta transitoria	V _{ENT} = 20mV, R _L = 2kΩ, C _L ≤ 100pf							
Tiempo de ascenso			0.3			0.3		μs
Sobretensión			5.0			5.0		%
Velocidad de respuesta	C ≤ 100pf, R _L ≥ 2k, V _{ENT} = ±10V		0.5			0.8		V/μs

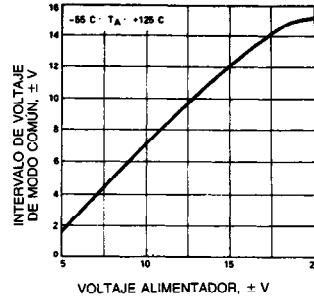
T_A = 25 °C, V_S = ± 15 V, a menos que se especifique otra cosa.

CARACTERÍSTICAS DE RENDIMIENTO TÍPICAS

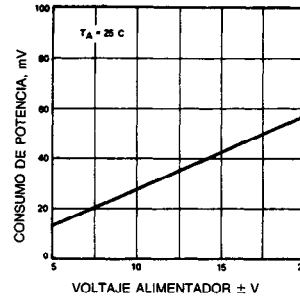
OSCILACIÓN DEL VOLTAJE DE SALIDA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



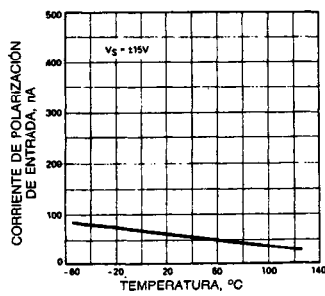
INTERVALO DEL VOLTAJE DE ENTRADA DE MODO COMÚN COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



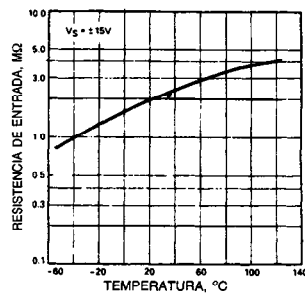
CONSUMO DE ENERGÍA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



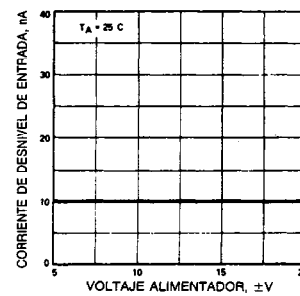
CORRIENTE DE POLARIZACIÓN DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



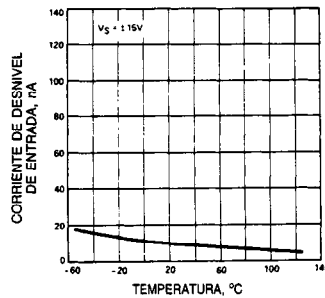
RESISTENCIA DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



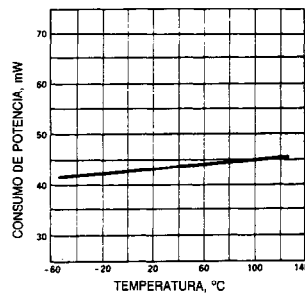
CORRIENTE DE DESNIVEL DE ENTRADA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



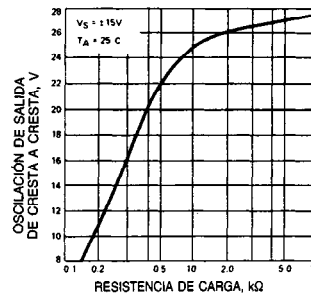
CORRIENTE DE DESNIVEL DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



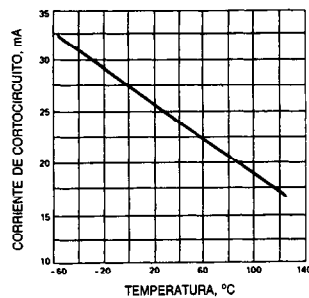
CONSUMO DE POTENCIA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



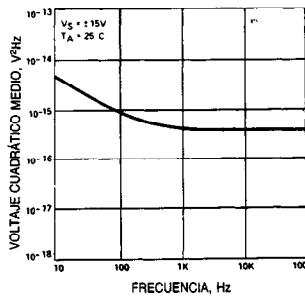
OSCILACIÓN DEL VOLTAJE DE SALIDA COMO FUNCIÓN DE LA RESISTENCIA DE CARGA



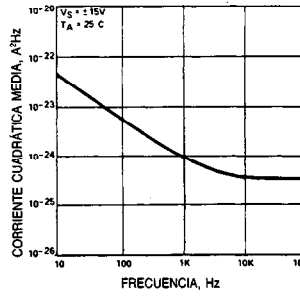
CORRIENTE DE CORTOCIRCUITO DE SALIDA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



VOLTAJE DE RUIDO DE ENTRADA COMO FUNCIÓN DE LA FRECUENCIA

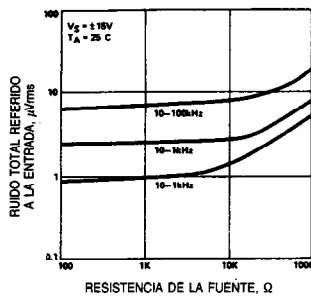


CORRIENTE DE RUIDO DE ENTRADA COMO FUNCIÓN DE LA FRECUENCIA

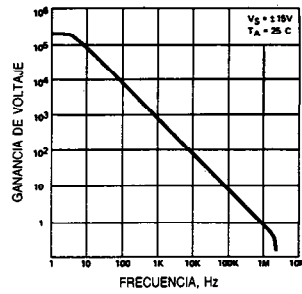


CARACTERÍSTICAS DE RENDIMIENTO TÍPICAS (continuación)

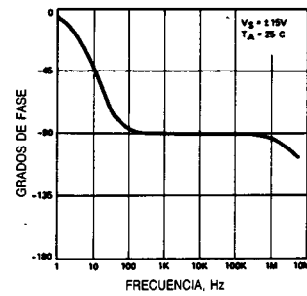
RUIDO DE BANDA ANCHA PARA ALGUNOS ANCHOS DE BANDA



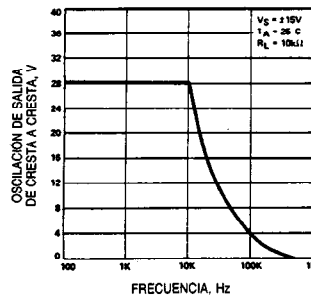
GANANCIA DE VOLTAJE DE CICLO ABIERTO COMO FUNCIÓN DE LA FRECUENCIA



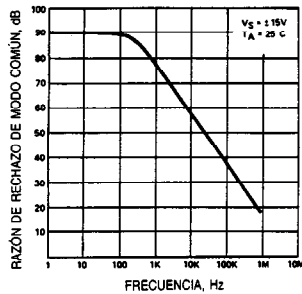
RESPUESTA DE FASE DE CICLO ABIERTO COMO FUNCIÓN DE LA FRECUENCIA



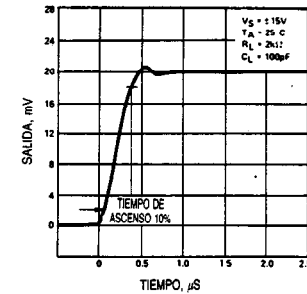
OSCILACIÓN DEL VOLTAJE DE SALIDA DE CRESTA COMO FUNCIÓN DE LA FRECUENCIA



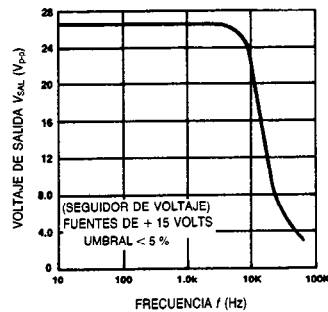
RAZÓN DE RECHAZO DE MODO COMÚN COMO FUNCIÓN DE LA FRECUENCIA



RESPUESTA TRANSITORIA



ANCHO DE BANDA DE POTENCIA (oscilación de señal fuerte en función de la frecuencia)



CAPÍTULO 24

Generadores de ondas de forma y circuitos relacionados

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

24.1 Osciladores

- 24.1.1 Osciladores sinusoidales
- 24.1.2 Osciladores no sinusoidales

24.2 Modulación

- 24.2.1 Modulación en amplitud
- 24.2.2 Modulación en frecuencia y en fase
- 24.2.3 Modulación en pulsos

24.3 Desmoduladores

- 24.3.1 Desmoduladores de AM
- 24.3.2 Desmoduladores de FM
- 24.3.3 Desmoduladores de amplitud en pulsos

24.4 Convertidores de frecuencias

- 24.4.1 Principios generales
- 24.4.2 Mezcladores
- 24.4.3 Convertidores paramétricos
- 24.4.4 Multiplicador de frecuencias

24.5 Detectores

- 24.5.1 Detector de nivel
- 24.5.2 Detector de cresta
- 24.5.3 Detector de envolvente
- 24.5.4 Detector de fase
- 24.5.5 Detector de frecuencia

24.1 OSCILADORES

Los **osciladores** son circuitos cuya salida es una señal periódica. La salida de un oscilador puede ser una señal sinusoidal o no sinusoidal, por ejemplo, una onda cuadrada o triangular. En esta sección se analizan diversos tipos de osciladores sinusoidales y no sinusoidales.

24.1.1 Osciladores sinusoidales

Varias configuraciones de circuitos producen salidas sinusoidales incluso sin la excitación por una señal de entrada. Considérese el sistema de retroalimentación que se ilustra en la figura 24-1. Se trata de un circuito de retroalimentación positiva (cap. 33). La ganancia de este circuito está dada por:

$$G = \frac{A}{1 - \beta A} \quad (24-1)$$

Como se indica en el capítulo 33, la ganancia de ciclo abierto βA tiende a la unidad, la ganancia de ciclo cerrado G tiende a infinito y se puede producir un voltaje de salida finito en ausencia de la señal de entrada.

Por tanto, la condición para que se efectúe una oscilación sinusoidal puede expresarse de la siguiente forma:

$$\beta A = |\beta A| \angle 360^\circ \quad (24-2)$$

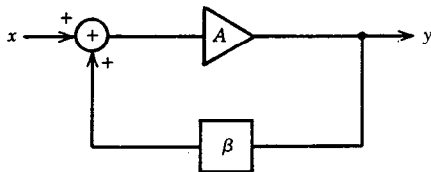
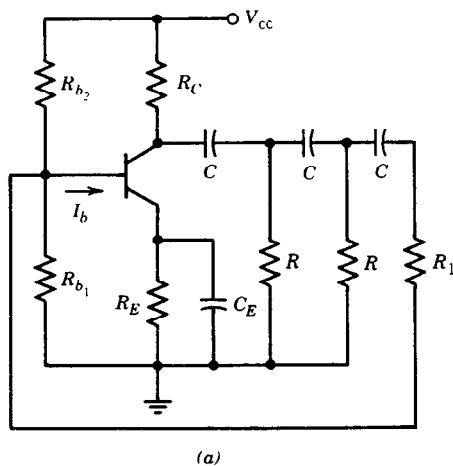
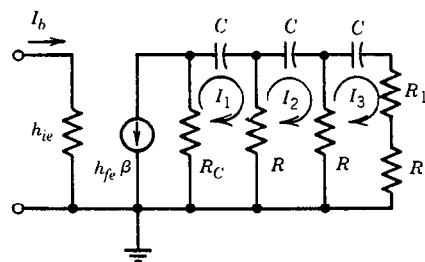


Fig. 24-1. Circuito de retroalimentación positiva.



(a)



(b)

Fig. 24-2. a) Oscilador de defasamiento de transistor. b) Circuito equivalente.

a una sola frecuencia ω_0 , donde $k = 0, 1, 2, 3, \dots$. Esto quiere decir que el amplificador de retroalimentación será inestable a una frecuencia ω_0 , pues producirá una salida sinusoidal en ausencia de entrada. Por tanto, se puede transmitir una señal de frecuencia ω_0 sin variación en su magnitud o fase.

También pueden ocurrir oscilaciones en un sistema de retroalimentación negativa. Cuando se conectan varias etapas de amplificación formando una retroalimentación negativa, los efectos reactivos en torno al ciclo pueden generar un desfase extra de 180° , lo que transforma la retroalimentación negativa en positiva y puede provocar oscilación. Se utilizan circuitos compensadores para evitar estas oscilaciones.

En la práctica, la magnitud de la ganancia de ciclo abierto $|\beta A|$ se hace ligeramente mayor que la unidad. En este caso, la amplitud de la oscilación de salida aumentará al principio. El aumento de amplitud está limitado por la no linealidad del dispositivo activo asociado con el amplificador A. La oscilación puede ser iniciada por un voltaje transitorio que se genera al activar la fuente de energía o bien por la presencia de ruido. Aquí se describen algunos circuitos osciladores sinusoidales.

Oscilador de defasamiento

Un oscilador, en términos generales, requiere retroalimentación positiva en la cual la señal de salida es enviada de regreso en fase para mantener la entrada. La etapa de emisor común de la figura 24-2 proporciona una inversión de fase de 180° entre la señal de entrada en su base y la señal de salida en su colector. La red de defasamiento RC de tres etapas proporciona un desfase extra de 180° , que cumple la condición de ángulo de fase para la oscilación.

Dado que la impedancia de entrada del transistor $R_i = h_{ie} \parallel R_b$, donde $R_b = R_1 \parallel R_2$ y es normalmente menor que R , se agrega la resistencia en serie R_1 , de manera que $R = R_i + R_1$. Por tanto, la condición para que haya oscilación es $I_3 / I_b \geq 1 \angle 0$. Se determina que las ecuaciones de malla son:

$$\begin{bmatrix} R_C + R - jX_C & -R & 0 \\ -R & 2R - jX_C & -R \\ 0 & -R & 2R - jX_C \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ I_2 \\ I_C \end{bmatrix} = \begin{bmatrix} -h_{ie}I_bR_C \\ 0 \\ 0 \end{bmatrix} \quad (24-3)$$

donde $X_C = 1/\omega_0 C$, por lo que:

$$\frac{I_3}{I_b} = -\frac{R_C R^2 h_{fe}}{\Delta} \geq 1 \angle 0^\circ \quad (24-4)$$

donde Δ es el determinante de la matriz de coeficientes y está dado por:

$$\Delta = (R^3 + 3R_C R^2 - R_C X^2 - 5R X^2) - jX_C (6R^2 + 4R_C R - X_C^2) \quad (24-5)$$

La frecuencia de oscilación ω_0 se determina igualando a cero la parte imaginaria de Δ :

$$\omega_0^2 = \frac{1}{C^2(6R^2 + 4R_C R)} \quad (24-6)$$

Sustituyendo la ecuación 24-6 en la 24-4:

$$h_{fe} \geq 23 + \frac{29R}{R_C} + \frac{4R_C}{R} \quad (24-7)$$

Haciendo $\alpha = R_C/R$, el valor mínimo de h_{fe} es 44.5. Por tanto, no se puede utilizar un transistor con $h_{fe} < 44.5$ para diseñar este oscilador.

Los osciladores de defasamiento son útiles para generar frecuencias de audio. Para generar frecuencias mayores que éstas, se deberán utilizar otros tipos de osciladores.

Oscilador de puente de Wien

El oscilador de puente de Wien, que se muestra en la figura 24-3, es otro ejemplo de oscilador RC.

Los resistores R_1 y R_2 se utilizan para estabilizar la amplitud. A partir de esta figura se puede llegar a las siguientes expresiones:

$$v_0 = A(v_y - v_x) \quad (24-8)$$

$$v_x = \frac{R_2}{R_1 + R_2} v_0 \quad (24-9)$$

$$v_y = \frac{Z_2}{Z_1 + Z_2} v_0 = \frac{j\omega CR}{1 - \omega^2 C^2 R^2 + j\omega^3 CR} v_0 \quad (24-10)$$

y la ganancia de ciclo abierto:

$$\beta A = \frac{v_0}{v'_0} \quad (24-11)$$

o bien:

$$\beta A = A \left[\frac{j\omega CR}{1 - \omega^2 C^2 R^2 + j\omega^3 CR} - \frac{R_2}{R_1 + R_2} \right] \quad (24-12)$$

Para determinar la frecuencia de oscilación, es decir, para cumplir la condición de ángulo de fase para la oscilación, la parte imaginaria de la ecuación 24-12 se hace cero. Por tanto:

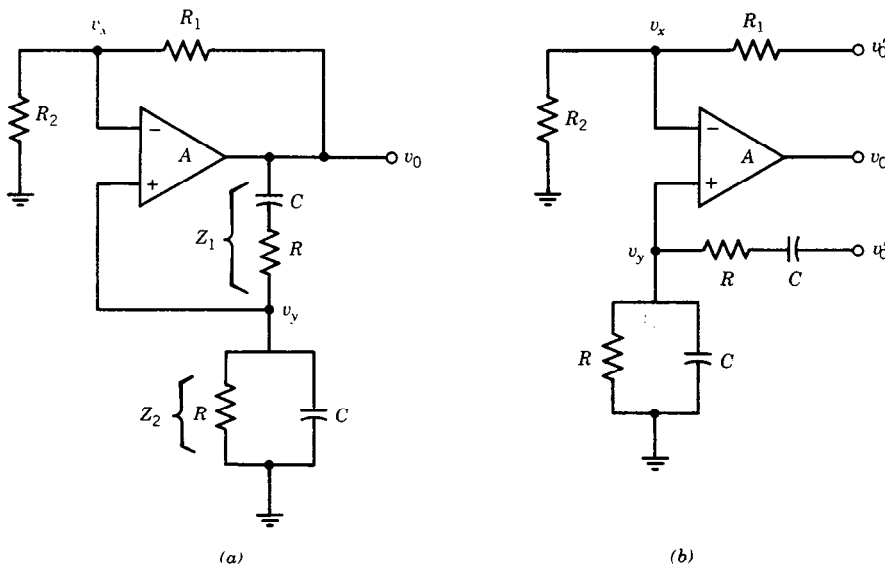


Fig. 24-3. a) Circuito oscilador de puente de Wien. b) Circuito rediseñado para determinar la ganancia de ciclo abierto βA .

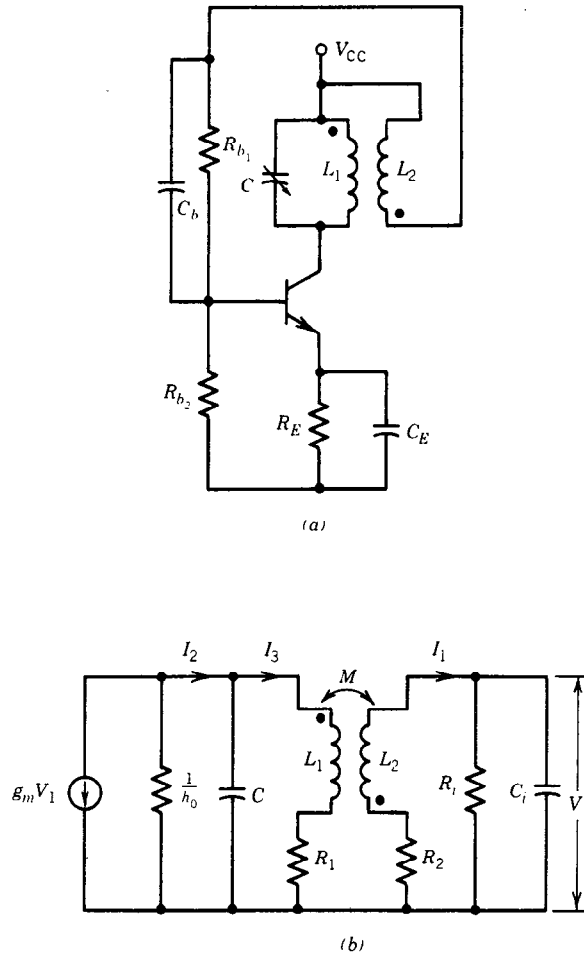


Fig. 24-4. a) Oscilador de colector sintonizado. b) Circuito equivalente.

$$\omega_0 = \frac{1}{CR} \quad (24-13)$$

Sustituyendo la ecuación 24-13 en la 24-12 para determinar la condición de magnitud $|\beta A| \geq 1$ se obtiene:

$$A \geq \frac{3(R_1 + R_2)}{R_1 - 2R_2} \quad (24-14)$$

La sintonización se puede lograr variando los capacitores C , los resistores R o ambos. Sin embargo, obsérvese que cuando R_1 tiende a $2R_2$, la ganancia requerida tiende a infinito.

Para que la distorsión sea baja, se debe limitar la amplitud de oscilación. Esto se puede hacer empleando como R_1 un resistor no lineal tal que a medida que aumenta la amplitud de oscilación, R_1 disminuya para forzar la condición $R_1 \cong 2R_2$. Este proceso limita el tamaño de la oscilación, ya que el circuito suspenderá la oscilación si $R_1 = 2R_2$.

Osciladores sintonizados

En la figura 24-4a se muestra un oscilador de colector sintonizado. También se puede utilizar un transistor de efecto de campo (FET) como dispositivo activo. Los osciladores sintonizados pueden operar en los medios de clase A o de clase C.

En la figura 24-4b se ilustra el circuito equivalente del oscilador de colector sintonizado. Los resistores R_1 y R_2 son las resistencias efectivas de L_1 y L_2 , respectivamente, R_i es la impedancia de entrada y C_i es la capacitancia de entrada efectiva de la carga. Supóngase que C_b y C_E son cortocircuitos a la frecuencia de la señal, que R_{b2} es tan grande que se puede considerar un circuito abierto, y que $1/\omega C_i \gg R_b$ de manera que C_i puede ignorarse. Entonces:

$$I_1 = - \frac{j\omega M}{R_1 + R_2 + j\omega L_2} I_3 \cong \frac{j\omega M}{R_i + R_2} \cdot I_3 \quad (24-15)$$

Al representar las ecuaciones de malla se tiene la expresión:

$$\begin{bmatrix} h_0 + \frac{1}{j\omega C} & -\left(\frac{1}{j\omega C} + \frac{j\omega M g_m R_i}{h_0(R_i + R_2)}\right) \\ -\frac{1}{j\omega C} R_1 + \frac{\omega^2 M^2}{R_i + R_2} + j\left(\omega L_1 - \frac{1}{\omega C}\right) \end{bmatrix} \begin{bmatrix} I_2 \\ I_3 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (24-16)$$

La frecuencia de oscilación se obtiene haciendo que la parte imaginaria del determinante de la matriz de coeficientes sea:

$$\omega_0^2 = \frac{(1 + R_1 h_0)(R_i + R_2)}{L_1 C (R_i + R_2) - M^2 h_0} \quad (24-17)$$

y, de la parte real:

$$g_m \geq \frac{C(R_i + R_2)}{R_i M} \left[\frac{\omega_0^2 M^2 C + g_0 L_1 (R_i + R_2)}{C(R_i + R_2)} + R_1 \right] \quad (24-18)$$

El transistor de la figura 24-4 se conecta en configuración de emisor común. Sin embargo, se pueden utilizar otras configuraciones para diseñar un oscilador sintonizado. Asimismo, se puede colocar un circuito sintonizador en la entrada del transistor.

Osciladores de Colpitts y de Hartley

El oscilador de Colpitts (fig. 24-5a), es uno de los más utilizados. El circuito de retroalimentación consta de L , C_1 y C_2 . El oscilador de Colpitts se utiliza en circuitos de muy alta frecuencia. Su análisis produce:

Frecuencia de oscilación: $\omega_0^2 = \frac{1}{h_{ie} R_0 C_1 C_2} + \frac{1}{L C_{ef}} \quad (24-19)$

donde $C_{ef} = (C_1 C_2) / (C_1 + C_2)$, y la condición de magnitud genera:

$$\beta \geq \frac{C_2}{C_1} + \frac{h_{ie}}{R_0} \cdot \frac{C_1}{C_2} \quad (24-20)$$

El oscilador de Hartley, que se ilustra en la figura 24-5b, es prácticamente idéntico al de Colpitts, salvo que las capacitancias C_1 y C_2 se sustituyen por los inductores L_1 y L_2 , y la inductancia L en los circuitos sintonizados se reemplaza por la capacitancia C .

Si se analiza el circuito oscilador de Hartley se obtiene:

Frecuencia de oscilación: $\omega_0^2 = \frac{R_0 h_{ie}}{h_{ie} R_0 C (L_1 + L_2) + L_1 L_2} \quad (24-21)$

y el requisito mínimo de h_{fe} del transistor es:

$$h_{fe} \geq \frac{h_{ie} L_2}{R_0 L_1} + \frac{L_1}{L_2} \quad (24-22)$$

donde R_0 es la impedancia de salida. En estas fórmulas se supone que los amplificadores de los osciladores de Colpitts y de Hartley se operan en modo de clase A. Para lograr una estabilidad de frecuencia adecuada, se deben utilizar circuitos con un elevado factor de calidad (Q).

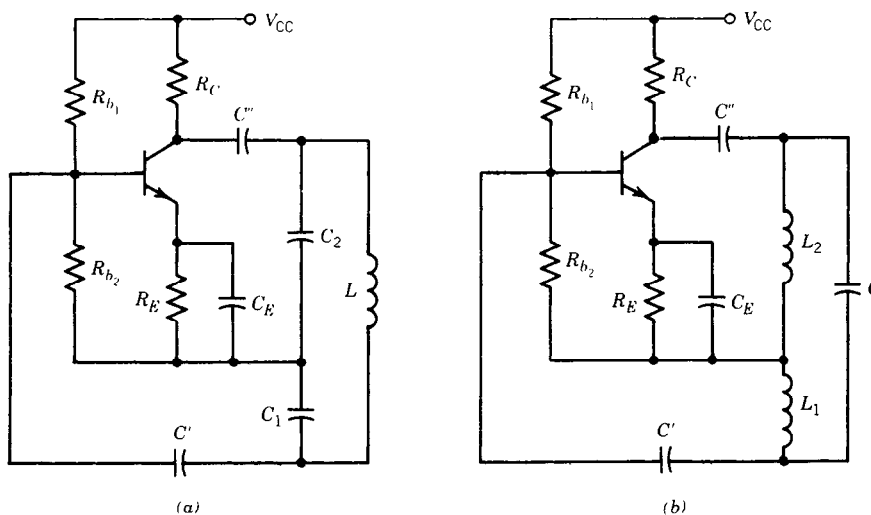


Fig. 24-5. a) Oscilador de Colpitts. b) Oscilador de Hartley.

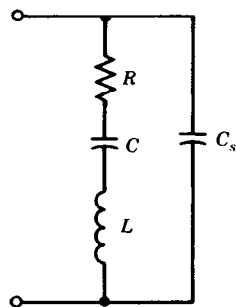


Fig. 24-6. Circuito equivalente a un cristal piezoeléctrico.

Osciladores controlados por cristal

Varios cristales exhiben el efecto piezoeléctrico. Es decir, si se deforma mecánicamente un cristal piezoeléctrico, se produce un voltaje entre sus caras paralelas. A la inversa, cuando se aplica un voltaje a través de las caras de un cristal de este tipo, el cristal se expandirá o contraerá según la polaridad del voltaje que se aplique. Un cristal piezoeléctrico es un elemento que se comporta como un circuito resonante de alto Q . Por tanto, los osciladores piezoeléctricos tienen buena estabilidad de frecuencia. En la figura 24-6 se muestra el circuito equivalente de un cristal piezoeléctrico. La capacitancia C_s representa la capacitancia del sistema de soporte y alambrado.

El cristal tiene dos frecuencias resonantes, la frecuencia resonante en serie:

$$\omega_s = \frac{1}{\sqrt{LC}} \quad (24-23)$$

y la frecuencia resonante en paralelo:

$$\omega_p = \frac{1}{\sqrt{LC_T}} \quad (24-24)$$

donde C_T es la capacitancia total en torno al ciclo o celda. Los circuitos osciladores de cristal que se utilizan en comunicaciones están diseñados para mantener una tolerancia a la frecuencia de $\pm 0.0005\%$ o mejor, y el Q del cristal puede ser tan alto como 10^5 , mientras que para una bobina dicho factor está comúnmente en el intervalo de 50 a 100.

Estabilidad de los osciladores

Un oscilador se considera estable si su amplitud y su frecuencia de oscilación se mantienen constantes durante la operación.

Estabilidad de amplitud. Recuérdese que la condición para que haya oscilación es que $\beta A = 1 \angle 0^\circ$. Si la magnitud de la ganancia de ciclo abierto $|\beta A|$ es menor que la unidad, se detendrá la oscilación. Esta disminución en la magnitud puede ser provocada por envejecimiento, cambios del punto de trabajo del dispositivo activo, temperatura y otros factores. Por esta causa los circuitos osciladores se diseñan de modo que $|\beta A|$ sea ligeramente mayor que la unidad en la fre-

cuencia de oscilación. Cuando aumenta la amplitud de la señal de salida, el dispositivo activo reduce la ganancia al valor que se requiera. Para que haya buena estabilidad, el cambio en la ganancia con la amplitud del voltaje de salida debe ser grande, y un aumento en la amplitud debe provocar que disminuya la ganancia. Esto es, $\Delta A/\Delta v_0$ debe ser un número negativo grande para que un oscilador sea estable.

Estabilidad de frecuencia. La frecuencia de oscilación de un oscilador también puede derivar. En algunas aplicaciones puede ser tolerable del 1 al 2% de deriva. No obstante, en otras, la frecuencia debe ser constante todo el tiempo. La frecuencia de oscilación depende no sólo de elementos del circuito sintonizado, sino también de los parámetros del dispositivo activo. Por ejemplo, los parámetros del dispositivo activo varían con el voltaje de polarización, temperatura y edad. Otra causa de deriva de la frecuencia son las variaciones del voltaje alimentador. Por tanto, para que haya buena estabilidad de frecuencia se deben minimizar los efectos de todos estos parámetros. La estabilización de la frecuencia de un circuito oscilador es un proceso complejo.

Sin embargo, si se identifica que un grupo de elementos son la causa de la mayor parte de la inestabilidad de frecuencia en el oscilador, es decir, si el ángulo de fase $\theta(\omega)$ cambia rápidamente con la variación de los valores de estos parámetros, entonces la atención se concentra en dichos elementos. En este caso, $d\theta(\omega)/d\omega$ sirve como medida de la independencia respecto a la frecuencia de todos los otros elementos del circuito. La frecuencia de estabilidad mejora cuando $d\theta(\omega)/d\omega$ aumenta. Cuando $d\theta(\omega)/d\omega \rightarrow \infty$, la frecuencia de oscilación depende exclusivamente de este grupo de elementos.

Puede demostrarse que $d\theta(\omega)/d\omega$ en $\omega = \omega_0$ es, en general, proporcional al factor de calidad del circuito, Q . Por tanto, un oscilador de circuito sintonizado con alto factor de calidad Q tendrá una excelente estabilidad de frecuencia. Es por esta causa por lo que los osciladores de cristal tienen una excelente estabilización de la frecuencia.

24.1.2 Osciladores no sinusoidales

La salida de un oscilador no sinusoidal puede ser una onda de forma cuadrada, de pulso, triangular o en diente de sierra. Esta onda de forma puede ser generada por amplificadores operacionales, comparadores, integradores, diferenciadores y los circuitos asociados. El límite superior de velocidad utilizable es determinado por el tiempo de respuesta de los dispositivos activos que se utilizan en el circuito.

En esta sección se presentan algunos osciladores no sinusoidales.

Generador de ondas cuadradas

El generador de ondas cuadradas de la figura 24-7a produce una onda de la forma que se ilustra en la figura 24-7b. Este circuito se conoce asimismo como multivibrador estable o autónomo debido a que tiene

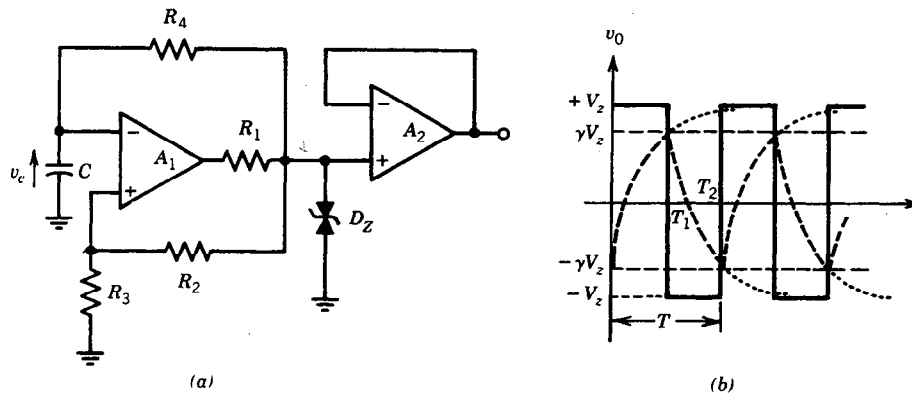


Fig. 24-7. Generador de ondas cuadradas: a) diagrama circuital; b) onda de forma de salida.

dos estados cuasiestables. Es decir, la salida v_0 permanece en un estado un tiempo T_1 y después cambia abruptamente al segundo estado por un tiempo T_2 . En consecuencia, el periodo de la onda cuadrada es $T = T_1 + T_2$.

Obsérvese que una fracción del voltaje en el punto x se envía de regreso para retroalimentar la entrada de no inversión del amplificador operacional A_1 . La fracción está determinada por R_2 y R_3 y es:

$$\gamma = \frac{R_3}{R_2 + R_3} \quad (24-25)$$

Por tanto, el voltaje de entrada diferencial v_i es:

$$v_i = v_c - \gamma v_x \quad (24-26)$$

Cuando $v_i > 0$, $v_x = -V_z$; cuando $v_i < 0$, $v_x = +V_z$. Así, el capacitor C se cargará exponencialmente hacia V_z a través del integrador formado por R_4 y C . El voltaje en x seguirá siendo constante en $v_x = V_z$ hasta que $v_c = \gamma v_x = \gamma V_z$. Cuando $v_c > \gamma v_x$, la salida se invierte abruptamente de modo que $v_x = -V_z$. El capacitor se descarga ahora de manera exponencial hacia $-V_z$. Dado que el amp op A_2 es meramente un seguidor de voltaje que se utiliza como compensador o separador (buffer), $v_0 = v_x$.

Para $0 < t < T_1$ se puede probar que:

$$v_c(t) = V_z [1 - (1 + \gamma)e^{-t/(R_4 C)}] \quad (24-27)$$

En el punto de transición (positiva o negativa), $t = T_1 = T/2$, $v_c = \gamma v_x = \gamma V_z$, por lo que:

$$T = 2R_4 C \ln \frac{1 + \gamma}{1 - \gamma} \quad (24-28)$$

El generador de ondas cuadradas que se ilustra es excelente para aplicaciones de frecuencia fija en el intervalo de frecuencia de audio. La frecuencia se puede afinar variando R_4 .

La estabilidad de frecuencia depende principalmente de la C y los diodos zener. Para ampliar el intervalo de frecuencia, se debe seleccionar con cuidado el amp

op A_1 . Si la salida del amp op (cuando está saturado) es constante y simétrica, entonces se pueden omitir R_1 y los diodos zener.

Generadores de pulsos

Las ondas de forma de pulsos suelen utilizarse en aplicaciones de cronometraje y muestreo. En la figura 24-8 se presenta un circuito generador de pulsos similar al del generador de ondas cuadradas. El resistor R_4 del ciclo de retroalimentación negativa de la figura 24-7a se sustituye por una red de diodos de resistencia.

Cuando la salida es positiva, D_1 conduce y el capacitor C se carga a través de R_{41} . Cuando la salida es negativa, D_2 conduce y el capacitor C se encarga de R_{42} . Si $R_{41} < R_{42}$, entonces $T_1 < T_2$. De esta forma se obtienen pulsos en dirección positiva. Si se invierten los diodos o si $R_{42} < R_{41}$, entonces se obtienen pulsos en dirección negativa. La amplitud de los pulsos es:

$$T_1 = R_{41} C \ln \frac{1 + \gamma}{1 - \gamma}, \quad T_2 = R_{42} C \ln \frac{1 + \gamma}{1 - \gamma} \quad (24-29)$$

El periodo del tren de pulsos es $T = T_1 + T_2$.

Generador de ondas triangulares

Se obtiene un generador de ondas triangulares cuando se integra una onda cuadrada. En la figura 24-7, esto se logra por medio de R_4 y C . Cuando el voltaje v_c del capacitor se integra hasta γV_z , el comparador invierte la pendiente del voltaje de integración. El resultado es una onda triangular. Sin embargo, como se puede observar en la figura 24-7b, la pendiente de v_c es bastante no lineal; en realidad es más bien exponencial. La linealidad se puede mejorar empleando sólo la porción inicial del voltaje v_c , lo cual puede lograrse haciendo γ pequeña. No obstante, se puede obtener una mejor linealidad de las ondas triangulares manteniendo un capacitor constante cargando corriente. Esto da por resultado una velocidad constante de cambio del voltaje con el tiempo. Para lograr mejor control y mayor precisión, se puede utilizar un integrador independiente, como se ilustra en la figura 24-9.

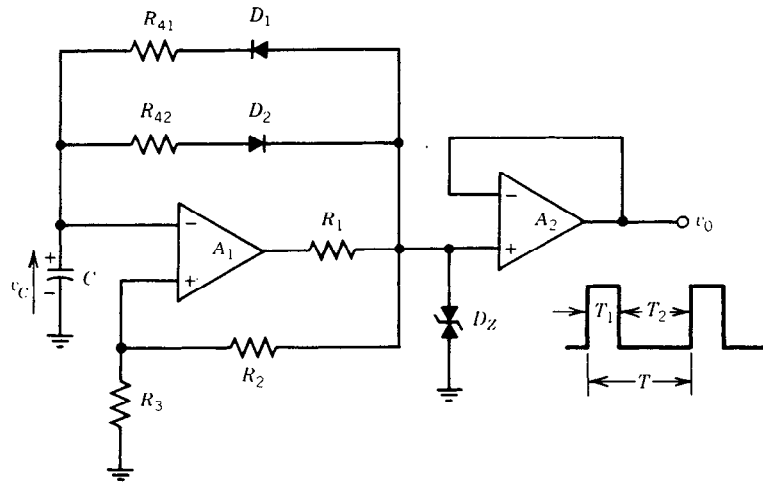


Fig. 24-8. Generador de pulsos.

El integrador formado por A_2 , R_f y C_f integra la diferencia de voltaje $v_s - V_s$, en la cual la polaridad de v_s cambia periódicamente. Por tanto, el voltaje integrado aumentará y disminuirá en la cantidad V_s . La simetría es controlada por V_s . El punto medio de la onda triangular es ajustado por V_{os} , como se indica. Se tiene que el periodo de la onda triangular es:

$$T = \frac{2V_{pp}V_z}{V_z^2 - V_s^2} \cdot R_f C_f \quad (24-30)$$

donde V_{pp} , el voltaje de cresta a cresta de la onda, está dado por:

$$V_{pp} = 2V_z \left(1 + \frac{R_3}{R_2} \right) \quad (24-31)$$

Por tanto, la amplitud de la onda triangular se ajusta por medio de la razón R_3/R_2 y V_z . Cuando V_{pp} es fijo, la frecuencia de la oscilación es determinada por R_f , por C_f o por ambas.

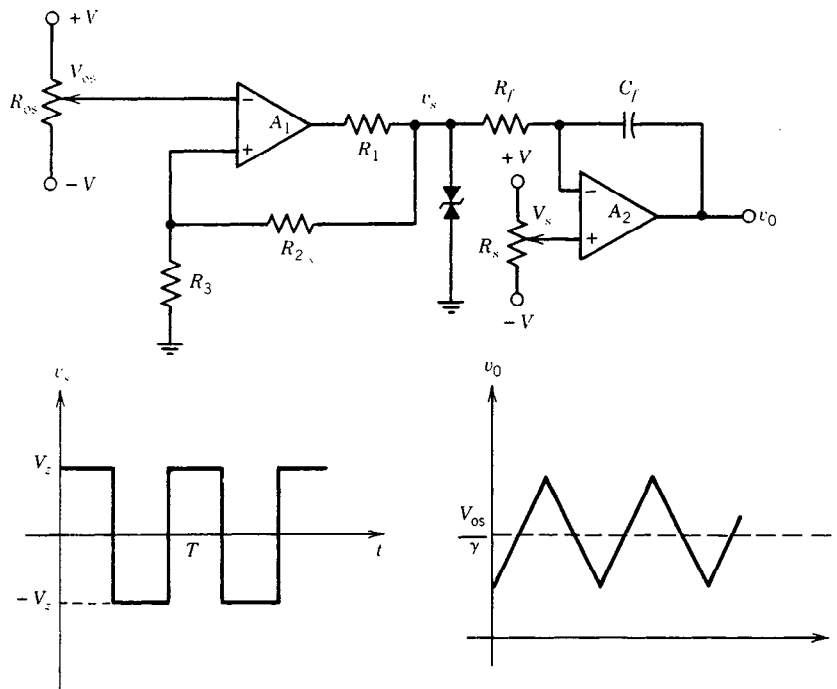


Fig. 24-9. Generador de ondas triangulares.

Generador de ondas en diente de sierra

Estos generadores son similares a los de ondas triangulares en que se genera una rampa lineal, como se muestra en la figura 24-10b. Se utiliza una onda de forma en diente de sierra en aplicaciones de barrido y visualización en pantallas. Para obtener esta onda de forma se integra un tren de pulsos. En este caso T_1 y T_2 están dadas por la ecuación 24-29.

En la figura 24-11 se presenta otro método para obtener una onda de forma en diente de sierra. Si I es una fuente de corriente constante, entonces:

$$v_c(t) = \frac{I}{C} t \quad (24-32)$$

que es una función rampa lineal. Entonces se aplica un voltaje $v_c(t)$ al comparador A_1 . Cuando v_c llega a una amplitud determinada V_{REF} , el comparador activa el circuito monoestable que actúa como disparador de Q . Éste a su vez descarga el capacitor C . Después se repite el ciclo. El amplificador A_2 actúa como compensador (buffer).

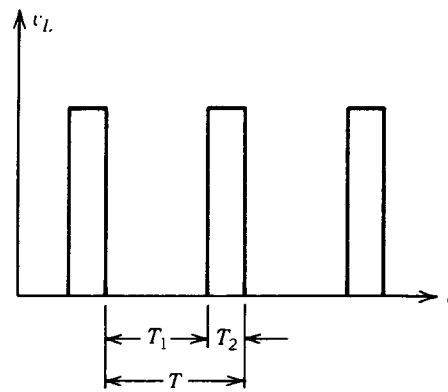
La velocidad de repetición, o frecuencia, depende de V_{REF} , la corriente I , y la resistencia de encendido R_{ds} de Q ; es decir:

$$T_1 \cong \frac{C}{I} \cdot V_{REF}, \quad T_2 \cong 4R_{ds}C \quad (24-33)$$

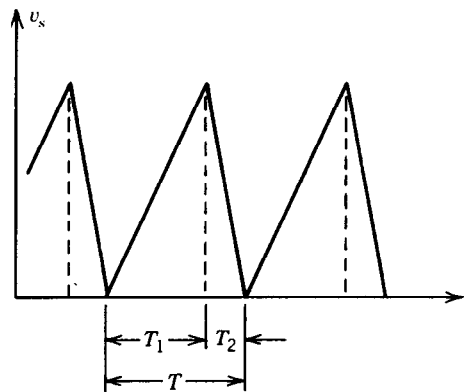
Se dispone de varios generadores de múltiples funciones capaces de generar ondas cuadradas, triangulares, senoidales, etc. (Intersil 8038, Signetics 566, Exar 2206, etc.).

Oscilador controlado por voltaje (VCO, de voltage-controlled oscillator)

En los osciladores que se presentaron antes, la frecuencia de oscilación se puede controlar cambiando el



(a)



(b)

Fig. 24-10. a) Tren de pulsos. b) Onda de forma en diente de sierra que se obtiene del tren de pulsos de la parte (a).

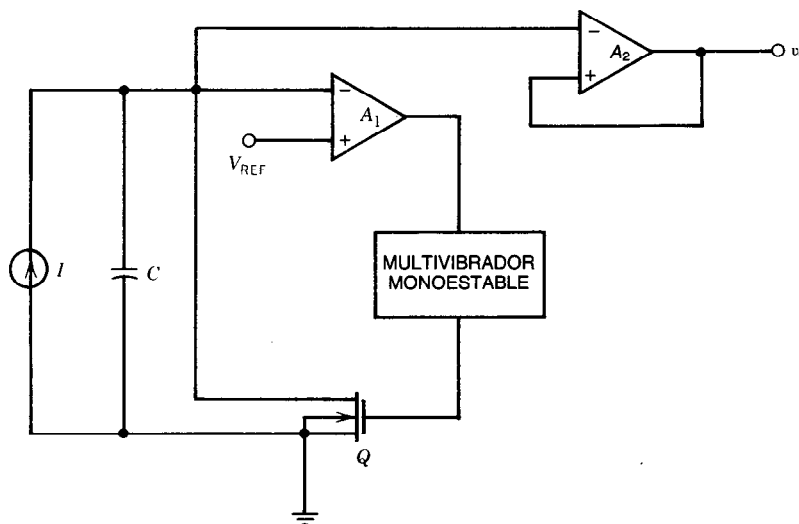


Fig. 24-11. Generador de ondas en diente de sierra.

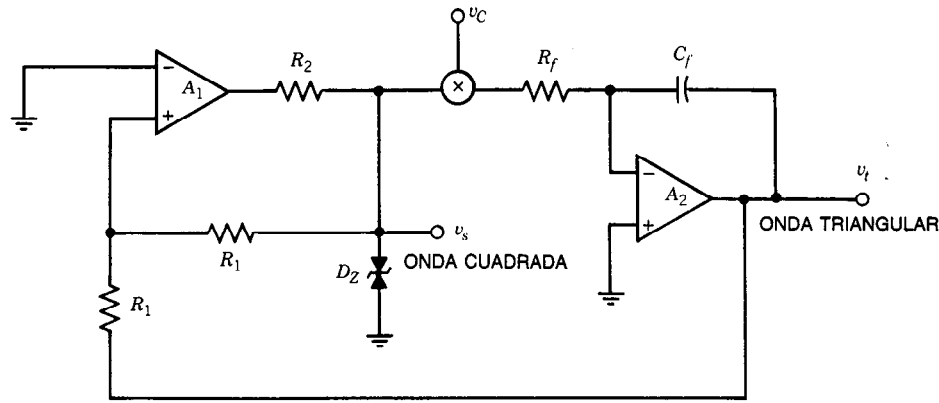


Fig. 24-12. Oscilador de ondas cuadradas y triangulares controlado por frecuencia.

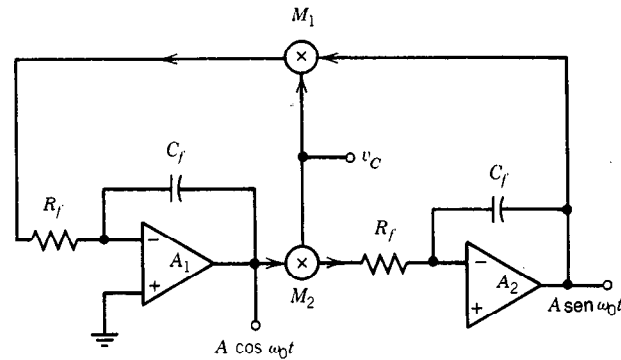


Fig. 24-13. Generador de ondas senoidales cuya frecuencia es controlada por v_c .

valor de los componentes del circuito. Como su nombre indica, la frecuencia de oscilación en un VCO es controlada por una señal de voltaje.

Se puede utilizar el circuito de la figura 24-12 como un VCO en el cual las frecuencias de oscilación de las ondas cuadradas y triangulares son controladas por v_c . La señal de control que se aplica al multiplicador se puede considerar una señal de modulación. Por tanto, la operación del circuito es similar a la modulación en frecuencia (FM) que se analizará en la sección que sigue.

La frecuencia de oscilación está dada por:

$$f_0 = \frac{v_c}{20\pi R_f C_f} \quad (24-34)$$

Obsérvese que la frecuencia de oscilación es una función lineal del voltaje de control v_c .

La frecuencia de oscilación de un oscilador de ondas senoidales se puede regular en forma parecida. El circuito que se muestra en la figura 24-13 es un VCO sinusoidal cuya frecuencia es regulada por el voltaje v_c . La frecuencia de oscilación está dada por la ecuación 24-34. Los dispositivos M_1 y M_2 son multiplicadores analógicos.

24.2 MODULACIÓN

Los sistemas de comunicación transmiten información de un lugar a otro. Sin embargo, la frecuencia de transmisión es de gran importancia, ya que afecta al tamaño de la antena en forma significativa. Por ejemplo, si las frecuencias que se van a transmitir están por debajo de los 100 kHz, el tamaño de las antenas en los extremos de transmisión y recepción se hace muy grande. Para frecuencias mayores de 30 MHz, la transmisión es esencialmente rectilínea directa (de alcance óptico). En un transmisor de radio, un oscilador genera la señal de radio de frecuencia básica, conocida como *portadora*. La señal tiene una frecuencia mucho mayor que la frecuencia más alta que se transmitirá. La portadora misma no tiene "inteligencia". La inteligencia, o sea, la información que se transmitirá, se suma a la portadora antes de la transmisión. El proceso de cargar la portadora con inteligencia se llama *modulación*. La inteligencia se recupera en el extremo receptor mediante la desmodulación (detección) de la señal recibida.

La portadora se puede modular en una de estas varias formas, tales como en *amplitud*, *frecuencia* o *fase*. La modulación correspondiente recibe el nombre de modulación en amplitud (AM), modulación en fre-

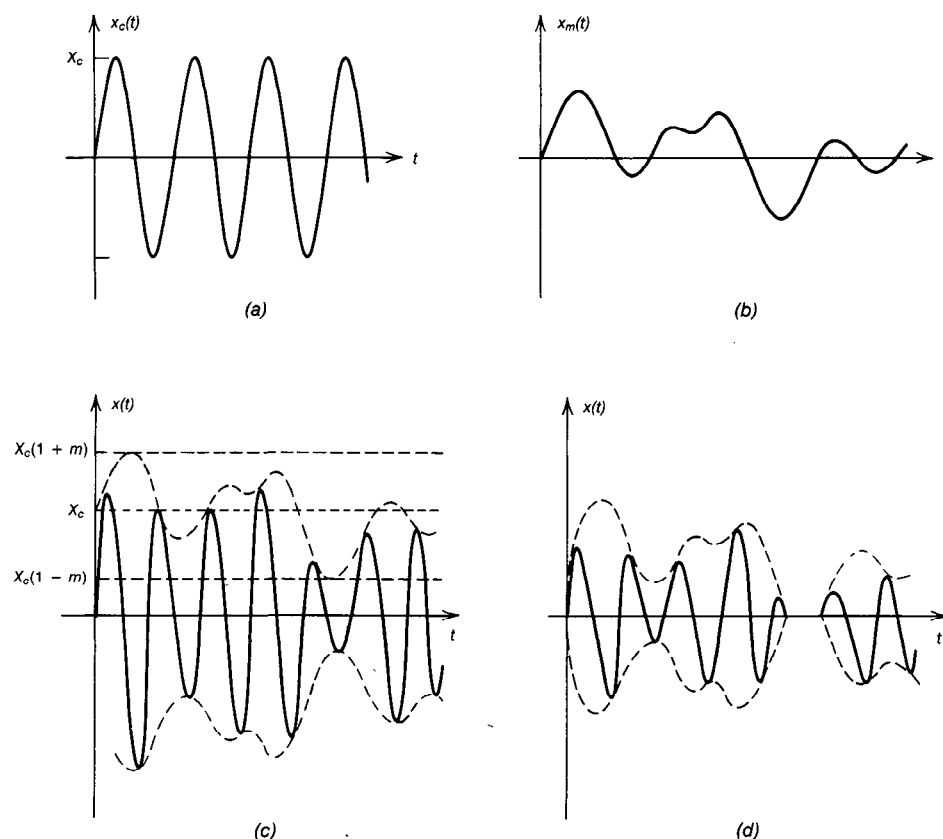


Fig. 24-14. Modulación en amplitud: a) portadora; b) señal moduladora; c) portadora modulada en amplitud; d) portadora sobremodulada.

cuencia (FM) o modulación en fase (PM). También puede clasificarse la modulación como modulación continua o modulación en pulsos. En la primera, la portadora es una onda sinusoidal continua; la segunda se presenta cuando la portadora es un pulso (datos muestreados).

24.2.1 Modulación en amplitud

La modulación en amplitud (AM) es el proceso de variación de la magnitud de la portadora en concordancia con la propia de otra señal. Cuando la portadora es modulada por la señal que se va a transmitir, su amplitud tiene la misma forma que la onda moduladora. Esto se ilustra en la figura 24-14.

Sea la onda portadora:

$$x_c(t) = X_c \cos \omega_c t \quad (24-35)$$

donde $\omega_c = 2\pi f_c$ es la frecuencia de la portadora. Supóngase que $x_m(t)$ es la señal de modulación. Por tanto, la modulación en amplitud se realiza en la forma siguiente:

$$x(t) = [X_c + kx_m(t)] \cos \omega_c t \quad (24-36)$$

donde k es una constante. Para estudiar la modulación en amplitud, supóngase que la señal de modulación es una senoide y que se expresa como:

$$x_m(t) = X_m \cos \omega_m t \quad (24-37)$$

Por tanto:

$$x(t) = X_c[1 + m \cos \omega_m t] \cos \omega_c t \quad (24-38)$$

donde $m = (kX_m)/X_c$ se denomina *índice de modulación*.

Obsérvese que la amplitud de la señal modulada, $x(t)$, varía con el tiempo, lo que acentúa el significado de modulación en amplitud. En la práctica, $0 \leq m \leq 1$. Cuando $m = 1$, la amplitud de la señal modulada varía entre $2X_c$ y 0. En este caso se dice que la portadora está modulada al 100%. Si $m > 1$, la portadora es interrumpida por completo por un tiempo; esto es, la envolvente de la portadora ya no tiene la misma forma que la señal de modulación, y se dice que la portadora está sobremodulada (fig. 24-14d). Obsérvese, además, que la frecuencia de la portadora ω_c debe ser mucho mayor que la velocidad de cambio de $x(t)$ para que se observe una envolvente.

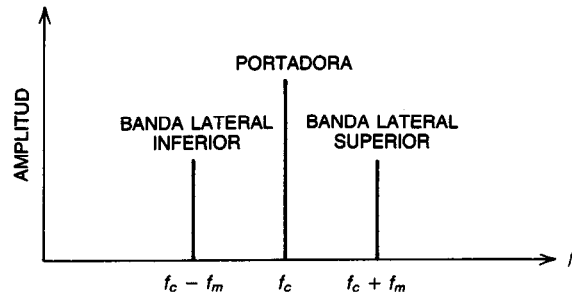


Fig. 24-15. Espectro de frecuencia de una señal modulada en amplitud.

El desarrollo en serie de la ecuación 24-38 y la aplicación de las relaciones trigonométricas producen:

$$x(t) = X_c \cos \omega_c t + \frac{1}{2} m X_c \cos (\omega_c + \omega_m) t + \frac{1}{2} m X_c \cos (\omega_c - \omega_m) t \quad (24-39)$$

Obsérvese que la portadora no sufre cambios y que durante la modulación se han producido dos frecuencias extra $(\omega_c + \omega_m)$ y $(\omega_c - \omega_m)$, llamadas bandas laterales. Así, el ancho de banda de la señal $x(t)$ será:

$$B = \frac{2\omega_m}{2\pi} = 2f_m \quad (24-40)$$

Portadora $X_c \cos \omega_c t$

Banda lateral superior $\frac{1}{2} m X_c \cos (\omega_c + \omega_m) t$ (24-41)

Banda lateral inferior $\frac{1}{2} m X_c \cos (\omega_c - \omega_m) t$

En la figura 24-15 se muestra el espectro de frecuencia de una onda modulada en amplitud (AM).

De este modo, un amplificador sintonizado que se utilice para amplificar una portadora modulada debe tener el ancho de banda suficiente para contener ambas frecuencias de banda lateral. Obsérvese que la frecuencia de modulación no es una componente de la frecuencia en la onda modulada. Si los circuitos sintonizados no tienen el ancho de banda suficiente, el dispositivo receptor no reproducirá las frecuencias de modulación más altas.

La potencia eficaz o raíz cuadrática media (rms) contenida en la portadora y las bandas laterales se determina como sigue:

Potencia de la portadora $P_c = M \frac{V_c^2}{2} \quad (24-42)$

Potencia de la banda lateral $P_{sb} = M \frac{m^2 V_c^2}{4} \quad (24-43)$

donde M es una constante medida en siemens. Véase que:

$$P_{sb} = \frac{m^2}{2} P_c \quad (24-44)$$

Para $m = 1$ (es decir, en el caso de la modulación al 100%), la potencia de la banda lateral es sólo un medio de la potencia de la portadora para ondas de forma moduladoras sinusoidales.

Esto difiere de lo que ocurre para otras ondas de forma. Por ejemplo, si la portadora es modulada el 100% por una onda cuadrada, la amplitud de la señal será $2V_c$ en la mitad del periodo y 0 en la otra mitad. Por tanto, la potencia total es:

$$P_c + P_{sb} = \frac{M}{2} \left(\frac{4V_c^2}{2} \right) = M V_c^2 \quad (24-45)$$

donde P_c está dada por la ecuación 24-42. Así, para que una onda cuadrada module al 100%, la potencia de banda lateral debe ser:

$$P_{sb} = P_c \quad (24-46)$$

La modulación en amplitud es ineficiente, ya que gran parte de la potencia está contenida en la portadora. Para incrementar la eficiencia, se suprime la portadora. En el extremo receptor, un oscilador genera

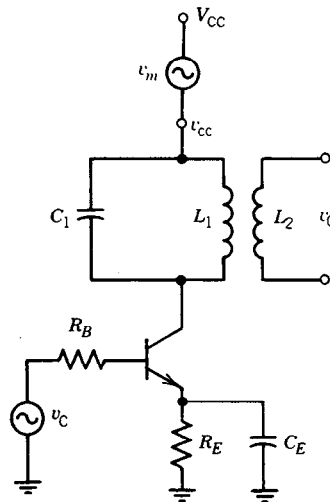


Fig. 24-16. Modulador por colector. Señal moduladora: $v_m = V_m \cos \omega_m t$; señal portadora: $v_c = V_c \cos \omega_c t$.

una señal que reemplaza a la portadora. Sin embargo, si la frecuencia del oscilador no coincide con la frecuencia de la portadora, se produce distorsión excesiva.

Un procedimiento que se utiliza para transmitir imágenes por televisión consiste en suprimir parcialmente la portadora y una banda lateral. Esto, a su vez, reduce los requisitos de potencia y el ancho de banda, y se denomina *transmisión de banda lateral residual*. El efecto de la distorsión en la imagen de televisión no es crítico en este caso.

También se utiliza la *transmisión de banda lateral única* si los problemas anteriores no son críticos. Se dice que la modulación es lineal cuando la envolvente de la onda modulada tiene la misma forma que la señal moduladora.

Circuitos de modulación

Una amplia variedad de circuitos proporcionan modulación en amplitud. Para ilustrar los principios básicos se presentan algunos circuitos de transistores típicos. Los circuitos de AM de transistores de uso más común pueden dividirse en dos grupos: de modulación por colector y de modulación por base. En uno u otro caso, los amplificadores son con frecuencia operados en clase C (o en clase B si el nivel de potencia no es demasiado alto).

Modulación por colector. En la figura 24-16 se muestra un típico circuito de transistores modulado por colector en el que se utiliza un amplificador de RF clase C. La excitación de la base debe ser lo suficientemente grande para saturar el transistor en la cresta del ciclo de modulación con el fin de proporcionar una modulación lineal. La distorsión armónica que produce el amplificador se elimina por medio del circuito sintonizado asociado con el amplificador. La amplitud de la señal de salida, cuando el transistor está saturado, es igual al voltaje alimentador. Por tanto, una variación en este voltaje modifica la señal de salida en forma proporcional:

$$v_{CC} = V_{CC} + v_m = V_{CC} + V_m \cos \omega_m t$$

y la onda de forma de AM está dada por:

$$v_0 = V_{CC} \left(1 + \frac{V_m}{V_{CC}} \cos \omega_m t \right) \cos \omega_c t \quad (24-47)$$

Para que haya modulación al 100%, $V_m = V_{CC}$.

En la modulación por colector, dado que el transistor entra en saturación, se almacena un exceso de carga en la base. Por tanto, la corriente del colector no puede disminuir, sino hasta que se suprima la carga excesiva; de hecho, esta corriente puede llegar a aumentar cuando normalmente disminuiría. Esta corriente fuera de fase reduciría la eficiencia del amplificador.

Modulación por base. También se puede obtener modulación en amplitud variando la corriente de la base. En la figura 24-17 se muestra un circuito típico. Los

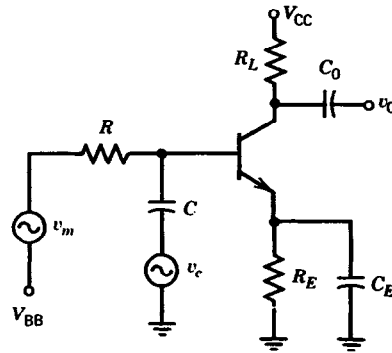


Fig. 24-17. Modulador por base clase A. Señal moduladora: $v_m = V_m \cos \omega_m t$; señal portadora: $v_c = V_c \cos \omega_c t$.

capacitores C y C_0 se eligen de manera que presenten baja impedancia a la señal portadora y alta impedancia a la señal moduladora. Por tanto, se tiene que la señal de salida v_0 es:

$$v_0 = K v_c [V_{BB} - V_{BE,ON} + v_m]$$

donde:

$$K = - \frac{\beta R_L}{0.026 R}$$

Haciendo $V = V_{BB} - V_{BE,ON}$ se tiene que $v_0 = K V v_c (1 + v_m/V)$ o bien:

$$v_0 = E_C (1 + m \cos \omega_m t) \cos \omega_c t$$

donde $E_C = -K V \cdot V_C$ y $m = V_m/V$.

La modulación por base tiene la ventaja de que reduce considerablemente los requisitos de energía en el modulador. Las desventajas principales son que se produce más distorsión y que la eficiencia del modulador es menor que la de los moduladores por colector. Así, cuando el nivel de energía es alto, a menudo se utilizan moduladores por colector.

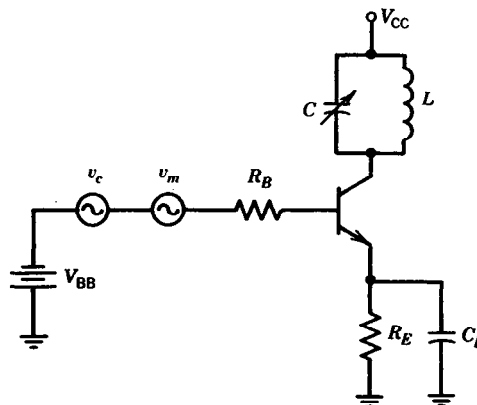


Fig. 24-18. Modulador por base clase C (o clase B).

Para mejorar la eficiencia y obtener un índice más elevado de modulación, se puede emplear un amplificador de clase C (o de clase B) (fig. 24-18).

El amplificador opera como un amplificador de clase C cuando $V_{BB} = 0$. El circuito resonador colector, formado por L y C , resuena a la frecuencia ω_c . Puede demostrarse que el voltaje de salida v_0 está determinado por:

$$v_0 = KV_C[\phi(t) - \frac{1}{2} \sin 2\phi(t)] \quad (24-49)$$

donde:

$$K = \frac{\beta R}{\pi R_B} \quad \text{y} \quad \phi(t) = \cos^{-1} \frac{(V_{BB} - V_m \cos \omega_m t)}{C}$$

R = impedancia del colector resonante.

Debe hacerse notar que el ajuste del amplificador modulado por base es más crítico que el del amplificador modulado por colector, y que es más difícil de obtener un alto grado de linealidad.

Modulación no lineal

El modulador no lineal de la figura 24-19 se utiliza con frecuencia en sistemas de bajo consumo de energía para obtener modulación en amplitud.

Se supondrá que el dispositivo no lineal tiene una característica de entrada y salida dada por la expresión:

$$i_D = K v_D^2 \quad (24-50)$$

Por tanto, este dispositivo recibe el nombre de modulador de ley cuadrática (modulador cuadrático o parabólico).

Si la resistencia de carga R_L se elige de manera que $v_L = i_D R_L$ no tenga un efecto importante en v_D , entonces:

$$v_D \cong V_0 + V_m \cos \omega_m t + V_C \cos \omega_c t \quad (24-51)$$

Aplicando la ecuación 24-51 en la 24-50 y reagrupando, se obtiene:

$$\begin{aligned} i_D = & K(V_0^2 + \frac{1}{2}V_C^2 + \frac{1}{2}V_m^2) + \\ & + \frac{K}{2}(V_C^2 \cos 2\omega_c t + V_m^2 \cos 2\omega_m t) + \\ & + 2KV_0(V_C \cos \omega_c t + V_m \cos \omega_m t) \end{aligned} \quad (24-52)$$

$$+ KV_C V_m [\cos(\omega_c - \omega_m)t + \cos(\omega_c + \omega_m)t]$$

Obsérvese que los términos del primer paréntesis representan los términos de CD, los del segundo paréntesis son los términos de los segundos armónicos, los del tercero representan los términos fundamentales, y por último, los del cuarto paréntesis son las frecuencias de bandas laterales. Si $\omega_c \gg \omega_m$ y si la señal se hace pasar por un filtro pasabanda que sólo transmite aquellas señales que están próximas a ω_c , el voltaje de salida resultante será:

$$\begin{aligned} v_L = & R_L K \{ 2 V_0 (V_C \cos \omega_c t + V_m \cos \omega_m t) + \\ & + V_C V_m [\cos(\omega_c - \omega_m)t + \cos(\omega_c + \omega_m)t] \} \end{aligned} \quad (24-53)$$

donde el índice de modulación en amplitud m está dado por:

$$m = \frac{E_m}{E_0}$$

Es interesante observar que cuando la polarización de CD $V_0 = 0$, el término de la frecuencia de la portadora de la ecuación 24-53 desaparece y sólo quedan las frecuencias de bandas laterales superior e inferior. La modulación resultante se denomina portadora suprimida de doble banda lateral (DSBSC, de *double sideband suppressed carrier*).

La modulación de ley cuadrática en amplitud puede lograrse operando un amplificador de clase A en la región no lineal de su característica. No obstante, el circuito es muy ineficiente y la distorsión muy alta, por lo que su uso es limitado.

Transmisión de banda lateral única. Las bandas laterales transportan la inteligencia en una onda modulada, pero su energía suele ser menor que la energía de la portadora. Además, las bandas laterales superior e inferior transportan la misma información. Por tanto, para lograr mayor eficiencia se pueden eliminar la portadora y una banda lateral. Este tipo de transmisión se conoce como *transmisión de banda lateral única*; los requisitos de potencia y ancho de banda se reducen para lograr una eficiencia específica de la transmisión. En la transmisión de banda lateral única, la portadora se inserta en el extremo receptor para recuperar la inteligencia. Sin embargo, el oscilador local que proporciona la portadora debe tener buena estabilidad de frecuencia a fin de que la portadora recupere la señal moduladora. Puede emplearse un circuito de modulación equilibrado, que se ilustra en la figura 24-20, para suprimir la portadora y seleccionar una de las dos bandas laterales. Obsérvese que la portadora se aplica en fase a las entradas de los dos transistores. Estos transistores se operan en clase B, lo que hace que se suprima la portadora. La señal moduladora, por otro lado, se aplica en fase opuesta a las dos entradas, y la salida

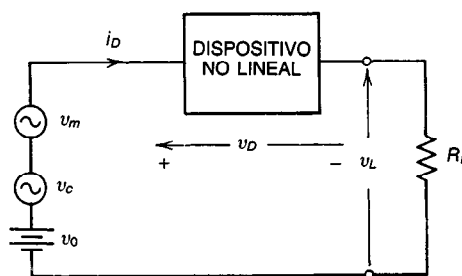


Fig. 24-19. Modulador de amplitud no lineal. $v_m = V_m \cos \omega_m t$; $v_c = V_c \cos \omega_c t$.

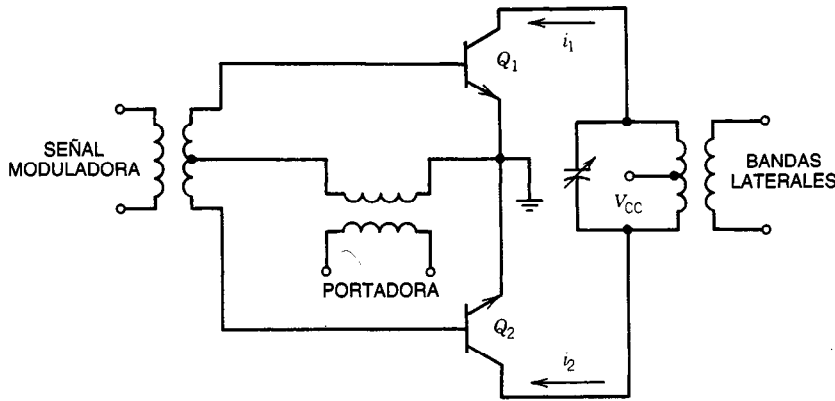


Fig. 24-20. Circuito modulador equilibrado.

se sintoniza a la frecuencia de la banda lateral deseada para eliminar esencialmente la señal moduladora. Quizá se requiera un filtrado extra para eliminar la banda lateral no deseada.

Se puede demostrar que el voltaje de salida efectivo es:

$$v_0 = A \{ \cos[(\omega_c + \omega_m)t] + \cos[(\omega_c - \omega_m)t] \} \quad (24-54)$$

Obsérvese que, como se esperaba, la salida contiene exclusivamente frecuencias de banda lateral. Sólo se transmite una de estas bandas laterales.

24.2.2 Modulación en frecuencia y en fase

En la modulación en frecuencia (FM), la frecuencia de una portadora se hace variar conforme a la de una señal moduladora.

Considérese la señal sinusoidal:

$$v(t) = V(t) \cdot \cos[\omega_c t + \phi(t)] \quad (24-55)$$

En la modulación en amplitud, $\phi(t)$ se mantiene constante y $V(t)$ se hace variar en forma proporcional a la señal moduladora $v_m(t)$. En ésta, tal como en secciones anteriores, se investiga el caso en el cual $V(t) = V$ constante y el ángulo de fase $\phi(t)$ se hace variar proporcionalmente a $v_m(t)$. Sea:

$$\theta(t) = \omega_c t + \phi(t) \quad (24-56)$$

donde $\phi(t)$ se denomina ángulo de fase instantáneo de la transmisión. La frecuencia angular instantánea se define como:

$$\omega_i(t) = \frac{d\theta(t)}{dt} \quad (24-57)$$

Si la frecuencia angular instantánea $\omega_i(t)$ varía según la señal moduladora, la modulación resultante recibe el nombre de modulación en frecuencia; es decir:

$$\omega_i(t) = \omega_c + K_f v_m(t) \quad (24-58)$$

donde K_f es una constante. Aplicando la ecuación 24-58 en la 24-57 se tiene que:

$$\theta(t) = \omega_c t + K_f \int v_m(t) dt \quad (24-59)$$

Por tanto, la señal modulada en frecuencia es:

$$v(t) = V \cos[\omega_c t + K_f \int v_m(t) dt] \quad (24-60)$$

Sea la señal moduladora $v_m(t)$ dada por:

$$v_m(t) = V_m \cos \omega_m t \quad (24-61)$$

Sustituyendo la ecuación 24-61 en la 24-59:

$$\theta(t) = \omega_c t + \frac{K_f V_m}{\omega_m} \sin \omega_m t \quad (24-62)$$

donde:

$$m_f = \frac{K_f V_m}{\omega_m} \quad (24-63)$$

se denomina índice de modulación en frecuencia:

$$v(t) = V \cos(\omega_c t + m_f \sin \omega_m t) \quad (24-64)$$

En el caso de la modulación en fase, PM, el ángulo de fase $\theta(t)$ se hace variar conforme a una señal moduladora. Por ejemplo, sea:

$$\phi(t) = K_2 v_m(t) \quad (24-65)$$

Por tanto, la señal modulada en fase será de la forma [con $v_m(t) = V_m \sin \omega_m t$]:

$$v(t) = V \cos[\omega_c t + K_2 v_m(t)] \quad (24-66)$$

o bien:

$$v(t) = V \cos(\omega_c t + K_2 V_m \sin \omega_m t) \quad (24-67)$$

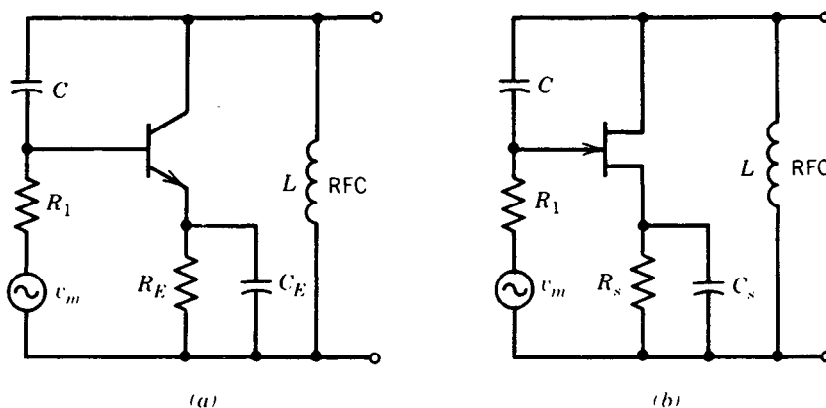


Fig. 24-21. a) Modulador de reactancia transistorizado. b) Modulador de reactancia de FET.

donde:

$$m_p = K_2 V_m \quad (24-68)$$

se conoce como *índice de modulación en fase*, y de este modo:

$$v(t) = V \cos(\omega_c t + m_p \sin \omega_m t) \quad (24-69)$$

Nótese que las ecuaciones 24-64 y 24-69 son esencialmente iguales. Si se denota por m_A a m_f o m_p , entonces desarrollando la ecuación 24-69 se tiene:

$$v(t) = V [\cos \omega_c t \cos (m_A \sin \omega_m t) - \sin \omega_c t \sin (m_A \sin \omega_m t)] \quad (24-70)$$

Las expresiones $\cos (m_A \sin \omega_m t)$ y $\sin (m_A \sin \omega_m t)$ se pueden escribir en términos de funciones de Bessel:

$$\cos (m_A \sin \omega_m t) = J_0(m_A) + 2J_2(m_A) \cos 2\omega_m t + 2J_4(m_A) \cos 4\omega_m t + \dots \quad (24-71)$$

$$\sin (m_A \sin \omega_m t) = 2J_1(m_A) \sin \omega_m t + 2J_3(m_A) \sin 3\omega_m t + \dots \quad (24-72)$$

Sustituyendo las ecuaciones 24-71 y 24-72 en la 24-70 y reagrupando se obtiene:

$$v(t) = V \{ J_0(m_A) \cos \omega_c t + J_1(m_A) [\cos (\omega_c + \omega_m)t - \cos (\omega_c - \omega_m)t] + J_2(m_A) [\cos (\omega_c + 2\omega_m)t + \cos (\omega_c - 2\omega_m)t] + \dots \} \quad (24-73)$$

donde las expresiones $J_i(m_A)$ son funciones de Bessel del primer tipo.

Obsérvese que $v(t)$ contiene la portadora y una infinidad de frecuencias laterales separadas a intervalos de ω_m en uno u otro lado de la frecuencia de la portadora ω_c . Esto implica que la FM y la PM requieren un ancho de banda infinito. No obstante, los coeficientes $J_i(m_A)$ disminuyen rápidamente con valores de

$i > m_A$, lo cual hace que las amplitudes de las frecuencias laterales para los valores de i más altos se vuelvan insignificantes. Se determina que el ancho de banda práctico es:

$$BW = 2(m_A + 1)f_{m,\text{máx}} \quad (24-74)$$

donde $f_{m,\text{máx}}$ es la frecuencia moduladora más alta. Se debe observar que los requisitos de ancho de banda de un sistema de modulación en frecuencia o en fase son, en términos generales, mayores que los requisitos de ancho de banda del sistema de modulación en amplitud correspondiente. Sin embargo, en los sistemas de FM y PM (que en conjunto también se denominan de modulación en ángulo), m_A se puede incrementar sin producir distorsión no lineal, de manera que es posible incrementar la señal detectada sin elevar la potencia. Asimismo, el sistema de FM es menos susceptible que el sistema de AM a interferencias de canales adyacentes y de frecuencia de trabajo de otras estaciones emisoras de radio. Además, el sistema de FM es menos sensible al ruido tipo pulsátil.

Es interesante observar en base a las ecuaciones 24-60 y 24-66 que los sistemas de FM y PM están estrechamente relacionados. Por ejemplo, en un sistema de PM, la aplicación de la señal moduladora a un integrador y de su salida a la entrada del sistema de PM hace que la salida sea modulada de FM. De modo similar, un sistema de FM se puede convertir en un sistema de PM al diferenciar la señal moduladora antes de que ésta se aplique al modulador de FM.

Circuitos moduladores de FM y PM

En osciladores sinusoidales, donde un circuito LC determina la frecuencia de oscilación, se puede generar una señal de FM variando L o C . Es decir, si se hace que el valor de L o C sea función de la señal moduladora $v_m(t)$, se obtiene un sistema de FM. Estos circuitos se denominan moduladores de reactancia. La figura 24-21 ilustra los circuitos moduladores de reactancia transistorizados y de FET típicos.

Suponiendo que los capacitores de derivación C_S y C_E son cortocircuitos y que la bobina de radiofrecuen-

cia (RFC, de *radio frequency choke*) es un circuito abierto a la frecuencia de la portadora, $h_{re} = 0$. Por tanto, la admitancia de salida Y_0 es:

$$Y_0 = \frac{KR + 1}{R + 1/j\omega C} + \frac{1}{r_0} \quad (24-75)$$

donde:

Para el transistor $K = \frac{h_{fe}}{h_{ie}}$, $r_0 = \frac{1}{h_{oe}}$, $r_i = h_{ie}$

Para el FET $K = g_m$, $r_0 = r_d$, $r_i = \infty$

y $R = R_1 \parallel r_i$. Si $1/(\omega C) \gg R$ y $KR \gg 1$, entonces la ecuación 24-75 se reduce a:

$$Y_0 = \frac{1}{r_0} + jKR\omega C = \frac{1}{r_0} + j\omega C_{ef} \quad (24-76)$$

De este modo, la admitancia de salida es una resistencia r_0 en derivación con una capacitancia C_{ef} . Si varían la g_m del FET o la h_{fe} del transistor, también varía la capacitancia efectiva C_{ef} . La frecuencia $\omega_m \ll \omega C$, y por tanto $1/(\omega_m C)$ es muy grande y $\omega_m L$ es pequeña a ω_m . Por consiguiente, $v_m(t)$ afecta en esencia la polarización de entrada del transistor o del FET, lo que hace cambiar a g_m o h_{fe} y por tanto varía C_{ef} , lo que modifica la admitancia de salida. Por ello estos circuitos se conocen como *moduladores de reactancia*.

Circuito modulador de reactancia de diodo. También se puede utilizar un diodo semiconductor con polarización inversa (varactor) para proporcionar la modulación en fase (véase la figura 24-22). La capacitancia de un varactor está dada por:

$$C = Kv^{-n} \quad (24-77)$$

donde K y n son constantes para un varactor dado y $0 < n < 1$. R representa la combinación de R_1 y la resistencia inversa del diodo D . Obsérvese que V_{DD} debe ser tal que el diodo D esté siempre en estado de polarización inversa y que C_1 actúe como un cortocircuito a ω_m .

La frecuencia resonante del circuito será:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (24-78)$$

Empleando las ecuaciones 24-77 y 24-78 con $v = V_{DD} + v_m$ se tiene:

$$\omega_0 = \frac{1}{\sqrt{KL}} V_{DD}^{n/2} \left(1 + \frac{v_m}{V_{DD}}\right)^{n/2} \quad (24-79)$$

Suponiendo que $|v_m/V_{DD}| < 1$ y desarrollando en serie de Taylor:

$$\omega_0 = \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left[1 + \frac{n}{2} \cdot \left(\frac{v_m}{V_{DD}}\right) + \frac{n(n-2)}{8} \cdot \left(\frac{v_m}{V_{DD}}\right)^2 + \dots\right] \quad (24-80)$$

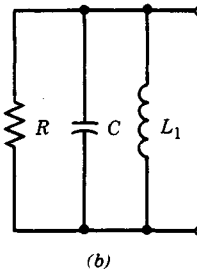
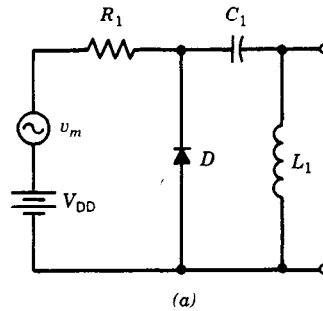


Fig. 24-22. a) Modulador de reactancia de diodo. b) Su modelo lineal.

Si $|v_m/V_{DD}| \ll 1$, entonces la ecuación 24-80 se puede aproximar por medio de:

$$\omega_0 \cong \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left(1 + \frac{n}{2} \cdot \frac{v_m}{V_{DD}}\right) \quad (24-81)$$

Si $v_m = V_m \sin \omega_m t$, la frecuencia instantánea ω_i se puede expresar como:

$$\omega_i = \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left(1 + \frac{nV_m}{2V_{DD}} \cdot \sin \omega_m t\right) \quad (24-82)$$

Por tanto, se obtiene una modulación en fase con el índice de modulación en fase dado por:

$$m_p = \frac{nV_m}{2V_{DD}} \quad (24-83)$$

Para una modulación en frecuencia, la señal moduladora se integra antes de aplicarla a este circuito.

24.2.3 Modulación en pulsos

Hasta aquí se han abordado las modulaciones de onda continua; es decir, la portadora era una onda sinusoidal continua cuyos parámetros se hacían variar conforme a la señal moduladora. A continuación se analiza la modulación en pulsos, basada en datos muestreados.

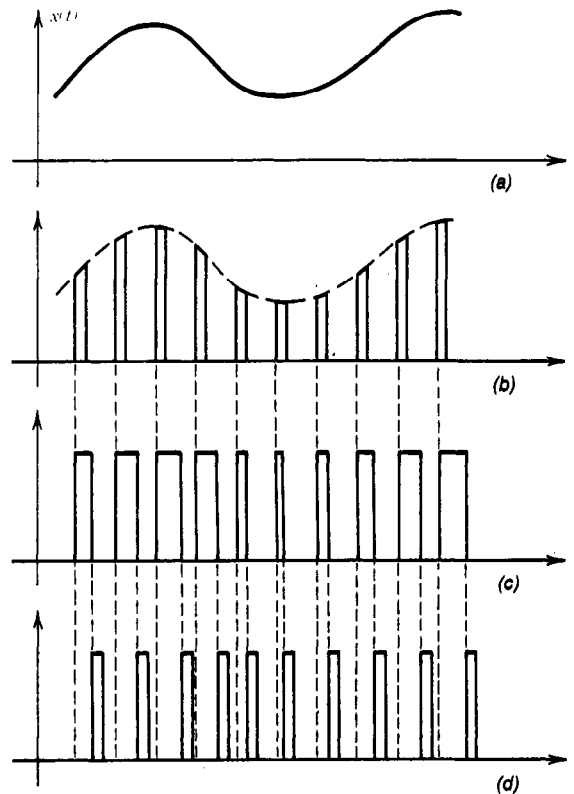


Fig. 24-23. Tipos de modulación en pulsos: a) señal moduladora; b) modulación de amplitud en pulsos; c) modulación de ancho en pulsos; d) modulación de posición en pulsos.

El teorema del muestreo establece que "si una señal de banda limitada se muestrea cuando menos a una frecuencia doble de la frecuencia más alta del espectro, es posible recuperar la señal original". Por tanto, la información puede transmitirse en forma de datos muestreados y después convertirse a la forma analógica. En la modulación en pulsos, los valores muestreados modulan directamente un tren de pulsos periódicos. Por ejemplo, la amplitud, el ancho o una porción de la onda de forma de pulsos (pulsátil) puede hacerse variar proporcionalmente a la señal muestreada. Esto se denomina modulación de amplitud en pulsos (PAM, de *pulse-amplitude modulation*), modulación de ancho en pulsos (PWM, de *pulse-width modulation*) o modulación de posición en pulsos (PPM, de *pulse-position modulation*), respectivamente (fig. 24-23).

Obsérvese que en la PAM, el periodo y el factor (o régimen) de trabajo se mantienen constantes cuando la amplitud de los pulsos varía en forma correspondiente a la amplitud de la señal moduladora.

En la PWM, la amplitud y el periodo permanecen constantes mientras el ancho de los pulsos varía con el ancho de la señal moduladora.

Por último, en la PPM la amplitud y el ancho se mantienen constantes mientras la posición de los pulsos varía con la propia de la señal moduladora.

Modulación de amplitud en pulsos (PAM)

En la figura 24-24a se ilustra un circuito que realiza la PAM (de *pulse-amplitude modulation*). Se aplica un tren de pulsos v_p a la base del transistor Q . Este tren de pulsos activa y desactiva (conmuta, enciende y apaga) el transistor. El voltaje modulador v_m varía de 0 a $-V_m$. Cuando la amplitud del pulso llega a $v_p = V_p$, el transistor está apagado y la salida $v_o = -(v_m + V_{REF})$. Cuando $v_p = 0$, el transistor está saturado y $v_o = -(V_{REF} + 2V_{CE,SAT})$. Por tanto, la amplitud de los pulsos de salida variará con la amplitud de la señal moduladora, como se ilustra en la figura 24-24b.

Recuérdese que $V_{CE,SAT} \leq 0.2$ V para un transistor de conmutación.

Modulación de ancho en pulsos (PWM)

La PWM (de *pulse-width modulation*) también se conoce como modulación de duración en pulsos (PDM, de *pulse-duration modulation*) (véase la figura 24-25a). La señal moduladora de lenta variación v_m controla el ancho de los pulsos, y los pulsos de entrada de la portadora suelen ser ondas cuadradas.

Por tanto, la salida del integrador v_i es una onda triangular. Se aplica una señal moduladora negativa al comparador A_2 , cuyas oscilaciones de salida pueden limitarse por medio de dos diodos zener V_{z1} y V_{z2} . El

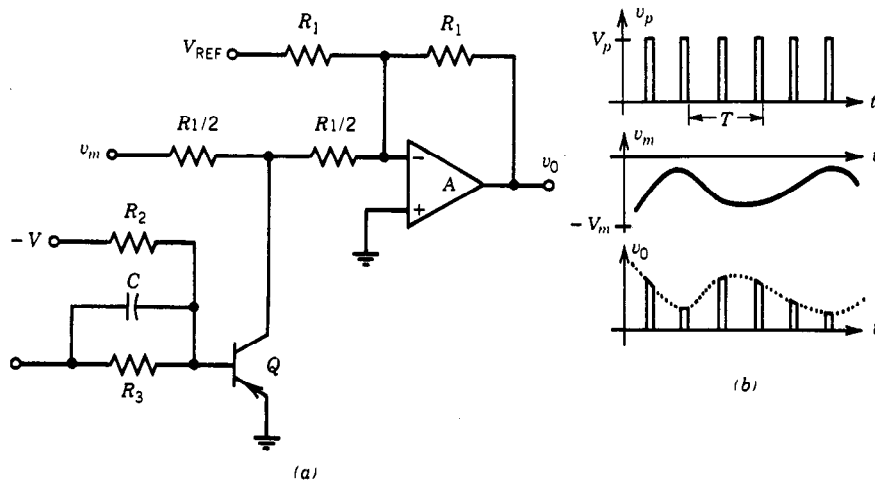


Fig. 24-24. Modulación de amplitud en pulsos: a) circuito; b) onda de forma.

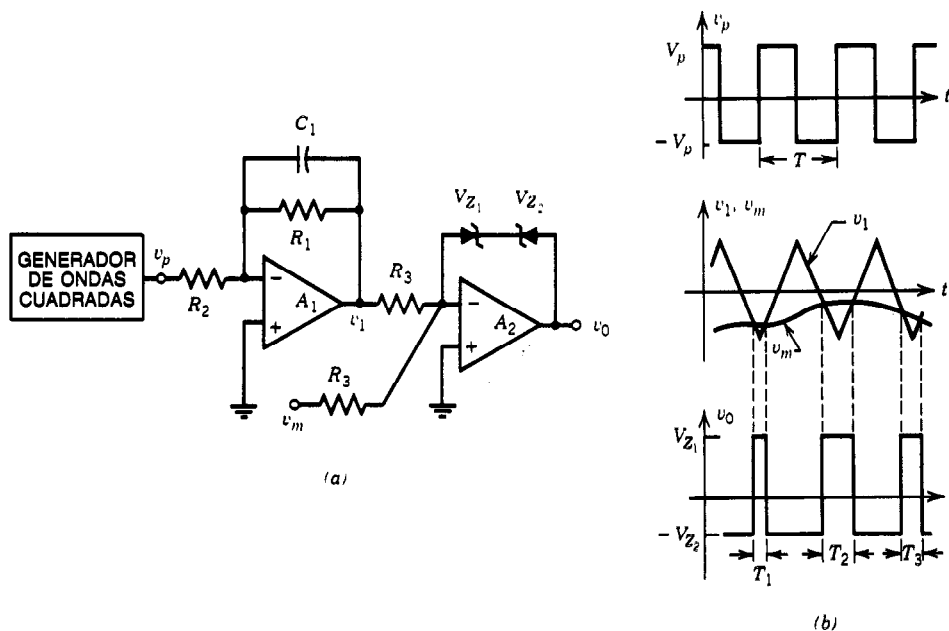


Fig. 24-25. Modulación de ancho en pulsos: a) circuito; b) ondas de forma en diferentes puntos del circuito.

producto es la señal PWM de salida, como se muestra en la figura 24-25b. Obsérvese que los anchos de los pulsos T_1, T_2, \dots son diferentes. El ancho de un pulso puede determinarse por medio de:

$$T_i = T \cdot \frac{V_p - v_m}{2V_p} \quad (24-84)$$

De este modo, la duración del pulso de salida es proporcional a la señal moduladora. La PWM se utiliza a menudo cuando se desea el control proporcional remoto o de la velocidad de una posición.

Modulación de posición en pulsos (PPM)

La PPM (de *pulse-position modulation*) se relaciona estrechamente con la PWM. De hecho, se puede generar a partir de ésta, como se ilustra en la figura 24-26. Primero se aplica una señal modulada en ancho de pulsos a un diferenciador cuya salida son pulsos alternantes $x_1(t)$, como se muestra en la figura 24-26c. Después se rectifican estos pulsos por medio de un rectificador de media onda y se invierten, lo que proporciona los impulsos $x_2(t)$ correspondientes a bordes negativos de la señal PWM, como se observa en la figura 24-26d. Por tanto, los impulsos se posicionan

según la señal moduladora. Después se emplea este tren de pulsos para activar un multivibrador monoestable, lo que produce la señal PPM $x_{PPM}(t)$.

Las técnicas de modulación que se han estudiado hasta ahora se clasifican como modulación analógica. Existen varias técnicas de comunicación digital, por ejemplo, la modulación de pulsos en código (PCM, de *pulse-code modulation*), modulación de desplazamiento de amplitud (ASK, de *amplitude-shift keying*), modulación de desplazamiento de frecuencia (FSK, de *frequency-shift keying*) y modulación de desfaseamiento (PSK, de *phase-shift keying*). Estas técnicas se analizan en el capítulo 48.

24.3 DESMODULADORES

En la sección 24.2 se estudiaron algunos procesos de modulación (en los cuales se sobrepone información eléctrica en una portadora para transmitir información de inteligencia). En el extremo receptor, la portadora modulada se recibe y amplifica a un nivel en que pueda recuperarse la señal original. El proceso de recuperación se conoce como desmodulación o detección. En esta sección se analizan circuitos desmoduladores para cada método de modulación.

24.3.1. Desmoduladores de AM

Desmodulador lineal de diodos

El desmodulador de AM lineal de diodos es simplemente un rectificador de media onda que contiene un filtro RC, como se ilustra en la figura 24-27a. El circuito desmodulador está diseñado para eliminar las variaciones en la frecuencia de la portadora ω_c y retener las variaciones en la señal moduladora ω_m . En la cresta positiva de la señal de entrada, el capacitor se carga a este voltaje de cresta. Si:

$$RC \gg \frac{2\pi}{\omega_c} \quad (24-85)$$

donde ω_c es la frecuencia de la portadora, cuando la señal de entrada caiga ligeramente (es decir, $v_0 > v_i$) se desactivará el diodo y el capacitor se descargará a través de R. Esto continuará hasta que $v_0 = v_i$, y entonces el diodo comenzará a conducir y se repetirá el ciclo. Por tanto, el voltaje de salida tendrá una onda de forma "en holanes", como se muestra en la figura 24-27b. Si la constante de tiempo RC es demasiado grande, la salida no podrá ser lo suficientemente rápida y por consiguiente se obtendrá la onda de forma de la figura 24-27c.

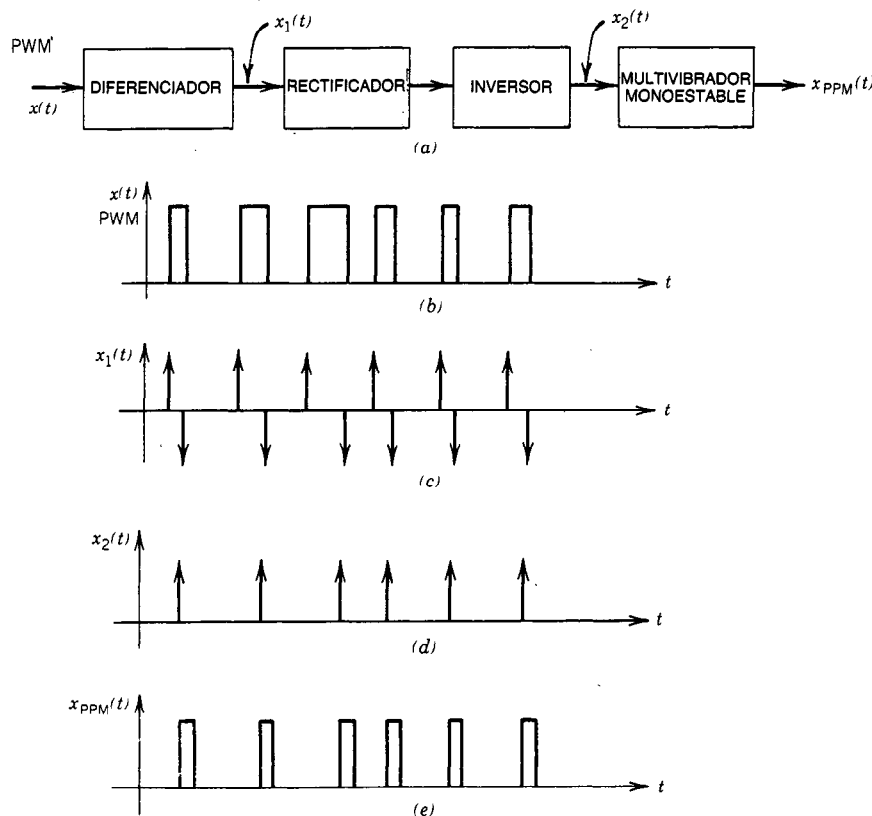


Fig. 24-26. a) Generación de la modulación de posición en pulsos (PPM) a partir de la modulación de ancho en pulsos (PWM). b), c), d) y e) Ondas de forma en pulsos en diversos puntos.

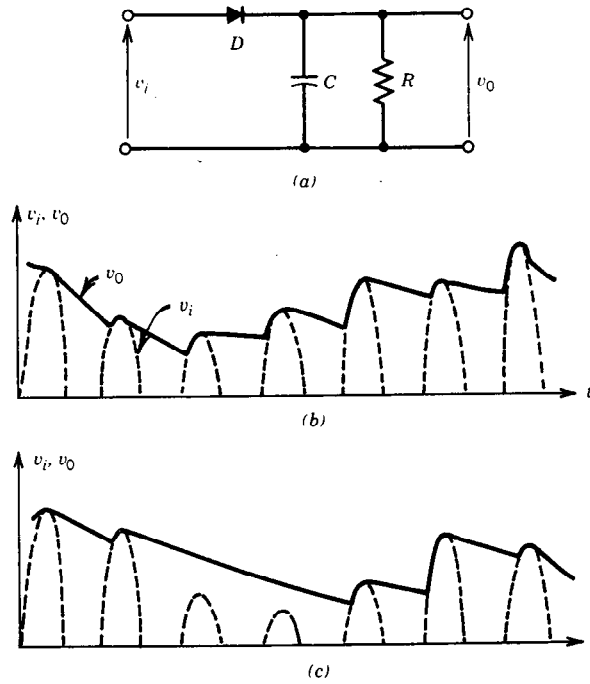


Fig. 24-27. Desmodulador AM lineal de diodo: a) circuito; b) onda de forma de entrada y salida; c) condiciones de las ondas de forma de entrada y salida cuando no se cumplen las ecuaciones 24-86 y 24-87.

Obsérvese que, en este caso, el voltaje de salida no seguirá las variaciones en amplitud de la señal de entrada v_i . Para evitar este problema debe cumplirse la condición:

$$RC \ll \frac{2\pi}{\omega_{m,\text{máx}}} \quad (24-86)$$

donde $\omega_{m,\text{máx}}$ es la más alta frecuencia en la señal moduladora. El voltaje de ondulación (residual) de salida es eliminado por filtrado en etapas de amplificación subsiguientes, y la señal de salida final se convierte en un señal lisa correspondiente a la onda de forma original que se utilizó como señal moduladora en el extremo transmisor.

La señal de salida del desmodulador por lo general tendrá una componente de CD que quizá sea indeseable. Para bloquear esta componente se incluye un capacitor de acoplamiento C_c , como se muestra en la figura 24-28. El valor de C_c se elige de modo que actúe efectivamente como cortocircuito a todas las frecuencias de la señal de modulación.

Si se aplica una portadora no modulada, el voltaje v_d será una señal de CD con amplitud igual a la amplitud de la portadora V_c , y el voltaje de salida será igual a cero. Por tanto, la corriente promedio que se extrae de la fuente es:

$$I_{i,\text{prom}} = \frac{V_c}{R} \quad (24-87)$$

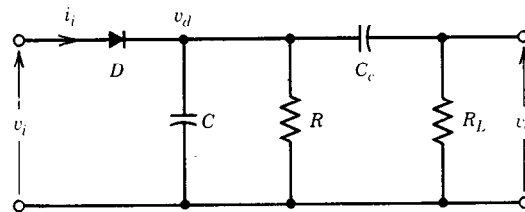


Fig. 24-28. Modulador AM lineal con carga acoplada RC.

Si se aplica la señal modulada, entonces:

$$I_{i,\text{prom}} = \frac{V_c}{R} + m \frac{V_c}{R_{ac}} \cos \omega_m t \quad (24-88)$$

donde m es el índice de modulación, $R_{ac} = R \parallel R_L$ y $R_{ac} < R$. Por tanto, mV_c/R_{ac} puede hacerse mayor que V_c/R , la corriente de entrada de la ecuación 24-88 puede hacerse negativa, y el diodo no conducirá. Esto provoca una distorsión en la salida.

Para evitarla, el índice de modulación m debe limitarse de manera que:

$$m_{\text{máx}} = \frac{R_{ac}}{R} = \frac{R_L}{R + R_L} \quad (24-89)$$

Para obtener una modulación al 100% sin distorsión, se requiere que $R_L \gg R$, lo cual produce $m \cong 1$.

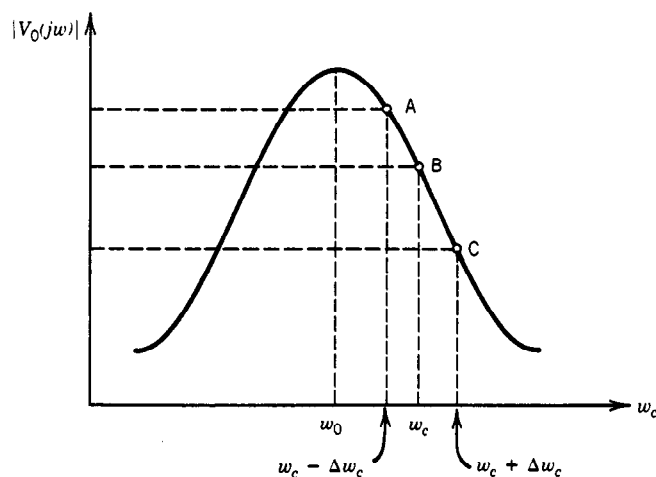


Fig. 24-29. Respuesta de un amplificador sintonizado.

Desmodulador no lineal

En la sección 24.2.1 se presentaron los moduladores no lineales, conocidos también como moduladores de ley cuadrática. Se demostró que la salida contenía una componente de CD, las frecuencias fundamentales ω_c y ω_m , sus segundos armónicos $2\omega_c$ y $2\omega_m$, y las frecuencias laterales $(\omega_c - \omega_m)$ y $(\omega_c + \omega_m)$. Supóngase que se aplica una señal modulada en amplitud:

$$v(t) = V_c(1 + m \cos \omega_m t) \cos \omega_c t \quad (24-90)$$

a un dispositivo no lineal cuya corriente se expresa como:

$$i(t) = K v(t)^2 \quad (24-91)$$

o bien:

$$i(t) = K [V_c(1 + m \cos \omega_m t) \cos \omega_c t]^2 \quad (24-92)$$

Modificando esta ecuación se obtiene:

$$\text{Término de CD} \quad KV_c^2/2 \quad (24-93)$$

$$\text{Término fundamental} \quad KV_c^2 m \cos \omega_m t \quad (24-94)$$

$$\text{Término del segundo armónico} \quad \frac{1}{4}KV_c^2 m^2 \cos 2\omega_m t \quad (24-95)$$

La salida contiene asimismo los siguientes términos de alta frecuencia: ω_c , $2\omega_c$, $2\omega_c - \omega_m$, $2\omega_c + \omega_m$, $2(\omega_c - \omega_m)$, y $2(\omega_c + \omega_m)$. Todas estas frecuencias están por encima del intervalo de frecuencias de audio y son eliminadas por el filtro desmodulador y las etapas de amplificación.

La componente de CD es eliminada por el capacitor de acoplamiento. De esta forma, la salida contiene sólo la señal deseada $KV_c^2 m \cos \omega_m t$ (la componente fundamental) y el término del segundo armónico (que provoca una distorsión de la amplitud).

Los desmoduladores no lineales se utilizan en mezcladores que se operan en la región no lineal.

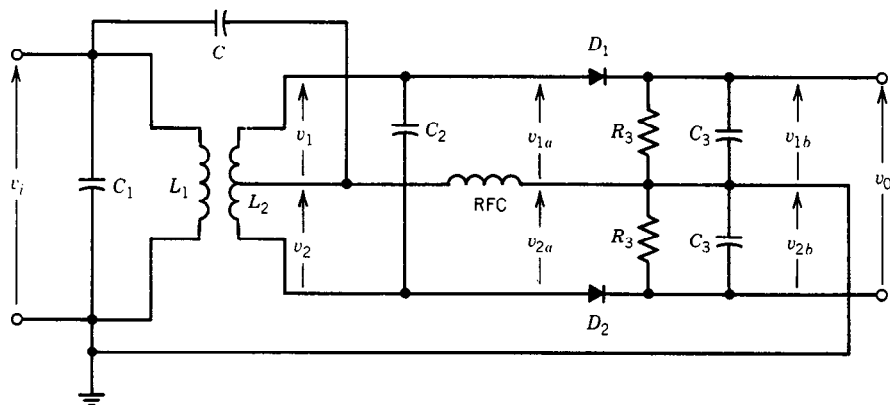


Fig. 24-30. Discriminador de defasamiento de Foster-Seeley.

24.3.2 Desmoduladores de FM

Como se analizó en la sección 24.2, puede obtenerse la modulación en frecuencia y en fase, una a partir de la otra. Por ejemplo, un circuito modulador en frecuencia puede convertirse en un circuito modulador en fase diferenciando la señal moduladora antes de aplicarla al modulador en frecuencia. Por tanto, un desmodulador de FM puede convertirse en un desmodulador de PM mediante la integración de la salida.

Desmodulador de pendiente

Un circuito resonante sintonizado a una frecuencia ligeramente distinta de la frecuencia de la onda portadora de la señal de FM puede emplearse como desmodulador de FM. Considérese la respuesta a la frecuencia de un circuito resonante, como se muestra en la figura 24-29. Obsérvese que la frecuencia central ω_0 del circuito resonante se fija en un valor menor que la frecuencia de la portadora ω_c de la señal de FM. Cuando la frecuencia varía alrededor de ω_c , también varía el voltaje de salida. La variación de la salida con la frecuencia a lo largo de la pendiente AB puede considerarse lineal si el $\Delta\omega_c$ es pequeño. Por tanto, se produce una señal modulada en amplitud a partir de una señal modulada en frecuencia; esta señal es detectada por un desmodulador de modulación en amplitud, y la salida final será una señal de FM desmodulada.

Desmodulador de defasamiento

Para mejorar la linealidad deben utilizarse otros tipos de desmoduladores. El discriminador de defasamiento

de Foster-Seeley es un desmodulador de FM bastante lineal (véase la figura 24-30). Cuando el circuito secundario se sintoniza en resonancia a ω_0 , el voltaje v_1 se adelanta a v_i en 90° y v_2 se retrasa respecto a v_i en 90° , como se muestra en la figura 24-31a. Cuando la frecuencia varía alrededor de ω_0 , los voltajes $v_{1a} = v_1 + v_i$ y $v_{2a} = v_2 + v_i$ varían como se indica en la figura 24-31b. Obsérvese que los Q del circuito se mantienen bajos, de manera que las magnitudes de los voltajes v_1 y v_2 se mantienen esencialmente sin variaciones. No obstante, sus fases cambian con la frecuencia. Por tanto, las magnitudes de los voltajes v_{1a} y v_{2a} , que se aplican a la sección desmoduladora de AM, varían con la frecuencia. La variación de las magnitudes de v_{1a} y v_{2a} es bastante lineal con la frecuencia en un intervalo de esta última. Así, el voltaje de salida v_0 es la señal desmodulada en frecuencia.

Detector de relación

El detector de relación (fig. 24-32) tiene la importante ventaja sobre el discriminador de Foster-Seeley de que suministra una salida de bajo ruido que es insensible a la modulación en amplitud.

El circuito del detector de relación es muy similar al del discriminador de Foster-Seeley. El diodo D_2 está invertido, se coloca un capacitor grande C_4 entre las terminales de la resistencia de salida R_4 , y el voltaje de salida se toma de los puntos comunes de C_3 y R_4 , como se indica. Debido a la gran capacitancia situada a través de la combinación en serie de la carga, el voltaje de carga total v_3 permanece sin cambios cuando varía la amplitud de la señal de entrada. Pese a ello, la razón

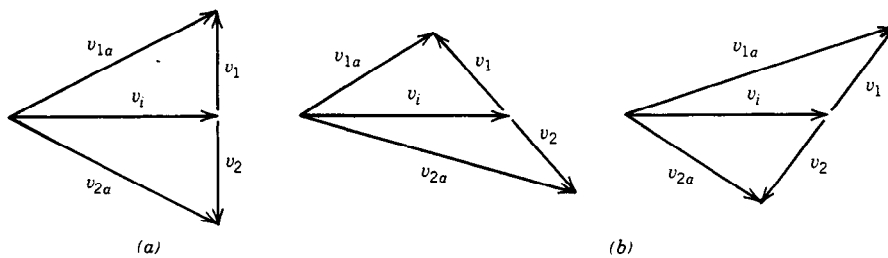


Fig. 24-31. Diagramas fasoriales del discriminador de Foster-Seeley: a) en resonancia; b) sin resonancia.

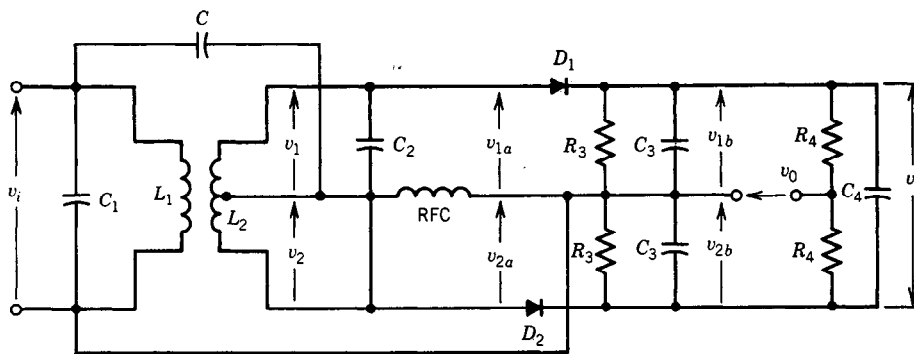


Fig. 24-32. Detector de relación.

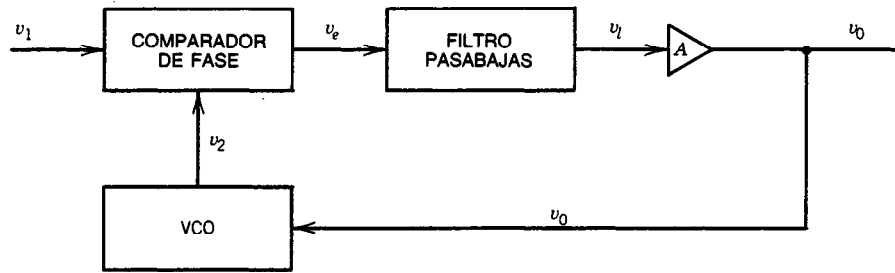


Fig. 24-33. Diagrama de bloques de un circuito de sincronización de fase.

de los dos voltajes de carga cambia con la frecuencia de tal forma que su suma se ve forzada a mantenerse prácticamente constante. De aquí el nombre de "*detector de relación*". Como los circuitos de RF son los mismos que los del discriminador de Foster-Seeley, los diagramas fasoriales de v_{1a} , v_{2a} y v_i son los mismos que se muestran en la figura 24-31. El voltaje v_3 se mantiene prácticamente constante haciendo que la constante de tiempo del circuito RC_4 sea grande (es decir, mayor que el periodo de la frecuencia de modulación más bajo).

En contraste con el discriminador de Foster-Seeley, el detector de relación tiene una componente de CD en la salida. Este voltaje de CD se puede utilizar para el control automático de la ganancia (ACG, de *automatic gain control*), que puede ser deseable cuando no se utilizan limitadores. El discriminador de Foster-Seeley es ligeramente más lineal, por lo que produce menos distorsión no lineal que el detector de relación. También se puede demostrar que la salida del discriminador es dos veces más grande.

Circuito de sincronización de fase

El circuito de sincronización de fase, o PLL (de *phase-locked loop*), se puede emplear como desmodulador FM o PM.

El PLL es un sistema de retroalimentación que comprende un comparador de fase, un filtro pasabajas, un amplificador de error en la trayectoria de la señal progresiva y un oscilador controlado por voltaje (VCO) en la trayectoria de la retroalimentación (fig. 24-33).

El comparador de fase es en realidad un circuito multiplicador que mezcla la señal de entrada con la señal del VCO. El principio básico de operación del PLL se puede explicar brevemente como se indica a continuación. Sean:

$$v_1 = v_1 \cos[\omega_c t + \phi_1(t)] \quad (24-96)$$

$$v_2 = v_2 \cos[\omega_c t + \phi_2(t)] \quad (24-97)$$

donde $\phi_1(t)$ y $\phi_2(t)$ se utilizan para representar los cambios en las frecuencias. La salida del comparador de fase es:

$$v_e = v_1 \cdot v_2 = \frac{1}{2} V_1 V_2 [\cos(2\omega_c t + \phi_1 + \phi_2) + \cos(\phi_1 - \phi_2)] \quad (24-98)$$

El filtro pasabajas suprime la componente de frecuencia de la suma pero permite la entrada de la componente de CD, que después se amplifica y se envía para retroalimentar el VCO. Por tanto:

$$v_o = \frac{1}{2} A V_1 V_2 \cos(\phi_1 - \phi_2) \quad (24-99)$$

Cuando la diferencia de fase $\theta = \phi_1 - \phi_2$ es de 90° , la salida del comparador de fase $v_e = 0$. Esto se denomina estado de equilibrio. A medida que esta diferencia de fase se vuelve menor de 90° la salida se hace positiva, mientras que una diferencia de fase mayor de 90° provoca una salida negativa. Si la señal moduladora de banda base es $v_m(t)$, entonces:

$$\phi_1(t) = K_1 \int_{-\infty}^t v_m(\tau) d\tau \quad (24-100)$$

donde K_1 es una constante. Supóngase que inicialmente $\phi_1(t) = 0$ y el VCO se ha ajustado de manera que cuando $v_o = 0$ su frecuencia de oscilación sea exactamente ω_c . Supóngase también que el VCO se ha ajustado de modo que su salida tenga un desfaseamiento de 90° respecto a la portadora (condición de equilibrio o enganche). Supóngase que la frecuencia de entrada se ha incrementado hasta $\omega_c + \Delta\omega$ en $t = 0$. Por tanto:

$$\Delta\omega = \frac{d\phi_1(t)}{dt} \quad (24-101)$$

o bien:

$$\phi_1(t) = \Delta\omega \cdot t \quad (24-102)$$

Es decir, el cambio en la frecuencia provoca que la fase $\phi_1(t)$ cambie linealmente con el tiempo. La diferencia de fase en la entrada del comparador de fase producirá un voltaje de salida positivo v_e , que hace que aumente la frecuencia del VCO. Después se establecerá un nuevo punto de equilibrio (de enganche), a medida que se haya incrementado la frecuencia del VCO hasta igualar la frecuencia de la señal de entrada. La salida del VCO está dada por:

$$v_2 = V_2 \cos \left[\omega_c t + K_0 \int_{-\infty}^t v_o(\tau) d\tau \right] \quad (24-103)$$

donde K_0 es una constante.

Para que la entrada y las frecuencias del VCO sean las mismas en la condición de enganche se requiere:

$$\frac{d\phi(t)}{dt} = \frac{d}{dt} K_0 \int_{-\infty}^t v_0(\tau) d\tau \quad (24-104)$$

Aplicando la ecuación 24-101 en la 24-104 se tiene:

$$v_0(t) = \frac{\Delta\omega}{K_0}$$

Obsérvese que el voltaje de salida es proporcional al cambio de frecuencia, $\Delta\omega$, como se requiere en el caso del desmodulador de FM que se está considerando.

Se supone que la señal de entrada y el VCO están en la misma frecuencia ω_c , aunque quizá no sea así inicialmente. Si la diferencia de frecuencia entre la señal de entrada y el VCO es menor que el ancho de banda de ciclo cerrado del PLL, el PLL se enganchará con rapidez. Si el intervalo de diferencias de frecuencia es mayor, la frecuencia del VCO se barre a un ritmo aproximado para buscar la señal.

El PLL se puede utilizar asimismo como desmodulador de señales moduladas en fase mediante la integración de la entrada del VCO. Esto es posible debido a que la entrada del VCO es proporcional al cambio de frecuencia de la entrada del PLL, y la integral de esta señal también es proporcional al cambio de fase de la entrada del PLL.

24.3.3 Desmoduladores de amplitud en pulsos

La señal modulada en amplitud en pulsos (PAM) puede recuperarse aplicando la señal a un desmodulador de AM. Si los pulsos están lo suficientemente próximos entre sí, esto permite una desmodulación de PAM razonable. La señal se puede recuperar asimismo simplemente haciendo pasar la señal PAM a través de un filtro pasabajas cuya frecuencia de corte esté bien por debajo de la frecuencia de muestreo.

Las señales PAM suelen transmitirse a lo largo de un canal único; este procedimiento se denomina multicanalización en el tiempo. Cuando se multicanalizan en el tiempo varias señales en un sistema PAM, el ancho de los pulsos se hace muy reducido en comparación con el intervalo de muestreo. En este caso, los primeros procedimientos que se delinearon no permiten una recuperación de señales exacta. Se puede utilizar un circuito de muestreo y retención para recuperar este tipo de señal PAM (fig. 24-34).

El interruptor S está cerrado solamente cuando se va a muestrear el canal específico. Si la resistencia de la fuente R_s es pequeña, entonces el capacitor se carga al voltaje de entrada durante el tiempo τ en que el interruptor está cerrado. La resistencia de carga R_L se elige alta, de manera que el voltaje entre las terminales del capacitor se mantenga sin cambios hasta que el interruptor vuelva a estar cerrado.

La señal de salida escalonada puede suavizarse haciéndola pasar por un filtro pasabajas. El circuito de muestreo y retención es un desmodulador de PAM eficiente, confiable y libre de ruido.

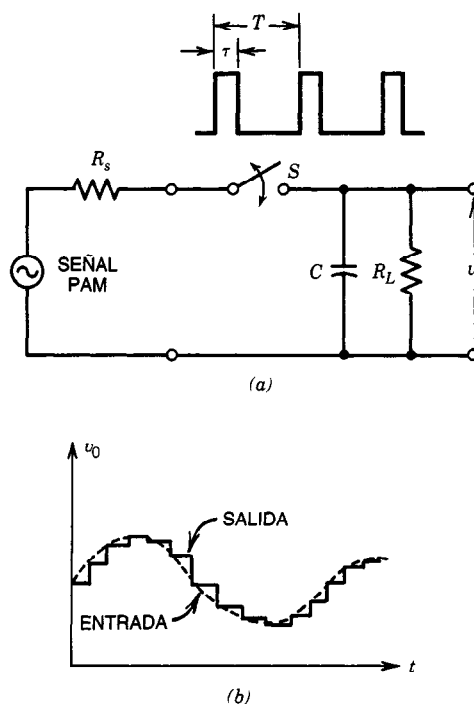


Fig. 24-34. a) Circuito de muestreo y retención como desmodulador de señales moduladas en amplitud en pulsos (PAM). b) Señales de entrada y salida.

24.4 CONVERTIDORES DE FRECUENCIAS

24.4.1 Principios generales

En el procesamiento de señales de comunicación, a menudo es deseable o conveniente trasladar el intervalo de frecuencia de una región a otra. Por ejemplo, supóngase que se van a transmitir varias señales diferentes del mismo intervalo espectral por un solo canal de comunicación. En el extremo receptor se recuperarán por separado. Esta transmisión múltiple (multicanalización) se puede efectuar mediante el traslado de cada una de las señales a un intervalo de frecuencia diferente. Si estos intervalos de frecuencia no se solapan, cada señal en el extremo receptor se puede separar mediante el uso de filtros pasabanda.

Cuando se transmiten señales a través del espacio libre y no por alambres, se utilizan antenas. Para que la transmisión sea eficiente, la longitud de la antena debe ser del orden de magnitud de la longitud de onda de la señal que se transmite. Por tanto, una señal con frecuencia de 1 000 Hz requiere una longitud de antena del orden de 300 000 m, que evidentemente es impráctica. La longitud se puede reducir a una cifra práctica si la frecuencia de la señal se traslada a un intervalo de frecuencia mayor.

Por otras razones es necesario trasladar frecuencias para lograr un procesamiento de señales práctico o eficiente en los sistemas de comunicación. El lector

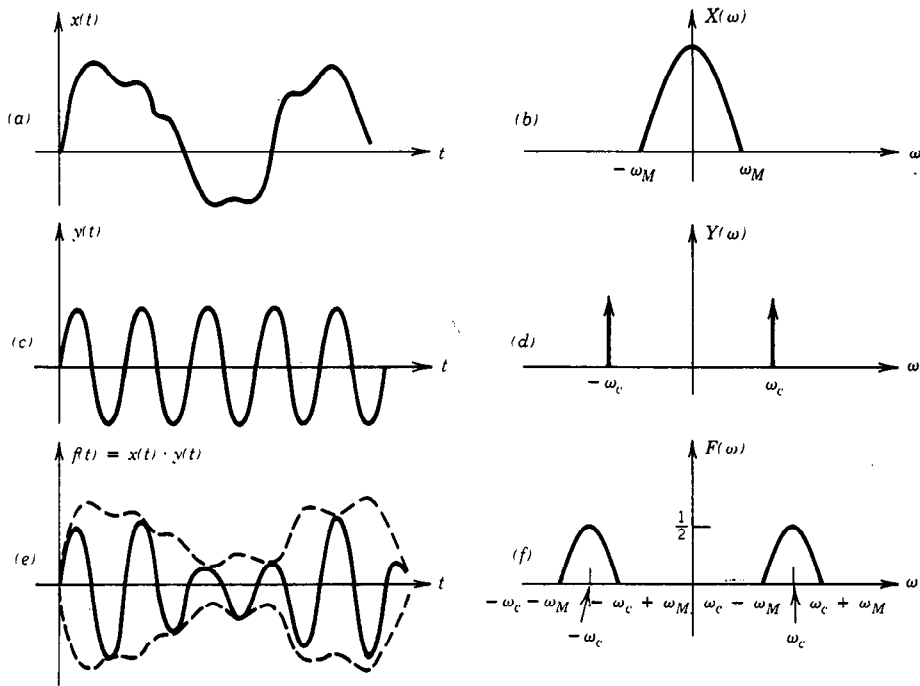


Fig. 24-35. Ilustración de la traslación de frecuencias: a) señal de banda limitada; b) espectros de frecuencia de $x(t)$; c) $y(t) = \cos \omega_c t$; d) espectros de frecuencia de $y(t)$; e) señal modulada $f(t) = x(t) \cdot y(t)$; f) espectros de frecuencia de $f(t)$, $F(\omega)$.

puede encontrar estas razones en libros sobre comunicaciones¹⁻⁵. En esta sección se estudiarán los principios generales del traslado de frecuencia, también llamados de conversión o combinación de frecuencias. Los sistemas que realizan traslados de frecuencias se denominan convertidores o mezcladores de frecuencias.

Una señal puede trasladarse a otro intervalo espectral si se multiplica por una señal sinusoidal adecuada. El proceso del traslado de frecuencias se ilustra en la figura 24-35. Considérese una señal de banda limitada $x(t)$ cuyo espectro es $X(\omega)$ en las figuras 24-35a y 24-35b, respectivamente. Cuando la señal $x(t)$ se multiplica por la señal sinusoidal $y(t) = \cos \omega_c t$ (figs. 24-35b y c), se puede demostrar que (como se ilustra en las figs. 24-35e y f) los espectros de la señal resultante son la versión desplazada de la señal original en la cantidad de $\pm \omega_c$.

Considérese, por ejemplo, una señal modulada $x(t) \cos \omega_c t$. La multiplicación de esta señal por la señal sinusoidal auxiliar $\cos \omega_c t$ produce:

$$f(t) = x(t) \cdot \cos \omega_c t \cos \omega_c t \quad (24-105)$$

$$f(t) = \frac{1}{2}x(t) \cos (\omega + \omega_c)t + \frac{1}{2}x(t) \cos (\omega - \omega_c)t$$

Obsérvese que el producto consta de las frecuencias de suma y diferencia $\omega + \omega_c$ y $\omega - \omega_c$, cada una multiplicada por $x(t)$. Suponiendo que $\omega \neq \omega_c$, la multiplicación ha trasladado los espectros de la señal a dos nuevas frecuencias. El intervalo de frecuencia que

ocupa la señal original se denomina banda base. El proceso de multiplicar una señal por una señal sinusoidal auxiliar se denomina mezclado o heterodinación. La parte de la señal trasladada dentro del intervalo de ω_c a $\omega_c + \omega_M$ recibe el nombre de señal de banda lateral superior, y la parte en el intervalo de $\omega_c - \omega_M$ a ω_c se denomina señal de banda lateral inferior. En la figura 24-36 se muestra un convertidor de frecuencias generalizado básico. El oscilador local proporciona la señal sinusoidal auxiliar $\cos \omega_c t$, que también se denomina señal de mezclado, señal de heterodinación o señal portadora.

Recuperación de la señal de banda base

Considérese la señal $x(t)$ cuyo espectro de frecuencia ha sido trasladado al multiplicar $x(t)$ por $\cos \omega_c t$. La recuperación de $x(t)$ se puede lograr simplemente multiplicando por $\cos \omega_c t$ la señal trasladada. Esto puede demostrarse como sigue:

$$\begin{aligned} [x(t) \cdot \cos \omega_c t] \cdot \cos \omega_c t &= x(t) \cos^2 \omega_c t = \\ &= \frac{1}{2}x(t) + \frac{1}{2}x(t) \cos 2\omega_c t \end{aligned} \quad (24-106)$$

De este modo se recupera la señal de banda base $x(t)$. Sin embargo, obsérvese que durante este proceso se ha introducido otra señal cuyo espectro de frecuencia se extiende de $2\omega_c - \omega_M$ a $2\omega_c + \omega_M$. Como $\omega_c \gg \omega_M$ en la mayor parte de las aplicaciones, el espectro de frecuencia de esta señal de doble frecuencia se separa

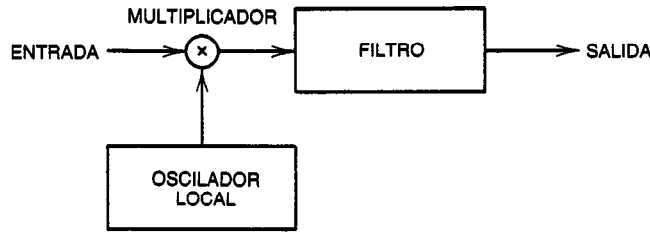


Fig. 24-36. Circuito convertidor de frecuencias.

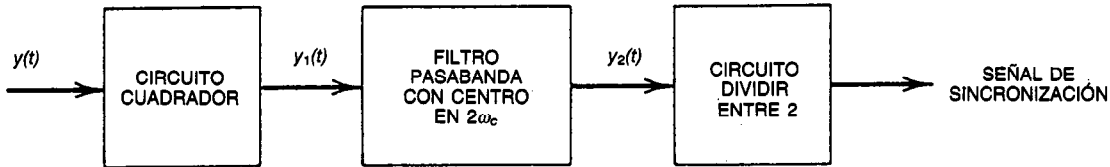


Fig. 24-37. Generación de señales de sincronización.

ampliamente de la señal de banda base. Por tanto, la señal de doble frecuencia se puede suprimir por medio de un filtro pasabajas. Debe hacerse notar que, en este método de recuperación, en el extremo receptor debe estar disponible la señal de banda base (o sea, debe ser posible una segunda multiplicación en el extremo receptor), una señal exactamente sincrónica con la señal auxiliar en el extremo transmisor. Estos sistemas se denominan sincrónicos o coherentes. La generación de una señal sincrónica de este tipo en el extremo receptor no siempre es factible. En la figura 24-37 se ilustra un método común.

Para demostrar la generación de la señal de sincronización, sean la señal de banda base $\cos \omega t$ y la señal recibida:

$$y(t) = A \cos \omega t \cdot \cos \omega_c t \quad (24-107)$$

Entonces:

$$\begin{aligned} y_1(t) &= y^2(t) = A^2 \cos^2 \omega t \cdot \cos^2 \omega_c t \\ &= \frac{A^2}{4} [1 + \frac{1}{2} \cos 2(\omega_c + \omega)t + \frac{1}{2} \cos 2(\omega_c - \omega)t + \cos 2\omega t + \cos 2\omega_c t] \end{aligned} \quad (24-108)$$

El filtro pasabanda selecciona la componente de frecuencia $(A^2/4) \cdot \cos 2\omega_c t$ y rechaza todas las otras componentes de la ecuación 24-108. El circuito de "división entre dos" proporciona la señal de sincronización necesaria. Por tanto, la salida del circuito de división entre dos se utiliza para multiplicar la señal recibida a fin de recuperar la señal de banda base, $\cos \omega t$.

Se ha apreciado que el espectro de una señal cualquiera se puede trasladar $\pm \omega_c$ rad/s multiplicándolo por cualquier señal periódica cuya frecuencia fundamental sea ω_c rad/s.

Sea la señal periódica $p_T(t)$ representada por la serie de Fourier:

$$p_T(t) = \sum_{k=-\infty}^{\infty} A_k e^{jk\omega_c t} \quad (24-109)$$

donde $\omega_c = 2\pi/T$. Multiplicando $p_T(t)$ por $x(t)$:

$$x(t)p_T(t) = \sum_{k=-\infty}^{\infty} A_k x(t) e^{jk\omega_c t} \quad (24-110)$$

Aplicando la transformada de Fourier a ambos lados de la ecuación 24-110 se produce:

$$F\{x(t) \cdot p_T(t)\} = \sum_{k=-\infty}^{\infty} A_k X(\omega - k\omega_c) \quad (24-111)$$

Obsérvese que el espectro de $x(t)p_T(t)$ contiene $F(\omega)$, $F(\omega - \omega_c)$, $F(\omega - 2\omega_c)$, ..., etcétera; es decir, el espectro resultante contiene $F(\omega)$ y $F(\omega)$ trasladado por $\pm \omega_c, \pm 2\omega_c, \dots, \pm k\omega_c, \dots$. El espectro centrado en ω_c se puede seleccionar mediante el uso de un filtro pasabanda cuya frecuencia central es ω_c .

24.4.2 Mezcladores

La operación de multiplicar una señal por una señal sinusoidal auxiliar (o, en general, periódica) se denomina mezclado o heterodinación, y los circuitos que realizan esta operación se conocen como mezcladores. Por tanto, un mezclador puede considerarse un modulador en amplitud. En la figura 24-38a se muestra un mezclador básico que utiliza un interruptor electro-mecánico, y en la figura 24-38b se ilustran las señales en diferentes puntos.

Este tipo de mezclador se conoce asimismo como modulador tipo interruptor (cortador) y su operación se puede explicar de la manera siguiente. El interruptor accionado por la señal portadora $A \cos \omega_c t$ alterna entre terminales a la frecuencia ω_c rad/s. En una mitad del periodo el interruptor está abierto y permite que se aplique la señal de entrada de lenta variación al filtro

pasabanda. Durante el medio periodo siguiente el interruptor conecta a tierra las terminales de entrada del filtro. Por tanto, el resultado es la forma recortada de la señal de entrada a una frecuencia ω_c . Este proceso de recorte equivale a multiplicar la señal de entrada $v(t)$ por un tren de pulsos de magnitud unitaria con frecuencia ω_c . La señal modulada en amplitud deseada $v_0(t)$ se obtiene haciendo pasar la señal recortada a través de un filtro pasabanda cuya frecuencia central es ω_c . El interruptor electromecánico de la figura 24-38a puede ser reemplazado por un interruptor electrónico a base de diodos, transistores o FET.

A altas frecuencias, suelen utilizarse diodos como interruptores. Dos ejemplos son los mezcladores en derivación y en serie que se ilustran en la figura 24-39. El puente de diodos, en ambos casos, actúa como un interruptor. Los nodos a y b son puestos alternativamente en cortocircuito y en circuito abierto por el puente de diodos. Si las características de los diodos son idénticas se equilibrará el puente, lo que eliminará la señal portadora que pasa por el puente cuando los diodos están conduciendo.

Mezcladores doblemente equilibrados

En la figura 24-40 se presenta una configuración popular conocida como mezclador doblemente equilibrado (o modulador anular o en anillo). La ventaja de este circuito sobre los dos antes citados es que no requiere componentes ideales. Los mezcladores doblemente equilibrados se utilizan hasta de 1 GHz o más. Este

circuito requiere unas características equilibradas de los diodos y transformadores derivados por el centro con exactitud. Las inexactitudes en las derivaciones por el centro y el desequilibrio en las características de los diodos provocan un funcionamiento no ideal y la posibilidad de que aparezca alguna onda portadora en la salida. El análisis de este circuito revela que el mezclador doblemente equilibrado en efecto multiplica $x(t)$ por una onda portadora rectangular que conmuta entre +1 y -1. Esto elimina la componente de CD de la portadora. Como resultado, el espectro de entrada del filtro no contendrá el espectro de la señal moduladora. Por tanto, la señal se puede recuperar mediante el uso de un filtro pasabajas.

Amplificador estabilizado por cortador periódico

Una excelente aplicación del principio de conversión de frecuencias es la construcción de amplificadores que operan con CD o a frecuencias muy bajas. Es muy difícil diseñar amplificadores que amplifiquen frecuencias muy bajas, ya que el tamaño de los capacitores de acoplamiento que se requieren se vuelve muy grande. En consecuencia, para amplificar señales de CD o señales de muy baja frecuencia se utiliza el acoplamiento directo, que introduce deriva en el punto de trabajo estático (punto de reposo) del amplificador. Para resolver este problema puede emplearse el amplificador estabilizado por cortador periódico, que en esencia desplaza el espectro de la señal de entrada de un intervalo de baja frecuencia a otro de frecuencia adecuada-

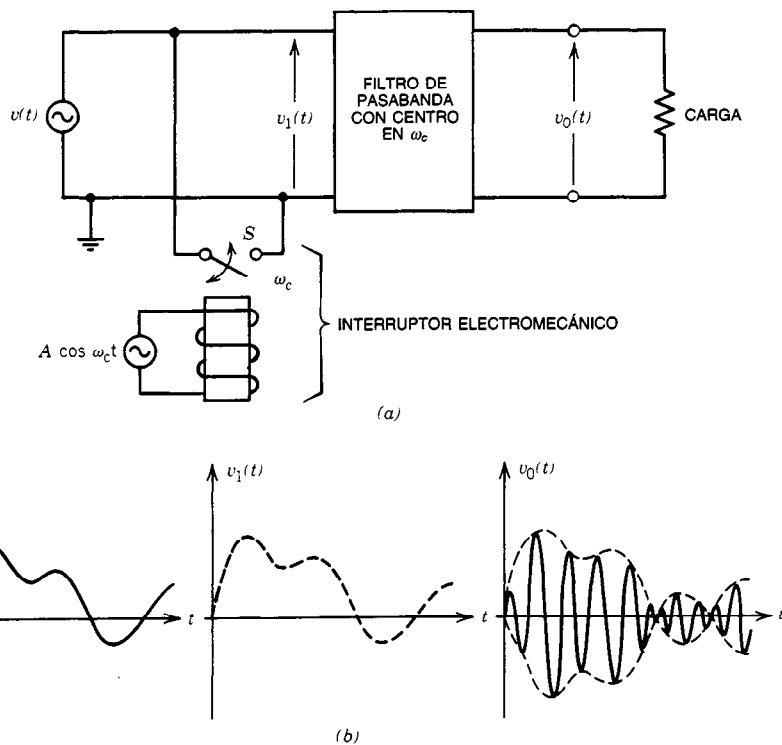


Fig. 24-38. a) Mezclador con interruptor electromecánico. b) Señales en diferentes puntos.

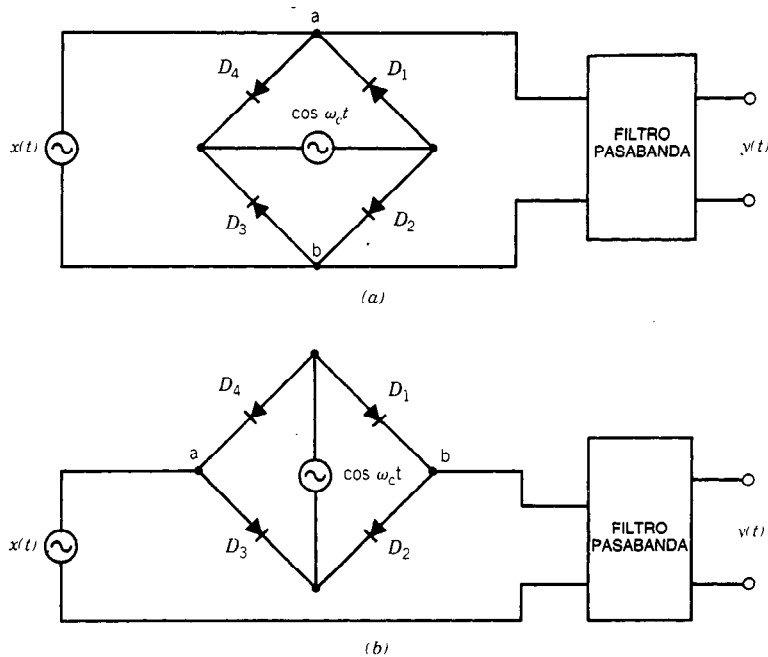


Fig. 24-39. a) Mezclador de derivación. b) Modulador en serie.

mente alta, donde es posible amplificarlo sin dificultad. En la figura 24-41 se ilustra un circuito amplificador estabilizado por cortador periódico. Se emplea un interruptor mecánico (interruptor o cortador periódico) para realizar la modulación y desmodulación. Dado que los procesos de modulación y desmodulación requieren que la portadora sea de la misma frecuencia, se debe utilizar el mismo interruptor para ambos, como se indica en la figura 24-41. La componente de CD de la señal de entrada es eliminada por el capacitor C . Por tanto, el espectro de la señal de salida es el mismo que el de la señal de entrada pero desplazado $\pm \omega_c, \pm 2\omega_c, \pm 3\omega_c, \dots$, etcétera. Esta señal es amplificada y vuelta a multiplicar por una onda cuadrada periódica generada por el cortador periódico en la salida. En consecuencia, el espectro es trasladado de re-

greso a $\omega = 0$. La ventaja principal del amplificador estabilizado por cortador periódico es que hace posible la construcción de amplificadores de alta ganancia muy estables.

24.4.3 Convertidores paramétricos

Los amplificadores paramétricos se utilizan en circuitos de amplificación en los que la potencia amplificadora proviene de la variación de un parámetro en los circuitos. En los amplificadores lineales la fuente de alimentación básica es la batería de polarización o la fuente de alimentación de CD, mientras que en los amplificadores paramétricos la energía eléctrica básica proviene de una fuente de alimentación sinusoidal de estado estable. Cuando se utilizan amplificadores pa-

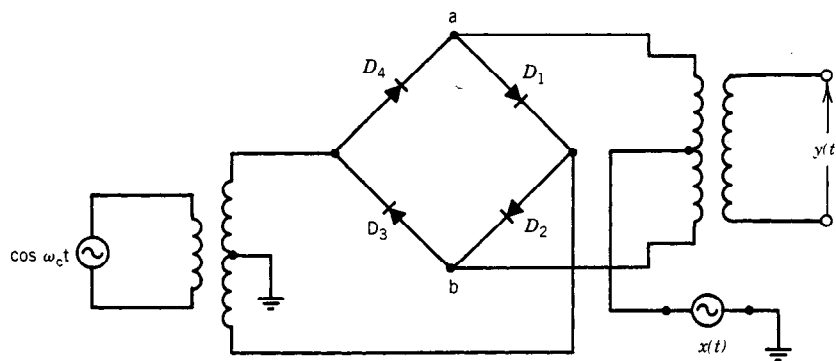


Fig. 24-40. Mezclador doblemente equilibrado.

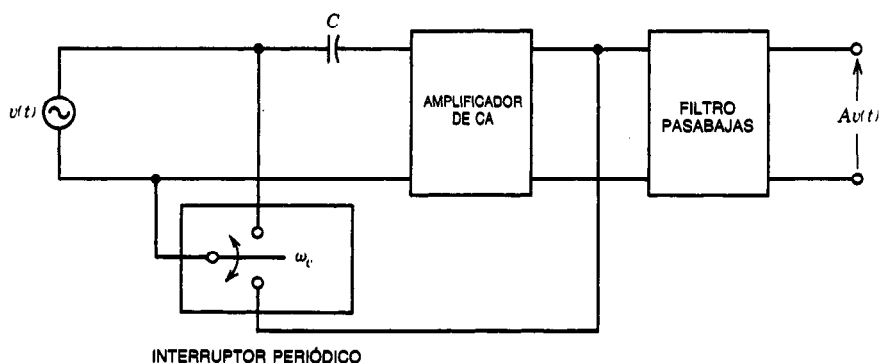


Fig. 24-41. Amplificador estabilizado por cortador periódico.

ramétricos en la conversión de frecuencia, se les suele dar el nombre de convertidores paramétricos.

Considérese el sistema de retroalimentación no lineal que se ilustra en la figura 24-42. Supóngase que el sistema no lineal del ciclo de retroalimentación funciona como un polinomio de segundo orden (la no linealidad raíz cuadrática):

$$r(t) = a_1 y(t) + a_2 y^2(t) \quad (24-112)$$

Sea la entrada una senoide:

$$x(t) = A \cos \omega t \quad (24-113)$$

y sea $H(s)$ la función de transferencia del sistema lineal invariante en el tiempo. Cuando se rompe el ciclo de retroalimentación, la salida está dada por:

$$y(t) = B \cos(\omega t + \theta) \quad (24-114)$$

donde:

$$B = A \cdot |H(j\omega)| \text{ y } \theta = \angle H(j\omega) \quad (24-115)$$

Por tanto, en el sistema de ciclo abierto no hay conversión de frecuencias. La salida del sistema no lineal (cuando se rompe la retroalimentación) es:

$$r(t) = a_1 B \cos(\omega t + \theta) + a_2 B^2 \cos^2(\omega t + \theta) \quad (24-116)$$

o bien:

$$r(t) = \frac{a_2 B^2}{2} + a_1 B \cos(\omega t + \theta) + \frac{a_2 B^2}{2} \cos(2\omega t + 2\theta) \quad (24-117)$$

Ya que $e(t) = x(t) - y(t)$ se aplica al sistema lineal invariante en el tiempo (la retroalimentación está cerrada), la salida está dada por:

$$y(t) = \frac{a_2 B^2 |H(0)|}{2} + B \cos(\omega t + \theta) - a_1 B |H(j\omega)| \cos(\omega t + \theta) - \frac{a_2 B^2 |H(j2\omega)|}{4} \cos(2\omega t + \phi) \quad (24-118)$$

donde:

$$\theta = 2\theta + \angle H(j2\omega) \quad (24-119)$$

Obsérvese que la salida del sistema contiene un término de CD, un término que contiene la frecuencia de entrada y un término con el segundo armónico. Esta salida se obtuvo cuando la salida sin retroalimentación se devolvió a través del sistema no lineal. Se puede demostrar que si se envía para retroalimentación la salida de la ecuación 24-118, la salida contendrá un término de CD y los términos con la frecuencia de entrada, segundo, tercero y cuarto armónicos de la frecuencia de entrada. Puede probarse que, cuando se repite este proceso de retroalimentación, la salida tiene todos los armónicos de la frecuencia de entrada hasta llegar a algún valor máximo. Por ejemplo, en el caso de una no linealidad de ley cuadrática este máximo es 2^{n-1} , donde n es el número de iteraciones de retroalimentación que se procesan. La energía, en este proceso, proviene de la señal de entrada, que está en una frecuencia diferente.

Cuando el sistema de la figura 24-42 es activado por dos entradas sinusoidales que tienen dos frecuencias distintas, entonces la salida contendrá todos los armónicos de ambas frecuencias y todas las sumas y diferencias de todos estos armónicos. Por ejemplo, si la entrada es:

$$x(t) = A_1 \cos \omega_1 t + A_2 \cos(\omega_2 t + \theta) \quad (24-120)$$

entonces la salida será de la forma:

$$y(t) = \sum_{j=0}^{\infty} \sum_{i=0}^{\infty} B_{ij} \cos[j\omega_1 + i\omega_2 t + \theta] \quad (24-121)$$

El procedimiento anterior se puede extender a n señales de entrada diferentes.

En los convertidores paramétricos más ampliamente usados en sistemas de microondas se utiliza como elemento no lineal el diodo varactor. Un **varactor** es un

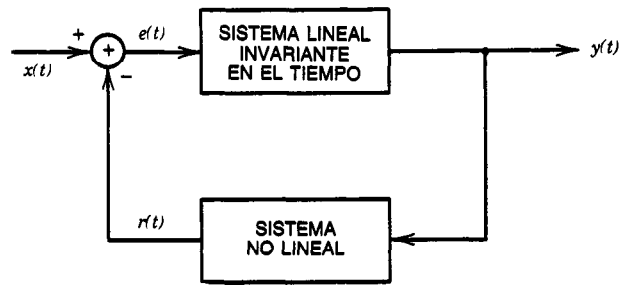


Fig. 24-42. Sistema básico de retroalimentación no lineal.

diodo con capacitancia de unión dependiente del voltaje. En la figura 24-43 se muestra un modelo circuital del diodo varactor. Éste consta de un resistor lineal, un inductor y una capacitancia no lineal, todos conectados en serie. La variación en el tiempo de la capacitancia del varactor es efectuada por un oscilador local denominado bomba. En la figura 24-44 se ilustra un convertidor paramétrico básico que tiene dos entradas en dos frecuencias distintas. Las señales de la fuente de entrada que se amplificarán son las de la fuente de alimentación de estado estable básica; la capacitancia no lineal del diodo varactor proporciona la conversión de la energía necesaria.

El enfoque heurístico del análisis de los convertidores paramétricos no lineales no siempre genera la respuesta de un circuito específico. Sin embargo, ofrece aproximaciones razonables en la mayor parte de las aplicaciones prácticas. Según la función no lineal del elemento no lineal, el análisis exacto se puede volver complejo. En este caso, para simplificar el análisis puede aplicarse inicialmente el método heurístico ya comentado.

En la figura 24-44b se ilustra el circuito equivalente de Thévenin subyacente al elemento no lineal, el varactor.

La ley de los voltajes de Kirchhoff produce:

$$v_T(t) = \int_0^t z_T(t - \tau) i(\tau) d\tau + v(t) \quad (24-122)$$

donde $v_T(t)$ es el voltaje de Thévenin de circuito abierto y $z(t)$ es la respuesta pulsátil del circuito lineal in-

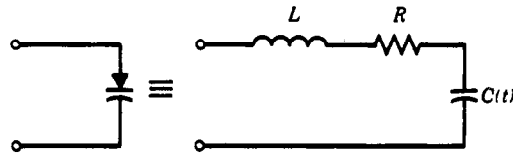


Fig. 24-43. Modelo circuital de un diodo varactor.

variante en el tiempo vista desde las terminales del diodo varactor. Modificando la ecuación 24-122 se obtiene la siguiente ecuación integral no lineal:

$$v_0(t) = s(t) + \int_0^t h(t - \tau) F[v_0(\tau)] d\tau \quad (24-123)$$

donde $s(t)$ se conoce en términos de las fuentes de entrada y los parámetros conocidos del circuito, $h(t)$ es la respuesta pulsátil del circuito lineal invariante en el tiempo en términos de los parámetros conocidos del circuito, y $F[v_0(t)]$ es la función no lineal del elemento no lineal.

La solución de la ecuación 24-123 lleva al comportamiento exacto del circuito. No obstante, quizá no se pueda obtener la solución exacta debido a la complejidad de la función no lineal $F[v_0(t)]$. En este caso se pueden aplicar métodos de aproximación.

Convertidor paramétrico con circulator

Un **circulator** es un circuito de tres partes que tiene una propiedad de transmisión cíclica de potencia. La potencia que entra en una parte se transmite a una

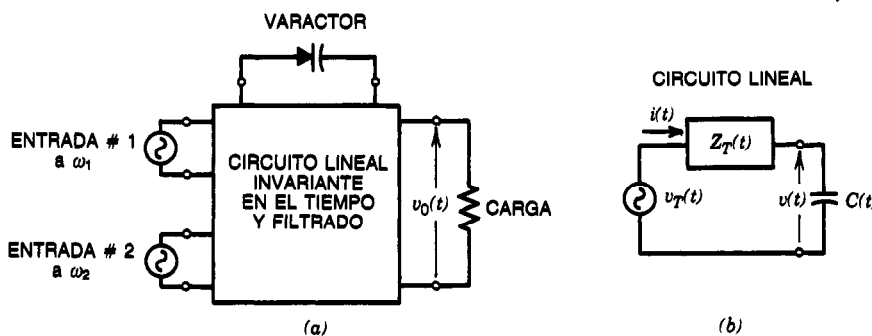


Fig. 24-44. a) Circuito convertidor paramétrico básico. b) Su circuito equivalente de Thévenin.

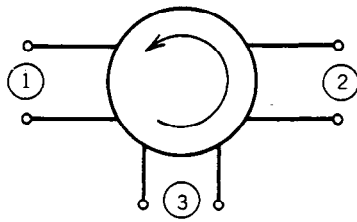


Fig. 24-45. Circulador.

parte adyacente en orden cíclico, como indica la flecha circular de la figura 24-45. Para el circulator que se muestra, el orden cíclico es 132. Cuando una señal incide en la puerta 1, con todas las puertas terminadas al mismo nivel (sin reflexiones), no se transmite señal alguna a la puerta 3. En forma similar, una señal incidente en la puerta 2 se transmite por completo a la puerta 1, y una señal incidente en la puerta 3 se transmite en su totalidad a la puerta 2. Esta propiedad cíclica se puede apreciar mejor mediante el uso del análisis de parámetros de dispersión.

A frecuencias ultraaltas (UHF) y de microondas, se utilizan ampliamente los convertidores paramétricos tipo circulator, como el que se muestra en la figura 24-46. La señal de entrada y la señal de salida ampliada son separadas por el circulator. La bomba y las fuentes complementarias se acoplan al varactor para activar la capacitancia no lineal de éste. Las corrientes de señal y de bomba se combinan en el varactor no lineal para producir señales en muchas frecuencias. El circuito de sintonización complementario proporciona una señal que se puede requerir en el caso de un circuito específico para lograr el rendimiento deseado del dispositivo. Por ejemplo, la corriente complementaria se combina con la corriente de la bomba para producir la frecuencia de señal.

El **convertidor paramétrico con circulator** es en esencia un dispositivo de resistencia negativa a la frecuencia de señal. Por ejemplo, la acción de la bomba y de corrientes complementarias en el varactor presenta una resistencia negativa en la puerta de señales. El sistema se mantiene estable mientras la magnitud de la resistencia negativa sea menor que la de la fuente.

24.4.4 Multiplicador de frecuencias

Un método común de una señal de alta frecuencia consiste en hacer pasar la salida de un oscilador de baja frecuencia a través de un multiplicador de frecuencias. Un **multiplicador de frecuencias** es un dispositivo no lineal diseñado para multiplicar por un factor dado las frecuencias de la señal que se aplica.

Considérese, por ejemplo, un dispositivo no lineal cuya característica de ley cuadrática está dada por la expresión:

$$y(t) = ax^2(t) \quad (24-124)$$

Sea la señal de entrada la señal de FM representada por:

$$x(t) = A \cos(\omega_c t + k \sin \omega_m t) \quad (24-125)$$

Se determina que la salida es:

$$y(t) = \frac{aA^2}{2} + \frac{aA^2}{2} \cos(2\omega_c t + 2k \sin \omega_m t) \quad (24-126)$$

El término de CD se puede eliminar por medio de un filtro pasabajas. Obsérvese en el segundo término que la frecuencia portadora y el índice de modulación se han multiplicado por 2. Empleando un dispositivo no lineal de ley n -ésima, la frecuencia puede multiplicarse por un factor de n . Si el objeto de la multiplicación de frecuencias consiste en incrementar el índice de modulación, el resultado puede ser una frecuencia portadora muy alta que resulta indeseable. Para evitar este problema, se puede utilizar un convertidor de frecuencias que controle el valor de la frecuencia portadora.

En la figura 24-47 se muestra el diagrama de bloques de un multiplicador de frecuencias. La multiplicación de frecuencias se utiliza también para obtener una onda de forma de FM de banda ancha a partir de una de banda estrecha. Este proceso se conoce como transmisión en FM indirecta de Armstrong¹.

En la figura 24-48 se ilustra un multiplicador de frecuencias transistorizado simple. El transistor opera en el modo de clase C, lo que significa que el transistor

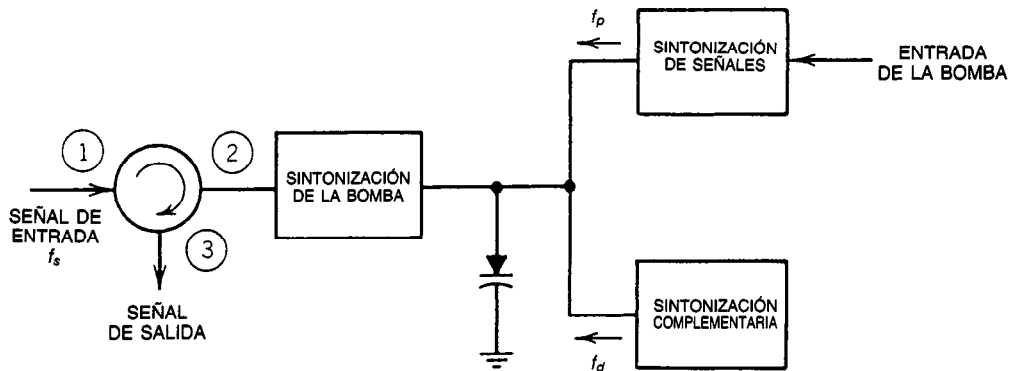


Fig. 24-46. Convertidor paramétrico con circulator.

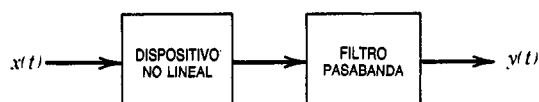


Fig. 24-47. Multiplicador de frecuencias básico.

está en la región de corte en más de la mitad del periodo de la señal de entrada. Cuando la señal de entrada se aproxima a la cresta positiva, el transistor es llevado a la región activa o incluso al estado de saturación.

La corriente del colector será en forma de pulsos, como se indica en la figura 24-48b. Aunque la onda de forma de la corriente del colector tiene la misma frecuencia fundamental que la señal excitadora, también tiene armónicos de frecuencia mayores. El circuito resonante paralelo formado por la porción RLC se sintoniza para resonar al n -ésimo armónico. Por tanto, el circuito resonante RLC recoge la señal con frecuencia nf_0 y rechaza las otras. Sin embargo, se sabe que con la mayor parte de las ondas de forma periódicas, tales como la corriente del colector del transistor que se muestra en la figura 24-48, las amplitudes de los armónicos decrecen progresivamente al aumentar el número de armónicos. En consecuencia, a medida que aumenta el orden de multiplicación la señal de salida se hace menor, y para obtener un mayor orden de multiplicación, se pueden conectar en cascada varios multiplicadores.

El multiplicador de frecuencias transistorizado de la figura 24-48 realiza la multiplicación por 2 y hasta por 5.

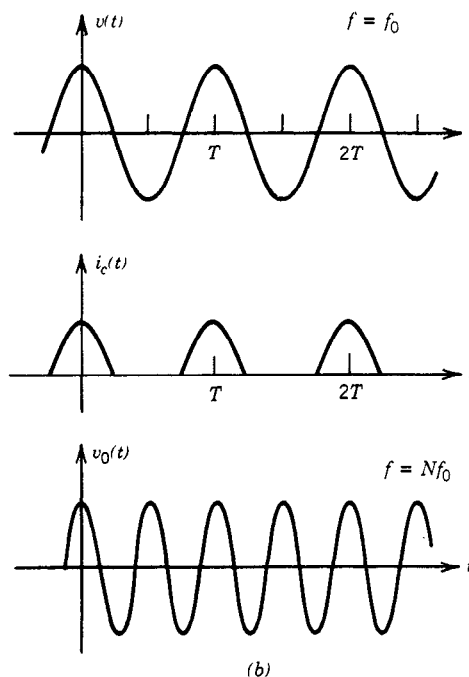
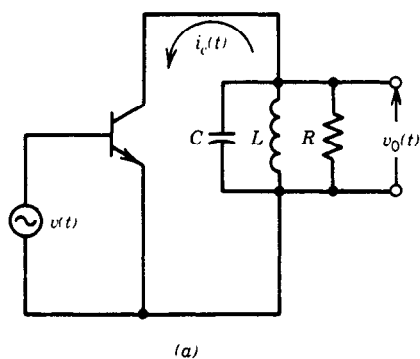


Fig. 24-48. Multiplicador de frecuencias transistorizado: a) esquema del circuito; b) onda de formas de diversas señales.

24.5 DETECTORES

24.5.1 Detector de nivel

Un detector de nivel, también conocido como disparador (gatillador o basculador) Schmitt, determina si un voltaje de entrada es mayor o menor que un voltaje de referencia. Para señales de entrada de lenta variación, la salida también cambiará lentamente. Esto se vuelve una seria desventaja cuando la salida de un detector se utiliza para disparar un circuito lógico que requiere pulsos disparadores rápidos. A modo de ejemplo, en la figura 24-49a se muestra un detector de nivel de no inversión.

Cuando $v_i < v_x$, de manera que $v_0 = V_{0,\text{sat}}$, R_2 retroalimentará una señal, y la nueva señal de referencia en x será:

$$v_x = V_1 = \frac{R_2 V_R}{R_1 + R_2} + \frac{R_1 V_{0,\text{sat}}}{R_1 + R_2} \quad (24-127)$$

Si se incrementa aún más v_i , v_0 se mantiene constante en $V_{0,\text{sat}}$. Cuando $v_i = V_1$, la salida conmuta regenerativamente a $v_0 = -V_{0,\text{sat}}$ y se mantiene en este valor en tanto que $v_i > V_1$. Esta parte de la característica de transferencia corresponde a la porción abcd en la figura 24-49b.

Si $v_i > V_1$, de modo que $v_0 = -V_{0,\text{sat}}$ y se reduce v_i , entonces:

$$v_x = V_2 = \frac{R_2 V_R}{R_1 + R_2} + \frac{R_1 \cdot V_{0,\text{sat}}}{R_1 + R_2} \quad (24-128)$$

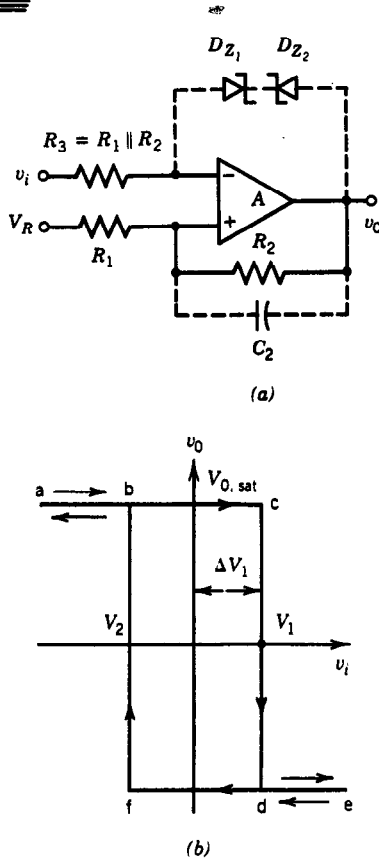


Fig. 24-49. Detector de nivel de no inversión: a) esquema del circuito; b) característica de transferencia.

En $v_i = V_2$, la salida cambiará regenerativamente a $v_o = +V_{0, sat}$, como se indica en la figura 24-49b, en la porción edfba. Nótese, además, que $V_2 < V_1$, y la diferencia que existe entre V_1 y V_2 se denomina *histéresis*, V_H :

$$V_H = V_1 - V_2 = \frac{2R_2 V_{0, sat}}{R_1 + R_2} \quad (24-129)$$

La oscilación de salida de un disparador Schmitt también se puede controlar por medio de diodos Zener, como lo indican las líneas discontinuas de la figura 24-49a. En este caso se utilizan las mismas fórmulas para determinar V_1 y V_2 en las ecuaciones 24-127 y 24-128 sustituyendo $V_{0, sat}$ por V_{Z1} en la ecuación 24-127 y por V_{Z2} en la ecuación 24-128. Asimismo, se puede utilizar un capacitor C_2 , indicado por las líneas discontinuas de la figura 24-49a, para lograr máxima velocidad de conmutación.

Detector de paso por cero

Si V_R se hace igual a cero, la salida responderá en todas y cada una de las ocasiones que la entrada pase por cero. Este circuito se denomina detector de paso por cero.

Detector de límite de dos comparadores

Este tipo de detector se conoce, asimismo, como comparador de ventana y se utiliza para detectar si un voltaje dado está dentro de un límite de voltaje prescrito. Esto se puede lograr simplemente combinando las salidas de dos comparadores, una que indique cuándo un valor excede un límite inferior, V_{LL} , y la otra que indique cuándo es menor que un límite superior, V_{UL} . Si el voltaje aplicado v_i está dentro del intervalo; es decir, si $V_{LL} \leq v_i \leq V_{UL}$, la salida será verdadera, o alta. Si el voltaje que se aplica no está dentro del intervalo, la salida de uno de los comparadores no será verdadera; es decir, será baja. En la figura 24-50 se ilustran un comparador de ventana y su característica de transferencia.

24.5.2 Detector de cresta

En ocasiones, el diseño de un instrumento requiere un circuito que encuentre y retenga el valor máximo (la cresta) de una forma de onda de entrada. La figura 24-51 ilustra el requisito de un circuito de este tipo. La línea continua de la gráfica representa un voltaje de señal continuamente variante como función del tiempo. La línea discontinua representa la salida de un circuito de detección de crestas.

El circuito de la figura 24-52 es un ejemplo de circuito de detección de crestas. Este circuito produce un voltaje de salida v_o que aumenta sólo cuando la pendiente del voltaje de entrada v_i es tanto creciente como mayor que cualquier valor anterior de v_i . Cuando la pendiente de v_i es cero o decreciente, el valor de v_o se mantiene en el más alto nivel previo de v_i . Si se utilizan amplificadores operacionales, diodos y capacitores perfectos, la salida v_o permanecerá en el más alto nivel previo de v_i hasta que el circuito sea recolocado por el interruptor S_1 .

El amplificador A_1 actúa como compensador (buffer) de entrada. La salida de A_1 es igual al voltaje de entrada y se utiliza para cargar C_1 . La elevada resistencia inversa de los diodos D_1 y D_2 evita que la baja impedancia de salida del amp op descargue el capacitor.

El amplificador A_2 sirve como compensador de salida y se conecta como seguidor de voltaje. Se necesita un compensador de salida para aislar el capacitor C_1 de salida. En aplicaciones muy delicadas deben tomarse precauciones para mantener la carga en C_1 . Primero, se debe utilizar un capacitor de alta calidad, por ejemplo, de poliestireno u otro material con bajo índice de fuga. Segundo, el amplificador A_2 deberá ser del tipo de entrada FET, que tiene muy alta impedancia de entrada y baja corriente de entrada. Dado que la velocidad de descarga del voltaje es:

$$\frac{\Delta v_C}{\Delta t} = \frac{I}{C_1} \quad (24-130)$$

cuanto menor sea la corriente de entrada, menor será la deriva de voltaje entre las terminales de C_1 .

Se incluye el resistor R_2 para hacer posible que el diodo D_1 fije al A_1 en el estado apagado. Esto da por

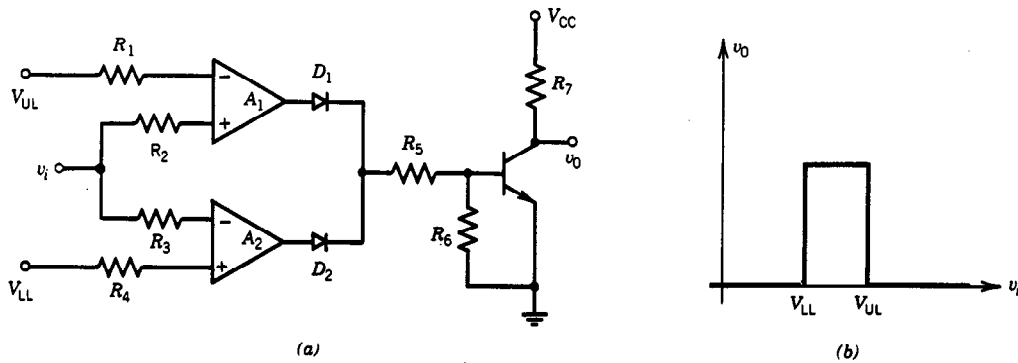


Fig. 24-50. Detector de límite de dos comparadores: a) esquema del circuito; b) característica de transferencia.

resultado una recuperación más rápida. El interruptor \$S_1\$ presenta la única trayectoria de baja impedancia a tierra y se utiliza para descargar \$C_1\$.

Si bien este circuito representa la operación en un solo cuadrante, se puede invertir la polaridad de operación si se invierten \$D_1\$ y \$D_2\$.

24.5.3 Detector de envolvente

Un circuito detector de envolvente produce una salida que sigue las crestas de una señal de AM. Por tanto, los circuitos que se analizaron en la sección 24.3.1 se pueden utilizar como detectores de envolvente. En esta sección se presenta otro detector de envolvente en el que se utiliza un amp op. Considérese el circuito que se ilustra en la figura 24-53. A medida que el voltaje de entrada \$v_i\$ aumenta y se vuelve suficientemente positivo, el diodo \$D\$ empieza a conducir y el capacitor \$C\$ se carga hacia la cresta de \$v_i\$. La corriente de carga es:

$$i_c = i_d - \frac{v_x}{R} \quad (24-131)$$

donde \$v_x \cong v_i\$ para amp op de alta ganancia de buena calidad. Cuando \$v_i\$ llega a su cresta, comienza a decrecer. Dado que el voltaje entre las terminales del capacitor no puede cambiar de repente, el diodo \$D\$ se polariza inversamente, por lo que \$D\$ se desactiva (corta). El capacitor \$D\$ se descarga a través de la resistencia

\$R\$. Si la constante de tiempo \$\tau = RC\$ se elige en forma apropiada, puede hacerse que la descarga del capacitor ocurra lentamente, lo que da por resultado la onda de forma de salida de la figura 24-53b. Por tanto, la salida es la envolvente de la señal modulada de AM.

24.5.4 Detector de fase

Los desmoduladores de fase (sec. 24.3.2) pueden emplearse asimismo como detectores de fase. Los circuitos que se estudian aquí se utilizan ampliamente para la detección de fase. El interruptor de la figura 24-54 puede ser un FET o un interruptor de transistores. Supóngase que la salida del VCO es una onda cuadrada y se utiliza para cerrar y abrir el interruptor (es decir, el interruptor está cerrado cuando el voltaje de salida del VCO es positivo y abierto cuando dicho voltaje es negativo). Además, supóngase que las frecuencias de la señal de entrada y el VCO son las mismas (o sea, \$f_1 = f_2 = f\$, donde \$f_2\$ es la frecuencia del VCO). Sea el voltaje de entrada dado por:

$$v_i = V \sin(\omega t + \theta_i) \quad (24-132)$$

donde \$\theta_i\$ es la fase de \$v_i\$. Supóngase que la salida del VCO es positiva; es decir, \$v_2 > 0\$, cuando:

$$-\frac{\pi}{2} \leq \omega t + \theta_2 \leq \frac{\pi}{2} \quad (24-133)$$

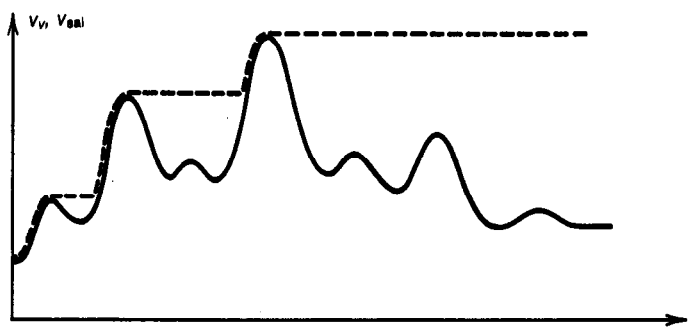


Fig. 24-51. Señales de entrada y salida de un detector de cresta.

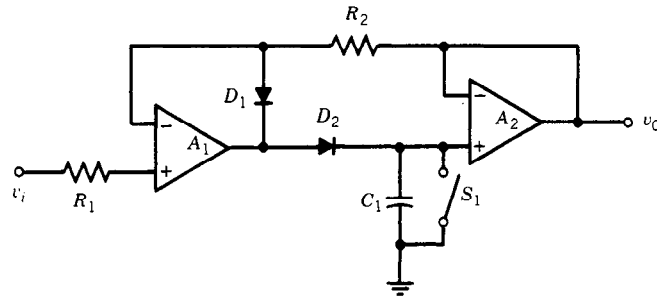


Fig. 24-52. Circuito detector de cresta.

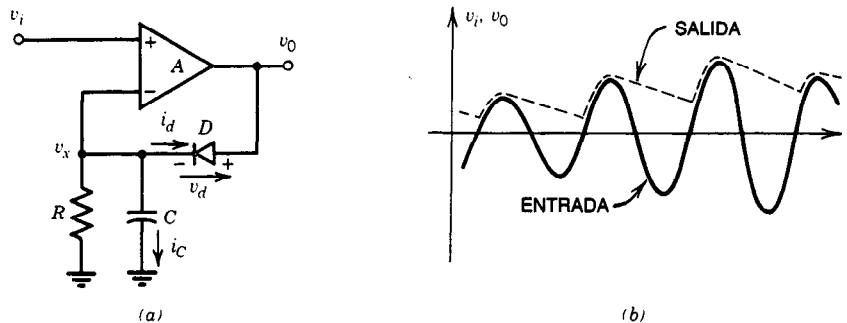


Fig. 24-53. Detector de envolvente: a) esquema del circuito; b) ondas de forma de entrada y salida.

o, lo que es lo mismo, cuando:

$$-\frac{1}{\omega} \left(\frac{\pi}{2} + \theta_2 \right) \leq t \leq \frac{1}{\omega} \left(\frac{\pi}{2} - \theta_2 \right) \quad (24-134)$$

donde θ_2 es la fase de la salida del VCO. Por tanto, la salida del circuito está determinada por:

$$v_0 = \frac{\omega}{2\pi} \cdot \int_{-(1/\omega)(\pi/2+\theta_2)}^{(1/\omega)(\pi/2-\theta_2)} V \sin(\omega t + \theta_1) dt \quad (24-135)$$

Integrando esta ecuación se obtiene:

$$v_0 = \frac{V}{\pi} \sin(\theta_1 - \theta_2) \quad (24-136)$$

Obsérvese que la salida es proporcional a $\sin(\theta_1 - \theta_2)$, y que cuando $\theta_1 = \theta_2$ la salida es 0. Por tanto, el circuito de la figura 24-54 se utiliza para detectar la fase de la señal de entrada que se compara con la fase del circuito VCO. Este circuito se conoce también como comparador de fase.

En el circuito que se ilustra en la figura 24-55 se utilizan detectores de paso por cero con histéresis, diferenciadores y un amp op biestable.

Los circuitos R_{k1} , R_{k2} , R_{k3} y A_k (con $k = 1, 2$) actúan como un detector de cero (donde A_2 es el tipo de inversión). Por tanto, v_{21} se retrasa respecto a v_i en 180° y las salidas v_{11} y v_{21} son ondas cuadradas. Estas ondas cuadradas son diferenciadas por C_{k1} y R_{k4} . Los diodos

D_{k1} y D_{k2} se utilizan para permitir solamente el paso de los pulsos positivos que resultan de la diferenciación. Estos pulsos positivos se utilizan para disparar el circuito biestable formado por los elementos R_{31} , R_{32} , R_{33} , R_{34} , A_3 , D_Z y D_{Z2} . Por ejemplo, los pulsos que se aplican a través de v_{12} hacen que el amp op biestable pase a un estado bajo (es decir, $v_{31} = -V_{Z1}$), y los pulsos que pasan por v_{22} hacen que el amp op biestable pase a un estado alto (o sea, $v_{31} = +V_{Z2}$). La salida del amp op biestable, v_{31} , se encuentra promediada por el filtro pasabajas formado por R , C .

Si los diodos Zener D_{Z1} y D_{Z2} son idénticos; es decir, si $V_{Z1} = V_{Z2} = V_Z$, se puede demostrar que el voltaje de salida es:

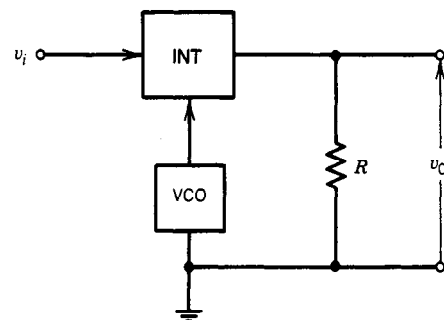


Fig. 24-54. Detector de fase. INT = interruptor.

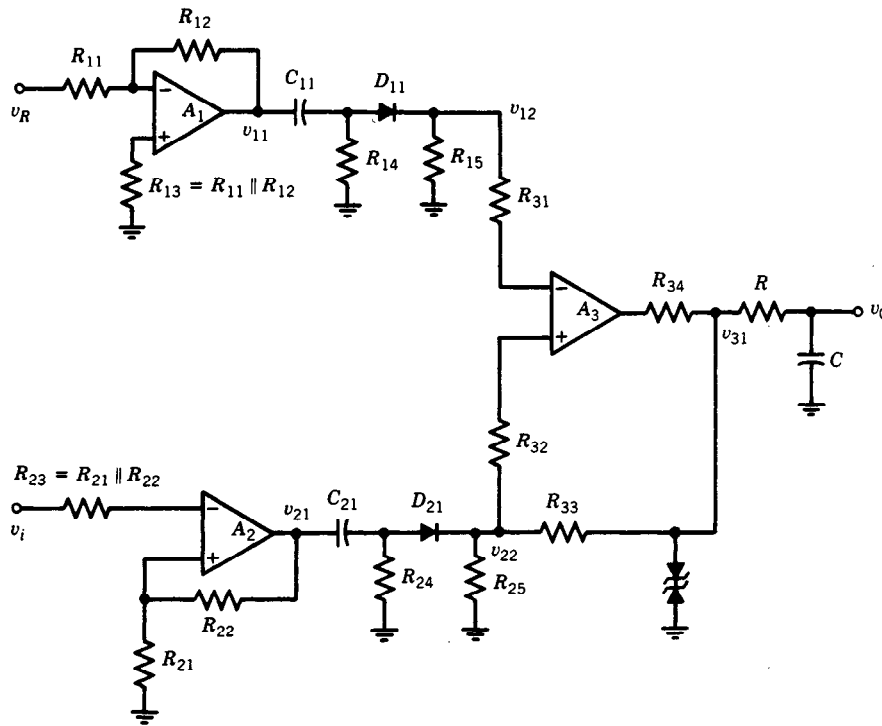


Fig. 24-55. Detector de fase en el que se utilizan detectores de paso por cero, diferenciadores y un amplificador operacional biestable.

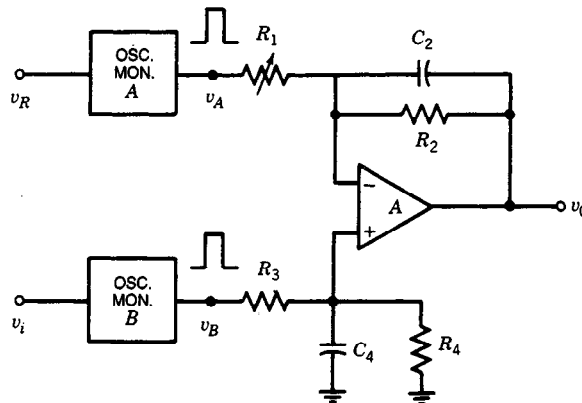


Fig. 24-56. Detector de frecuencia. OSC. MON. = oscilador monoestable.

$$v_0 = (\theta_i - \theta_R)V_Z \quad (24-137)$$

donde θ_i es la fase de la señal de entrada v_i y θ_R es la fase de la señal de referencia v_R . El voltaje de salida es directamente proporcional a $(\theta_i - \theta_R)$. Por tanto, $v_0 = 0$ indica que $\theta_i = \theta_R$; $v_0 > 0$ indica que $\theta_i > \theta_R$.

24.5.5 Detector de frecuencia

Los desmoduladores FM que se analizaron en la sección 24.3.2 se consideran también detectores de fre-

cuencia. Aquí se presenta un detector de frecuencia que puede emplearse como comparador de frecuencias o bien como detector de diferencia de frecuencias. Considérese el circuito que se ilustra en la figura 24-56. Sea la señal v_R la señal de referencia, con una frecuencia de f_R , y sea v_i la señal de entrada con la frecuencia desconocida de f_i . Cada una de estas señales dispara un solo pulso una vez en cada ciclo. Estos pulsos únicos se ajustan de manera que el ancho y la amplitud de los pulsos en v_A y v_B sean idénticos (para una operación equilibrada). Las componentes R_1 a R_4 , C_2 , C_4 y el

amp op forman un filtro pasabajas. El tren de pulsos en v_A se aplica a la entrada de inversión del filtro pasabajas a través de R_1 , y el tren de pulsos en v_B a la entrada de no inversión del filtro pasabajas a través de R_3 . Sea V la amplitud de v_A y de v_B ; es decir, la oscilación de los pulsos entre 0 y V , y sean sus anchuras iguales a T ; los valores promedio de v_A y v_B son:

$$v_{A, \text{prom}} = VTf_R \quad (24-138)$$

$$v_{B, \text{prom}} = VTf_i \quad (24-139)$$

Si R_1 a R_4 se eligen de modo que $R_1 = R_2$ y $R_3 = R_4$, entonces se puede demostrar que la salida del filtro pasabajas está dada por:

$$v_0 = VT(f_i - f_R) \quad (24-140)$$

De este modo, si $f_i = f_R$ para un circuito equilibrado, la salida $v_0 = 0$; si $v_0 > 0$, entonces $f_i > f_R$; si

$v_0 < 0$, entonces $f_i < f_R$. Se debe observar que para lograr una operación precisa, es necesario que se anulen el voltaje de desnivel de entrada y la corriente de desnivel de entrada del amplificador operacional (de lo contrario, el voltaje de desnivel de salida puede inducir un error).

REFERENCIAS BIBLIOGRÁFICAS

1. F. G. Stremmer, *Introduction to Communication Systems*, Addison-Wesley, Reading, MA.
2. A. B. Carlson, *Communication Systems*, McGraw-Hill, Nueva York.
3. B. P. Lathi, *Signals, Systems, and Communication*, Wiley, Nueva York.
4. W. D. Gregg, *Analog and Digital Communications*, Wiley, Nueva York.
5. J. M. Wozencraft e I. M. Jacobs, *Principles of Communication Engineering*, Wiley, Nueva York.

CAPÍTULO 25

Conformación de ondas de forma y circuitos de sincronización

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

25.1 Conformación de ondas de forma

- 25.1.1 Conformación lineal de ondas
- 25.1.2 Conformación no lineal de ondas

25.2 Circuitos de sincronización

- 25.2.1 Barrido lineal de voltaje
- 25.2.2 Barrido lineal de corriente

25.3 Circuito integrado de sincronización 555

- 25.3.1 Arquitectura interna del 555
- 25.3.2 Operación monoestable (un disparo)
- 25.3.3 Operación astable (libre u oscilatoria)

25.1 CONFORMACIÓN DE ONDAS DE FORMA

A menudo se necesitan ciertas ondas de forma complejas en aplicaciones de comunicaciones o instrumentación. Para producirlas, por lo general se genera una onda de forma simple que se procesa a fin de obtener la onda de forma deseada. Esto suele implicar el uso de elementos activos y pasivos. El proceso en el que la forma de una señal no sinusoidal se convierte en una onda de forma deseada a través del uso de una red lineal se denomina conformación lineal de ondas. La conformación de una señal no sinusoidal por medio de una red no lineal se conoce como conformación no lineal de ondas. En esta sección se analizan ambos tipos.

25.1.1 Conformación lineal de ondas

En esta subsección se examinan los tiempos de respuesta de diversas ondas de forma de entrada de circuitos pasivos lineales que contienen uno o más elementos de almacenamiento de energía. Aunque es posible hacer un análisis exacto, éste suele ser muy tedioso, y en la práctica se utilizan aproximaciones razonables que producen resultados aceptables para la mayor parte de las aplicaciones reales.

Diferenciador RC

Un circuito RC en serie, como el que se ilustra en la figura 25-1, produce una salida aproximadamente proporcional a la derivada de la señal de entrada. Este circuito es un filtro pasaaltas básico. A medida que aumenta la frecuencia de la señal de entrada, disminuye la reactancia del capacitor. Por tanto las componentes de frecuencia más alta de la señal de entrada figuran en la salida con menor atenuación que las componentes de más baja frecuencia. A frecuencias muy altas el capacitor actúa virtualmente como un cortocircuito, y por tanto la señal de entrada figura en la salida casi sin atenuación.

El comportamiento del circuito RC se puede describir mejor por medio de la ecuación diferencial:

$$v_0(t) = Ri(t) = v_i(t) - \frac{1}{C} \int i(t) dt \quad (25-1)$$

Si la constante de tiempo $\tau = RC$ es muy pequeña en comparación con el tiempo que se requiere para que la señal de entrada cambie en forma apreciable, el voltaje entre las terminales de R será muy pequeño comparado con el correspondiente al del capacitor C . De este modo, la ecuación 25-1 puede aproximarse por medio de:

$$v_i(t) \cong \frac{1}{C} \int i(t) dt \quad (25-2)$$

Por tanto:

$$i(t) \cong C \frac{dv_i(t)}{dt} \quad (25-3)$$

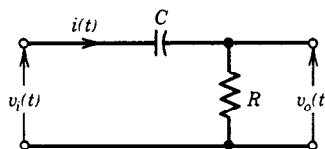


Fig. 25-1. Circuito diferenciador RC.

o bien:

$$v_0(t) = RC \frac{dv_i(t)}{dt} \quad (25-4)$$

De aquí que la salida es proporcional a la derivada del voltaje de entrada. En discontinuidades, las variaciones de la señal de entrada figurarán en la salida, y el circuito sólo se aproximaría de manera lejana a un diferenciador. Por consiguiente, si la señal de entrada no contiene saltos instantáneos y la constante de tiempo es lo suficientemente pequeña, el circuito de la figura 25-1 se puede utilizar como un diferenciador razonablemente bueno. A continuación se presenta la respuesta en el tiempo de este circuito a diversas señales de entrada.

Entrada sinusoidal. Considérese la señal de entrada sinusoidal:

$$v_i(t) = V_m \sin \omega t \quad (25-5)$$

Se determina que la salida es:

$$v_0(t) = \frac{V_m R}{\sqrt{R^2 + 1/(\omega^2 C^2)}} \sin(\omega t + \theta) \quad (25-6)$$

donde:

$$\theta = \tan^{-1}(1/\omega RC) \quad (25-7)$$

Si $\omega RC \ll 1$, entonces $\theta \cong 90^\circ$, y la salida se puede calcular aproximadamente como:

$$v_0(t) \cong V_m \omega RC \cos \omega t \quad (25-8)$$

lo cual coincide con el valor esperado de la ecuación 25-4. Dado que la salida será una pequeña fracción de

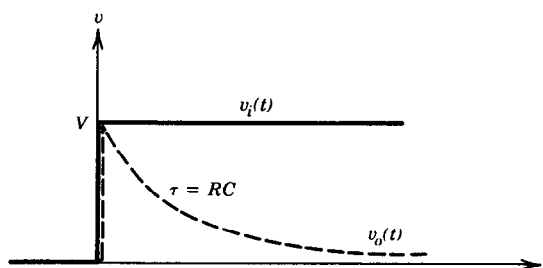


Fig. 25-2. Respuesta de voltaje en escalón de un diferenciador.

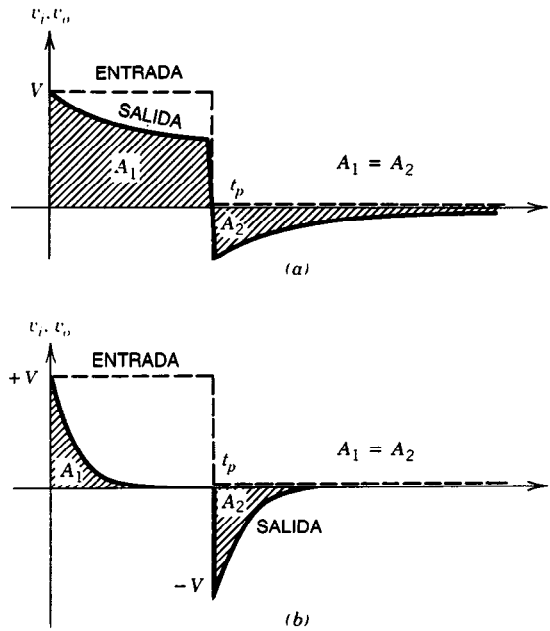


Fig. 25-3. Respuesta de un diferenciador RC a) para $RC \gg t_p$; b) para $RC \ll t_p$.

la entrada para una diferenciación satisfactoria, la salida frecuentemente tiene que amplificarse con un amplificador de alta ganancia.

Entrada de voltaje en escalón. Si la entrada es un voltaje en escalón:

$$v_i(t) = \begin{cases} 0 & \text{para } t < 0 \\ V & \text{para } t \geq 0 \end{cases} \quad (25-9)$$

resolviendo la ecuación diferencial se obtiene:

$$v_0(t) = Ve^{-t/\tau} \quad (25-10)$$

donde $\tau = RC$. Nótese que el voltaje entre las terminales del capacitor no puede cambiar en forma instantánea. Por tanto, si inicialmente el capacitor no lleva carga, entonces $v_C(0^-) = v_C(0^+) = 0$ y el voltaje de salida en $t = 0^+$ será $v_0(0^+) = V$. Cuando $t \rightarrow \infty$, el capacitor se carga a V y por tanto $v_0(t)$ tiende a cero. Esto concuerda con el hecho de que la derivada de una constante es cero. Sin embargo, debe observarse que en la vecindad de $t = 0$ esto no se cumple, y se obtiene la onda que se muestra en la figura 25-2.

Si $t > 5\tau$, el 99% de la salida está fuera de su valor en $t = 0^+$. Así, aunque se tiende al estado estable cuando $t \rightarrow \infty$, en la mayor parte de las aplicaciones prácticas se puede suponer que se alcanzará el valor final después de que $t > 5\tau$.

Entrada de pulso. Si se aplica un pulso de ancho t_p y amplitud V , la respuesta para $t < t_p$ es la misma que para la entrada de escalón; es decir:

$$v_0(t) = Ve^{-t/RC} \quad \text{para } t < t_p \quad (25-11)$$

Al término del pulso, la entrada cae instantáneamente de V a 0 . La salida también deberá descender en V (ya que el voltaje entre las terminales del capacitor no puede cambiar de manera instantánea). Es posible demostrar que:

$$v_0(t) = V(e^{-t_p/RC} - 1) \cdot e^{-(t-t_p)/RC} \quad \text{para } t > t_p \quad (25-12)$$

Por tanto, la forma del pulso se distorsionará. La cantidad de distorsión depende de la constante de tiempo $\tau = RC$. En la figura 25-3 se ilustran las ondas de forma de salida de dos RC diferentes. Puede demostrarse que el área bajo el eje x siempre es igual al área situada encima del mismo eje (p. ej., $A_1 = A_2$). Obsérvese que si $RC \ll t_p$, el pulso de entrada se ha distorsionado completamente y, en la salida, se observan picos en dirección positiva y negativa.

Entrada de onda cuadrada. La onda cuadrada se considera formada por pulsos repetidos en forma periódica. Por tanto, las respuestas de salida resultantes, con diferentes constantes de tiempo, pueden obtenerse a partir de los resultados logrados mediante el uso de una entrada de pulso (que se presentó antes) sin ninguna dificultad.

Entrada de rampa. Considérese la onda de forma de entrada de rampa:

$$v_i(t) = \begin{cases} at & \text{para } t > 0 \\ 0 & \text{para } t \leq 0 \end{cases} \quad (25-13)$$

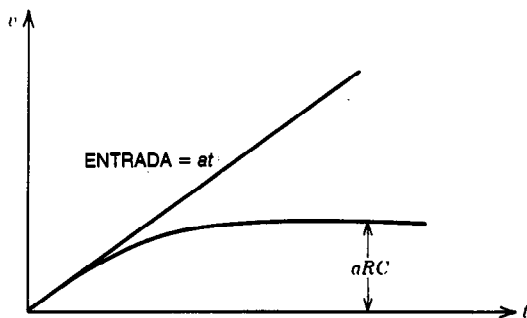


Fig. 25-4. Respuesta de un diferenciador RC a una entrada de rampa.

Por tanto, la ecuación 25-1 produce:

$$a = \frac{v_0(t)}{RC} + \frac{dv_0(t)}{dt} \quad (25-14)$$

La solución de esta ecuación es:

$$v_0(t) = aRC(1 - e^{-t/RC}) \quad (25-15)$$

En la figura 25-4 se ilustra la respuesta de un diferenciador RC a una entrada de rampa. Obsérvese que para $t \ll RC$, la salida sigue en forma lineal la rampa de entrada. No obstante, a medida que t se hace mayor, se observa una desviación de la salida respecto a la linealidad. Cuando $t \rightarrow \infty$ se alcanza $v_0(t) = aRC$ y se nivela la salida, como se indica en la figura.

Integrador RC

El circuito RC de la figura 25-5 produce una salida que es aproximadamente proporcional a la integral de la señal de entrada.

El circuito es un filtro pasabajas básico. Las componentes de alta frecuencia de la señal de entrada se atenúan en forma considerable, ya que la reactancia del capacitor disminuye al aumentar la frecuencia. A frecuencias muy altas el capacitor actúa como un cortocircuito virtual y la salida cae a cero.

El comportamiento de este circuito se puede describir por medio de la ecuación diferencial:

$$v_0(t) = v_i(t) - Ri(t) = \frac{1}{C} \int i(t) dt \quad (25-16)$$

Cuando el voltaje de salida es pequeño comparado con la entrada, las siguientes aproximaciones producen resultados suficientemente cercanos a los valores exactos:

$$v_i(t) \cong Ri(t) \quad (25-17)$$

$$v_0(t) \cong \frac{1}{RC} \int v_i(t) dt \quad (25-18)$$

Por tanto, el voltaje de salida es proporcional a la integral del voltaje de entrada. Estas aproximaciones se pueden obtener eligiendo una constante de tiempo

$\tau = RC$ muy grande en comparación con el tiempo que se requiere para que la señal de entrada cambie en forma apreciable.

La respuesta de un integrador RC a diferentes tipos de señales de entrada se puede examinar de la misma forma en que se hizo para el diferenciador RC. Debido a las limitaciones de espacio, las respuestas sólo se resumen en la figura 25-6, aunque se ha prescindido de la demostración.

El lector puede seguir los mismos procedimientos que se presentaron en el caso del diferenciador RC.

Los diferenciadores e integradores se pueden diseñar asimismo mediante el uso de circuitos RL en serie. Las deducciones y los resultados son similares a los que se presentaron en los casos de RC.

Atenuador

Los atenuadores se emplean para reducir la amplitud de un onda de forma de señal. En la figura 25-7a se muestra un atenuador resistivo simple, en el cual C_0 representa la carga de capacitancia parásita de la salida. Debido a esta carga de capacitancia, el atenuador resistivo no puede responder a una entrada de escalón de manera instantánea. La constante de tiempo de la respuesta está dada por:

$$\tau = C_0[R_2 \parallel (R_1 + R_2)] \quad (25-19)$$

y la salida tiende asintóticamente al valor que sigue cuando se aplica una entrada de escalón:

$$v_0(\infty) = \frac{R_2}{R_1 + R_2} \cdot V \quad (25-20)$$

La respuesta del atenuador puede mejorarse en forma significativa derivando R_1 con un capacitor pequeño C_1 , como se muestra en la figura 25-7b. Dado que el capacitor C_1 proporcionará una trayectoria de baja impedancia en $t = 0^+$, la salida llegará mucho más rápido al estado estable.

El valor del voltaje de salida en $t = 0^+$ está dado por:

$$v_0(0^+) = \frac{C_1}{C_1 + C_0} V \quad (25-21)$$

Para que haya una compensación perfecta, $v_0(0^+) = V_0(\infty)$. Por tanto, de las ecuaciones 25-20 y 25-21 se obtiene:

$$R_1 C_1 = R_2 C_0 \quad (25-22)$$

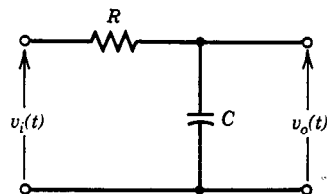


Fig. 25-5. Circuito integrador RC.

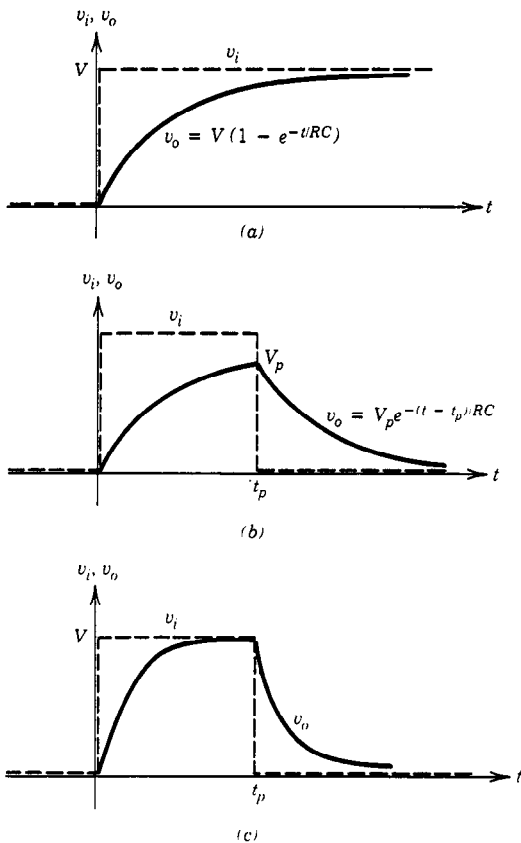


Fig. 25-6. Respuestas de un integrador RC para: a) una entrada de escalón; b) y c) entradas de pulso.

Las respuestas de un atenuador compensado a una entrada de escalón para $R_1 C_1 > R_2 C_0$ y $R_1 C_1 < R_2 C_0$ se presentan en la figura 25-8. En estas respuestas se supone que la resistencia de la fuente de señales que activa al atenuador es cero. Si no, la señal de salida se distorsionará en $t = 0^+$.

Es decir, la salida no llegará a $v_o(\infty)$ con una constante de tiempo τ_1 , donde:

$$\tau_1 = R_s \frac{C_1 C_0}{C_1 + C_0} \quad (25-23)$$

La constante de tiempo de la salida que llega a su valor de estado estable es:

$$\tau_2 = (R_1 \parallel R_2)(C_1 + C_0) \quad (25-24)$$

Si $R_s \ll (R_1 + R_2)$, la constante τ_1 se puede hacer mucho menor que τ_2 , de manera que el incremento en $t = 0^+$ se consideraría abrupto.

25.1.2 Conformación no lineal de ondas

Las conformaciones de ondas de forma que se realizan por medio de circuitos pasivos no lineales son rela-

vamente limitadas. Las propiedades no lineales de diodos y transistores pueden utilizarse en forma muy efectiva para realizar una conformación de ondas más compleja y flexible.

Modelos lineales por tramos de diodos

Un diodo ideal es semejante a un interruptor controlado por voltaje. Por ejemplo, cuando un diodo ideal se polariza en sentido directo actúa como cortocircuito; cuando se polariza en sentido inverso se comporta como un circuito abierto.

En la figura 25-9 se muestran el símbolo y la característica corriente-voltaje ($i-v$).

El diodo físico tiene la característica $i-v$ que se ilustra en la figura 25-10. Esta curva puede aproximarse con la técnica de linealización por tramos, que también se ilustra en la figura 25-10. Este modelo no es único, y representa sólo una posibilidad entre muchas otras. Indica que, cuando el diodo se polariza en sentido directo, $v > V_D$, el diodo conduce y es equivalente a una batería V_D en serie con un resistor R_f (llamado resistencia directa). Cuando el diodo se polariza en sentido inverso, éste es equivalente a una resistencia muy grande R_r (llamada resistencia inversa). Para que el diodo sea bueno, $R_r \gg R_f$. El voltaje de conducción, V_D , es aproximadamente, 0.7 V para el silicio y 0.3 V para el germanio.

En la tabla 25-1 se ilustran algunos posibles modelos lineales por tramos de un diodo físico. El lector puede generar muchos otros. Obsérvese que el símbolo ($\rightarrow |$) representa un diodo ideal, y ($\rightarrow |$) representa un diodo físico.

Circuitos recortadores

Los circuitos que se utilizan para seleccionar parte de una onda de forma arbitraria que está debajo o encima

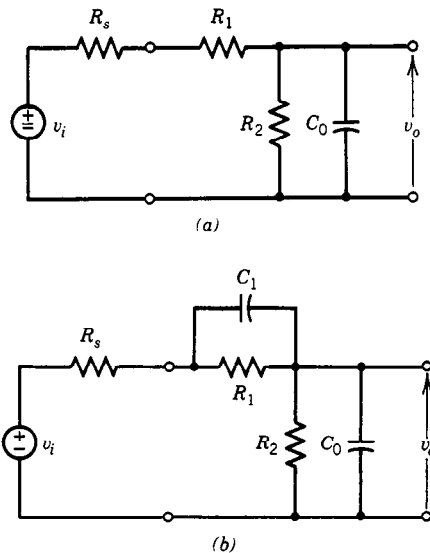


Fig. 25-7. Circuitos atenuadores: a) resistivo; b) compensado.

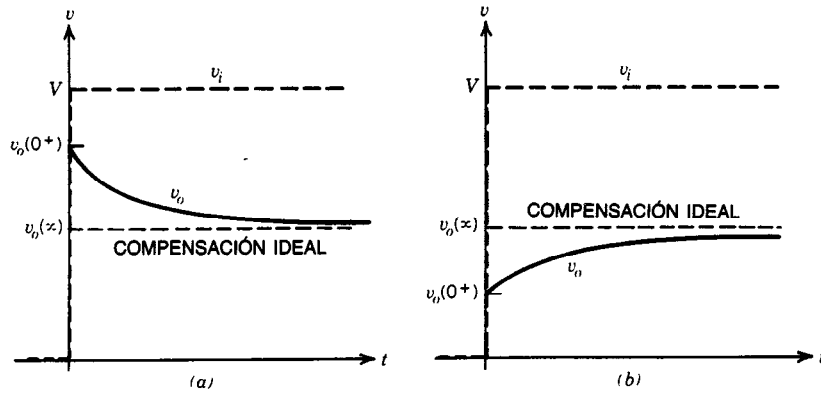


Fig. 25-8. Respuesta de un atenuador a una entrada de escalón: a) $R_1C_1 > R_2C_2$, sobrecompensado; b) $R_1C_1 < R_2C_2$, subcompensado.

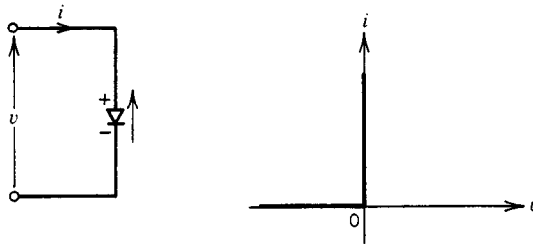


Fig. 25-9. Diodo ideal y su característica de corriente-voltaje.

de algún nivel de voltaje de referencia se llaman circuitos *recortadores*; también se conocen como limitadores, cercenadores, rebanadores o selectores de la amplitud.

Considérese el circuito a diodo de la figura 25-11a. Cuando el diodo se polariza en sentido inverso, la rama de derivación se abre y la señal de entrada se transmite a través de R_1 a la salida; la salida no se

distorsiona y $v_o = v_i$. Cuando v_i se incrementa más allá del voltaje de referencia V_R , el diodo se polariza en sentido directo y actúa como un cortocircuito. Por tanto, $v_o = V_R$. En la figura 25-11c se ilustra la característica de transferencia de este circuito, con un diodo ideal. El circuito con el modelo del diodo físico real se muestra en la figura 25-11b y produce la siguiente expresión:

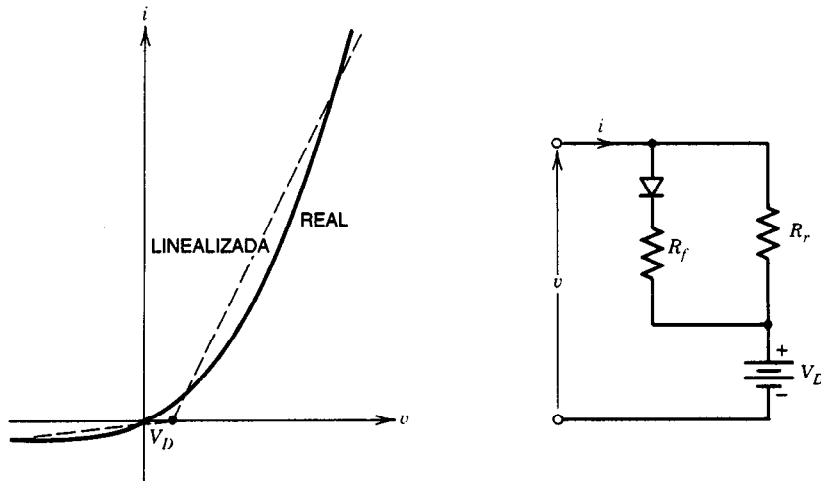
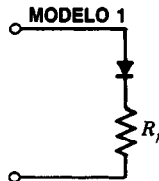
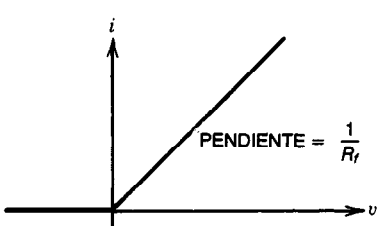
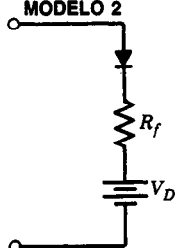
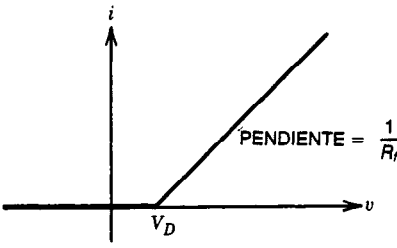
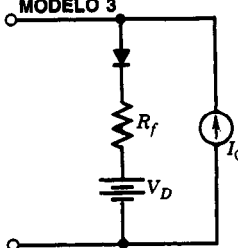
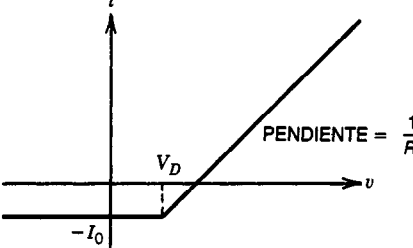
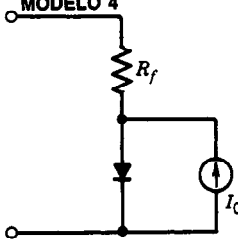
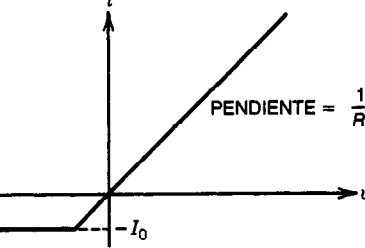


Fig. 25-10. Característica de corriente-voltaje de un diodo físico y su modelo lineal por tramos.

Tabla 25-1. Modelos lineales por tramos de un diodo físico

CIRCUITO	CARACTERÍSTICA DE CORRIENTE-VOLTAGE
MODELO 1 	
MODELO 2 	
MODELO 3 	
MODELO 4 	

$$v_0 = \frac{R_r}{R_1 + R_r} v_i + \frac{R_1}{R_1 + R_r} V_R \quad (25-25)$$

Si R_f es muy grande, entonces $v_0 \cong v_i$. Cuando el diodo se polariza en sentido inverso ($v_i < V_R$):

$$v_0 = \frac{R_f}{R_1 + R_f} v_i + \frac{R_1}{R_1 + R_f} V_R \quad (25-26)$$

Cuando el diodo se polariza en sentido directo ($v_i > V_R$):

$$V_R = V_D + V_R \quad (25-27)$$

Supóngase que a este circuito se aplica una señal sinusoidal con amplitud mayor que $(V_D + V_R)$. La salida exhibe una supresión de la cresta positiva de la señal (fig. 25-11a). Si $R_f \ll R$, entonces la pendiente de la recta después del punto de interrupción será muy pequeña. Esto produce una supresión aún mayor de las crestas positivas de las salidas, que parecerán recortadas.

Si se invierte el diodo de la figura 25-11a, se obtiene la característica de transferencia lineal por tramos del

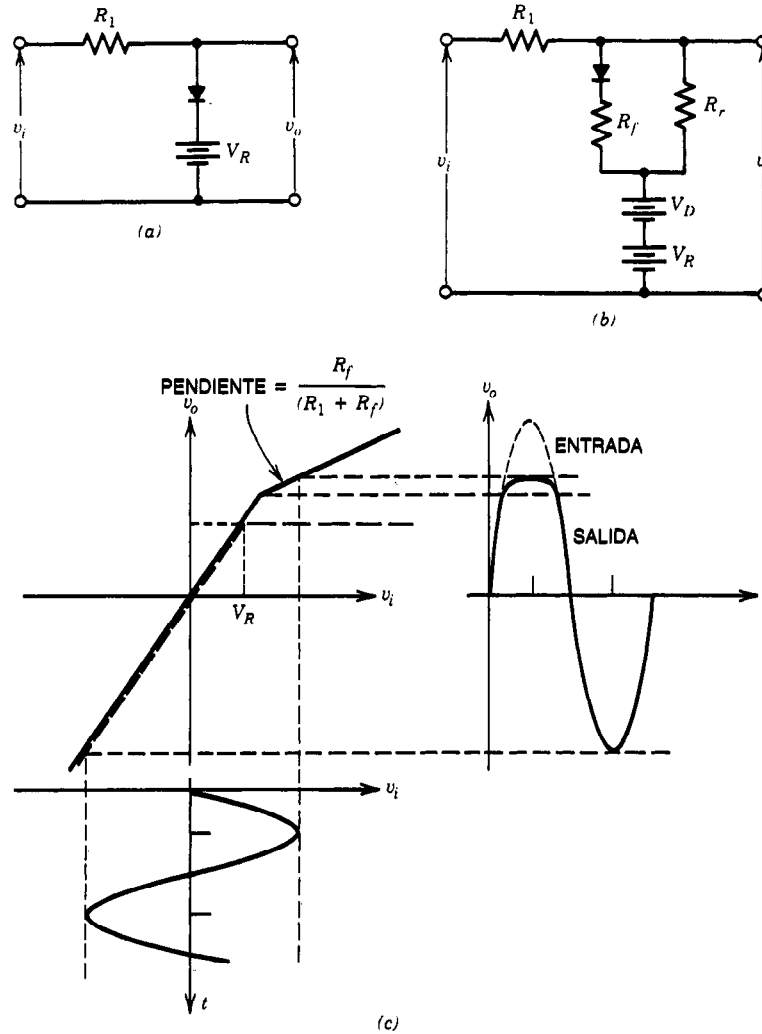


Fig. 25-11. a) Circuito recortador de voltaje. b) Recorte de voltaje con diodo físico. c) Características de transferencia lineales por tramos de un circuito recortador de voltaje.

circuito de la figura 25-12. En este caso la porción de las ondas de forma más positiva que $V_R - V_D$ se transmite sin distorsión, mientras que las otras porciones se suprimen drásticamente. En la figura 25-13 se ilustran algunos circuitos recortadores a diodo y sus formas de onda de salida correspondientes.

También se puede lograr el recorte en dos niveles distintos mediante el uso de dos diodos. Este circuito y su característica de transferencia se muestran en la figura 25-14. Los estados de los diodos en ciertas condiciones se resumen como se indica en la tabla de al lado (obsérvese que se supone que $V_{R_1} > V_{R_2}$).

Obsérvese en la figura 25-14 que la señal de salida contiene solamente una rebanada de la señal de entrada; de ahí el nombre alternativo de circuito rebana-dor. Este circuito se puede utilizar para obtener una onda cuadrada a partir de una sinusoidal. Las polari-

Entrada v_i	Salida v_o	Estado de los diodos
$v_i \leq V_{R_1}$	$v_o = V_{R_2}$	D1 apagado, D2 encendido
$V_{R_2} < v_i < V_{R_1}$	$v_o = v_i$	D1 apagado, D2 apagado
$v_i \geq V_{R_2}$	$v_o = V_{R_1}$	D1 encendido, D2 apagado

dades de V_{R_1} y V_{R_2} y sus amplitudes se pueden ajustar para obtener una onda cuadrada simétrica.

En la figura 25-15 se ilustran el circuito y la transferencia de un recortador de doble polaridad con el uso de dos diodos Zener (en serie). Si éstos son idénticos, las crestas positiva y negativa se recortarán igual.

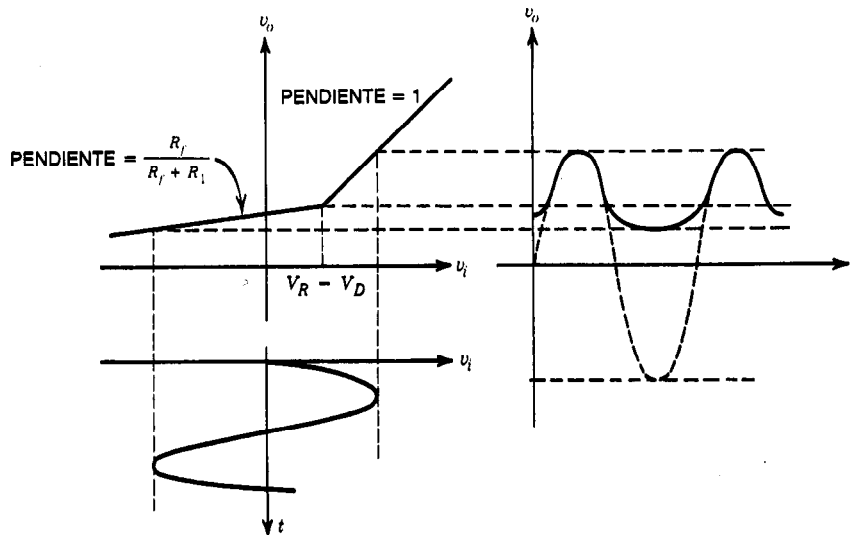


Fig. 25-12. Característica de transferencia lineal por tramos del circuito de la figura 25-11a con el diodo invertido.

En los circuitos recortadores no existe un elemento de almacenamiento de energía. Mas, si la frecuencia de la señal de entrada es alta, también se puede distorsionar la salida debido a capacitancias parásitas.

Circuito recortador transistorizado. El circuito transistorizado de la figura 25-16a se puede utilizar asimismo como recortador de doble polaridad. Cuando v_i es suficientemente negativo, T1 está apagado y T2 está encendido en su región activa. Cuando v_i aumenta, T1 y

T2 están encendidos en su región activa. A medida que v_i continúa creciendo, el emisor de T1 sigue a su base. Sin embargo, dado que la base de T2 se fija con el voltaje V_{BB2} a cierto nivel de v_i , T2 está apagado. En la figura 25-16b se ilustran las características de transferencia de este circuito.

La corriente de emisor total I está dada por:

$$I = I_1 + I_2 = \frac{V_{BB2} + V_{EE} + V_{BE2}}{R_e} \quad (25-28)$$

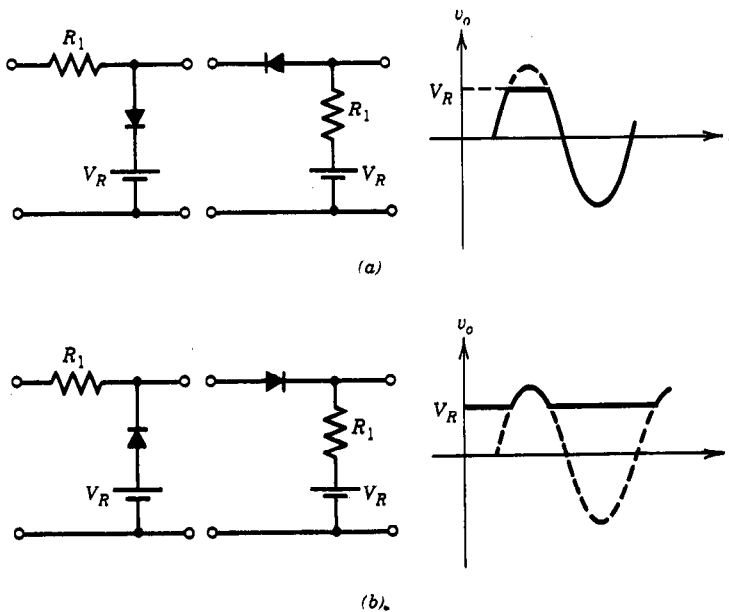


Fig. 25-13. a) y b) Diversos circuitos recortadores con diodo.

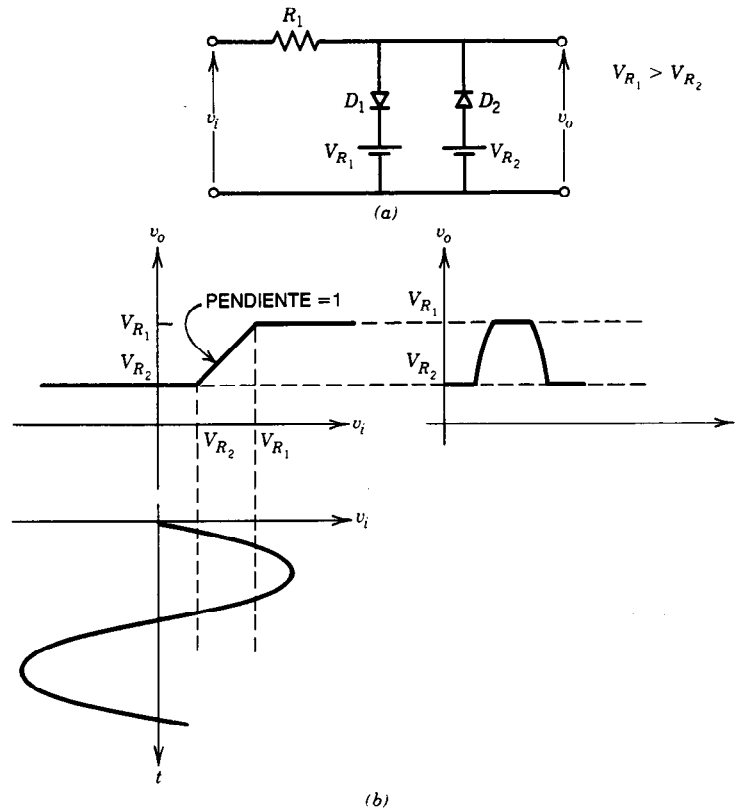


Fig. 25-14. a) Circuito recortador de doble diodo. b) Característica de transferencia lineal por tramos del circuito.

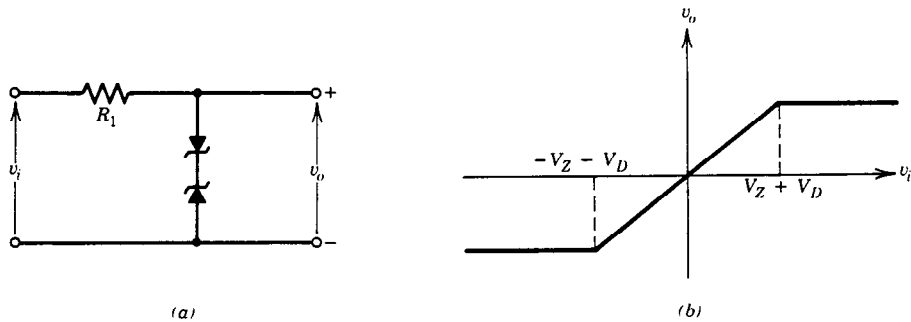


Fig. 25-15. a) Circuito de doble polaridad con dos diodos Zener. b) Característica de transferencia lineal por tramos del circuito.

Dado que en general $V_{BB2} + V_{EE} \gg V_{BE2} \cong 0.2 \text{ V}$, la ecuación 25-28 se reduce a:

$$I \cong \frac{V_{BB2} + V_{EE}}{R_e} \quad (25-29)$$

Por tanto, la corriente emitida total I es esencialmente constante.

En el caso de que T2 esté apagado (es decir, $I_2 = 0$), $I_1 = I$ y, por tanto, la salida oscila hacia su límite su-

perior de $V_{0,U} = V_{CC}$. Por otra parte, cuando T1 está apagado (es decir, $I_1 = 0$), $I = I_2$ y la salida oscila hacia su límite inferior de:

$$V_{0,L} = V_{CC} - R_C I_{C2} \quad (25-30)$$

$$I_2 = \frac{\beta + 1}{\beta} \cdot I_{C2} \quad (25-31)$$

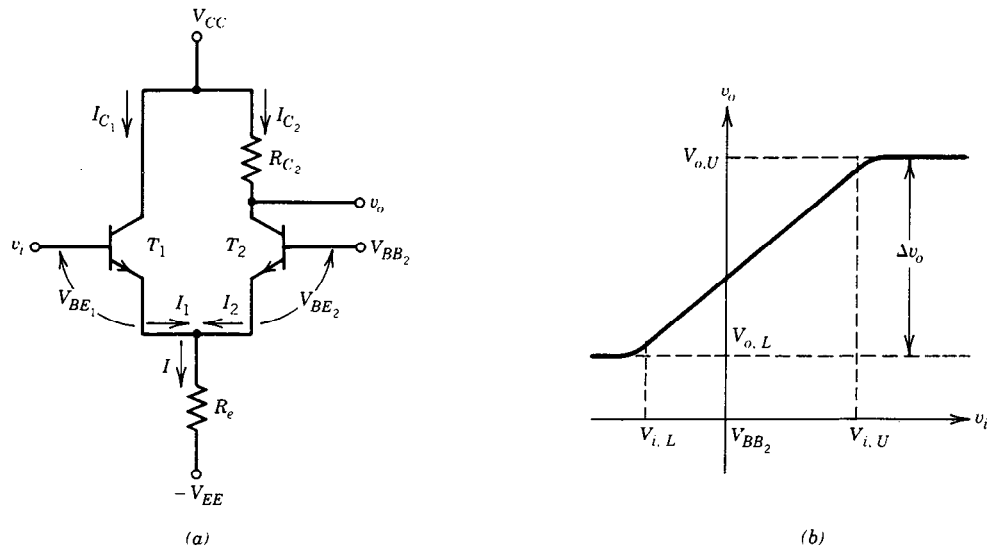


Fig. 25-16. a) Circuito recortador transistorizado de doble polaridad. b) Sus características de transferencia.

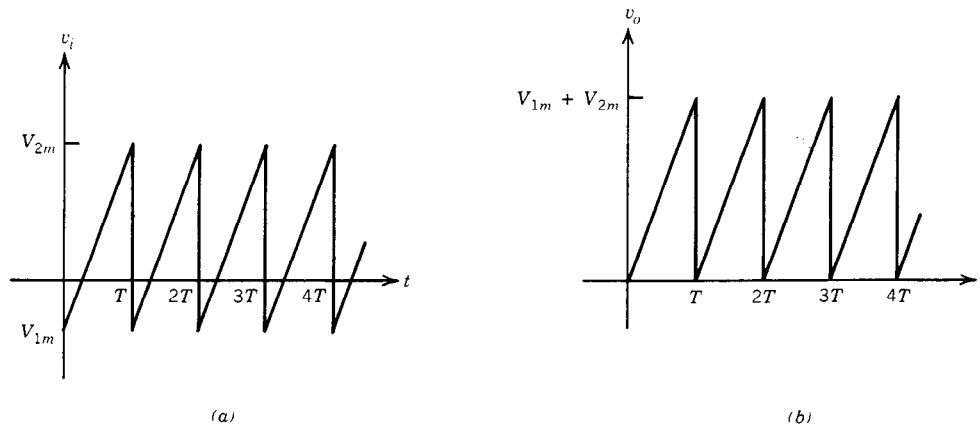


Fig. 25-17. a) Onda de forma que oscila entre valores positivos y negativos. b) Onda de forma que oscila únicamente en la región positiva.

De la figura 25-16a se tiene:

$$v_i = V_{BB2} + V_{E1} - V_{E2}$$

Supóngase que la entrada llega a su límite superior $V_{i,U}$ cuando $I_1 = 0.9I$ e $I_2 = 0.1I$, y a su límite inferior cuando $I_1 = 0.1I$ e $I_2 = 0.9I$. Así, se demuestra que:

$$v_{i,U} = V_{BB2} + \eta V_T \ln \frac{I_1}{I_2} \quad (25-32)$$

donde $\eta = 1$ para el germanio y $\eta = 2$ para el silicio. $V_T = 26 \text{ mV}$ a 25°C . De aquí que:

$$V_{i,U} = V_{BB2} + \eta V_T \ln \rho \quad (25-33)$$

$$V_{i,L} = V_{BB2} + \eta V_T \ln \rho \quad (25-34)$$

La oscilación de entrada total está dada por:

$$\Delta v_i = 2\eta V_T \ln \rho \quad (25-35)$$

y la oscilación de salida total es:

$$\Delta v_o = R_C I_{C2} \quad (25-36)$$

Debido a que la corriente conmuta de T_1 a T_2 mientras la corriente emitida total I se mantiene constante, el circuito de la figura 25-16a se conoce asimismo como *conmutador del modo de corriente*.

Circuitos de fijación de nivel

A menudo se desea que una onda de forma nunca se vuelva negativa (o positiva) aunque la señal oscile en sentido positivo y negativo. El circuito que realiza esto

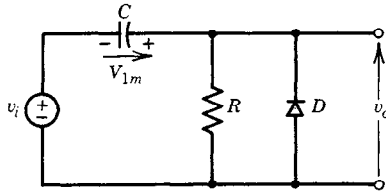


Fig. 25-18. Circuito de fijación de nivel a diodo.

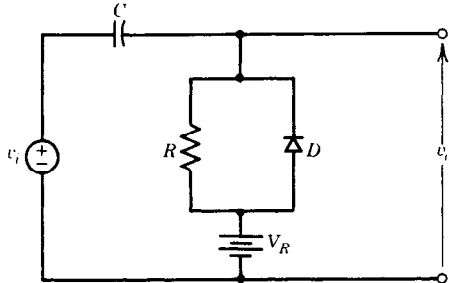


Fig. 25-19. Circuito de fijación de nivel que desplaza el nivel a V_R .

se denomina *circuito de fijación de nivel*. Supóngase que una onda de forma, como la de la figura 25-17a, ha sido producida por un circuito y se desea que la onda nunca llegue a oscilar con valor negativo (como en la fig. 25-17b). Esto se puede lograr agregando una componente de CD. No obstante, en general, V_{1m} varía en el tiempo. De este modo, no es posible utilizar una fuente de alimentación de CD fija. El circuito de fijación de nivel de la figura 25-18 puede emplearse para obtener la onda de forma de la figura 25-17b.

Cuando v_i es negativo, el diodo conduce y el capacitor C se carga a V_{1m} con la polaridad que se muestra (se supone que el diodo D es ideal). Supóngase asimismo que $RC \gg T$, donde T es el periodo de la señal de entrada. Cuando v_i crece por encima de $-V_{1m}$, el voltaje $V_{1m} + v_i$ polariza en sentido inverso el diodo y lo anula. Por tanto, el voltaje entre las terminales del capacitor se mantiene esencialmente constante en V_{1m} , puesto que $RC \gg T$, y:

$$v_o = V_{1m} + v_i \quad (25-37)$$

Esto significa que la onda de forma de entrada se ha desplazado la cantidad deseada, V_{1m} , y se obtiene la onda de forma de salida que se muestra en la figura 25-17b. El capacitor se carga a alta velocidad, ya que el diodo es ideal (es decir, la resistencia en sentido directo de un diodo ideal es cero). Si el voltaje V_{1m} varía, el voltaje del capacitor sigue al nuevo valor de V_{1m} , y el voltaje de salida no se hace negativo.

Si el diodo no es ideal, la onda de forma de salida puede distorsionarse ligeramente y observarse algún voltaje negativo pequeño.

Con frecuencia se desea que el nivel de la señal se desplace de manera que su valor mínimo no sea cero, sino algún valor predeterminado V_R (voltaje de re-

ferencia). El circuito que se ilustra en la figura 25-19 puede utilizarse con este fin. En este caso el voltaje de salida puede obtenerse mediante:

$$v_o = V_R + V_{1m} + v_i \quad (25-38)$$

Teorema del circuito de fijación de nivel. Considérese la onda cuadrada que se ilustra en la figura 25-20a y que se aplica a un circuito de fijación de nivel. La onda de salida se ilustra en la figura 25-20b. En el estado estable, sea A_f el área de la onda de forma de salida cuando el diodo está polarizado directamente y A_r cuando lo está inversamente. Para una onda de forma periódica (fig. 25-20), el cambio neto en la carga almacenada en el capacitor C en cualquier ciclo debe ser cero. La carga que fluye en este capacitor es:

$$Q_f = \int_0^{T_1} \frac{v_{of}}{R_f} dt \quad (25-39)$$

donde v_{of} es el voltaje de salida variante en el tiempo cuando el diodo conduce y R_f representa la resistencia en sentido directo del diodo. La carga que sale del capacitor C es:

$$Q_r = \int_0^{T_2} \frac{v_{or}}{R_r} dt \quad (25-40)$$

donde v_{or} es el voltaje de salida cuando se corta el diodo. Dado que el cambio neto en la carga almacenada en C en el ciclo es cero:

$$Q_f = Q_r \quad (25-41)$$

Por tanto, empleando las ecuaciones 25-39 y 25-40 puede demostrarse que:

$$\frac{R_f}{R_r} = \frac{\int_0^{T_1} v_{of} dt}{\int_0^{T_2} v_{or} dt} \quad (25-42)$$

o bien:

$$\frac{R_f}{R_r} = \frac{A_f}{A_r} \quad (25-43)$$

Así es posible concluir que para una onda de forma de entrada cualquiera, la razón de área bajo la onda de forma de salida hacia delante entre área bajo la onda de salida hacia atrás es constante. Esto se conoce como teorema del circuito de fijación de nivel.

Para un diodo ideal, $R_r = \infty$; por tanto, la ecuación 25-43 produce $A_f = 0$, que es lo que se esperaba conforme a la figura 25-17b.

Si el circuito se modifica mediante la inclusión de un voltaje de referencia fijo V_R , como en la figura 25-19, sigue siendo válido el teorema de fijación de nivel. Sin embargo, en este caso las áreas A_f y A_r se miden con respecto al nivel V_R y no con respecto a tierra.

En la figura 25-21 se ilustra otro circuito de fijación de nivel práctico ampliamente utilizado, en el cual el

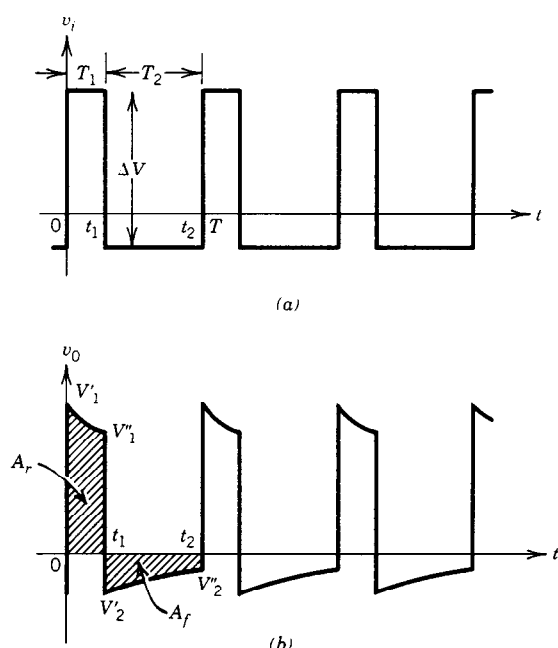


Fig. 25-20. a) Entrada de onda cuadrada aplicada a un circuito de fijación de nivel. b) Onda de forma de salida con fijación de nivel.

resistor R se conecta en paralelo con el diodo y el voltaje de referencia V_R . Este circuito operará perfectamente bien si la oscilación negativa de la señal de entrada con respecto a su valor promedio es mayor que V_R .

Por un procedimiento similar ya presentado antes, se puede probar que el teorema de fijación de nivel tomará la forma:

$$\frac{A_f - (V_R + V_D)T_1}{A_r} = \frac{R_f}{R_r} \quad (25-44)$$

donde T_1 es el intervalo en el cual el diodo es conductor.

Si se invierten los diodos de las figuras 25-18 y 25-19, será el extremo positivo y no el negativo de la señal el que se establezca en cero.

Circuito de fijación de nivel transistorizado. Considérese el amplificador transistorizado que se ilustra en la figura 25-22, en el cual se obtiene una polarización de corriente fija a través de la resistencia R . Supóngase que la corriente de base:

$$I_B = \frac{V_{CC} - V_{BE}}{R} \quad (25-45)$$

fuerza al transistor a estar en su región activa, y que la oscilación de la señal es mínima. Por tanto, el transistor se comporta como un amplificador de señales pequeñas. No obstante, si se aplica una señal de amplitud grande, ocurre fijación de nivel en los polos positivos

de la onda de forma. En este caso, se puede demostrar que el teorema de fijación de nivel toma la forma:

$$\frac{A_f - V_{BE}T_1}{A_r + V_{CC}T} = \frac{R_f}{R_r} \quad (25-46)$$

donde T_1 = intervalo de tiempo en el cual el transistor está encendido

T = periodo de la onda cuadrada de entrada

V_{BE} = voltaje de base a emisor cuando el transistor está encendido

Circuitos conmutadores

Los transistores se utilizan en aplicaciones en las que operan como conmutadores (interruptores); como tal puede emplearse el circuito de fijación de nivel transistorizado (fig. 25-22). Esto se logra activando el transistor entre corte y saturación (fijación de nivel). Por ejemplo, el transistor se puede mantener en saturación en ausencia de una señal de entrada por medio de la corriente que se suministra a través de la resistencia R . En la figura 25-23 se ilustran ondas de forma en diversos puntos. La unión de base a emisor del transistor se puede ver como un diodo. Por tanto, el circuito de base es precisamente el circuito de fijación de nivel. El transistor de este circuito se puede ver como un interruptor que abre (corte) y cierra (saturación) y es controlado por la señal de entrada de onda cuadrada. Si la constante de tiempo $\tau = C(R + R_s)$, con la cual se carga el capacitor C en la cresta positiva de la señal de entrada, es pequeña en comparación con el intervalo T_2 , en el cual el voltaje de base regresa a un nivel prácticamente constante, se obtendrán las ondas de forma de la figura 25-23. Se puede probar que:

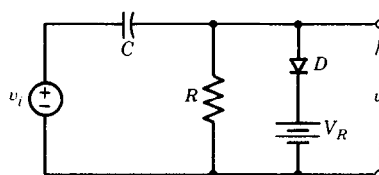


Fig. 25-21. Modificación del circuito de fijación de nivel de la figura 25-19.

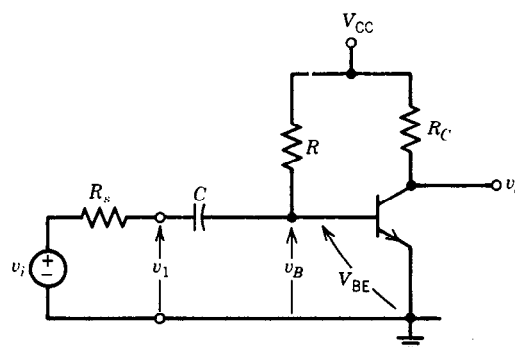


Fig. 25-22. Circuito de fijación de nivel transistorizado.

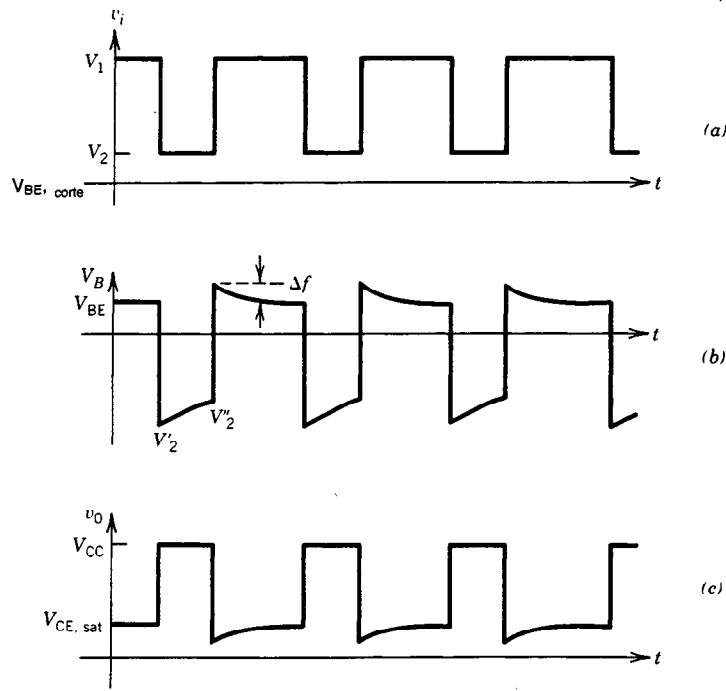


Fig. 25-23. a), b) y c) Ondas de forma producidas en diversos puntos del circuito conmutador transistorizado de la figura 25-22.

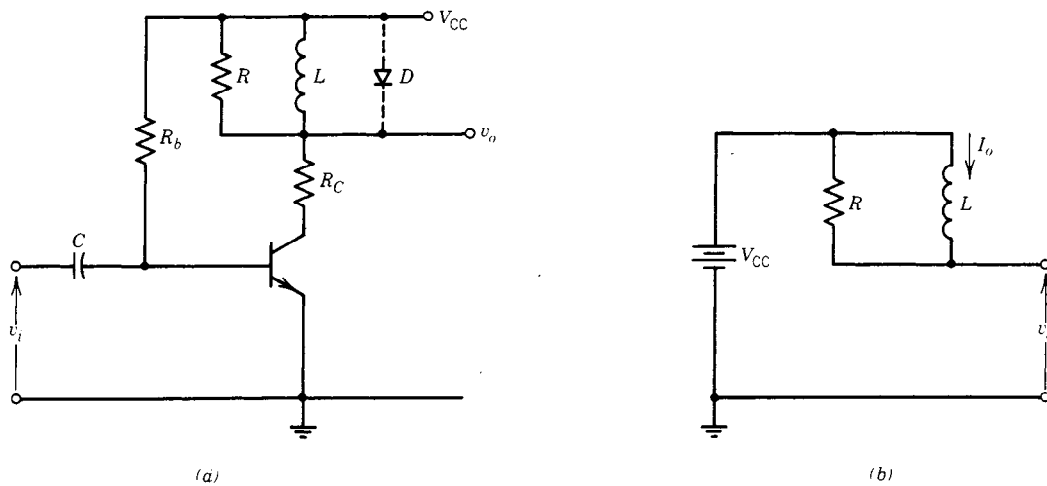


Fig. 25-24. a) Conmutador transistorizado con carga inductiva. b) Circuito equivalente cuando el transistor está en corte.

$$V_2' = (V_{BE} - V) \frac{R}{R + R_s} + V_{CC} \frac{R_s}{R + R_s} \quad (25-47)$$

$$V_2'' = V_{CC} - (V_{CC} - V_2')e^{-T/\tau} \quad (25-48)$$

$$\Delta f \cong (V_2'' - V_2') \frac{r_{bb'}}{R_s} \quad (25-49)$$

Conmutador transistorizado con carga inductiva. La carga del circuito conmutador transistorizado de la figura 25-24 es un inductor L derivado por una resistencia R . Cuando el transistor está en saturación, la corriente de colector puede ser lo suficientemente grande para destruir el transistor. Para resolver este problema, se incluye una resistencia extra R_C en el circuito del colector. Después el transistor permanece en esta-

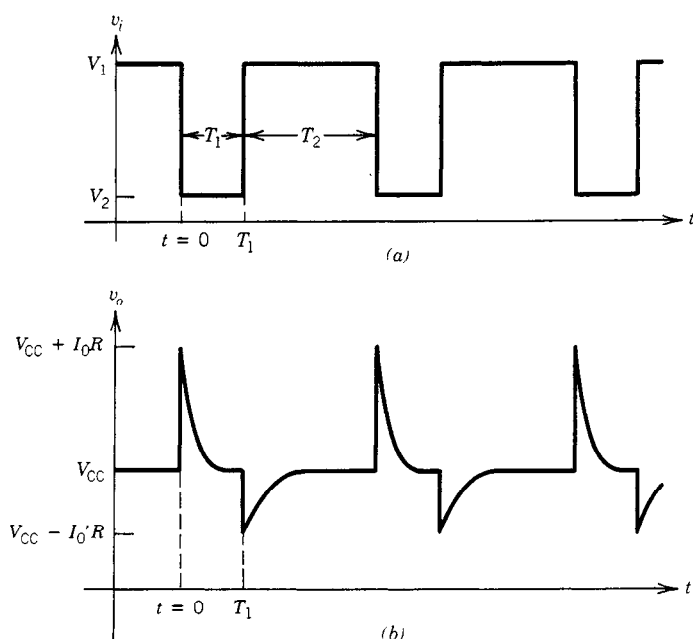


Fig. 25-25. a) Entrada de onda cuadrada. b) Forma de onda de salida de un conmutador transistorizado con carga inductiva.

do de saturación el tiempo suficiente para que desaparezcan todas las oscilaciones transitorias, el voltaje de salida es $V_0 = V_{CC}$ y la corriente que pasa por el inductor está dada por:

$$I_0 = \frac{V_{CC} - V_{CE,sat}}{R_C} \quad (25-50)$$

en el instante ($t = 0^+$) en el que el transistor es llevado al corte. La corriente que pasa por el inductor en $t = 0^+$ es I_0 (debido a que la corriente en un inductor no puede cambiar en forma instantánea). Por tanto, en base a la figura 25-24b, el voltaje de salida está dado por:

$$v_0 = V_{CC} + I_0 R e^{-t/\tau} \quad (25-51)$$

donde $\tau = L/R$. Esto es, la conducción del transistor de la saturación al corte produce un pico de amplitud $I_0 R$ en su colector. La magnitud de este pico se puede hacer muy grande, y superar el valor del máximo voltaje disruptivo del colector.

En la figura 25-25b se puede observar la onda de forma de salida para una entrada de onda cuadrada (fig. 25-25a) de un conmutador transistorizado con carga inductiva.

Cuando el transistor regresa a saturación en $t = T_1^+$, el inductor actúa (en un principio) como un circuito abierto, y la corriente I_0 que pasa por R está dada por la expresión:

$$I_0 = \frac{V_{CC} - V_{CE,sat}}{R + R_C} \quad (25-52)$$

que con el tiempo caerá de I_0 a cero. Por tanto, el voltaje de salida para $t > T_1$ es:

$$v_0 = V_{CC} - I_0 R e^{-(t-T_1)/\tau'} \quad (25-53)$$

donde $\tau' = L / (R \parallel R_C)$. Es decir, la salida tendrá un pico negativo de magnitud $I_0 R$. Como $\tau' > \tau$, el pico negativo disminuye más lentamente. Los pulsos negativos se pueden eliminar conectando un diodo a las terminales del inductor (como lo indican las dos líneas discontinuas de la figura 25-24a). En este caso la resistencia R se puede omitir.

Conmutadores sin saturación. En los circuitos conmutadores transistorizados que se analizaron antes, el transistor es llevado de la saturación al corte o del corte a la saturación. Sin embargo, cuando se satura un transistor, el exceso de carga se almacena en las uniones base-emisor y base-colector. Por tanto, si el transistor que se encuentra en saturación se lleva de manera repentina al corte, se deberá eliminar este exceso de carga antes de que el conmutador se vuelva a abrir. Esto, desde luego, hace más lenta la operación de conmutación. Una manera de incrementar la velocidad de conmutación consiste en evitar que el transistor entre en saturación. En la figura 25-26 se ilustra el principio subyacente. Ahora, el voltaje del colector puede descender mientras el diodo D conduce. En este caso:

$$v_{CB} = -V_D + V_B \quad (25-54)$$

Para evitar la saturación, $V_{CB} > 0$. Esto es, si $V_B > V_D$, el transistor no se saturará. Si el diodo D es

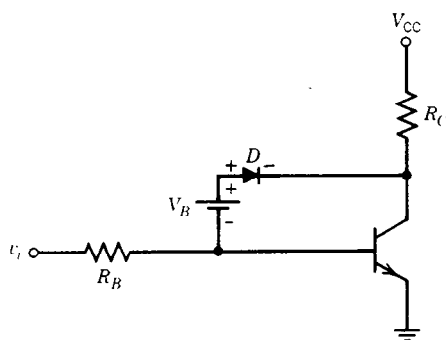


Fig. 25-26. Circuito transistorizado sin saturación.

de germanio, entonces la fuente de voltaje V_B puede formarse con un diodo de silicio polarizado en sentido directo. Si D es un diodo de silicio, entonces se pueden emplear dos diodos de silicio en serie para materializar V_B .

25.2 CIRCUITOS DE SINCRONIZACIÓN

En esta sección se presentan unos circuitos generadores lineales de base de tiempos. Estos circuitos producen una onda de forma de salida que presenta una variación lineal de voltaje (o corriente) con el tiempo. Es decir, idealmente el voltaje (o la corriente) de sa-

lida aumenta de manera lineal con el tiempo hasta que llega a un valor final predeterminado, regresa "instantáneamente" a cero, y empieza a aumentar de nuevo. En la figura 25-27 se ilustran una onda de forma de salida ideal y una típica de estos circuitos. Este tipo de onda de forma tiene muchas aplicaciones, tales como en la visualización de señales variantes en el tiempo en pantallas osciloscópicas, sistemas de radar, receptores y transmisores de televisión, y sistemas de control. Estos circuitos se conocen asimismo como generadores de barrido o generadores de base de tiempos.

25.2.1 Barrido lineal de voltaje

Dos características comunes a todos los circuitos de barrido lineal de voltaje son:

1. Producción de alguna forma de carga exponencial de un capacitor.
2. Descarga del capacitor en el momento adecuado.

Las diferencias entre los circuitos de barrido se refieren a las técnicas usadas para linealizar el barrido, elementos activos que se utilizan y técnicas empleadas para descargar el capacitor.

En la figura 25-28 se muestran un circuito simple de barrido de voltaje y su respuesta en el tiempo. En el $t = 0$ se abre el conmutador S y el capacitor se carga hacia el voltaje:

$$V = IR \quad (25-55)$$

exponencialmente. Es decir, el voltaje de salida es:

$$v_s = V(1 - e^{-t/RC}) \quad (25-56)$$

En el tiempo $t = T_s$, que se denomina tiempo de barrido, la amplitud del barrido llega al valor V_s y se cierra el conmutador. El barrido no es lineal, sino exponencial. Sin embargo, si la amplitud del voltaje de barrido se limita a una pequeña porción de su valor de estado estable V , el voltaje de barrido v_s puede aproximarse más a un incremento lineal. También se puede obtener una mejor aproximación incrementando la constante de tiempo $\tau = RC$. Para apreciarlo, sea el desarrollo en serie de la exponencial de la ecuación 25-56:

$$v_s = \frac{V}{RC} \left(1 - \frac{1}{2!} \cdot \frac{t}{RC} + \frac{1}{3!} \cdot \frac{t^2}{R^2C^2} - \dots \right) \quad (25-57)$$

Si $t/RC \ll 1$, entonces:

$$v_s \cong \frac{V}{RC} t \quad (25-58)$$

Por tanto, el voltaje de barrido es lineal con el tiempo (como se desea) y la amplitud del voltaje de barrido está dada por:

$$V_s = \frac{V}{RC} T_s \quad (25-59)$$

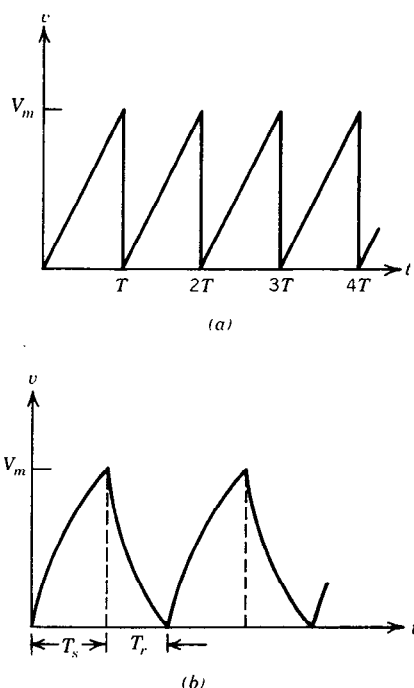


Fig. 25-27. Forma de onda de salida de a) un generador ideal de base de tiempos, b) un generador físico (práctico) de base de tiempos.

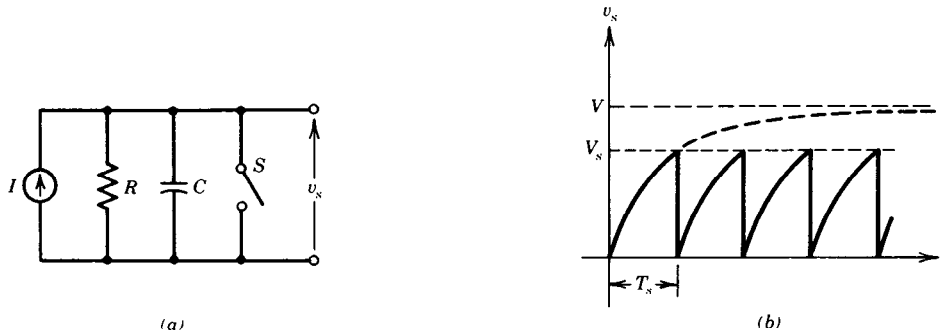


Fig. 25-28. a) Circuito de barrido de voltaje. b) Su respuesta en el tiempo.

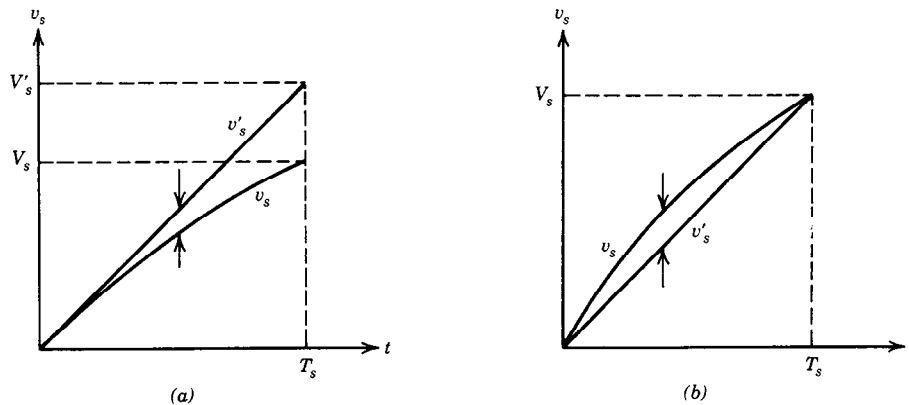


Fig. 25-29. Dos métodos para definir la linealidad de barrido: a) error de transmisión; b) error de desplazamiento.

De este modo, puede concluirse que para que un recorrido sea razonablemente lineal, la constante de tiempo $\tau = RC$ debe ser grande en comparación con el tiempo de barrido T_s .

Linealidad de barrido

La calidad del barrido se mide en términos de su desviación respecto al barrido ideal. En la figura 25-29 se ilustran dos posibles elecciones para la medición de la linealidad de barrido.

El error en la linealidad de barrido de la figura 25-29a se denomina error de transmisión y está definido por:

$$e_t = \frac{V'_s - V_s}{V'_s} \cdot 100\% \quad (25-60)$$

El error en la linealidad de barrido de la figura 25-29b se conoce como error de desplazamiento y está definido por:

$$e_d = \frac{(v_s - v'_s)_{\max}}{V_s} \cdot 100\% \quad (25-61)$$

Con el uso de las ecuaciones 25-56 a 25-59 puede demostrarse que los errores en la linealidad de barrido del circuito de la figura 25-28a son:

$$e_t = \frac{1}{2} \cdot \frac{T_s}{RC} \cdot 100\% \quad (25-62)$$

y

$$e_d = \frac{1}{8} \cdot \frac{T_s}{RC} \cdot 100\% \quad (25-63)$$

Si no hubiera resistencia de fuente o de carga en la figura 25-28a, el capacitor C sería cargado por una corriente constante I , y el voltaje entre las terminales del capacitor sería:

$$v_s = \frac{1}{C} \int I dt = \frac{1}{C} t \quad (25-64)$$

Obsérvese que éste es el barrido lineal ideal. (Véase la ec. 25-58.)

Como fuente de corriente pueden utilizarse transistores. En la figura 25-30a se ilustra un circuito transistorizado sencillo de barrido de voltaje. Cuando el conmutador S está cerrado, el transistor está en corte y el capacitor de barrido se carga a V_{CC} a través de R_C con una constante de tiempo $\tau_s = R_C C$. Cuando el interruptor se abre en $t = 0$, el transistor es llevado a saturación y el capacitor cargado lo mantiene así. Cuando se cierra el interruptor en $t = T$, el transistor vuelve

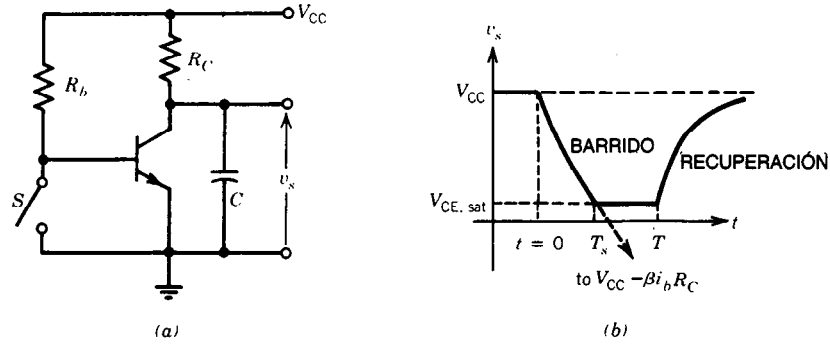


Fig. 25-30. a) Circuito de barrido de voltaje transistorizado simple. b) Forma de onda de salida que se produce.

a quedar en corte y, por su parte, el capacitor se vuelve a cargar (se recupera) a V_{CC} con la constante de tiempo $\tau_r = R_C C$.

El circuito puede diseñarse de manera que la magnitud del valor de estado estable de v_s , después de que se cierra el interruptor, sea mucho mayor que la magnitud del voltaje de barrido $V_{CC} - V_{CE,sat}$. Esto es:

$$|V_{CC} - \beta I_b R_C| \gg |V_{CC} - V_{CE,sat}| \quad (25-65)$$

donde:

$$I_b = \frac{V_{CC} - V_{BE}}{R_b} \quad (25-66)$$

En este caso el voltaje de barrido para $0 < t < T_s$ puede suponerse lineal en la mayor parte de las aplicaciones prácticas, y:

$$T_s = \frac{V_{CE,sat} - V_{CC}}{-\beta I_b R_C} \cdot \tau_s \quad (25-67)$$

Como un ejemplo numérico, sean $R_b = R_C = 10 \text{ K}$, $V_{CC} = 10 \text{ V}$, $V_{CE,sat} = 0.2 \text{ V}$, $V_{BE} = 0.7 \text{ V}$ y $\beta = 50$. Por tanto:

$$|V_{CC} - \beta I_b R_C| = 455 \text{ V}$$

$$|V_{CC} - V_{CE,sat}| = 9.8 \text{ V}$$

$$T_s = 0.021 \tau_s$$

Puede suponerse que la recuperación es completa dentro de cinco constantes de tiempo; de este modo el tiempo de recuperación está dado por:

$$T_r = 5 R_C C \quad (25-68)$$

El tiempo de recuperación puede mejorarse considerablemente si se suministra una corriente de recarga extra, por ejemplo, colocando un segundo transistor

en el circuito, como se ilustra en la figura 25-31. Cuando el interruptor S está abierto, el transistor T_2 es llevado a saturación y el capacitor de barrido se carga al voltaje $V_{CC} - V_{CE,sat}$. En $t = 0$, el interruptor está cerrado y T_2 está en corte. Comienza el barrido y prosigue hasta que $t = T_s$. Cuando se vuelve a abrir el interruptor, ambos transistores están activados y el capacitor se carga hacia el voltaje $V_{CC} + R_C (\beta_2 I_{b_2} - \beta_1 I_{b_1})$, que está limitado al voltaje $V_{CC} - V_{CE,sat}$ dentro del tiempo de recuperación T_r . Obsérvese en la figura 25-31b la mejora en el tiempo de recuperación. Nótese asimismo que las secciones de barrido y recuperación de la onda de forma de salida son bastante lineales. Por tanto, una u otra parte se puede utilizar como barrido, las constantes de tiempo de ambas partes son las mismas, y:

$$\tau_s = \tau_r = R_C C \quad (25-69)$$

Barrido de Miller

El circuito de barrido básico de la figura 25-28 produce una salida de barrido exponencial. Una pequeña parte de esta salida puede considerarse lineal, lo que es aceptable en muchas aplicaciones prácticas. En los circuitos de barrido de Miller se utiliza la retroalimentación negativa para mejorar la linealidad en forma considerable.

En la figura 25-32a se presenta un circuito de barrido de Miller, donde R_i es la resistencia de entrada, R_o es la resistencia de salida y A es la ganancia del amplificador. Este último puede ser un amplificador operacional o un transistor.

Si el circuito de entrada se sustituye por su equivalente de Thévenin se obtiene el circuito de la figura 25-32b, donde:

$$V_1 = \frac{R_i}{R_s + R_i} \cdot V \quad \text{y} \quad R_1 = R_i \| R_s \quad (25-70)$$

Es posible demostrar que:

$$v_i = \frac{1}{1 + (1 - A)(R_1/R_o)} \cdot V_1 + \frac{1}{[R_1 + R_o(1 - A)](1 - A)C} \int_0^t V_1 dt \quad (25-71)$$

y el voltaje de barrido en la salida es:

$$v_s = Av_i = \frac{AV_1}{1 + (1 - A)(R_1/R_0)} + \frac{AV_1}{[R_1 + R_0/(1 - A)](1 - A)C} t \quad (25-72)$$

En general, la ganancia del amplificador es un número negativo muy grande y R_0 (la resistencia de salida) es muy pequeña.

Por tanto, es posible suponer que $|1 - A| \cong |A|$, que $R_1 \gg R_0/(1 - A)$ y que la ecuación 25-72 se reduce a:

$$v_s \cong -\frac{R_0}{R_1} V_1 - \frac{V_1}{R_1 C} t \quad (25-73)$$

De este modo, la salida es un barrido de voltaje lineal en dirección negativa con velocidad de barrido de:

$$\text{Velocidad de barrido} = -\frac{V_1}{R_1 C} \quad (25-74)$$

Es fácil lograr una no linealidad mejor que 0.1% con este circuito. Simplemente invirtiendo la polaridad del voltaje de fuente V en la figura 25-33a se obtiene un barrido en dirección positiva.

Circuito de barrido de Miller transistorizado. En la figura 25-33a se ilustra un circuito de Miller transistorizado simple. El capacitor C está conectado en un ciclo de retroalimentación al amplificador formado por T_1 . El transistor actúa como interruptor. Cuando T_1 está encendido, toda la corriente que pasa por R_1 va a tierra, el transistor T_1 queda en corte y la salida de T_1 se fija en V_{CC} . Cuando T_2 está apagado, T_1 se enciende y opera en su región activa, y circula una corriente de colector a través de R_C . El ciclo de retroalimentación negativa se cierra a través del capacitor C en la base de T_1 , lo que tiende a minimizar la corriente de base de T_1 . Por tanto, el voltaje de colector (voltaje de barrido

do) v_s produce un barrido de voltaje lineal en dirección negativa, como se indica en la figura 25-33b. Puede demostrarse que el voltaje de barrido es:

$$v_s \approx \frac{V_{CC}}{R_b C} t \quad (25-75)$$

Barrido autoelevador

En la figura 25-34 se ilustra un circuito de barrido autoelevador típico. Este circuito difiere del circuito de barrido de Miller en que el capacitor C no forma parte del ciclo de retroalimentación. El amplificador del circuito es un seguidor de emisor común; por tanto, $A \cong 1$.

Despreciando la pequeña resistencia de salida R_0 y procediendo como en el caso del barrido de Miller, puede demostrarse que:

$$v_s = \frac{V}{RC} t \quad (25-76)$$

Obsérvese que el barrido es independiente de la resistencia de entrada R_i ($R \ll R_i$).

Es importante mantener la ganancia del amplificador lo más próxima posible a la unidad para lograr una linealidad adecuada en el barrido. El barrido de salida para $A = 1$, $A > 1$ y $A < 1$ se ilustra en la figura 25-34b.

Circuito de barrido autoelevador transistorizado. En la figura 25-35a se presenta un circuito autoelevador transistorizado. Nuevamente, el transistor T_2 se comporta como un interruptor. El capacitor C se carga a través de la resistencia R_b a partir del voltaje entre las terminales de C_1 .

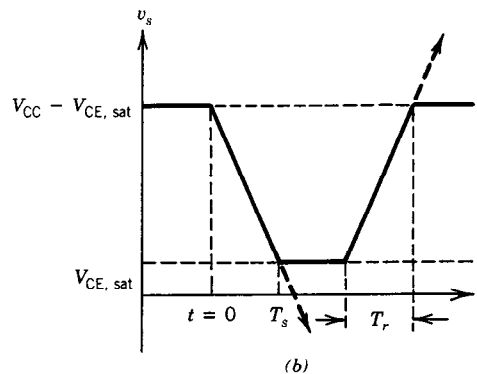
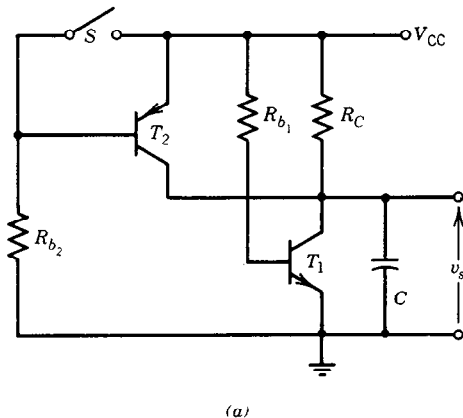


Fig. 25-31. a) Circuito de barrido de dos transistores para mejorar el tiempo de recuperación. b) Onda de forma que se produce en la salida.

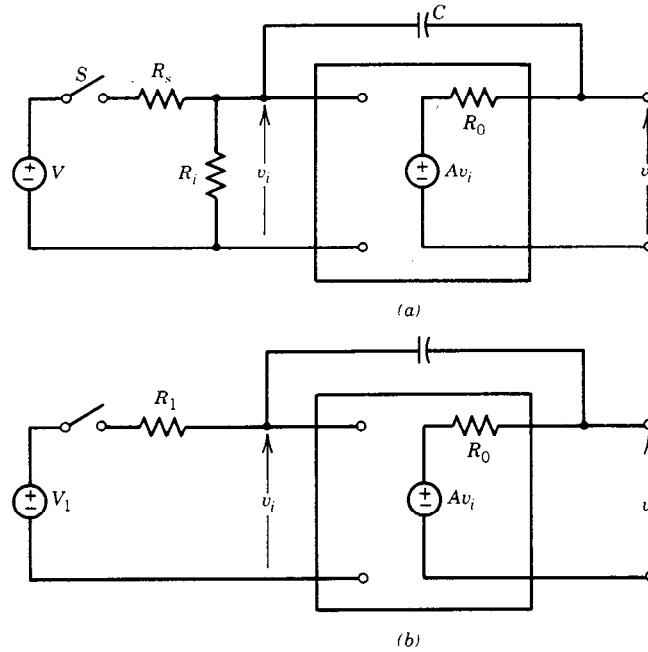


Fig. 25-32. a) Circuito de barrido de Miller. b) El circuito de entrada se sustituye por su equivalente de Thévenin.

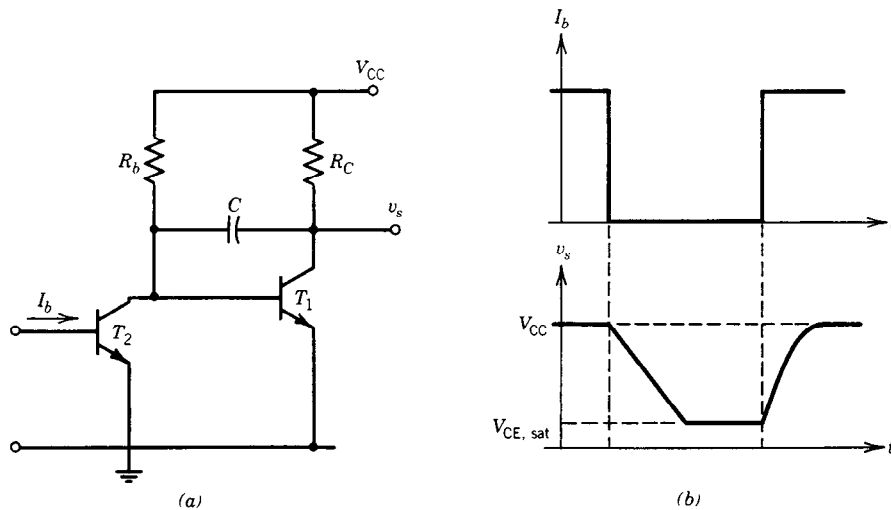


Fig. 25-33. a) Circuito de barrido de Miller transistorizado. b) Onda de forma de voltaje de barrido de salida.

Supóngase que el interruptor T_2 está encendido (en saturación). Entonces el transistor T_1 , que está conectado en la configuración de seguidor de emisor, queda en corte. El capacitor C_1 se carga al voltaje V_{CC} a través del diodo D y la resistencia de emisor R_e .

Cuando el transistor T_2 queda en corte, el capacitor C es cargado por la corriente que pasa por la resistencia R_b , haciendo que se encienda el transistor T_1 . Como T_1 es una configuración de seguidor de emisor,

el voltaje de salida v_s sigue al voltaje entre las terminales de C . Dado que la corriente de base de T_1 es muy pequeña comparada con la corriente total que pasa por R_b , la corriente de carga de C se considera constante. Por tanto, el voltaje de salida es un barrido lineal. El voltaje de barrido de salida está dado por:

$$v_s = \frac{V_{CC}}{R_b C} t \quad (25-77)$$

Para evitar la demora en el inicio del recorrido, el transistor debe ser de conmutación rápida. La onda de forma de salida se presenta en la figura 25-35b. Cuando el transistor T_2 se vuelve a encender, el capacitor C se descarga rápidamente, v_s cae a cero y el diodo D se polariza en sentido directo de manera que se restituye la pequeña carga que perdió C_1 . En la práctica, $C_1 \geq 100C$ para garantizar una fuente de voltaje constante.

25.2.2 Barrido lineal de corriente

Si bien es posible obtener un barrido lineal de corriente aplicando un barrido lineal de voltaje a un resistor, el barrido de corriente que se obtiene por este procedimiento puede no ser satisfactorio en muchas aplicaciones prácticas. Por ejemplo, la deflexión de un haz de electrones de alta energía en circuitos de televisión requiere una amplitud de barrido muy grande. Es por esto por lo que se prefiere la deflexión magnética, que es producida por un barrido lineal de corriente en receptores de televisión y radares.

Los circuitos de barrido lineal de corriente son similares a los de barrido lineal de voltaje, salvo que el capacitor de barrido se sustituye por un inductor como

elemento de barrido básico. En la figura 25-36 se presenta un circuito de barrido de corriente básico. Se supone que el inductor es ideal y que la fuente de voltaje produce una tensión constante.

Cuando el interruptor se cierra momentáneamente, se tiene:

$$V = L \frac{di}{dt} \quad (25-78)$$

Por tanto:

$$i = \frac{V}{L} t \quad (25-79)$$

Sin embargo, todas las bobinas prácticas tienen resistencia de devanado y capacitancia parásita entre devanados, por lo que una bobina práctica se puede representar por medio de un modelo, tal como se ilustra en la figura 25-37a, y el circuito de barrido de corriente real tendrá la forma que se muestra en la figura 25-37b.

Supóngase que el capacitor C_1 está descargado inicialmente y que la corriente que pasa por el inductor es cero [es decir, justo antes de que se cierre el inte-

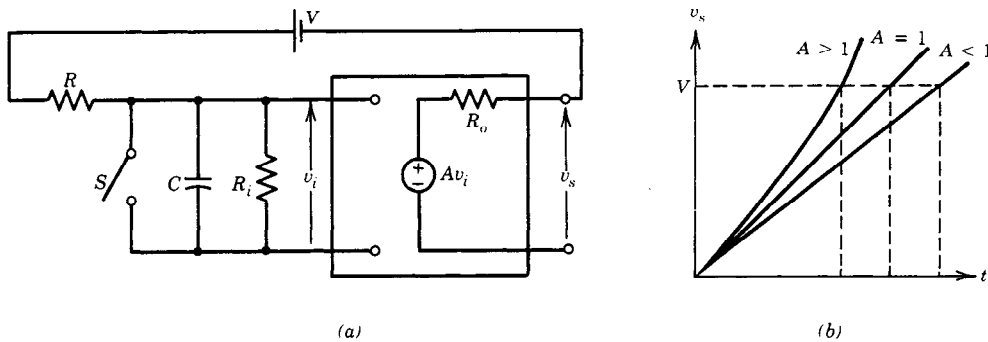


Fig. 25-34. a) Circuito de barrido autoelevador. b) Onda de forma de barrido de salida para $A = 1$ y $A \neq 1$.

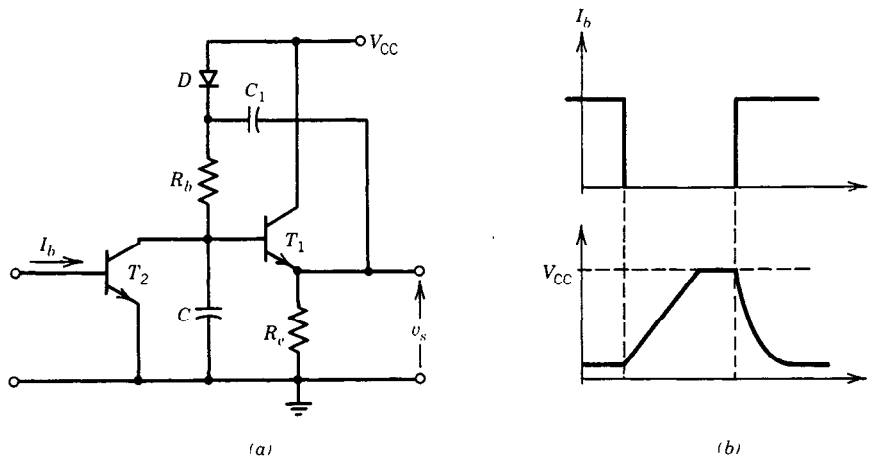


Fig. 25-35. a) Circuito autoelevador transistorizado. b) Onda de forma de voltaje de barrido de salida.

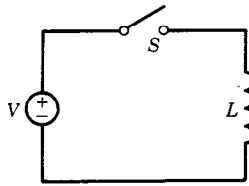


Fig. 25-36. Circuito de barrido de corriente básico.

ruptor $v_C(0^-) = 0$ e $i_L(0^-) = 0$. Inmediatamente después de que se cierre el interruptor, la corriente del circuito completo V/R_s fluirá en el capacitor C_1 . La constante de tiempo para esta carga es $\tau_1 = R_s C_1$. Debido al tiempo de carga inicial provocado por la capacitancia parásita, el barrido de corriente se retarda. Al término del retardo, que se supone es $t_1 = 4\tau_1$, el circuito entra en su región de barrido. La respuesta en el tiempo de este circuito (despreciando el efecto de la capacitancia parásita) se expresa en la forma exponencial:

$$i_L = \frac{V_s}{R_s + R_1} (1 - e^{-t/\tau_s}) \quad (25-80)$$

donde $\tau_s = L/(R_s + R_1)$. Si $t/\tau_s \ll 1$, entonces la ecuación 25-80 puede aproximarse de la forma siguiente:

$$i_L \cong \frac{V_s}{L} t \quad (25-81)$$

Esto es, para que haya una buena linealidad de barrido el intervalo de barrido t_2 debe limitarse a un valor pequeño. Esto impone una restricción en el diseño de la bobina. Es decir, τ_1 debe ser mucho menor que τ_s . Esto se logra sin dificultad, ya que la capacitancia parásita es en general muy pequeña, lo que garantiza que $\tau_1 \ll \tau_s$.

La forma de la onda, que indica la demora y las secciones de barrido, se ilustra en la figura 25-38.

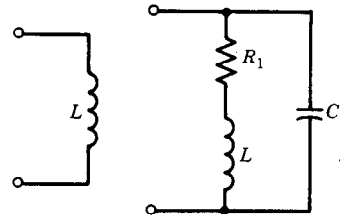


Fig. 25-37. a) Inductor práctico y su modelo equivalente. b) Circuito de barrido de corriente.

Barrido de corriente transistorizado

En la figura 25-39a se presenta un circuito transistorizado sencillo de barrido de corriente. El transistor de este circuito opera como interruptor.

Cuando el transistor está activo (saturado, suponiendo que la resistencia de saturación del transistor es pequeña), la corriente de inductor aumenta linealmente (como se dijo antes). Durante este intervalo, el diodo D está en corte. Al término del barrido (es decir, en $t = T_s$), el transistor está en corte y la corriente de

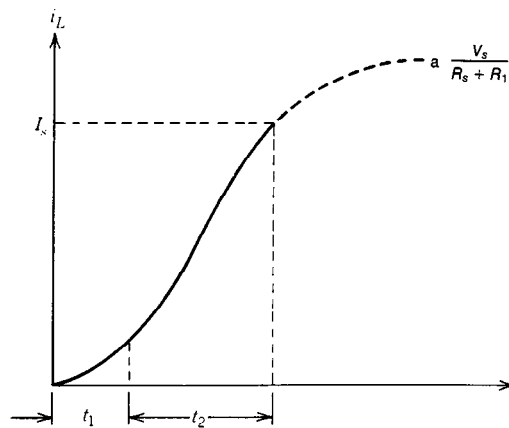


Fig. 25-38. Onda de forma de barrido de corriente que indica el retardo y el barrido lineal.

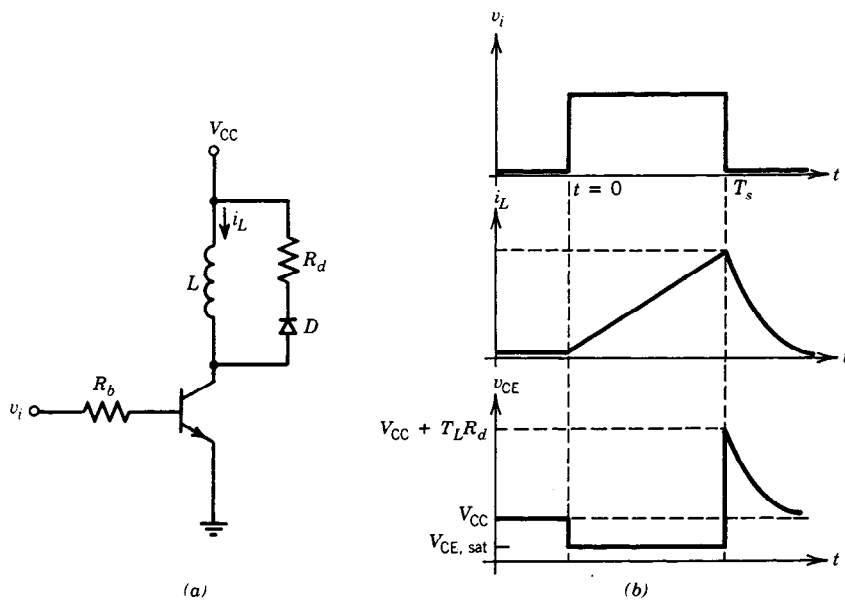


Fig. 25-39. a) Circuito de barrido de corriente transistorizado. b) Ondas de forma de corriente de inductor, de voltaje de entrada y de voltaje de colector.

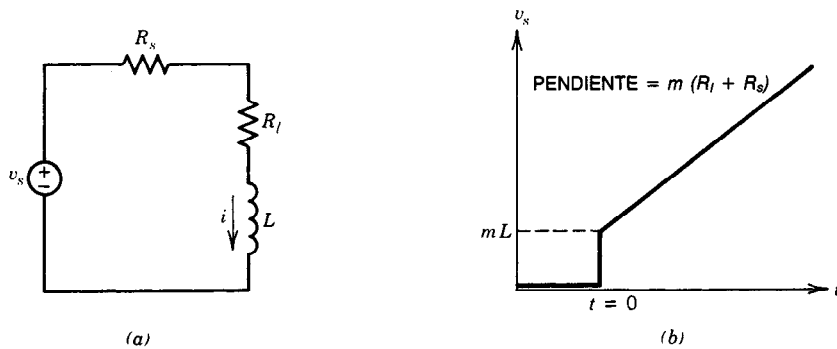


Fig. 25-40. a) Circuito de barrido de corriente. b) Onda de forma trapezoidal.

inductor circula a través de la resistencia del diodo R_d hasta que esta corriente cae a cero. Este descenso está dado por:

$$i_L = I_L e^{-R_D(t-t_s)/L} \quad (25-82)$$

donde:

$$I_L = \frac{V_{CC}}{L} t \quad (25-83)$$

es la amplitud de barrido y R_D es la suma del amortiguamiento y la resistencia directa del diodo. Las ondas de forma del voltaje de entrada, corriente de inductor y voltaje de colector se ilustran en la figura 25-39b. Obsérvese que cuando el transistor está en corte en el instante $t = T_s$, se produce un pico de amplitud $I_L R_d$. Este pico debe limitarse al valor que está por debajo

del voltaje disruptivo colector-base, lo cual puede lograrse limitando el tamaño de la resistencia R_d .

La no linealidad en el circuito de barrido de corriente es provocada principalmente por la resistencia en serie con el inductor. La razón de esto es el hecho de que cuando la corriente de inductor aumenta, también lo hace la resistencia en serie. Así, el voltaje entre las terminales de la bobina y la velocidad de cambio de la corriente disminuyen. El circuito de barrido de la figura 25-40a se utiliza para compensar el voltaje que se genera a través de la resistencia de la bobina.

La ecuación de malla produce:

$$v_s = (R_s + R_l)I + L \frac{di}{dt} \quad (25-84)$$

Para que la corriente sea lineal (es decir, $i = mt$), entonces v_s debe ser de la forma:

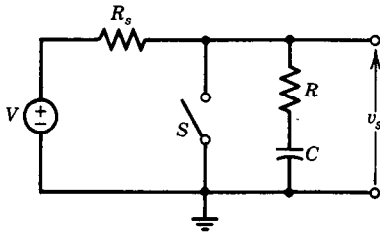


Fig. 25-41. Generador de ondas de forma trapezoidales.

$$v_s = Lm + m(R_s + R)t \quad (25-85)$$

Esto implica que el voltaje de la fuente tendrá un escalón en $t = 0$ y una rampa con pendiente $m(R_s + R)$, como se ilustra en la figura 25-40b. Esta onda de forma se llama *trapezoidal*.

La onda de forma trapezoidal también puede generarse en un circuito de barrido de voltaje simplemente agregando una resistencia R , como se muestra en la figura 25-41.

Para ilustrar esto, supóngase que el interruptor S se abre en el instante $t = 0$. Entonces, el voltaje de salida v_s está dado por:

$$v_s = V - \frac{R_s}{R_s + R} V \cdot e^{-t/(R_s + R)C} \quad (25-86)$$

Si $t/(R_s + R)C \ll 1$, entonces la ecuación 25-86 puede aproximarse por:

$$v_s \cong V - \frac{R_s}{R_s + R} V \left[1 - \frac{t}{(R_s + R)C} \right] \quad (25-87)$$

Además, en general $R_s \gg R$ y v_s se transforma en la expresión:

$$v_s \cong \frac{R}{R_s} V + \frac{1}{R_s C} Vt \quad (25-88)$$

Por tanto, la onda de forma del voltaje de salida es trapezoidal (como se deseaba). Esta onda de forma trapezoidal no debe aplicarse directamente a un inductor; de lo contrario la ecuación 25-86 no producirá el voltaje v_s . Se debe aplicar a través del dispositivo activo, como un transistor.

25.3 CIRCUITO INTEGRADO DE SINCRONIZACIÓN 555

El **circuito integrado (CI) de sincronización 555** es un circuito de sincronización monolítico que tiene una amplia variedad de aplicaciones. Algunas de éstas se citan en el apéndice 25-1, la hoja de datos Fairchild μ A555. En esta sección se presenta información acer-

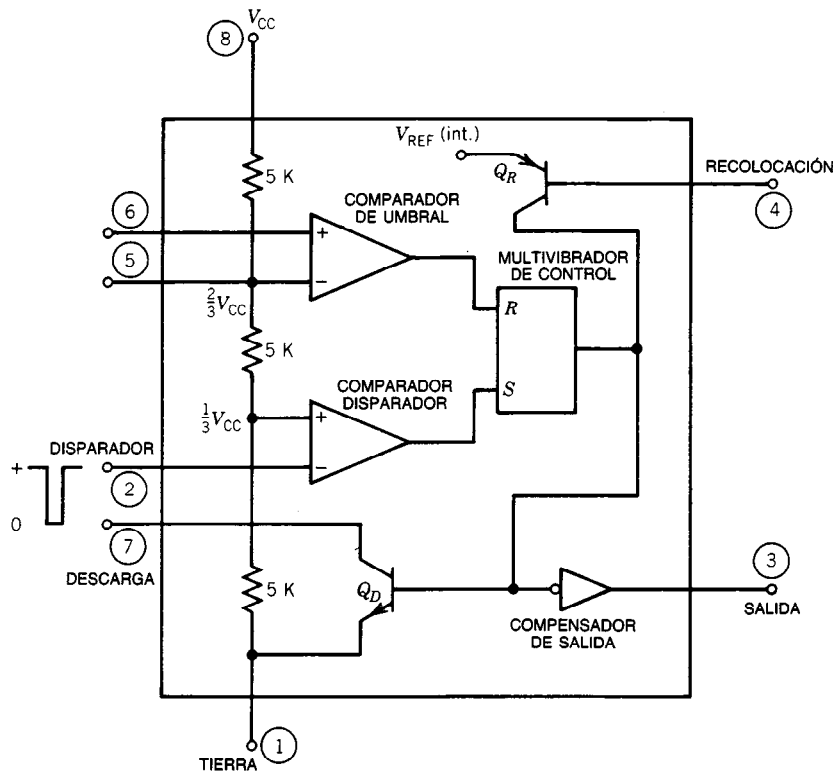


Fig. 25-42. Arquitectura interna del circuito integrado sincronizador (cronómetro) 555. Los números en círculos representan las asignaciones de las puntas de contacto.

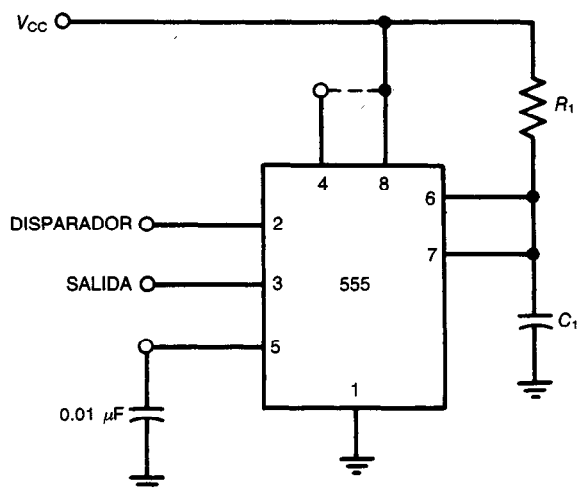


Fig. 25-43. Operación monoestable del circuito integrado sincronizador (cronómetro) 555.

ca de la arquitectura de intervalos y dos modos de operación básicos (monoestable y astable) del CI de sincronización 555.

25.3.1 Arquitectura interna del 555

El CI encapsulado de sincronización 555 consta de dos comparadores de voltaje (los comparadores de umbral y disparador), un multivibrador de control (flip-flop), un transistor de descarga Q_D , una red divisora de voltaje de resistores y un compensador (buffer) inversor de salida (fig. 25-42). La red resistiva, que consta de tres resistores iguales (5 K cada uno), actúa como un divisor de voltaje que produce los voltajes de referencia para ambos comparadores, según se indica. Las salidas de los comparadores se aplican al multivibrador R-S. Cuando el voltaje del disparador cae por debajo de $1/3 V_{CC}$, el comparador disparador coloca (fija) el multivibrador R-S, que lleva la salida a un estado

“alto”. En operaciones normales, la punta de contacto del umbral monitoriza el voltaje del capacitor del circuito de sincronización RC. Cuando dicho voltaje excede de $2/3 V_{CC}$, el comparador de umbral recoloca el multivibrador, llevando la salida a un estado “bajo”. En este momento, el transistor Q_D se activa y descarga el capacitor de sincronización externo. Ahora se ha completado el ciclo de sincronización. El siguiente ciclo de sincronización da comienzo cuando llega otro pulso negativo a la entrada de disparo.

25.3.2 Operación monoestable (un disparo)

En la figura 25-43 se presenta la configuración circuital de un CI de sincronización 555. Inicialmente, antes de que dé comienzo la serie de eventos, el multivibrador de control mantiene el transistor Q_D “encendido”, haciendo que el capacitor externo C_1 se ponga en cortocircuito a tierra. Cuando el comparador disparador de-

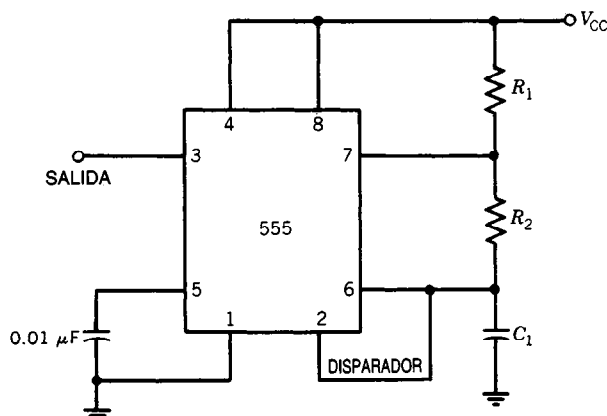


Fig. 25-44. Operación astable del circuito integrado sincronizador (cronómetro) 555.

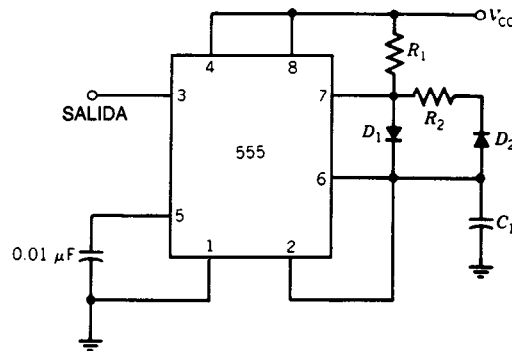


Fig. 25-45. Circuito que obtiene un factor de trabajo de menos del 50%.

recta un voltaje menor que $1/3 V_{CC}$ (en el borde negativo), se coloca el multivibrador de control, liberando el cortocircuito de C_1 al "apagar" Q_D . En este momento, la salida pasa al estado "alto". El voltaje entre las terminales de C_1 comienza a aumentar exponencialmente hacia V_{CC} con una constante de tiempo de $R_1 C_1$. Cuando este voltaje llega a $2/3 V_{CC}$, el comparador de umbral recoloca el multivibrador. Éste, a su vez, enciende Q_1 y descarga C_1 , y la salida pasa al estado "bajo". Por tanto, el sincronizador regresa a su estado "de espera" inicial, hasta que llegue otro pulso de entrada disparador en dirección negativa.

Ignorando la fuga del capacitor, puede demostrarse que el tiempo que tarda el voltaje del capacitor en llegar al nivel $2/3 V_{CC}$ es:

$$T = 1.1 R_1 C_1 \quad (25-89)$$

donde T está en segundos, R_1 en ohms y C_1 en farads. De esta forma, la salida permanece en el estado "alto" el tiempo $1.1 R_1 C_1$ s. Los fabricantes del sincronizador (cronómetro) 555 proporcionan curvas para seleccionar los valores adecuados de R_1 y C_1 a fin de obtener el ancho de pulso deseado en la salida (véase el apéndice 25.1).

Cuando el sincronizador se va a utilizar en ambientes ruidosos, se recomienda colocar un capacitor de $0.01 \mu F$ entre la punta de contacto 5 y tierra (fig. 25-43). De lo contrario quizá no se realice la sincronización indicada en la ecuación 25-89.

25.3.3 Operación astable (libre u oscilatoria)

En la figura 25-44 se presenta el diagrama circuital de una operación astable. Obsérvese que la entrada de disparo ahora está ligada a la punta de umbral y que se agrega una resistencia, R_2 .

Cuando se aplica la energía al circuito, el capacitor C_1 se descarga, haciendo que el disparador quede en el estado "bajo". Esto dispara en forma automática el sincronizador, que carga el capacitor a través de R_1 y R_2 . Cuando el voltaje del capacitor llega al nivel umbral de $2/3 V_{CC}$, la salida pasa al estado "bajo" y se activa Q_D . El capacitor de sincronización se descarga ahora a través de R_2 . Tan pronto como el voltaje pre-

sente en el capacitor cae al nivel de $1/3 V_{CC}$, el comparador disparador coloca el multivibrador y vuelve a disparar el sincronizador en forma automática. La frecuencia de la oscilación está dada por:

$$f = \frac{1.443}{(R_1 + 2R_2)C_1} \quad (25-90)$$

Mediante la selección apropiada de los valores de R_1 y R_2 , se puede obtener el factor o régimen de trabajo deseado. Puede obtenerse un régimen de menos del 50 % mediante la inserción de diodos en el circuito (véase la figura 25-45). Nótese que sin estos diodos, C_1 se carga a través de $R_1 + R_2$ y se descarga a través de R_2 . Con los diodos incluidos, C_1 se carga a través de R_1 y se descarga a través de R_2 ; de esta forma se logra un régimen de trabajo de menos del 50%.

Se pueden obtener valores adecuados de R_1 y R_2 a partir de las curvas que proporcionan los fabricantes en las hojas de datos (apéndice 25.1).

LIBROS Y REVISTAS

- E. J. Jr. Angleo, *Electronics: BJTs, FETs and Microcircuits*, McGraw-Hill, Nueva York.
- B. Chance y colaboradores, *Waveforms*, MIT Radiation Laboratory Series, Vol. 19, McGraw-Hill, Nueva York.
- K. K. Clarke y M. V. Joyce, *Transistor Circuit Analysis*, Addison-Wesley, Reading, MA.
- R. O. Gregory y J. C. Bowers, "Simple Square-Wave Generator", *Electronics* 35(51):47.
- D. J. Hamilton, "A Transistor Pulse Generator for Digital Systems", *IRE Trans. Electron. Comp.* EC-7(3):244-249.
- J. N. Harris, *Digital Transistor Circuits*, SEEC, Vol. 6, Wiley, Nueva York.
- J. Millman y C. C. Halkias, *Electronic Devices and Circuits*, McGraw-Hill, Nueva York.
- J. Millman y H. Taub, *Pulse, Digital and Switching Waveforms*, McGraw-Hill, Nueva York.
- L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
- J. T. Wallmark y H. Johnson, *Field Effect Transistors*, Prentice-Hall, Englewood Cliffs, NJ.

APÉNDICE 25.1. CIRCUITO DE SINCRONIZACIÓN INDIVIDUAL $\mu A555$: CIRCUITO INTEGRADO LINEAL FAIRCHILD

Descripción general

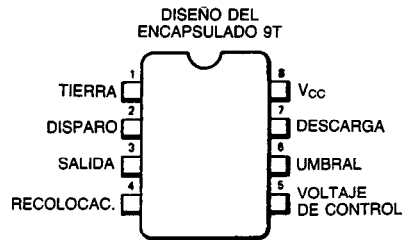
El circuito sincronizador $\mu A555$ es un controlador muy estable que produce retardos u oscilaciones exactos. En el modo de retardo, el tiempo es controlado por un resistor externo y un capacitor; en el modo de oscilación, la frecuencia y el factor de trabajo son controlados con dos resistores externos y un capacitor. Al iniciarse el ciclo de sincronización se coloca un multivibrador interno, lo que inmuniza el circuito contra los efectos de cualquier otra señal activadora. Para interrumpir el ciclo de sincronización se aplica una señal de recolocación que pone fin al tiempo de retardo. La salida, que es capaz de disparar o de suministrar 200 mA, es compatible con circuitos TTL y puede activar relevadores o lámparas indicadoras.

- Control de sincronización desde microsegundos hasta horas
- Modos de operación astable o monoestable
- Factor de trabajo ajustable
- Capacidad de disipación o suministro de corriente de salida de 200 mA
- Capacidad de activación de salida TTL
- Estabilidad térmica de 0.005% por $^{\circ}\text{C}$
- Salida normalmente encendida o apagada
- Reemplazo directo de SE555/NE555

Valores nominales máximos absolutos

- Voltaje alimentador $+18\text{V}$
- Disipación de energía (nota 1) 600 mW
- Intervalos de temperatura de operación
 - $\mu A555\text{TC}/\text{HC}$ $0\text{ }^{\circ}\text{C}$ a $+70\text{ }^{\circ}\text{C}$
 - $\mu A555\text{HM}$ $-55\text{ }^{\circ}\text{C}$ a $+125\text{ }^{\circ}\text{C}$
- Intervalo de temperatura de almacenamiento $-65\text{ }^{\circ}\text{C}$ a $+150\text{ }^{\circ}\text{C}$
- Temperatura de soldadura
 - Miniatura de plástico DIP (9T) (soldadura, 10 s) $260\text{ }^{\circ}\text{C}$
 - Bote metálico (5T) (soldadura, 60 s) $300\text{ }^{\circ}\text{C}$

DIAGRAMAS DE CONEXIÓN MINI DIP DE OCHO PUNTAS (VISTA SUPERIOR)

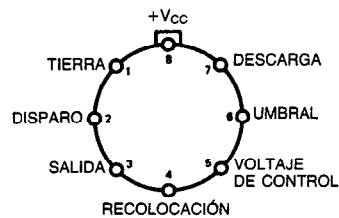


INFORMACIÓN PARA PEDIDO

TIPO	NÚM. DE PIEZA
$\mu A555$	$\mu A555\text{TC}$

TO-100 DE OCHO PUNTAS (VISTA SUPERIOR)

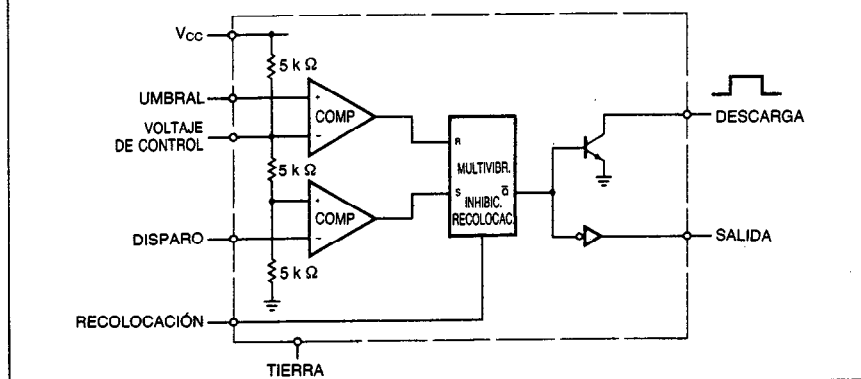
DISEÑO DEL ENCAPSULADO 5T



INFORMACIÓN PARA PEDIDO

TIPO	NÚM. DE PIEZA
$\mu A555$	$\mu A555\text{HM}$
$\mu A555$	$\mu A555\text{HC}$

DIAGRAMAS DE BLOQUES

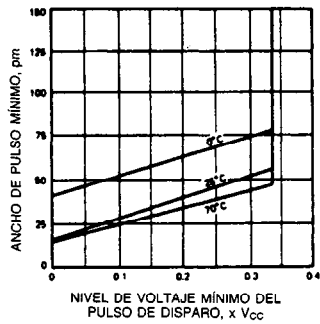


CIRCUITOS INTEGRADOS LINEALES FAIRCHILD $\mu A555$

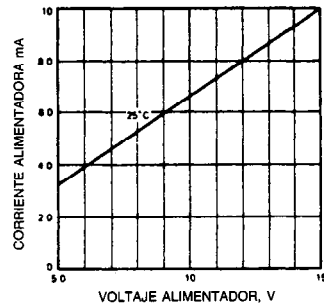
Características eléctricas ($T_A = 25^\circ\text{C}$, $V_{CC} = +5.0\text{ V}$ a $+15\text{ V}$, a menos que se especifique otra cosa)								
Parámetro	Condiciones de prueba	$\mu A555\text{HM}$			$\mu A555\text{TC/HC}$			Unidades
		Mín	Tipo	Máx	Mín	Tipo	Máx	
Voltaje alimentador		4.5		18	4.5		16	V
Corriente alimentadora	$V_{CC} = 5.0\text{ V}$, $R_L = \infty$		3.0	5.0		3.0	6.0	mA
	$V_{CC} = 15\text{ V}$, $R_L = \infty$ Estado bajo (1)		10	12		10	15	mA
Error de sincronización (cronometraje)	$R_A, R_B = 1\text{ k}\Omega$ a $100\text{ k}\Omega$ $C = 0.1\text{ }\mu\text{F}$ (2)		0.5	2.0		1.0		%
Deriva con la temperatura			30	100		50		ppm/ $^\circ\text{C}$
Deriva con el voltaje alimentador			0.05	0.2		0.1		% V
Voltaje umbral			2/3			2/3		X V_{CC}
Voltaje de disparo	$V_{CC} = 15\text{ V}$	4.8	5.0	5.2		5.0		V
	$V_{CC} = 5.0\text{ V}$	1.45	1.67	1.9		1.67		V
Corriente de disparo			0.5			0.5		μA
Voltaje de recolocación		0.4	0.7	1.0	0.4	0.7	1.0	V
Corriente de recolocación			0.1			0.1		mA
Corriente umbral	3		0.1	0.25		0.1	0.25	μA
Nivel de voltaje de control	$V_{CC} = 15\text{ V}$	9.6	10	10.4	9.0	10	11	V
	$V_{CC} = 5.0\text{ V}$	2.9	3.33	3.8	2.6	3.33	4.0	V
Descenso de voltaje de salida (BAJA)	$V_{CC} = 15\text{ V}$ Consumo = 10 mA		0.1	0.15		0.1	0.25	V
	Consumo = 50 mA		0.4	0.5		0.4	0.75	V
	Consumo = 100 mA		2.0	2.2		2.0	2.5	V
	Consumo = 200 mA		2.5			2.5		V
	$V_{CC} = 5.0\text{ V}$ Consumo = 8.0 mA		0.1	0.25				V
	Consumo = 5.0 mA					0.25	0.35	V
Descenso de voltaje de salida (ALTA)	Fuente = 200 mA $V_{CC} = 15\text{ V}$		12.5			12.5		V
	Fuente = 100 mA $V_{CC} = 15\text{ V}$	13	13.3		12.75	13.3		V
	$V_{CC} = 5.0\text{ V}$	3.0	3.3		2.75	3.3		V
Tiempo de ascenso de salida			100			100		ns
Tiempo de descenso de salida			100			100		ns
<ol style="list-style-type: none"> 1. La corriente alimentadora típicamente es 1.0 mA, menos cuando la salida es ALTA. 2. Se prueba como $V_{CC} = 5.0\text{ V}$ y $V_{CC} = 15\text{ V}$. 3. Esto determinará el valor máximo de $R_A + R_B$. Para la operación a 15 V, el total máximo $R = 20\text{ M}\Omega$. 4. Para operar a temperaturas elevadas, el dispositivo se deberá desclasificar en base a una temperatura de unión máxima de $+125^\circ\text{C}$ y una resistencia térmica de $+45^\circ$ de unión C/W a envolvente para el TO-5 y $+150^\circ$ de unión C/W a ambiente para ambos encapsulados. 								

CURVAS DE RENDIMIENTO TÍPICAS

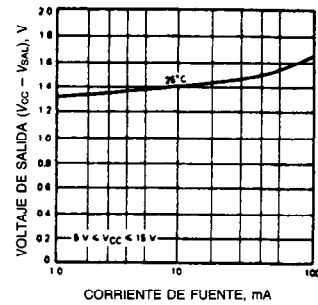
ANCHO DE PULSO MÍNIMO
REQUERIDO PARA EL DISPARO



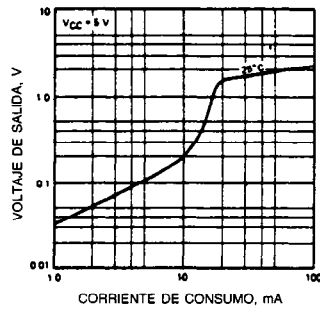
CORRIENTE ALIMENTADORA TOTAL
COMO FUNCIÓN DEL VOLTAJE
ALIMENTADOR



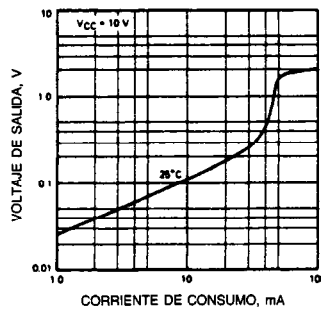
VOLTAJE DE SALIDA ALTA COMO
FUNCIÓN DE LA CORRIENTE DE
FUENTE DE SALIDA



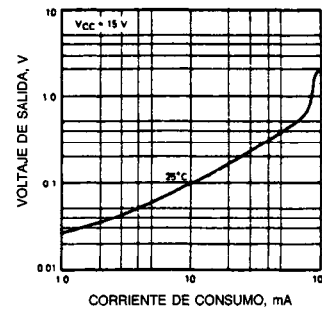
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



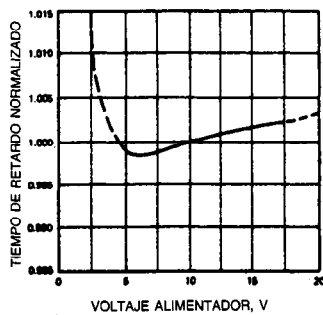
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



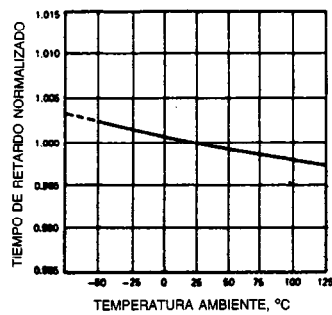
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



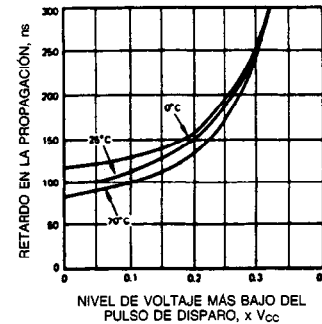
TIEMPO DE RETARDO COMO
FUNCIÓN DEL VOLTAJE
ALIMENTADOR



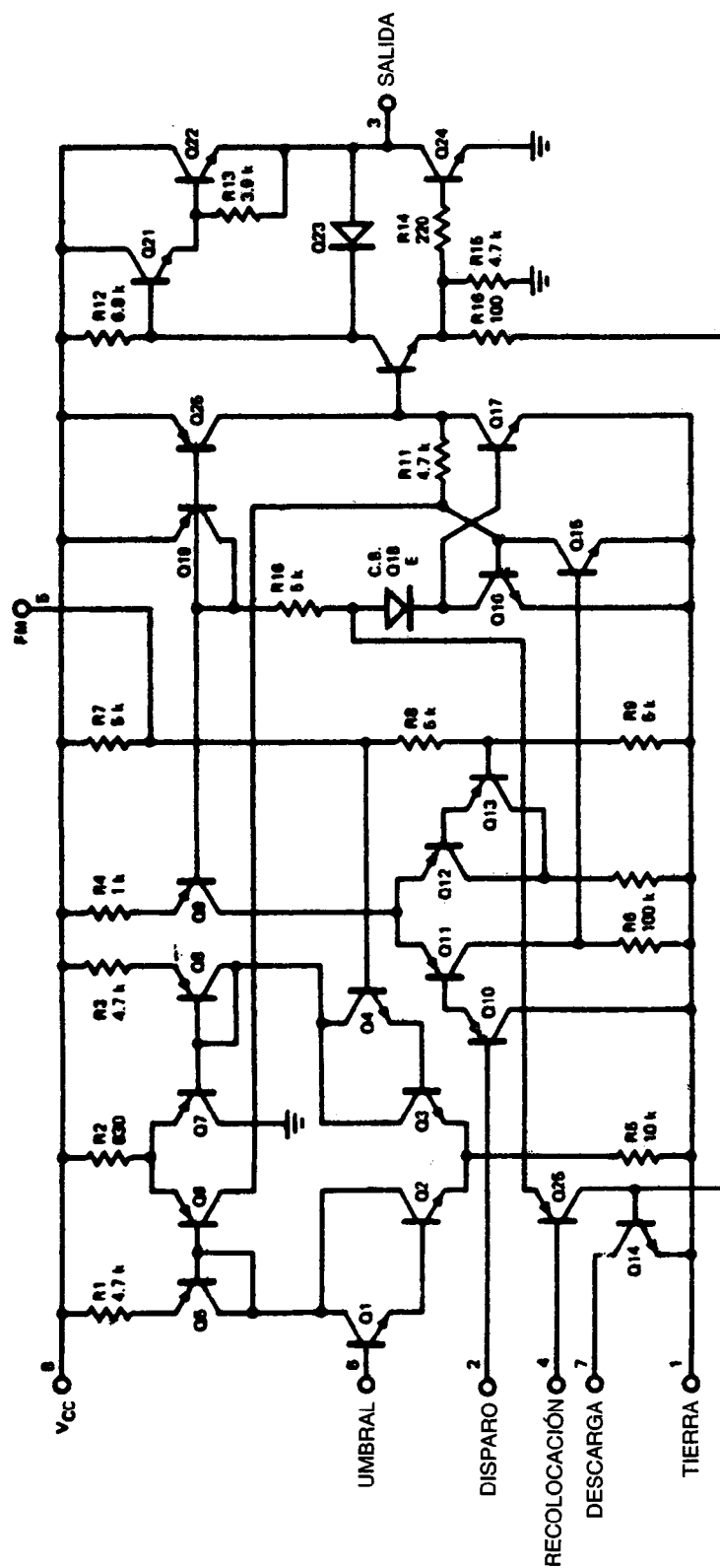
TIEMPO DE RETARDO COMO
FUNCIÓN DE LA TEMPERATURA
AMBIENTE



RETARDO EN LA PROPAGACIÓN
COMO FUNCIÓN DEL NIVEL DE
VOLTAJE DEL PULSO DE DISPARO



CIRCUITO EQUIVALENTE



CIRCUITOS INTEGRADOS LINEALES FAIRCHILD $\mu A555$

Aplicaciones típicas

Operación monoestable

En el modo monoestable, el sincronizador (cronómetro) funciona como multivibrador de un disparo. En la figura 1 se observa que el capacitor externo se mantiene inicialmente descargado por medio de un transistor interno en el cronómetro.

Cuando se aplica un pulso negativo de disparo a la punta 2, se coloca el multivibrador, liberando el cortocircuito entre las terminales del capacitor externo y llevando la salida al estado ALTO. El voltaje entre las terminales del capacitor aumenta exponencialmente con la constante de tiempo $\tau = R_1C_1$. Cuando el voltaje que hay entre las terminales del capacitor es igual a $2/3 V_{CC}$, el comparador recoloca el multivibrador, que entonces descarga el capacitor rápidamente y lleva la salida a su estado BAJO. En la figura 2 se muestran las ondas de forma reales que se generan en este modo de operación.

El circuito activa una señal de entrada en dirección negativa cuando el nivel llega a $1/3 V_{CC}$. Una vez

activado (disparado), el circuito permanece en este estado hasta que ha transcurrido el tiempo de colocación, incluso si se vuelve a disparar durante este intervalo. La duración del estado ALTO de la salida está dada por $t = 1.1 R_1C_1$ y se determina sin dificultad por medio de la figura 3. Obsérvese que como la velocidad de carga y el nivel de umbral del comparador son directamente proporcionales al voltaje alimentador, el intervalo de sincronización es independiente de la alimentación. La aplicación de un pulso negativo simultáneamente a la terminal de recolocación (punta 4) y a la terminal de disparo (punta 2) durante el ciclo de sincronización produce la descarga del capacitor externo y hace que el ciclo vuelva a comenzar. El ciclo de sincronización da inicio ahora en el borde positivo del pulso de recolocación. Durante el tiempo en que se suministra el pulso de recolocación, la salida se lleva a su estado BAJO.

Cuando no se emplea la recolocación, se debe mantener en el estado alto para evitar cualquier posibilidad de falso disparo.

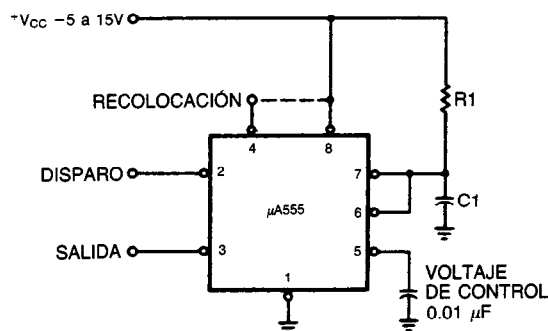


Fig. 1

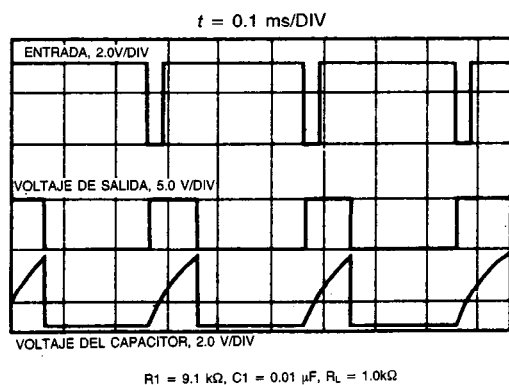
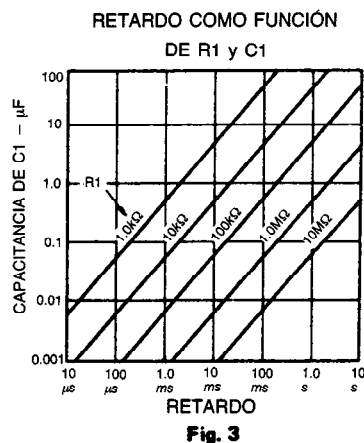


Fig. 2



CIRCUITOS INTEGRADOS LINEALES FAIRCHILD, $\mu A555$ (continuación)

Aplicaciones típicas (cont.)

Operación astable

Cuando el circuito se conecta como se muestra en la figura 4 (las puntas 2 y 6 conectadas), se activa a sí mismo y funciona libremente como multivibrador. El capacitor externo se carga a través de R1 y R2 y se descarga sólo a través de R2. Por tanto, el factor de trabajo puede ser fijado con precisión por el cociente de estos dos resistores.

En el modo de operación astable, C1 se carga y descarga entre $1/3 V_{CC}$ y $2/3 V_{CC}$. Como en el modo disparado, los tiempos de carga y descarga —y en consecuencia la frecuencia— son independientes del voltaje alimentador.

En la figura 5 se muestran ondas de forma reales generadas en este modo de operación.

El tiempo de carga (salida ALTA) está dado por:

$$t_1 = 0.693 (R_1 + R_2)C_1$$

y el tiempo de descarga (salida BAJA) por:

$$t_2 = 0.693 (R_2)C_1$$

Por tanto, el periodo total T está dado por la expresión:

$$T = t_1 + t_2 = 0.693 (R_1 + 2R_2)C_1$$

Entonces, la frecuencia de oscilación es:

$$f = 1/T = 1.44/(R_1 + 2R_2)C_1$$

y se puede determinar sin dificultad a partir de la figura 6.

El factor de trabajo es de este modo:

$$D = R_2/(R_1 + 2R_2)$$

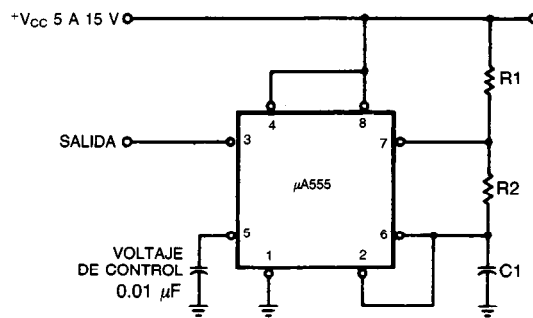


Fig. 4

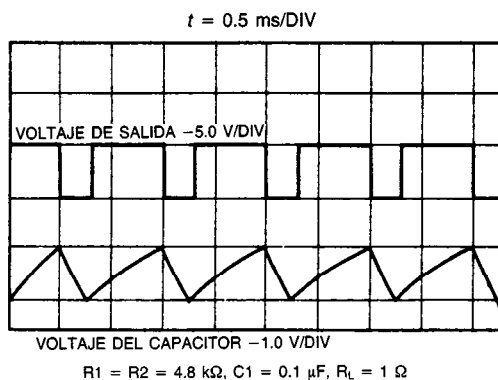


Fig. 5

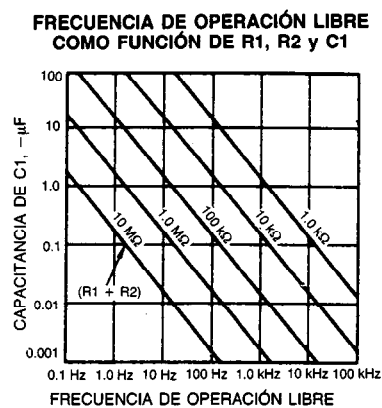


Fig. 6

Reproducido con autorización de Fairchild Camera and Instrument Corporation.

CAPÍTULO 26

Filtros activos

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

INTRODUCCIÓN

26.1 Funciones transferencia de filtros

26.2 Sensibilidad

26.3 Dispositivos activos en filtros activos

26.3.1 Fuente de voltaje controlada
por voltaje

26.3.2 Girador

26.3.3 Dispositivo de resistencia negativa,
dependiente de la frecuencia

26.4 Construcción de filtros pasabajas activos

26.4.1 Filtro pasabajas de Sallen y Key

26.4.2 Procedimiento de diseño

26.5 Construcción de filtros pasaaltas activos

26.5.1 Procedimiento de diseño

26.6 Construcción de filtros pasabanda activos

26.6.1 Procedimiento de diseño

26.6.2 Comentarios generales

26.7 Filtros activos bicuadrados de estado variable

26.7.1 Filtro activo universal

26.8 Diseños de filtros activos por simulación de inductores

26.8.1 Método 1

26.8.2 Método 2

26.8.3 Selección del método

INTRODUCCIÓN

Los filtros pasivos se componen de elementos pasivos (como resistores, capacitores e inductores) y generalmente se denominan filtros *RLC*. El principal problema en los filtros pasivos es el tamaño del inductor: los inductores llegan a ser muy voluminosos a bajas frecuencias. En los filtros activos, que están diseñados con resistores, capacitores y dispositivos activos [es decir, amplificadores operacionales (amp-op)], se eliminan los inductores. De aquí que los *filtros activos* se conozcan también como *filtros sin inductores*.

Las ventajas de los filtros activos son las siguientes:

1. Son de tamaño, peso y costo reducidos.
2. Generalmente tienen muy alta impedancia de entrada y muy baja impedancia de salida y, por tanto, presentan excelente capacidad de aislamiento; es decir, sus respuestas son independientes de las impedancias de carga y de fuente.
3. Debido a sus excelentes características aisladoras, pueden conectarse fácilmente en cascada para obtener las respuestas deseadas de filtro.
4. El factor de calidad Q de los filtros activos puede ampliarse aproximadamente hasta 500.
5. Pueden proporcionar ganancia (o pérdida) tanto de voltaje como de corriente.
6. Todos los tipos de características de filtro pueden obtenerse realmente con ellos.
7. Su intervalo útil de frecuencia es mucho más amplio que en el caso de los filtros pasivos. Son posibles frecuencias de 0.001 Hz a 1 MHz. (Más allá de 1 MHz se prefieren filtros pasivos.)

Los filtros activos tienen ciertas desventajas:

1. Necesitan una fuente de potencia que puede generar ruido.
2. La señal de entrada generalmente se limita al intervalo de -10 a $+10$ V, y la corriente de salida se limita a unos cuantos miliamperes.
3. Son sensibles a los cambios de temperatura y al envejecimiento de componentes.

26.1 FUNCIONES TRANSFERENCIA DE FILTROS

La forma general de una función transferencia de red es:

$$H(s) = \frac{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0}{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0} \quad (26-1)$$

donde todos los coeficientes a_i y b_i son reales.

Esta función puede factorizarse en términos bicuadráticos:

$$H(s) = \prod_{i=1}^N K_i \frac{a_i s^2 + b_i s + c_i}{d_i s^2 + e_i s + f_i} \quad (26-2)$$

donde K_i = constante

$$a_i = 1 \text{ o } 0$$

$$d_i = 1 \text{ o } 0$$

En el caso de un polo real, $d_i = 0$ y $e_i = 1$, y para un cero real, $a_i = 0$, $b_i = 1$. Por tanto, para un par polocero complejo, la función bicuadrática (también llamada función filtro de segundo orden) será:

$$H(s) = K \frac{s^2 + as + b}{s^2 + cs + d} \quad (26-3)$$

En la tabla 26-1 se presentan los diversos tipos de características de filtro de segundo orden, y sus funciones de transferencia correspondientes, que pueden obtenerse a partir de la ecuación 26-3.

El procedimiento de diseño general consiste en establecer inicialmente una función bicuadrática correspondiente al tipo de filtro y entonces colocar en cascada varias de tales funciones para obtener la característica de filtro deseada. Por consiguiente, el análisis se concentrará en el diseño de filtros activos de segundo orden.

La ecuación 26-3 puede reexpresarse de la siguiente forma:

$$H(s) = K \cdot \frac{s^2 + (\omega_z/Q_z)s + \omega_z^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (26-4)$$

Tabla 26-1. Funciones filtro de segundo orden

Tipo de filtro	Función transferencia
Pasabajas	$\frac{K}{s^2 + cs + d} = \frac{K}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Pasaaltas	$\frac{Ks^2}{s^2 + cs + d} = \frac{Ks^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Pasabanda	$\frac{Ks}{s^2 + cs + d} = \frac{Ks}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Rechazo de banda	$\frac{K(s^2 + b)}{s^2 + cs + d} = \frac{K(s^2 + b)}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$

donde K = constante

ω_z, ω_p = frecuencias no amortiguadas de cero y polo, respectivamente

Q_z, Q_p = factores Q de ceros y polos complejos, respectivamente

El ancho de banda (BW) de 3 dB está dado por:

$$BW = \frac{\omega_p}{Q_p} \quad (26-5)$$

La función transferencia $H(s)$ que se obtiene mediante redes RC activas debe tener las siguientes propiedades:

1. $H(s)$ es una función racional en s con coeficientes reales.
2. Todos los polos $H(s)$ deben estar en el semiplano izquierdo s .
3. Los ceros de $H(s)$ pueden estar en cualquier parte del plano s .
4. Los polos situados en el eje $j\omega$ deben ser simples.
5. Los polos y ceros complejos existen como pares conjugados.

26.2 SENSIBILIDAD

Generalmente el diseñador puede elegir entre muchos circuitos que pueden producir una función transferencia dada. Si se emplearan valores exactos para las diversas componentes casi no habría diferencia entre los resultados. Sin embargo, los valores reales de los componentes difieren de los valores nominales debido a tolerancias, temperaturas, envejecimiento, etc. En consecuencia, la respuesta de un filtro diseñado puede desviarse respecto a la de su forma nominal. Para minimizar la desviación, se eligen componentes que tengan tolerancias pequeñas y que sufran muy poco los efectos de temperaturas y envejecimiento. Esto, desde luego, incrementa significativamente el costo del filtro. Una alternativa es seleccionar el circuito filtro de modo que su respuesta sea menos sensible a los cambios.

La sensibilidad S de una cantidad y con respecto al cambio en una cantidad x se define como:

$$S_x^y = \lim_{\Delta x \rightarrow 0} \frac{\Delta y/y}{\Delta x/x} = \frac{x}{y} \cdot \frac{\partial y}{\partial x} = \frac{\partial(\ln y)}{\partial(\ln x)} \quad (26-6)$$

donde y puede identificarse mediante ω_p, ω_z, Q , y la ganancia del filtro y x puede identificarse con los valores del elemento, la ganancia del (o de los) amplificador(es) operacional(es), y los parámetros de los elementos activos. Por ejemplo:

$$S_R^{\omega_p} = \frac{R}{\omega_p} \cdot \frac{\partial \omega_p}{\partial R} \quad (26-7)$$

$$S_C^{H(s)} = \frac{C}{H(s)} \cdot \frac{\partial H(s)}{\partial C} \quad (26-8)$$

$$S_x^{A(\omega)} = \frac{x}{A(\omega)} \cdot \frac{\partial A(\omega)}{\partial x} \quad (26-9)$$

donde $A(\omega)$ es la ganancia en decibels (dB) y se define como:

$$A(\omega) = 20 \log|H(j\omega)| \quad (26-10)$$

y x representa cualesquiera elementos o parámetros de los elementos activos del filtro. En el caso de cambios pequeños en x , se puede demostrar que el cambio en la ganancia, $\Delta A(\omega)$, está dado por:

$$\Delta A(\omega) = \frac{\partial A(\omega)}{\partial(\ln x)} \cdot \frac{\Delta x}{x} \quad (26-11)$$

y el cambio total en la ganancia (en decibels) que se debe a la variación simultánea en todos los elementos está dado por:

$$\Delta A(\omega) = \sum_{i=1}^n \frac{\partial A(\omega)}{\partial(\ln x_i)} \cdot \frac{\Delta x_i}{x_i} \quad (26-12)$$

Para realizar un análisis de sensibilidad mediante una computadora se introducen en ella la descripción topológica de los elementos y los cambios esperados de dichos elementos. Entonces se calcula la cantidad $\partial A(\omega)/\partial(\ln x_i)$ de la ecuación 26-12 perturbando el i -ésimo elemento, mientras que se mantienen los otros sin cambio. Esto se repite para cada elemento circuital del filtro y luego se aplica la ecuación 26-12 para determinar el cambio total en la ganancia, con lo que se obtienen resultados razonables para la sensibilidad de ganancia del circuito.

Otro método, que no requiere cambios pequeños en los componentes, es el algoritmo de computadora llamado método de Monte Carlo. Se incluye en algunos programas, como SCEPTRE y ASTAP.

Algunas relaciones útiles en los cálculos de sensibilidad son:

$$S_x^{y_1 y_2} = S_x^{y_1} + S_x^{y_2} \quad (26-13)$$

$$S_x^{y_1/y_2} = S_x^{y_1} - S_x^{y_2} \quad (26-14)$$

$$S_x^{y_1 + y_2} = \frac{y_1 S_x^{y_1} + y_2 S_x^{y_2}}{y_1 + y_2} \quad (26-15)$$

argumenta:

$$S_x^y = -S_x^{1/y} = -S_{1/x}^y \quad (26-16)$$

$$S_x^{c^y} = S_{cx}^y = S_x^y \quad (26-17)$$

$$S_x^{y^n} = n S_x^y \quad (26-18)$$

$$S_x^y = S_x^{|y|} + j \arg y S_x^{\arg y} \quad (26-19)$$

$$S_x^{\arg y} = \frac{1}{\arg y} \operatorname{Im} S_x^y \quad (26-20)$$

$$S_x^{|y|} = \operatorname{Re} S_x^y \quad (26-21)$$

Con estas relaciones es posible calcular diversas sensibilidades de un filtro dado.

26.3 DISPOSITIVOS ACTIVOS EN FILTROS ACTIVOS

26.3.1 Fuente de voltaje controlada por voltaje

Un dispositivo activo en un filtro activo RC puede considerarse una fuente controlada. Sin embargo, comúnmente, se utiliza una fuente de voltaje controlada por voltaje (VCVS, de *voltage-controlled voltage source*). Una VCVS ideal posee las características que se enumeran a continuación:

1. Tiene impedancia de entrada infinita.
2. Tiene impedancia de salida cero.
3. Su voltaje de salida es un factor constante de su voltaje de entrada (es decir, $v_o = K v_i$, donde K se denomina ganancia). Si $K > 0$ se dice que la VCVS es no inversora; si $K < 0$ se dice que es inversora.

En la figura 26-1 se muestra el símbolo comúnmente usado para una VCVS. Las VCVS inversoras o no inversoras pueden construirse con un amp op, como se ilustra en la figura 26-2.

En la figura 26-3 se presenta un filtro activo RC de un solo amplificador para uso general. Dependiendo de la red RC, la respuesta del filtro puede ser de pasabajas, pasabanda, pasaaltas, eliminación de banda, etc. Estos tipos de filtros se describen en las siguientes subsecciones.

26.3.2 Girador

Otro dispositivo de uso común en el diseño de redes activas es el llamado girador activo, un dispositivo de dos puertas que se muestra esquemáticamente en la figura 26-4.

El girador activo se define (utilizando la definición del parámetro y) por:

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{r} \\ \frac{1}{r} & 0 \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (26-22)$$

donde r se llama resistencia de giro. La propiedad más útil del girador es que la impedancia de entrada en una

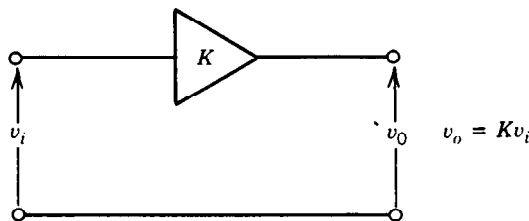
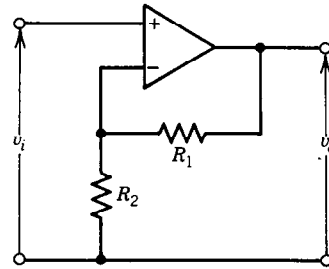
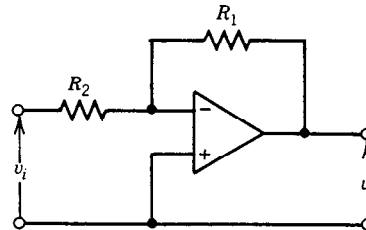


Fig. 26-1. Símbolo de una fuente de voltaje controlada por voltaje (VCVS).



$$K = \frac{v_o}{v_i} = 1 + \frac{R_1}{R_2}$$

(a)



$$K = \frac{v_o}{v_i} = -\frac{R_1}{R_2}$$

(b)

Fig. 26-2. Fuente de voltaje controlada por voltaje (VCVS): a) no inversora; b) inversora.

u otra puerta es proporcional al recíproco de la impedancia conectada en la otra puerta. Es decir, puede demostrarse que:

$$Z_{ent} = \frac{V_i}{I_i} = \frac{r^2}{Z_2} \quad (26-23)$$

Por ejemplo, si la impedancia de carga es una capacitancia C , entonces la impedancia de entrada es:

$$Z_{ent} = sr^2C \quad (26-24)$$

que corresponde a un inductor con valor $L = r^2C$. Por tanto, puede utilizarse el girador terminado en un capacitor para obtener un inductor. Este proceso sirve para eliminar los inductores en los filtros pasivos RLC, como se verá más adelante. La realización física de un girador con amplificadores operacionales se muestra en la figura 26-5.

Puede verificarse que la matriz de parámetros y para este circuito es:

$$\begin{bmatrix} \frac{1/A_1}{(1 + 1/A_1)R_1} & \frac{-1}{(1 + 1/A_1)R_1} \\ \frac{R_3 + (R_3 + R_4)[1/(A_1) - 1/(A_2)]}{(1 + 1/A_1)[R_4 + (R_3 + R_4)/A_2]} & \frac{1/A_1}{(1 + 1/A_1)R_2} \end{bmatrix} \quad (26-25)$$

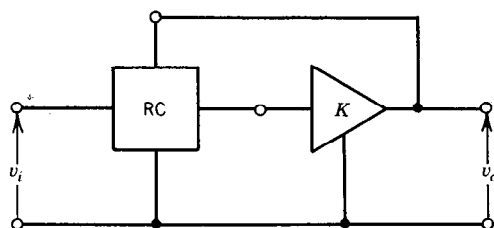


Fig. 26-3. Filtro activo RC de un solo amplificador.

Si se utilizan amplificadores operacionales idénticos (es decir, con sus ganancias de malla abierta iguales), entonces $A_1 = A_2 = A_3 = A$ y también $R_1 = R_2 = R_3 = R_4 = R$. Por consiguiente, la ecuación 26-25 se reduce a:

$$\frac{1}{(1 + 1/A)R} \cdot \begin{bmatrix} \frac{1}{A} & -1 \\ \frac{1}{1 + 2/A} & \frac{1}{A} \end{bmatrix} \quad (26-26)$$

Así, cuando A se vuelve grande, la ecuación 26-26 se reduce a la ecuación 26-22. El girador materializado en la figura 26-5 tiene una limitación en su uso, ya que una de sus terminales de entrada se conecta a tierra. Esto implica que, cuando se realiza un inductor empleando este girador, una de las terminales del inductor se conectará a tierra. Lo anterior puede no ser deseable para un filtro pasabajas o para algunos otros filtros RLC . Para obtener un inductor cuyas terminales no estén puestas a tierra (un "inductor flotante"), se colocan en cascada dos giradores con un capacitor C , como se muestra en la figura 26-6.

26.3.3 Dispositivo de resistencia negativa, dependiente de la frecuencia

El dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR, de *frequency-dependent, negative resistance*) es un elemento activo de una puerta cuya admitancia se define por:

$$Y(s) = \frac{I(s)}{V(s)} = s^2 D \quad (26-27)$$

donde D es una constante real positiva expresada en farad-segundos. Obsérvese que con $s = j\omega$, la ecuación 26-27 pasa a ser:

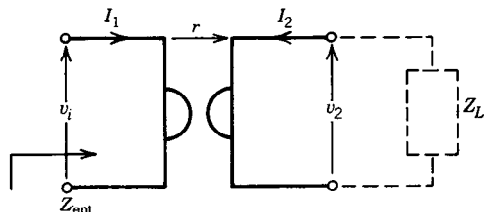


Fig. 26-4. Representación simbólica de un girador activo.

$$Y(j\omega) = -\omega^2 D \quad (26-28)$$

Por lo que la admitancia es real, dependiente de la frecuencia, y negativa. El símbolo para el dispositivo FDNR y su realización quedan ilustrados en la figura 26-7.

La admitancia de entrada del dispositivo FDNR que se muestra en la figura 26-7 es:

$$Y(S) = RC^2 s^2 = Ds^2$$

donde $D = RC^2$.

Se sabe por la teoría de las redes que si la impedancia de cada rama de una red se escala o normaliza por γ —es decir, si las impedancias de cada rama se multiplican por γ — entonces la impedancia de entrada de la red original Z_{ent} se multiplica por γ , y la corriente de entrada es I_{ent}/γ . Sin embargo, las fuentes de señal de voltaje de los nodos permanecen sin cambio. Esto se llama escalación o normalización de impedancia.

Resulta evidente que la escalación de admitancia se realiza dividiendo las admitancias de cada rama entre $1/\gamma$.

Como ejemplo, considérese el circuito RLC en paralelo que se muestra en la figura 26-8a, con $\gamma = 1/s$. La admitancia de entrada de este circuito está dada por:

$$Y_{ent}(s) = \frac{1}{R} + \frac{1}{Ls} + Cs$$

Por otra parte, la admitancia de entrada del circuito escalado es:

$$Y'_{ent}(s) = \frac{1}{R} \cdot s + \frac{1}{L} + Cs^2$$

Obsérvese que la resistencia de la red original se transforma en un capacitor con valor $1/R$ farads (F), la inductancia en una resistencia con valor L ohms (Ω) y la capacitancia en un dispositivo FDNR con valor \bar{C} . Obsérvese que la escalación de admitancia ha eliminado la necesidad de una inductancia a expensas de la introducción de un nuevo elemento activo, el FDNR. La escalación de admitancia se conoce también como transformación RLC - CRD .

26.4 CONSTRUCCIÓN DE FILTROS PASABAJAS ACTIVOS

En esta subsección se presentan diversos diseños posibles de filtros pasabajas activos. En otras publicaciones se han descrito otras configuraciones circuitales para los mismos filtros pasabajas. Los filtros presentados aquí han tenido respuestas y sensibilidades probadamente satisfactorias.

La forma general de la función transferencia del filtro pasabajas es:

$$H(s) = \frac{H_0 \omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (26-29)$$

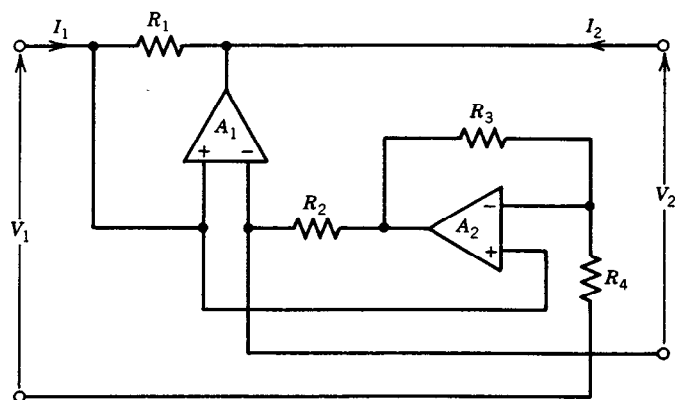


Fig. 26-5. Realización de un girador.

donde ξ = factor de amortiguación

ω_n = frecuencia natural no amortiguada

H_0 = ganancia de CD

y así:

$$Q = \frac{1}{2\xi} \quad (26-30)$$

Para obtener la función transferencia necesaria en la forma de la ecuación 26-29 a partir de especificaciones del filtro consúltense los capítulos 19 y 20.

26.4.1 Filtro pasabajas de Sallen y Key

Los investigadores Sallen y Key han desarrollado una variedad de filtros activos. En la figura 26-9 se muestra el filtro pasabajas creado por ellos. Se utiliza un amplificador operacional junto con las resistencias R_x y R_y para formar la VCVS, donde la ganancia es:

$$K = 1 + \frac{R_y}{R_x} \quad (26-31)$$

El análisis de este circuito (dando por supuesto que el amp op es ideal) produce la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{K/R_1R_2C_1C_2}{s^2 + s[1/(R_1C_2) + 1/(R_2C_2) + (1-K)/R_2C_1] + 1/R_1R_2C_1C_2} \quad (26-32)$$

La comparación de las ecuaciones 26-29, 26-30 y 26-32 da por resultado:

$$\omega_n^2 = \frac{1}{R_1R_2C_1C_2} \quad (26-33)$$

$$Q = \frac{1}{2\xi} = \left[\left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} + \left(\frac{R_1C_1}{R_2C_2} \right)^{1/2} + (1-K) \left(\frac{R_1C_2}{R_2C_1} \right)^{1/2} \right]^{-1} \quad (26-34)$$

$$H_0 = K \quad (26-35)$$

Utilizando la definición y las relaciones de sensibilidad dadas en la sección 26-2 puede demostrarse que:

$$S_{R_1}^{\omega_n} = S_{R_2}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-36)$$

$$S_{R_1}^K = S_{R_2}^K = S_{C_1}^K = S_{C_2}^K = -1 \quad (26-37)$$

$$S_K^{\omega_n} = S_{R_x}^{\omega_n} = S_{R_y}^{\omega_n} = 0 \quad (26-38)$$

$$S_{R_1}^Q = -S_{R_2}^Q = -\frac{1}{2} + Q \left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} \quad (26-39)$$

$$S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2} + Q \left[\left(\frac{R_1C_1}{R_2C_2} \right)^{1/2} + \left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} \right] \quad (26-40)$$

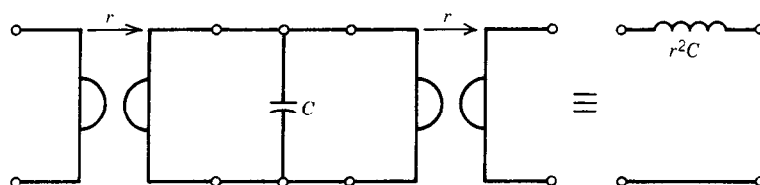


Fig. 26-6. Realización de un inductor flotante.

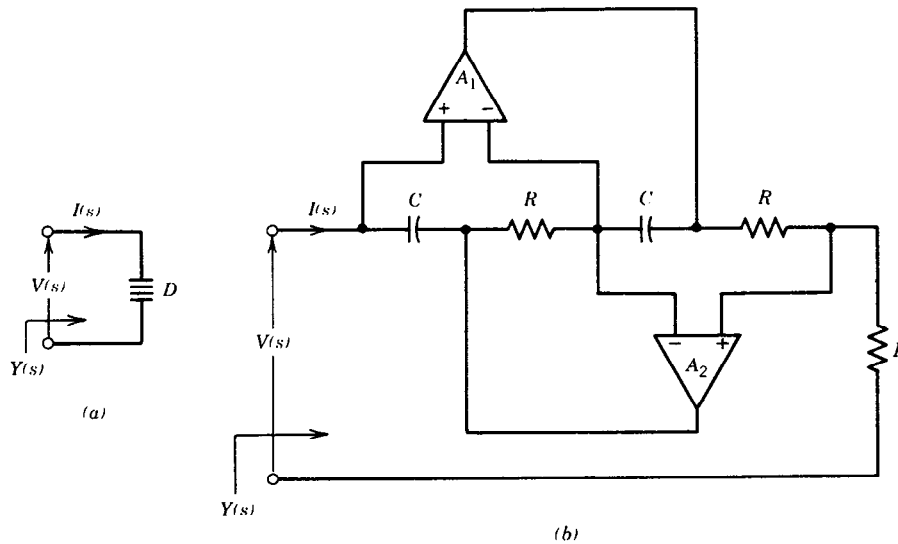


Fig. 26-7. Dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR): a) símbolo; b) realización con amplificadores operacionales.

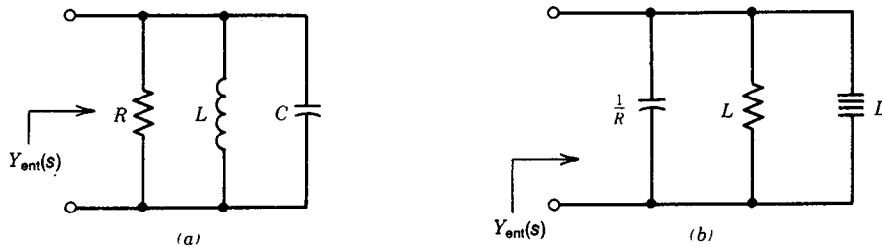


Fig. 26-8. a) Circuito RLC en paralelo. b) El mismo circuito después de la escalación de admitancia.

$$S_K^Q = QK \left(\frac{R_1 C_2}{R_2 C_1} \right)^{1/2} \quad (26-41)$$

$$S_K^{H_0} = 1 \quad (26-42)$$

26.4.2 Procedimiento de diseño

El procedimiento general para el diseño de un filtro activo es la selección de los valores componentes que cumplen las especificaciones deseadas para el filtro. Tales especificaciones son el ancho de banda ω_n (o Q , véase la ec. 26-5) y la ganancia K de la VCVS.

Luego se determinan los valores de los componentes R_1 , R_2 , C_1 , C_2 y K por medio de las ecuaciones 26-33 y 26-34. Sin embargo, puesto que aquí sólo hay tres ecuaciones que deben satisfacer cinco cantidades, dos de éstas deben ser relaciones fijas, o bien deben introducirse relaciones arbitrarias extra entre ellas. Estas relaciones arbitrarias o valores fijos deben seleccionarse de tal forma que las sensibilidades calculadas por medio de las ecuaciones 26-36 a 26-42 sean lo más bajas posible. Se utilizan ampliamente tres métodos de diseño.

Método de diseño 1

Datos: H_0 , ω_n , Q
 Se eligen: $R_1 = R_2 = R$ (donde R es un valor conveniente) y K
 Se calculan: C_1 , C_2

Generalmente se elige como la VCVS el seguidor del voltaje, por lo que $K = 1$. De este modo, con las ecuaciones 26-33 y 26-34 puede demostrarse que:

$$C_1 = \frac{1}{2Q\omega_n R} \quad (26-43)$$

y

$$C_2 = \frac{2Q}{\omega_n R} \quad (26-44)$$

Las sensibilidades correspondientes a este diseño se presentan en la tabla 26-2. La principal desventaja de este método es que se requieren valores de capacitor ampliamente diferentes, como puede verse en la siguiente expresión:

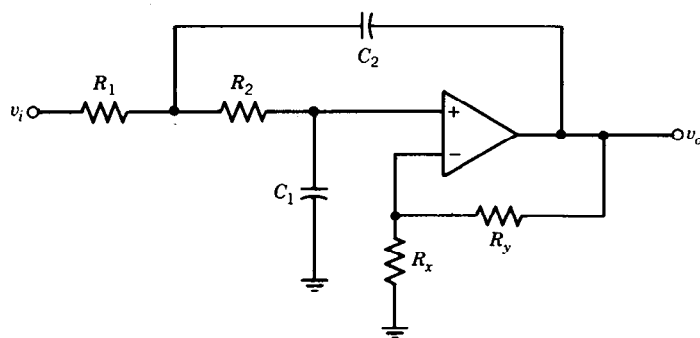


Fig. 26-9. Filtro pasabajas de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

$$\frac{C_2}{C_1} = 4Q^2 \quad (26-45)$$

En consecuencia, este método produce valores prácticamente aceptables para C_1 y C_2 si el filtro es de bajo Q ($Q < 5$).

Método de diseño 2

Datos: H_0, ω_n, Q
Se eligen: $C_1 = C_2 = C$ (donde C es un valor conveniente) y $K = 2$
Se calculan: R_1, R_2

El valor de $K = 2$ puede obtenerse eligiendo $R_x = R_y$, como se aprecia en la ecuación 26-31. Con el uso de las ecuaciones 26-33 y 26-34 es posible demostrar que:

$$R_1 = \frac{Q}{C\omega_n} \quad (26-46)$$

y

$$R_2 = \frac{1}{QC\omega_n} \quad (26-47)$$

Las sensibilidades correspondientes a este diseño se pueden consultar en la tabla 26-2. En este caso se observa dispersión en los valores de resistencia, puesto que:

$$\frac{R_1}{R_2} = Q^2 \quad (26-48)$$

Sin embargo, esta dispersión no es tan crítica como en el caso de los capacitores, debido a que la fabricación de resistencias en forma de circuito integrado es mucho más fácil que en forma de capacitor.

Método de diseño 3

Datos: H_0, ω_n, Q
Se eligen: $m = R_2/R_1, n = C_2/C_1, K = 1$
Se calculan: R_1, R_2, C_1, C_2

Con las ecuaciones 26-33 y 26-34 se demuestra:

$$\omega_n^2 = \frac{1}{mnR_1^2C_1^2} \quad (26-49)$$

y

$$Q = \frac{\sqrt{mn}}{m+1} \quad (26-50)$$

Con n fijo y m variable, puede verse que Q es máximo cuando $m = 1$. Esto produce:

$$Q_{\text{máx}} = \frac{1}{2} \cdot \sqrt{n}$$

o bien:

$$\frac{C_2}{C_1} \equiv 4Q_{\text{máx}}^2 \quad (26-51)$$

Obsérvese que para $m = 1$, el cociente de C_2 sobre C_1 puede ser muy grande. A fin de mantener los valores de capacitor dentro del intervalo de valores normales disponibles, se elige m de modo que:

$$m \leq 1/(4Q^2) \quad (26-52)$$

Luego se calcula el valor de n utilizando la ecuación 26-50. Con objeto de determinar los valores de los elementos se elige $C_1 = C$ (un valor conveniente). Los valores de los otros elementos se calculan como sigue:

$$C_2 = nC_1 \quad (26-53)$$

$$R_1 = \frac{1}{\omega_n C_1 \sqrt{mn}} \quad (26-54)$$

$$R_2 = mR_1 \quad (26-55)$$

Las sensibilidades correspondientes se presentan en la tabla 26-2. Existen sólo tres ecuaciones que relacionan las especificaciones de ω_n, Q y H_0 , en tanto que hay cinco cantidades por determinar. De este modo, se pueden idear otros procedimientos de diseño.

Tabla 26-2. Sensibilidades para filtros pasabajas de Sallen y Key

Sensibilidad	Diseño 1	Diseño 2	Diseño 3
$S_{R_1, R_2, C_1, C_2}^{\omega_n}$	$-\frac{1}{2}$	$-\frac{1}{2}$	$-\frac{1}{2}$
$S_{R_1}^Q = -S_{R_2}^Q$	0	$\frac{1}{2}$	$-\frac{1}{2} + Q \sqrt{\frac{n}{m}}$
$S_{C_1}^Q = -S_{C_2}^Q$	$\frac{1}{2}$	$\frac{1}{2} + Q^2$	$-\frac{1}{2} + Q \left(\frac{1}{\sqrt{mn}} + \frac{m}{n} \right)$
S_K^Q	$2Q^2$	$2Q^2$	$Q \sqrt{\frac{n}{m}}$

26.5 CONSTRUCCIÓN DE FILTROS PASAALTAS ACTIVOS

La función transferencia de un filtro pasaaltas es:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{H_0 s^2}{s^2 + (\omega_n/Q)s + \omega_n^2} = \frac{H_0 s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (26-56)$$

donde H_0 es la ganancia a altas frecuencias y ω_n , Q ya se definieron antes.

Recuérdese que la función transferencia de la ecuación 26-56 está estrechamente relacionada con la función transferencia de un filtro pasabajas por medio de la transformación de pasabajas a pasaaltas. A saber, toda s en la función transferencia del filtro pasabajas se reemplaza por $1/s$. Esta transformación corresponde al reemplazo de toda resistencia R_i en el circuito pasabajas por un capacitor de valor $C_i = 1/R_i$, y todo capacitor C_i por una resistencia de valor $R_j = 1/C_j$.

Cuando se aplican estas sustituciones al filtro pasabajas de la figura 26-9, se obtiene el filtro pasaaltas de Sallen y Key que se muestra en la figura 26-10. Obsérvese que la transformación de pasabajas a pasaaltas no afecta la ganancia K de la VCVS. Por consiguiente, las resistencias R_x y R_y no se transforman en capacitancias.

Con el uso de las transformaciones recién descritas y alguna modificación algebraica se obtiene la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \quad (26-57)$$

$$= \frac{Ks^2}{s^2 + s[1/R_1 C_2 + 1/R_1 C_1 + (1-K)/R_2 C_1] + 1/R_1 R_2 C_1 C_2}$$

La comparación de esta ecuación con la 26-56 produce:

$$\omega_n^2 = \frac{1}{R_1 R_2 C_1 C_2} \quad (26-58)$$

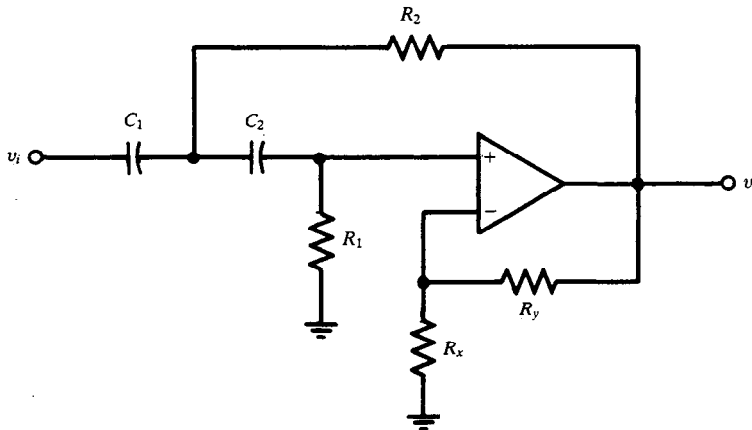


Fig. 26-10. Filtro pasaaltas de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

$$\xi = \frac{1}{2} \left[\left(\frac{R_2 C_1}{R_1 C_2} \right)^{1/2} + \left(\frac{R_2 C_2}{R_1 C_1} \right)^{1/2} + (1 - K) \left(\frac{R_1 C_2}{R_2 C_1} \right)^{1/2} \right] \quad (26-59)$$

$$H_0 = K = 1 + \frac{R_y}{R_x} \quad (26-60)$$

Algunas de las posibilidades de parámetros para este sistema son como sigue:

$$S_{R_1}^{\omega_n} = S_{R_2}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-61)$$

$$S_{R_1}^{\xi} = \frac{1}{2} - Q \cdot \frac{C_1 + C_2}{\omega_n R_1 C_1 C_2} \quad (26-62)$$

$$S_{R_2}^{\xi} = \frac{1}{2} - Q \cdot \frac{1 - K}{\omega_n R_2 C_1} \quad (26-63)$$

$$S_{C_1}^{\xi} = \frac{1}{2} - Q \cdot \frac{(1 - K) R_1 + R_2}{\omega_n R_1 R_2 C_1} \quad (26-64)$$

$$S_{C_2}^{\xi} = \frac{1}{2} - Q \cdot \frac{1}{\omega_n R_1 C_2} \quad (26-65)$$

$$S_K^{\xi} = -Q \cdot \frac{K}{\omega_n R_2 C_1} \quad (26-66)$$

$$S_K^{H_0} = 1 \quad (26-67)$$

26.5.1 Procedimiento de diseño

Los procedimientos de diseño para filtros pasabajas son similares a los empleados para filtros pasabajas.

26.6 CONSTRUCCIÓN DE FILTROS PASABANDA ACTIVOS

La función transferencia de un filtro pasabanda está dada por:

$$H(s) = \frac{H_0(\omega_n/Q)s}{s^2 + (\omega_n/Q)s + \omega_n^2} \quad (26-68)$$

donde H_0 es la ganancia en la resonancia y ω_n es la frecuencia resonante. En la figura 26-11 se muestra el filtro pasabanda de Sallen y Key que realiza la función transferencia de la ecuación 26-68.

Un análisis de este circuito da por resultado la siguiente función transferencia:

Comparando esta ecuación con la 26-68 se obtienen las expresiones:

$$\omega_n^2 = \frac{R_1 + R_2}{R_1 R_2 R_3 C_1 C_2} \quad (26-70)$$

$$Q = \left(\frac{1}{R_1 C_1} + \frac{1}{R_3 C_2} + \frac{1}{R_3 C_1} + \frac{1 - K}{R_2 C_1} \right)^{-1} \sqrt{\frac{R_1 + R_2}{R_1 R_2 R_3 C_1 C_2}} \quad (26-71)$$

$$H_0 = \frac{K}{R_1 C_1} \cdot \frac{Q}{\omega_n} \quad (26-72)$$

$$K = 1 + \frac{R_y}{R_x} \quad (26-73)$$

26.6.1 Procedimiento de diseño

Los procedimientos de diseño descritos para el filtro pasabajas se aplican también en el caso del filtro pasabanda.

26.6.2 Comentarios generales

Conviene hacer algunos comentarios acerca de los diseños de filtros descritos. Es claro que los filtros de Sallen y Key son de ganancia positiva. Las ventajas de tales filtros son:

1. Los procedimientos y relaciones de diseño son simples.
2. Los valores de elementos y su dispersión pueden controlarse desde el principio.
3. Puede utilizarse baja ganancia de VCVS, la cual es fácil de estabilizar.

Las desventajas de la estructura de Sallen y Key son:

1. Tiene altas sensibilidades para funciones de red de alto Q .
2. Si los polos están muy próximos al eje $j\omega$ (polos de alto Q), un pequeño aumento en la ganancia puede desplazar estos polos a la derecha del plano s , haciendo inestable el circuito.

Las sensibilidades pueden reducirse empleando estructuras de filtro de ganancia negativa. Es decir, puede usarse una VCVS de inversión. El filtro de ganancia negativa siempre es estable. Sin embargo, la dispersión de los valores de sus elementos generalmente es grande, los procedimientos de diseño son complejos y el filtro requiere altas ganancias de VCVS, que

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{Ks/R_1 C_1}{s^2 + s[1/R_1 C_1 + 1/R_3 C_2 + 1/R_3 C_1 + (1 - K)/R_2 C_1] + (R_1 + R_2)/R_1 R_2 R_3 C_1 C_2} \quad (26-69)$$

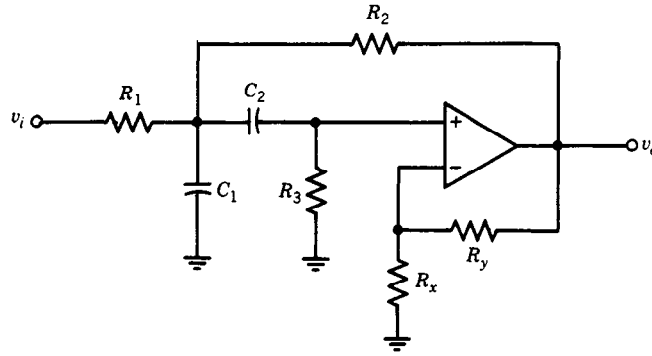


Fig. 26-11. Filtro pasabanda de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

son difíciles de estabilizar en comparación con las bajas ganancias de VCVS. Dado que las desventajas del filtro de ganancia negativa son más graves que las desventajas del filtro de ganancia positiva, se utiliza más comúnmente este último.

Otro tipo de filtro activo de uso común es la estructura de filtro de retroalimentación múltiple. En la figura 26-12 se muestran filtros típicos pasabajas, pasaaltas y pasabanda de retroalimentación múltiple. Estos filtros se conocen también como filtros de ganancia infinita, puesto que la VCVS tiene (idealmente) una ganancia infinita. Se debe observar que la ganancia total de filtro es infinita. Aquí sólo se describirá el

diseño del filtro pasabajas de la figura 26-12a. El análisis de este circuito produce la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \quad (26-74)$$

$$= \frac{-1/R_1 R_3 C_1 C_2}{s^2 + s(1/(R_1 + 1/R_2 + 1/R_3)(1/C_1) + 1/R_2 R_3 C_1 C_2)}$$

Comparando esta ecuación con la 26-29 se obtienen las expresiones:

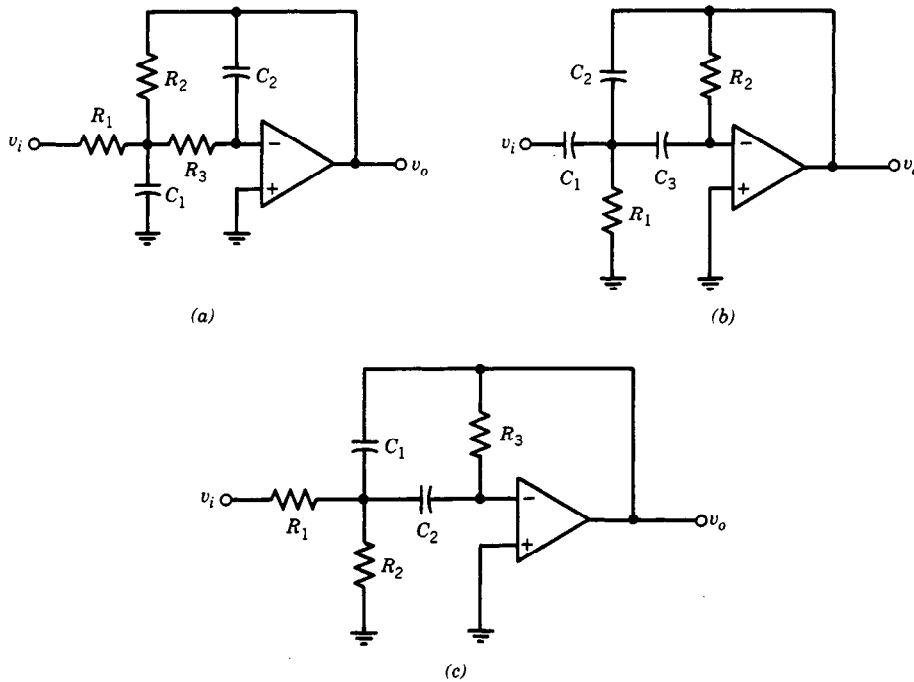


Fig. 26-12. Estructuras de filtro de ganancia infinita (retroalimentación múltiple): a) pasabajas; b) pasaaltas; c) pasabanda.

$$\omega_n^2 = \frac{1}{R_2 R_3 C_1 C_2} \quad (26-75)$$

$$Q = \sqrt{\frac{C_1}{C_2}} \left[\left(\frac{R_3}{R_2} \right)^{1/2} + \left(\frac{R_2}{R_3} \right)^{1/2} + \frac{(R_2 R_3)}{R_1} \right]^{-1} \quad (26-76)$$

$$|H_0| = \frac{R_2}{R_1} \quad (26-77)$$

Puede demostrarse que las funciones de sensibilidades están dadas por:

$$S_{R_2}^{\omega_n} = S_{R_3}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-78)$$

$$S_{R_1}^{\omega_n} = 0 \quad (26-79)$$

$$S_{C_1}^Q = -S_{C_2}^Q = \frac{1}{2} \quad (26-80)$$

$$S_{R_1}^Q = Q \left[\frac{1}{R_1} \cdot \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} \right] \quad (26-81)$$

$$S_{R_2}^Q = -\frac{1}{2} Q \left[\left(\frac{R_2 C_2}{R_3 C_1} \right)^{1/2} + \frac{1}{R_1} \cdot \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} - \left(\frac{R_3 C_2}{R_2 C_1} \right)^{1/2} \right] \quad (26-82)$$

$$S_{R_3}^Q = -\frac{1}{2} Q \left[\left(\frac{R_3 C_2}{R_2 C_1} \right)^{1/2} + \frac{1}{R_1} \cdot \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} - \left(\frac{R_2 C_2}{R_3 C_1} \right)^{1/2} \right] \quad (26-83)$$

Se puede observar que las sensibilidades Q de este circuito son significativamente más bajas que las sensibilidades de los filtros de Sallen y Key.

La principal desventaja que poseen estos circuitos reside en que el número de elementos exteriores es mayor que en el caso de los filtros de Sallen y Key. Asimismo, los elementos pasivos deben ser de alta calidad y baja tolerancia a fin de lograr la sintonización apropiada.

Las funciones transferencia de los filtros pasaaltas y pasabanda que se muestran en las figuras 26-12b y 26-12c, respectivamente, son como sigue:

$$\text{Filtro pasaaltas} \quad H(s) = \frac{-s^2 C_1 / C_2}{s^2 + s(C_1 / C_2 C_3 + 1 / C_2 + 1 / C_3) / R_2 + 1 / R_1 R_2 C_2 C_3} \quad (26-84)$$

$$\text{Filtro pasabanda} \quad H(s) = \frac{-s / R_1 C_1}{s^2 + s(1 / C_1 + 1 / C_2)(1 / R_3) + (R_1 + R_2) / R_1 R_2 R_3 C_1 C_2} \quad (26-85)$$

Por otra parte, se pueden idear procedimientos de diseño de filtros similares a los que se han descrito en la sección 26.4.

26.7 FILTROS ACTIVOS BICUADRADOS DE ESTADO VARIABLE

Los filtros activos presentados en las secciones anteriores tienen una desventaja importante: no son apropiados para realizar funciones de filtro de alto Q . El filtro bicuadrado de estado variable que se muestra en la figura 26-13 puede utilizarse para realizar funciones con Q de algunos cientos. Estos filtros tienen propiedades muy deseables (p. ej., baja sensibilidad, flexibilidad), y los filtros activos de circuitos integrados más comerciales se basan en esta estructura.

El filtro que se muestra en la figura 26-13 puede generar tanto respuestas de pasabajas como de pasabanda, dependiendo del nodo que se utilice como salida. Por ejemplo, el nodo marcado v_3 produce la respuesta de filtro pasabajas, en tanto que el nodo marcado v_1 proporciona una respuesta de filtro pasabanda.

Las funciones transferencia correspondientes a las respuestas de los filtros pasabajas y pasabanda son como sigue:

$$H_{LP}(s) = \frac{V_3(s)}{V_i(s)} = \frac{-1 / R_1 R_3 C_1 C_2}{s^2 + (1 / R_2 C_1)s + 1 / R_3 R_6 C_1 C_2} \quad (26-86)$$

$$H_{BP}(s) = \frac{V_1(s)}{V_i(s)} = \frac{-s / R_1 C_1}{s^2 + (1 / R_2 C_1)s + 1 / R_3 R_6 C_1 C_2} \quad (26-87)$$

La desventaja de este circuito es que se requieren tres amplificadores operacionales.

26.7.1 Filtro activo universal

La estructura de filtro de estado variable que se muestra en la figura 26-14 utiliza tres amplificadores operacionales y proporciona simultáneamente salidas de filtro pasabajas, pasaaltas y pasabanda. Tales filtros resultan útiles como elementos constructivos para uso general, y comúnmente se llaman filtros activos universales.

La estructura es relativamente insensible a las variaciones de Q debidas a cambios en los valores de sus elementos, y puede producir valores de Q de algunos cientos.

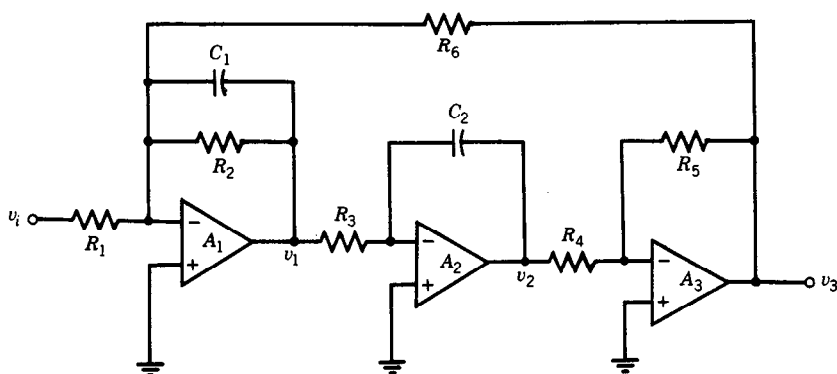


Fig. 26-13. Filtro activo bicuadrado de estado variable, que funciona como filtro pasabajas y pasabanda.

Las funciones transferencia para cada función de filtro son como sigue. Diversos fabricantes ofrecen filtros universales con estructura interna similar a la que se muestra en la figura 26-14 (p. ej., el modelo AF100 de National Semiconductor, el modelo μ AR-2000 de Integrated Micro-System, y el modelo FS-50 de Baldwin Electronics).

Las funciones transferencia son:

Sección de filtro-pasabajas

$$H_{LP}(s) = \frac{K_{LP}}{s^2 + b_1s + b_2} \quad (26-88)$$

donde:

$$K_{LP} = \frac{R_4(R_2 + R_3)}{R_2 R_5 R_6 C_1 C_2 (R_1 + R_4)} \quad (26-89)$$

$$b_1 = \frac{R_1(R_2 + R_3)}{R_2 R_6 C_1 (R_1 + R_4)} \quad (26-90)$$

donde:

$$b_2 = \frac{R_3}{R_2 R_5 R_6 C_1 C_2} \quad (26-91)$$

Sección de filtro pasaaltas

$$H_{HP}(s) = \frac{K_{HP}s^2}{s^2 + b_1s + b_2} \quad (26-92)$$

$$K_{HP} = \frac{R_4(R_2 + R_3)}{R_2(R_1 + R_4)} \quad (26-93)$$

y b_1 y b_2 están dados por las ecuaciones 26-90 y 26-91, respectivamente.

Sección de filtro pasabanda

$$H_{BP}(s) = \frac{K_{BPS}}{s^2 + b_1s + b_2} \quad (26-94)$$

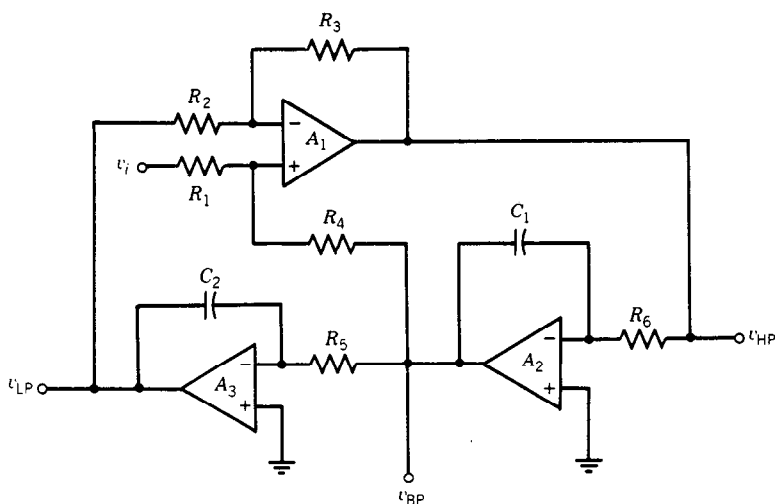


Fig. 26-14. Filtro activo universal de segundo orden.

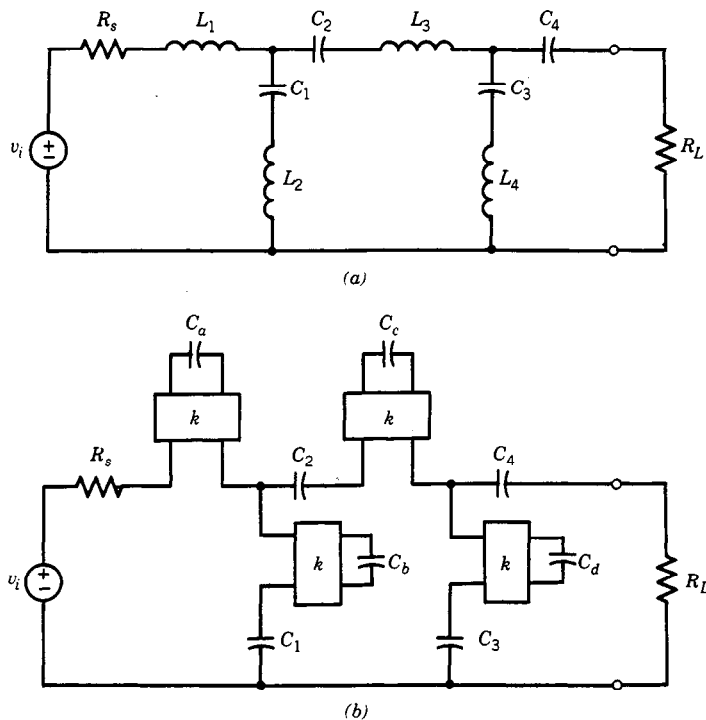


Fig. 26-15. a) Red en escalera RLC pasiva. b) Filtro activo equivalente.
 $C_a = L_1/k^2$, $C_b = L_2/k^2$, $C_c = L_3/k^2$, $C_d = L_4/k^2$.

donde:

$$K_{BP} = - \frac{R_4(R_2 + R_3)}{R_2 R_6 C_1 (R_1 + R_4)} \quad (26-95)$$

y b_1 y b_2 están dados por las ecuaciones 26-90 y 26-91, respectivamente.

Todos estos filtros pueden sintonizarse variando R_5 y R_6 o bien C_1 y C_2 , o ambas cosas. El valor Q puede ajustarse variando R_4 .

26.8 DISEÑOS DE FILTROS ACTIVOS POR SIMULACIÓN DE INDUCTORES

En la teoría de las redes se sabe que es posible diseñar redes en escalera LC pasivas de cuatro terminales de modo que presenten muy baja sensibilidad a las variaciones de los valores de los elementos. Debido a la dificultad de construir inductores en forma de circuito integrado, los filtros pasivos sólo pueden construirse con componentes discretos. La invención del girador y del dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR), ha originado un tremendo interés en el diseño de filtros activos en base a sus contrapartes pasivas. Tales procedimientos de diseño se llaman métodos de simulación de redes pasivas. Los filtros obtenidos tienen la ventaja de poseer bajas sensibilidades (es decir, tienen las mismas propiedades de sensibilidad de la red pasiva prototipo). Dada la faci-

dad para obtener las tablas de valores de elementos de filtros pasivos, los procedimientos de diseño para simulación de redes pasivas son completamente directos.

A continuación se describen dos métodos aplicados recientemente para diseñar filtros activos utilizando filtros pasivos como prototipo.

26.8.1 Método 1

Este método se basa en el reemplazo directo de inductores en el filtro pasivo por un girador terminado con el capacitor apropiado. La inductancia, simulada con el uso de un girador, se designa como *inductancia sintética*. Los pasos para aplicar este método son como sigue:

1. Aplicando las especificaciones, diseñar el filtro pasivo en escalera RLC prototipo normalizado.
2. Diseñar giradores apropiados para simular inductores en el filtro pasivo. (Los inductores conectados a tierra o flotantes, o ambos, deben diseñarse cuidadosamente, como se describió en la sección 26.3. Los otros elementos, como resistores y capacitores, permanecen sin cambio.)

La técnica de sustitución de inductores presentada aquí lleva a una construcción que tiene la misma topología y baja sensibilidad que el filtro prototipo en escalera. Sin embargo, debido a imperfecciones al

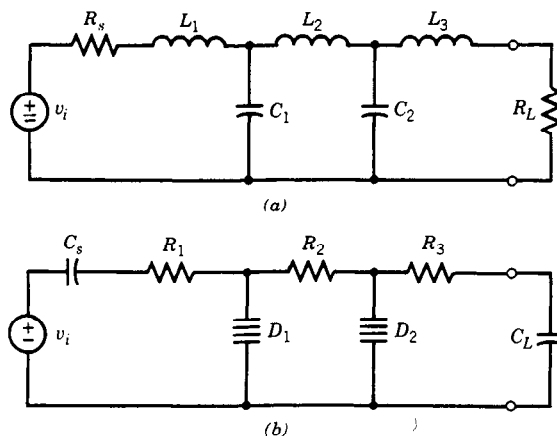


Fig. 26-16. a) Filtro en escalera pasabajas pasivo. b) Realización equivalente con dispositivos de resistencia negativa dependientes de la frecuencia (FDNR).
 $C_s = 1/R_s$, $R_1 = L_1$, $R_2 = L_2$, $R_3 = L_3$; $C_L = 1/R_L$, $D_1 = C_1$, $D_2 = C_2$.

realizar el inductor activo (en particular imperfecciones en los amp op usados para formar giradores), las sensibilidades del filtro activo resultante pueden no ser tan bajas como las del prototipo pasivo.

Como ejemplo, considérese el filtro pasivo RLC que se muestra en la figura 26-15a. Cuando todos los inductores se reemplazan por los inductores sintéticos correspondientes, se obtiene el filtro activo de la figura 26-15b. Recuérdese que los giradores que simulan L_1 y L_3 deben ser inductores flotantes de simulación, pero L_2 y L_4 son del tipo conectado a tierra.

Por sencillez, las resistencias de giro de los giradores pueden elegirse idénticas, como se indica en la figura 26-15b.

26.8.2 Método 2

Un método alternativo para obtener un RC activo equivalente a la red en escalera RLC pasiva es usar dispositivos FDNR. Entonces se aplica la transformación de impedancia descrita en la sección 26.3. Recuérdese que cuando se aplica esta transformación los resistores se transforman en capacitores, los inductores en resistores y los capacitores en dispositivos FDNR.

Los pasos para aplicar este método son los indicados a continuación:

1. Aplicando las especificaciones, diseñar un filtro pasivo en escalera RLC prototipo normalizado.
2. Utilizar la transformación RLC - CRD para obtener una red que contenga elementos R y C , y dispositivos FDNR.
3. Diseñar el FDNR como se describió en la sección 26.3 y sintonizarlo apropiadamente.

Como ejemplo, considérese el filtro-pasabajas que se muestra en la figura 26-16a. Cuando se efectúan los reemplazos indicados se obtiene la realización del FDNR de la figura 26-16b. Una vez más, excepto por las imperfecciones de los amp op, el circuito FDNR

tendría una sensibilidad tan baja como el circuito prototipo pasivo. Las imperfecciones de los amp op suelen incrementar ligeramente la sensibilidad.

26.8.3 Selección del método

La selección del procedimiento se basa en el número de amplificadores operacionales requerido. Este número depende del número de inductores y capacitores flotantes (los cuales se forman por conexión en cascada de dos FDNR). Por ejemplo, el número total de amp op en el diseño de FDNR es dos veces el número de capacitores conectados a tierra más cuatro veces el número de capacitores flotantes en el prototipo pasivo. Por otra parte, el número total de amp op requerido en el diseño del girador es dos veces el número de inductores conectados a tierra y cuatro veces el número de inductores flotantes en el prototipo pasivo.

LIBROS Y REVISTAS

- L. T. Bruton, "Network Transfer Functions Using the Concept of Frequency-Dependent Negative Resistance", *IEEE Trans. Circuit Theory* CT 16(3):406-408.
- G. Daryanani, *Principles of Active Network Synthesis and Design*, Wiley, Nueva York.
- H. Holmes, W. E. Heinlein y S. Grützman, "Sharp-Cutoff Low-Pass Filters Using Floating Gytrators", *IEEE J. Solid-State Circuits* SC 4(1): 38-49.
- S. K. Mitra, "Synthesizing Active Filters", *IEEE Spectrum* 6(1):47-63.
- G. S. Moschytz, *Linear Integrated Networks, Fundamentals*, Von Nostrand Reinhold, Nueva York.
- G. S. Moschytz, *Linear Integrated Networks, Design*, Von Nostrand Reinhold, Nueva York.
- H. J. Orchard y D. F. Sheahan, "Inductorless Bandpass Filters", *IEEE J. Solid-State Circuits* SC 5(3):108-118.

- R. H. S. Riordan, "Simulated Inductors Using Differential Amplifiers", *Elect. Lett.* **3**(2):50-51.
- R. P. Sallen y E. L. Key, "A Practical Method of Designing RC Active Filters", *IRE Trans. Circuit Theory* **CT 2**(1):74-75.
- A. S. Sedra y P. O. Brackett, *Filter Theory and Design: Active and Passive*, Matrix, Champaign, IL.
- L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
- L. C. Thomas, "The Biquad: Part I—Some Practical Design Considerations", *IEEE Trans. Circuit Theory* **CT 18**(3):350-357.
- L. C. Thomas, "The Biquad: Part II—A Multipurpose Active Filtering System", *IEEE Trans. Circuit Theory* **CT 18**(3):358-361.

CAPÍTULO 27

Fuentes de alimentación

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

27.1 Introducción

27.2 Fuentes de alimentación de CD no reguladas

- 27.2.1 Rectificador de media onda
- 27.2.2 Rectificador de onda completa
- 27.2.3 Rectificador de puente
- 27.2.4 Multiplicadores de voltaje

27.3 Filtros para fuentes de alimentación

- 27.3.1 Filtro a capacitor
- 27.3.2 Filtro de sección L

27.4 Fuentes de alimentación de CD reguladas

- 27.4.1 Reguladores a diodo Zener

- 27.4.2 Seguidor de emisor para regulador a diodo Zener

- 27.4.3 Reguladores de voltaje en serie

- 27.4.4 Reguladores de voltaje conmutativos

- 27.4.5 Protección contra cortocircuito

27.5 Familias de reguladores de circuitos integrados

- 27.5.1 Reguladores de voltaje positivo

- 27.5.2 Reguladores de voltaje negativo

- 27.5.3 Reguladores de corriente

- 27.5.4 Fuente de corriente controlada por voltaje (VCCS)

- 27.5.5 Convertidores de CD a CD
-

27.1 INTRODUCCIÓN

Esencialmente todos los dispositivos electrónicos descritos en esta sección requieren una fuente de alimentación de CD. En algunos casos una o más baterías pueden proporcionar la energía eléctrica de CD adecuada. Sin embargo, en la mayor parte de las situaciones la batería no es el medio más económico ni más conveniente de obtener energía de CD. Su relativamente corta duración, sus relativamente grandes requisitos de volumen (en muchos casos) y la condición de recarga frecuente impiden el uso de la batería. La principal fuente de energía para circuitos electrónicos es la fuente de alimentación de CD que convierte un voltaje de entrada de CA en un voltaje de salida de CD.

Las principales características que deben ser consideradas en el diseño de una fuente de alimentación son:

1. El o los voltajes de salida de CD requeridos por el circuito.
2. El requisito de corriente máxima de la carga.
3. La variación permitida del voltaje de salida de CD. Esto se conoce como *regulación de voltaje* de la fuente de alimentación y se expresa como:

$$\text{Regulación, \%} = \frac{V_{CD} - V_{CD \text{ a.c.}}}{V_{CD \text{ a.c.}}} \times 100 \quad (27-1)$$

En esta ecuación, V_{CD} (sin carga) es el voltaje de carga cuando la corriente de carga es cero, y V_{CD} (plena carga) es el voltaje de carga cuando la corriente de CD máxima nominal circula desde la fuente de alimentación.

4. El voltaje de salida de una fuente de alimentación de CD contiene una componente residual de CA (llamada *ondulación*) que se superpone a la salida de CD de una fuente de alimentación regulada. El índice o cifra de mérito que se utiliza para describir la cantidad de ondulación en la salida se llama *factor de ondulación* r y está definido por:

$$r = \frac{\text{valor eficaz del voltaje de ondulación de CA}}{\text{voltaje de carga de CD}} \quad (27-2)$$

Aquí se describirán algunos tipos de fuentes de alimentación de CD reguladas y no reguladas.

27.2 FUENTES DE ALIMENTACIÓN DE CD NO REGULADAS

27.2.1 Rectificador de media onda

Es posible emplear diodos para convertir corrientes y voltajes de CA en corrientes y voltajes de CD. Este proceso se llama *rectificación*, y el circuito respectivo, *rectificador*. El diodo de la figura 27-1a permite el paso de corriente en una sola dirección, de modo

que se obtiene la salida de la figura 27-1b. Este circuito se denomina *rectificador de media onda*, puesto que la mitad de la onda de forma de CA ha sido bloqueada.

Sea R_f la resistencia en sentido directo del diodo y supóngase que la resistencia de polarización inversa es muy grande, de manera que puede ignorarse. Entonces el voltaje de salida promedio, o de CD (despreciando la caída de voltaje en el diodo), puede obtenerse como sigue:

$$V_{CD} = \frac{1}{2\pi} \cdot \int_0^{2\pi} \frac{V_m R_L}{R_L + R_s + R_f} \sin \omega t \cdot d(\omega t) \quad (27-3)$$

o bien:

$$V_{CD} = \frac{R_L}{R_L + R_s + R_f} \cdot \frac{V_m}{\pi} = \frac{V_m}{\pi} \quad (27-4)$$

Si $R_L \gg R_s + R_f$, entonces:

$$V_{CD} = \frac{V_m}{\pi} \quad (27-5)$$

El factor de ondulación de un rectificador de media onda es:

$$r = \sqrt{\frac{\pi^2}{4} - 1} = 1.21 \quad (27-6)$$

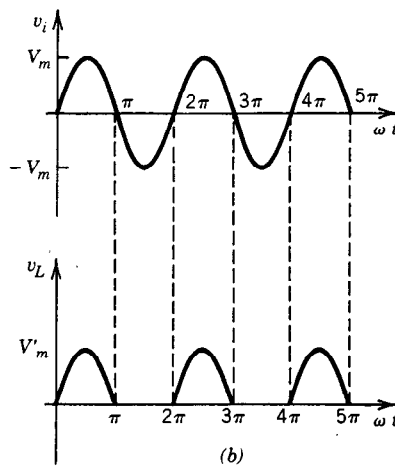
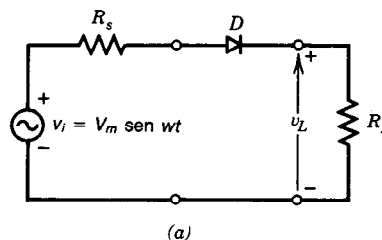


Fig. 27-1. a) Circuito rectificador de media onda. b) Ondas de forma de entrada y de salida.

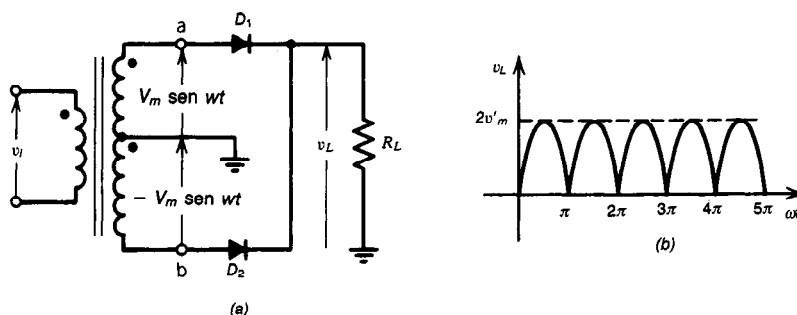


Fig. 27-2. a) Rectificador de onda completa. b) Onda de forma de salida.

Éste es un valor muy grande. Por ejemplo, si un amplificador de audio fuera alimentado por tal rectificador de media onda, se produciría un zumbido muy intenso.

Se demostrará que el uso de filtros en la salida reduce el zumbido causado por la presencia de grandes componentes de CA en la salida.

27.2.2 Rectificador de onda completa

Como puede verse en el rectificador de media onda, sólo se han utilizado medios ciclos alternos. Se puede mejorar el rendimiento de un rectificador efectuando la rectificación de todos los medios ciclos. El rectificador resultante se llama *rectificador de onda completa* y se ilustra en la figura 27-2.

Obsérvese que un rectificador de este tipo básicamente consta de dos rectificadores de media onda conectados a una sola carga, R_L . Es necesario un transformador con una derivación central a fin de proporcionar los voltajes de CA para cada sección rectificadora de media onda.

Durante la parte positiva de la onda de forma secundaria, el punto a es positivo con respecto al punto b . Por consiguiente, D_1 tendrá polarización en sentido directo (de paso), y D_2 , polarización en sentido inverso (de bloqueo).

Durante el medio ciclo siguiente el punto b será positivo con respecto al punto a , haciendo que D_2 tenga

polarización en sentido directo, y D_1 , inverso. En consecuencia, se obtiene la onda de forma de salida mostrada en la figura 27-2b.

Puede demostrarse que el valor del voltaje de salida de CD es:

$$V_{CD} = 2 \cdot \frac{R_L}{R_L + R_t + R_f} \cdot \frac{V_m}{\pi} = 2 \cdot \frac{V'_m}{\pi} \quad (27-7)$$

Si $R_L \gg R_t + R_f$, entonces:

$$V_{CD} = 2 \cdot \frac{V_m}{\pi} \quad (27-8)$$

Por tanto, el rectificador de onda completa produce el doble del voltaje directo del rectificador de media onda (ec. 27-5). Ahora el factor de ondulación es:

$$r = \sqrt{\frac{\pi^2}{8} - 1} = 0.483 \quad (27-9)$$

Obsérvese que el factor de ondulación ha sido mejorado en comparación con el rectificador de media onda (véase la ec. 27-6). Sin embargo, es aún alto para muchas aplicaciones.

La principal desventaja del rectificador de onda completa es que se requiere un transformador con derivación central.

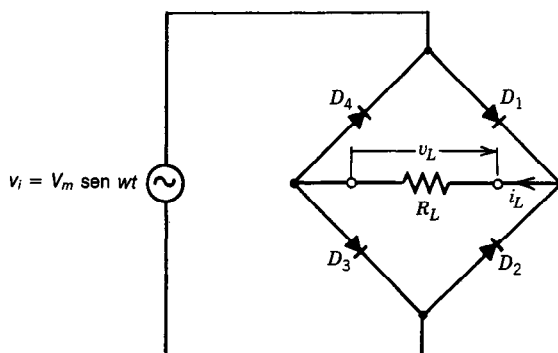


Fig. 27-3. Circuito rectificador de puente.

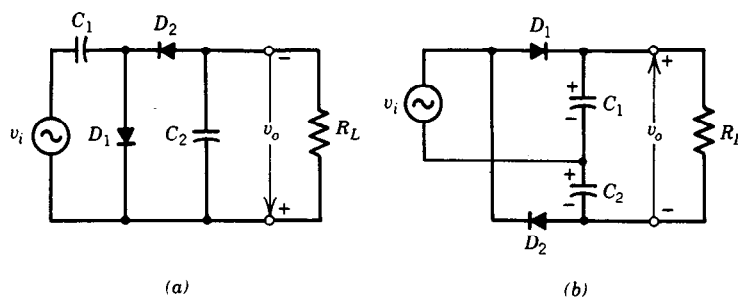


Fig. 27-4. Circuitos duplicadores de voltaje; $v_i = V_m \sin \omega t$.

27.2.3 Rectificador de puente

Un rectificador de puente, como el de la figura 27-3, puede utilizarse para obtener una rectificación de onda completa sin necesidad de un transformador. El rectificador de este tipo posee dos desventajas: 1) requiere cuatro diodos, y 2) puesto que dos de los diodos están siempre en serie con la carga, la caída de voltaje debida a los diodos se duplica y no puede despreciarse. Sin embargo, estas desventajas no son muy graves, puesto que los diodos semiconductores son muy económicos comparados con un transformador, y la caída de voltaje es relativamente baja y puede despreciarse en la mayor parte de las aplicaciones prácticas.

27.2.4 Multiplicadores de voltaje

El voltaje de salida de CD, V_{CD} , en circuitos rectificadores está limitado por el valor de cresta del voltaje aplicado de CA, V_m . Obsérvese que $V_{CD} < V_m$. Es posible desarrollar un voltaje de cresta de salida que sea un múltiplo del valor de cresta de la señal de entrada.

Los circuitos de la figura 27-4 pueden aplicarse para obtener duplicación del voltaje.

En la figura 27-4a, durante el medio ciclo positivo D_1 conduce y C_1 se carga al voltaje V_m . Supóngase que la caída de voltaje a través de cada diodo es despreciable cuando conduce. Durante el siguiente medio ciclo (negativo) el voltaje que pasa por D_1 es $2V_m$, D_2 conduce y C_2 se carga al valor de cresta de $2V_m$. Por consiguiente este circuito es un duplicador de voltaje.

El circuito de la figura 27-4b consta de dos rectificadores de media onda conectados en serie. En el medio ciclo positivo, D_1 conduce y C_1 se carga al voltaje V_m .

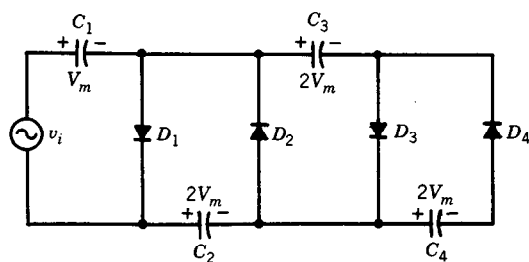


Fig. 27-5. Circuito cuadruplicador de voltaje.

La frecuencia de ondulación en este circuito es dos veces la frecuencia de suministro de CA. Puede demostrarse que la regulación de este circuito es mejor que la del circuito de la figura 27-4a.

Conectando circuitos capacitores a diodo extras es posible obtener circuitos rectificadores que triplican y cuadruplican el voltaje de entrada.

Un cuadruplicador de voltaje se muestra en la figura 27-5.

27.3 FILTROS PARA FUENTES DE ALIMENTACIÓN

El factor de ondulación de los circuitos rectificadores antes descritos no es aceptable para muchas aplicaciones prácticas. Por consiguiente, es deseable reducir este factor. Ello se logra con el uso de circuitos filtro, que se describirán a continuación.

27.3.1 Filtro a capacitor

En la figura 27-6 se muestra un rectificador de media onda con un filtro a capacitor. Este elemento almacena energía durante el ciclo de conducción del diodo y entrega energía a la carga durante el ciclo de no conducción. En consecuencia, existe siempre una corriente que pasa por la carga, lo cual reduce considerablemente la ondulación.

La onda de forma de salida en un rectificador de media onda con un filtro a capacitor se muestra en la figura 27-6b. Si $R_L C \gg T$, donde T es el periodo de la señal de CA de entrada, entonces el voltaje y la corriente de carga tendrán una ondulación baja en su onda de forma.

El análisis exacto de este circuito rectificador de media onda es muy complicado. El análisis aproximado que se indica en la figura 27-7a proporciona resultados razonablemente exactos cuando el factor de ondulación es pequeño. Este análisis produce:

$$V_{CD} = \frac{V_m}{1 + 1/(2fR_L C)} \quad (27-10)$$

Factor de ondulación

$$r = \frac{1}{2\sqrt{3} f R_L C} \quad (27-11)$$

Voltaje de ondulación

$$V_r = \frac{V_m}{fR_L C} \quad (27-12)$$

donde f es la frecuencia de la señal de CA de entrada. Si se utiliza un filtro a capacitor con un rectificador de onda completa, puede demostrarse que (véase la fig. 27-7b):

$$V_{CD} = \frac{V_m}{1 + 1/(4fR_L C)} \quad (27-13)$$

$$\frac{1}{4\sqrt{3}fR_L C} \quad (27-14)$$

$$V_r = \frac{V_m}{2fR_L C} \quad (27-15)$$

Obsérvese en las ecuaciones anteriores que los rectificadores de onda completa requieren la mitad de la capacitancia del rectificador de media onda para los mismos V_{CD} , r y V_r .

Además, obsérvese que la magnitud del voltaje de ondulación V_r varía inversamente con la constante de tiempo $R_L C$, y que cualquier cambio en la corriente de carga provoca cambios en el voltaje de ondulación. A medida que la corriente de carga aumenta, el voltaje de salida de CD disminuye considerablemente. En consecuencia, la regulación de voltaje del filtro a capacitor es muy deficiente.

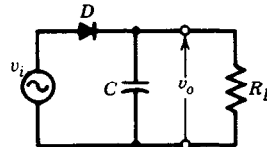
27.3.2 Filtro de sección L

En la figura 27-8 se muestra un rectificador de onda completa con un filtro de sección L. Este tipo de filtro se emplea para mejorar el factor de ondulación y la regulación.

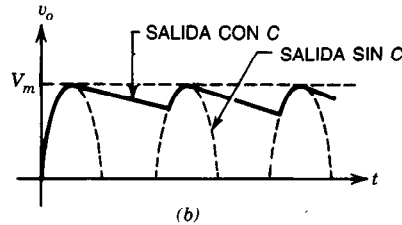
El voltaje v_s de la figura 27-8 se puede expresar en términos de su serie de Fourier como:

$$v_s = V_m \left[\frac{2}{\pi} - \frac{4}{\pi} \sum_{\substack{k \text{ par} \\ k \neq 0}} \frac{\cos k\omega t}{(k-1)(k+1)} \right] \quad (27-16)$$

En la mayor parte de las aplicaciones prácticas, $1/\omega C \ll R_L$ y $\omega L \gg 1/\omega C$ a la frecuencia ω y sus ar-



(a)



(b)

Fig. 27-6. a) Rectificador de media onda con filtro a capacitor. b) Onda de forma de salida con C y sin C.

mónicos. En consecuencia, del análisis aproximado de circuitos para los dos primeros armónicos puede obtenerse:

$$V_{o2,ef} \approx \frac{V_m}{3\pi\sqrt{2}\omega^2 LC} \quad (27-17)$$

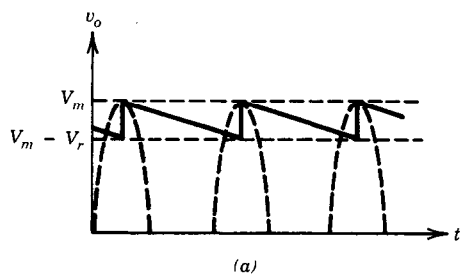
$$V_{o4,ef} \approx \frac{V_m}{60\pi\sqrt{2}\omega^2 LC} \quad (27-18)$$

donde $V_{o2,ef}$ y $V_{o4,ef}$ son los valores eficaces (r.m.s.) de las componentes armónicas segunda y cuarta, respectivamente, en el voltaje de salida. Obsérvese que $V_{o4,ef}$ es 1/20 de $V_{o2,ef}$.

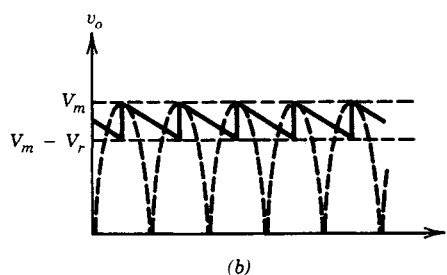
Las componentes armónicas de orden superior son aún menores. Por consiguiente, el valor eficaz de la componente de CA puede aproximarse por $V_{o2,ef}$ y, por tanto:

$$V_{CD} = \frac{V_m}{\pi} - RI_{CD} \quad (27-19)$$

$$R = \frac{1}{6\sqrt{2}\omega^2 LC} \quad (27-20)$$



(a)



(b)

Fig. 27-7. Voltaje de salida aproximado del filtro a capacitor: a) para rectificador de media onda; b) para rectificador de onda completa.

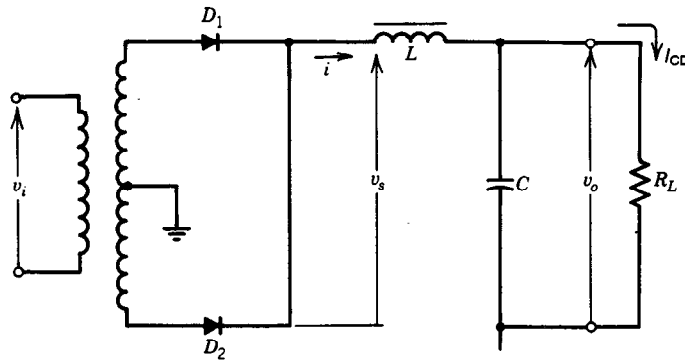


Fig. 27-8. Rectificador de onda completa con filtro de sección L .

donde R es la suma de la resistencia del diodo, del inductor L , y del transformador. Obsérvese que la ondulación es independiente de la carga, lo cual es una característica muy deseable.

En un circuito rectificador normalmente se incluye una resistencia de drenaje en derivación entre las terminales de salida de CD cuya función es:

1. Drena la carga eléctrica del capacitor del filtro cuando se apaga el rectificador.
2. Mejora la regulación.
3. Actúa como carga mínima, impidiendo el desarrollo de voltaje excesivo en la inductancia del filtro.

En la descripción anterior del rectificador de onda completa con filtro de sección L se supone que una corriente pasa por la inductancia continuamente. Si la corriente se cortara en alguna parte de cada ciclo, este análisis ya no sería válido. La corriente que pasa por la inductancia es continua si se satisface la condición:

$$L_c \geq \frac{R_L}{3\omega} \quad (27-21)$$

donde L_c se llama *inductancia crítica*.

El filtrado puede mejorarse incrementando el número de elementos de almacenamiento de energía. Dos de tales circuitos y sus correspondientes factores de ondulación se muestran en la figura 27-9. El primero se conoce como filtro de entrada de capacitancia o filtro de sección II, y el segundo como filtro de entrada de inductancia o filtro múltiple de sección L .

27.4 FUENTES DE ALIMENTACIÓN DE CD REGULADAS

En muchos sistemas electrónicos, la regulación del voltaje de las fuentes de alimentación no es aceptable, puesto que el voltaje de salida de CD varía directamente con el voltaje de entrada de CA. La primera y más importante función de un regulador de voltaje es mantener en su salida el voltaje especificado. Tal mantenimiento se debe esperar sobre un intervalo también especificado de corrientes de carga. Sin embargo, existen factores tales como los cambios de temperatura y

voltaje de entrada que tienden a afectar adversamente la regulación de voltaje. Además, existe alguna interacción entre estos factores. En esta sección se describen algunos circuitos de alimentación de CD regulados que mejoran la regulación del voltaje.

27.4.1 Reguladores a diodo Zener

El diodo Zener puede usarse como regulador de voltaje en circuitos rectificadores. Tal circuito regulador y la característica corriente-voltaje del diodo Zener se muestran en la figura 27-10. El diodo Zener de este circuito se opera en la región de disrupción. Obsérvese que el voltaje entre terminales del diodo es prácticamente independiente de la corriente que pasa por él. Cuando el voltaje de CD no regulado V_{CD} varía, el voltaje de salida que pasa por la carga se mantiene en $V_{L,CD} = V_Z$. Obsérvese que en $V_{L,CD}$, el voltaje de CD a través de la carga, difícilmente siquiera cambia aunque V_{CD} puede variar significativamente. Por tanto, la regulación en el regulador a diodo Zener es excelente. Sin embargo, este regulador es ineficiente debido a que la caída de voltaje a través de R_0 varía para compensar los cambios en v_L . Si v_L tiende a aumentar,

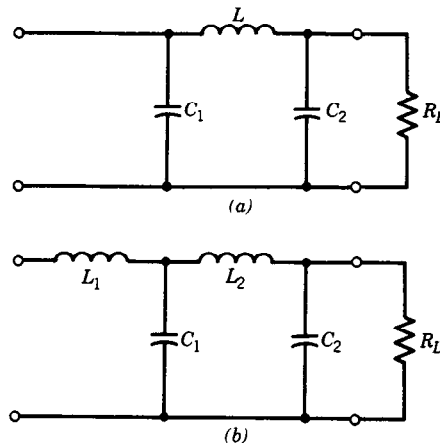


Fig. 27-9. a) Filtro de sección II. $r = \sqrt{2}\omega^3 L C_1 C_2 R_L$. b) Filtro múltiple de sección L . $r = \sqrt{2/3} \cdot 1/\omega^4 L_1 L_2 C_1 C_2 R_L$.

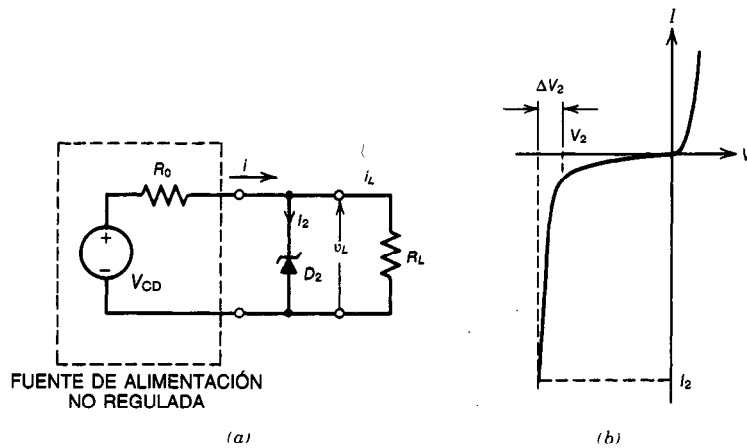


Fig. 27-10. a) Regulador a diodo Zener. b) Características corriente-voltaje de un diodo Zener.

entonces i_z se eleva significativamente, lo cual a su vez acrecienta i de modo que la caída de voltaje a través de R_0 es compensada por la elevación en el voltaje. Así, grandes cantidades de potencia se disipan en el propio diodo Zener y en R_0 . La eficiencia de tales circuitos de regulación está muy por debajo del 50%. Por esta causa los reguladores a diodo Zener son útiles sólo en circuitos de baja potencia.

27.4.2 Seguidor de emisor para regulador a diodo Zener

Por lo general, la regulación deficiente de una fuente de alimentación es causada por su alta impedancia interna. Es posible utilizar un seguidor de emisor para convertir esta alta impedancia en una baja, como se muestra en la figura 27-11a.

Los reguladores a diodo Zener también están restringidos a corrientes de salida relativamente peque-

ñas. Los reguladores de seguidor de emisor proporcionan amplificación de corriente, eliminando así esta restricción.

En aplicaciones de más alta corriente puede utilizarse más de un seguidor de emisor, como se muestra en la figura 27-11b. Este circuito tiene la desventaja de que su regulación puede ser deficiente. En el caso de corriente de carga relativamente alta, la disipación en el transistor puede ser excesiva, y los voltajes $V_{BE(ENC)}$ y V_Z , que afectan ambos el voltaje de salida, son dependientes de la temperatura, lo cual puede conducir a regulación deficiente.

27.4.3 Reguladores de voltaje en serie

En general, un regulador de voltaje consta de un amplificador operacional, referencias de voltaje (p. ej., diodos Zener) y un elemento de paso en serie. El circuito de la figura 27-12 es un típico regulador de vol-

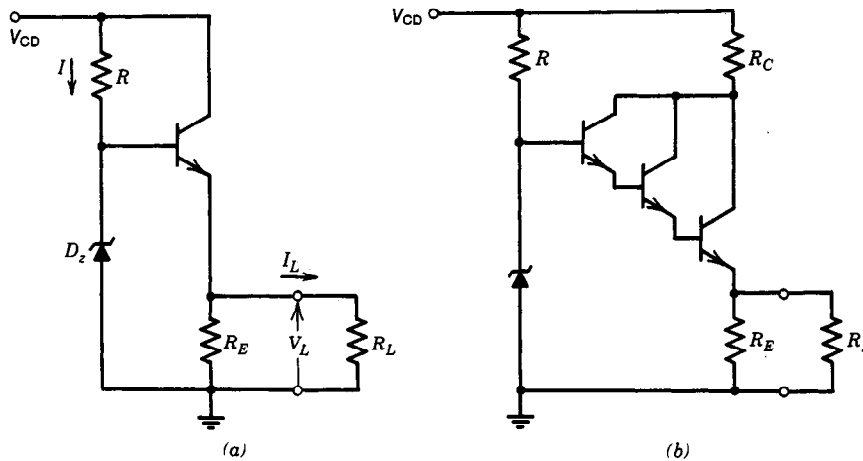


Fig. 27-11. a) Seguidor de emisor con regulador a diodo Zener. b) Seguidores de emisor múltiples.

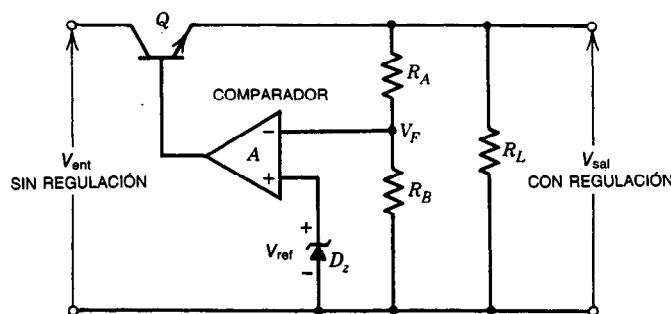


Fig. 27-12. Regulador de voltaje con elemento de paso en serie.

je en serie, en el cual el elemento de paso en serie (el transistor Q) actúa como un resistor variable. En este caso el elemento de paso en serie disipa el voltaje excedente ($V_{ent} - V_{sal}$). En muchos casos en que se requiere alta potencia (gran diferencia de voltajes de entrada y salida, corrientes de carga o ambas cosas), puede utilizarse un transistor externo de paso en serie.

La referencia de voltaje se deduce del diodo Zener D_2 . Cuando:

$$V_F = \frac{R_A}{R_A + R_B} \cdot V_{sal} \quad (27-22)$$

es menor que V_{ref} , el amplificador operacional activa Q hasta que se obtiene un voltaje en V_F igual a V_{ref} . Si el voltaje en V_F es mayor que V_{ref} , entonces el voltaje de entrada V_F inversor activará el transistor Q para obtener un voltaje más bajo en la salida. Se obtiene un equilibrio cuando $V_F = V_{ref}$. En este punto serán iguales las entradas inversora y no inversora. La salida deseada será entonces:

$$V_{sal} = \left(1 + \frac{R_B}{R_A}\right) \cdot V_{ref} \quad (27-23)$$

Evidentemente, la salida será determinada por la relación $R_B : R_A$.

Los reguladores de paso en serie tienen una eficiencia inherentemente baja. Esto se debe a la potencia disipada (desperdiciada) por el transistor Q de paso en serie.

27.4.4 Reguladores de voltaje conmutativos

En los reguladores de tipo conmutativo se usa un interruptor de alta frecuencia para activar y desactivar el transistor de paso en serie. La figura 27-13 muestra un circuito regulador conmutativo típico. Cuanto más alta sea la frecuencia tanto más pequeños serán los componentes para una capacidad de potencia de salida especificada. Los principales inconvenientes del regulador de tipo conmutativo son el uso de un gran número de componentes externos y de un inductor. Sin embargo, este elemento inductivo puede hacerse pequeño si en el diseño se utilizan altas frecuencias.

En esta configuración circuital, la regulación se logra controlando el factor (régimen) de trabajo del transis-

tor Q_1 . El transistor se activa o desactiva de modo que su operación nunca se halla en su región lineal. Por consiguiente, la disipación de potencia es mínima. El diodo D_1 se coloca de modo que conduzca cuando Q_1 esté apagado. Cuando Q_1 está encendido, D_1 tiene polarización inversa y por tanto no conduce. La corriente de carga I_L que fluye a través de L carga el capacitor C . Cuando V_{sal} alcanza V_F , el comparador desactiva Q_1 . La corriente de inductor comienza a disminuir. Cuando V_{sal} alcanza un valor ligeramente menor que V_{ref} , el comparador reactiva Q_1 . La salida de voltaje es función del factor de trabajo del circuito de conmutación:

$$V_{sal} = \frac{t_{enc}}{t_{enc} + t_{ap}} \cdot V_{ent} \quad (27-24)$$

donde t_{enc} y t_{ap} son los tiempos de encendido y apagado (activación y desactivación), respectivamente.

27.4.5 Protección contra cortocircuito

En muchos reguladores de voltaje, se agrega un segundo transistor para fines de limitación de corriente. La figura 27-14 es un esquema simplificado de tal disposición.

La configuración base-emisor de Q_2 quedará polarizada en sentido directo a un nivel particular de I_L , debido al resistor externo detector de corriente R_{sc} . Cuando esto ocurre, el colector de Q_2 disipa la mayor parte de la corriente disponible del comparador de amp op (también llamado amplificador de error), cuya salida es una fuente de corriente. Esto, a su vez, tenderá a cortar la etapa de salida y limitará la corriente de salida.

27.5 FAMILIAS DE REGULADORES DE CIRCUITOS INTEGRADOS

Muchas clases de reguladores de voltaje de circuitos integrados (CI) están disponibles comercialmente. Existe el tipo de *voltaje fijo*, como los National LM320 y LM340, Fairchild $\mu A7800$ y Lambda 1400. Otra clase es el tipo de *voltaje ajustable*, como el Fairchild $\mu A723$ y los National Motorola LM105, MC1569. Además, hay dispositivos de doble seguimiento que proporcio-

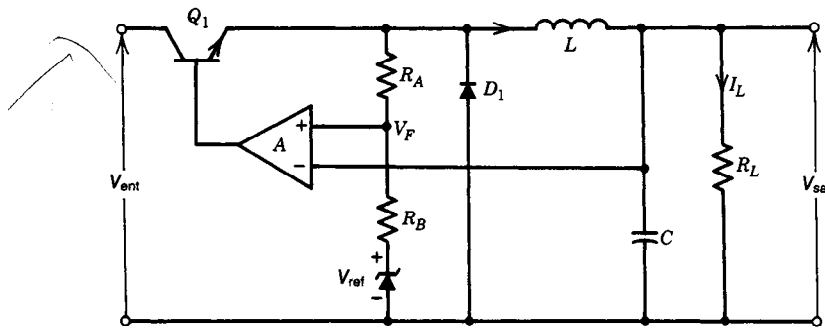


Fig. 27-13. Tipo básico de regulador de voltaje conmutativo.

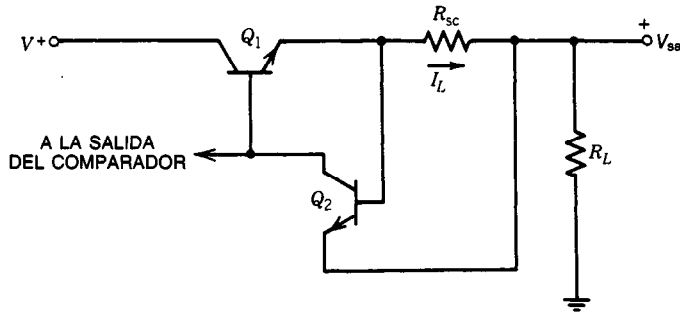


Fig. 27-14. Regulador de voltaje con limitación de corriente.

nan ambos voltajes regulados positivo y negativo que pueden ser variados (ajustados) para obtener la salida deseada.

Los reguladores de voltaje de salida fija (reguladores de tres terminales) son adecuados cuando pueden utilizarse voltajes de salida estándar. Tienen una exactitud de salida de $\pm 4\%$ y entregan desde 0.5 hasta varios amperes. Estos reguladores requieren un número mínimo de componentes, y pueden producir salidas variables a niveles de potencia más altos con la adición de componentes externos.

Los circuitos reguladores de voltaje de CI se describen en esta sección y se utiliza el $\mu A723$ en los ejemplos ilustrativos.

La hoja de datos del $\mu A723$ se presenta en el apéndice final de este capítulo.

27.5.1 Reguladores de voltaje positivo

Un regulador básico de esta clase produce una salida regulada que es positiva con respecto a tierra. Tal dispositivo se muestra en la figura 27-15. Generalmente los valores de R_A y R_B establecen una relación de división del voltaje de salida con respecto al voltaje de referencia. Las ecuaciones básicas que rigen los valores de R_A y R_B y otros parámetros son como sigue:

1. Para una deriva térmica mínima se elige:

$$R_C = R_A \parallel R_B \quad (27-25)$$

R_C puede eliminarse colocando en cortocircuito V_{ref} y las terminales NO INV para minimizar el número de componentes.

2. Limitación de corriente:

$$I_{sc} = \frac{V_{detec}}{R_{sc}} \approx \frac{0.65}{R_{sc}} \quad (27-26)$$

3. Voltaje de salida:

$$V_{sal} = \left(1 + \frac{R_A}{R_B}\right) V_{ref} \quad \text{para la fig. 27-15a} \quad (27-27)$$

$$V_{sal} = \left(1 + \frac{R_A}{R_B}\right)^{-1} V_{ref} \quad \text{para la fig. 27-15b} \quad (27-28)$$

donde $V_{ref} \cong 7.15$ V (valor típico).

Supóngase que ha de diseñarse un regulador de voltaje con voltaje de salida $V_{sal} = 5$ V. La corriente se limitará a $I_{sc} = 100$ mA. El voltaje de entrada no regulado es $V_{ent} = 30$ V (V_{ent} puede ser hasta de 40 V para el equipo $\mu A723$).

Los valores de R_A y R_B deben ser tales que R_A (y R_B) ≤ 15 k Ω , de modo que V_{ref} no tenga carga apreciable.

Dado que es posible extraer una corriente de por lo menos 5 mA de V_{ref} , un consumo excesivo de corriente provocará una regulación deficiente con V_{ent} bajo y una elevada disipación con V_{ent} alto, lo cual es indesea-

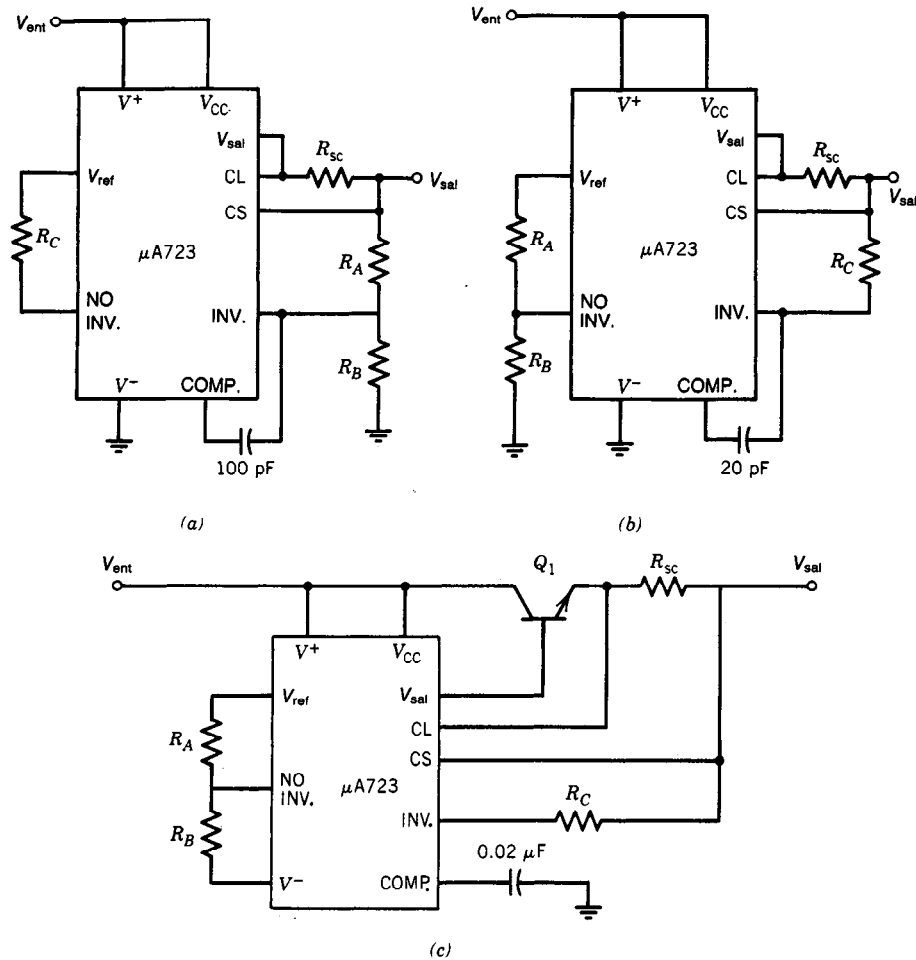


Fig. 27-15. Diversos reguladores de voltaje positivo que usan el $\mu A723$: a) regulador de alto voltaje básico, $7 \text{ V} < V_{sal} < 37 \text{ V}$; b) regulador de bajo voltaje básico, $2 \text{ V} < V_{sal} < 7 \text{ V}$; c) regulador de voltaje básico de $+5 \text{ V}$, 5 A .

ble. Seleccionando $R_B = 10 \text{ k}\Omega$, la ecuación 27-28 produce un valor de $R_A \cong 4 \text{ k}\Omega$ ($V_{ref} = 7.15 \text{ V}$, $V_{sal} = 5 \text{ V}$). Aplicando la ecuación 27-25 se obtiene $R = 4 \text{ k}\Omega \parallel 10 \text{ k}\Omega = 2.9 \text{ k}\Omega$. Utilizando la ecuación 27-26 se obtiene $R_{sc} = 0.65/0.1 = 6.5 \Omega$.

27.5.2 Reguladores de voltaje negativo

Un regulador de esta clase produce una salida regulada que es negativa con respecto a tierra. Tal dispositivo se muestra en la figura 27-16.

En esta configuración se hace uso no sólo del V_{ref} , sino también de un diodo Zener interno de 6.2 V . A diferencia de lo que ocurre en los reguladores positivos, en los reguladores negativos se invierten las entradas de inversión y no inversión, y el transistor de paso externo Q_1 actúa como un seguidor de emisor con corriente de nivel a partir de V_{sal} . Este hecho proporciona excelente regulación, puesto que el regulador es

activado por su propia salida. En este caso, la regulación es controlada por h_{FE} de Q_1 y la regulación de carga del CI.

El resistor R_E debe ser de valor suficiente para impulsar la corriente de carga máxima requerida a través de Q_1 a V_{ent} (mín). Sin embargo, el valor de R_E debe limitar a 10 mA la corriente que pasa por el diodo Zener [para carga mínima y V_{ent} (máx)]. Esto impone una restricción en el límite inferior del h_{FE} de Q_1 . Si se requiere corriente alta, Q_1 puede reemplazarse por un dispositivo Darlington.

Un inconveniente de este circuito consiste en su incapacidad de proporcionar un voltaje de salida menor que 9 V .

El voltaje de salida del regulador de la figura 27-16 es:

$$V_{sal} = -V_{ref} \cdot \frac{R_C(R_A + R_B)}{R_A(R_C + R_D)} \quad (27-29)$$

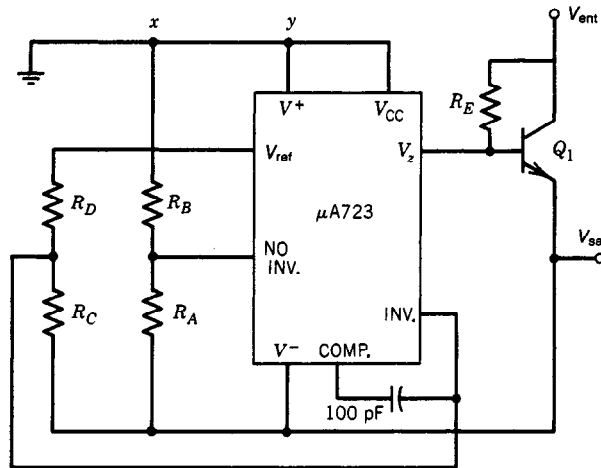


Fig. 27-16. Regulador de voltaje negativo.

En el caso de voltajes de salida negativos menores que 9 V, las terminales $V+$ y V_{CC} deben conectarse a un suministro positivo tal que el voltaje entre $V+$ y $V-$ sea mayor de 9 V. Además, debe eliminarse la conexión entre x y y . Las entradas para el amplificador interno nunca deben ser más positivas que V_{sal} . Como V_{ref} es aproximadamente de 7.2 V, debe dividirse a un valor menor que 5 V. Si $R_C = R_D$, la entrada a la terminal de inversión será de 3.6 V y, por tanto, será satisfactoria.

Compensación de frecuencia

La estabilidad de un regulador de voltaje puede asegurarse en dos etapas. Como primer paso se debe establecer el funcionamiento adecuado con CA y CD de las etapas de ganancia internas (generalmente ganancia muy alta) y de los dispositivos activos externos (si se utilizan).

Un segundo paso consiste en proporcionar la compensación necesaria empleando técnicas normales de amp op.

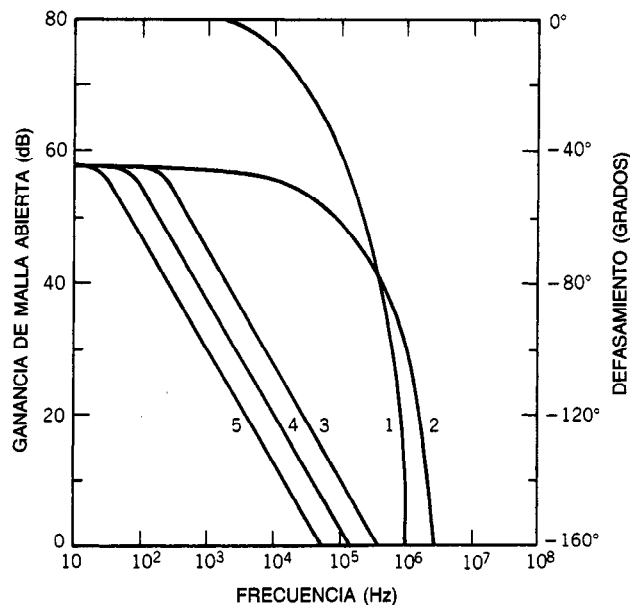


Fig. 27-17. Respuestas de ganancia de voltaje en función de la frecuencia de defasamiento de malla abierta del regulador de voltaje de precisión $\mu A723$. La curva 1 es para defasamiento de malla abierta; la curva 2, para ganancia de voltaje de malla abierta; las curvas 3, 4 y 5, para ganancia con compensación a común de 5, 10 y 20 nF, respectivamente.

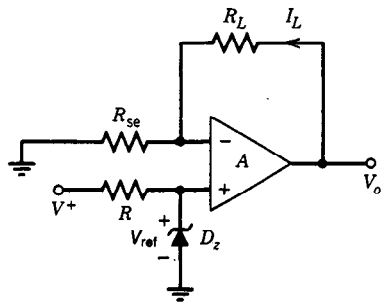


Fig. 27-18. Regulador de corriente no inversor básico.

Un caso que sirve de ejemplo es el $\mu A723$, aunque el análisis puede utilizarse también para otros dispositivos. En la figura 27-17 se ilustra la relación de defasamiento y ganancia de voltaje (ambos de malla abierta) en función de la frecuencia en la etapa de ganancia de voltaje del $\mu A723$. En la curva 1 se muestra un mayor grado de defasamiento partiendo desde aproximadamente 10 kHz. Esto se debe en su mayor parte a la caída beta (a altas frecuencias) en la etapa de salida del amplificador. La curva 2 es la ganancia de voltaje de malla abierta correspondiente. Esto demuestra que la compensación de frecuencia externa es necesaria para la estabilidad, independientemente de si se emplean dispositivos activos externos.

Para la compensación de frecuencia a ganancia unitaria se recomienda utilizar ya sea un capacitor de

5 nF, conectado desde la terminal de compensación hasta la terminal V-, o un capacitor de 20 pF desde la terminal de compensación hasta la entrada de inversión. Si la compensación se realiza utilizando el capacitor de 20 pF, es importante que la entrada de inversión se aisle del resto del circuito mediante alguna independencia.

Cuando han de utilizarse dispositivos externos de paso en serie, se debe considerar su ancho de banda de 3 dB, puesto que estos dispositivos generalmente tienen un ancho de banda menor que el del $\mu A723$.

27.5.3 Reguladores de corriente

En la figura 27-18 se muestra un circuito regulador de corriente en el que se utiliza un amp op como elemento de control. El circuito es semejante al del regulador de voltaje básico. Realmente, con un valor fijo de R_L no hay diferencia. En lo que difieren principalmente es que en un regulador de corriente lo que se mantiene constante es más bien la corriente y no el voltaje.

Por ejemplo, si V_{ref} y R_{se} son fijos, la corriente que pasa por R_L (resistencia de carga) y por R_{se} (resistencia de detección) permanece constante y está dada por:

$$I_L = \frac{V_{ref}}{R_{sc}} \quad (27-30)$$

La expresión se cumple independientemente del valor de R_L , puesto que el amp op es ideal. De esta forma se logra la regulación de la corriente en la carga.

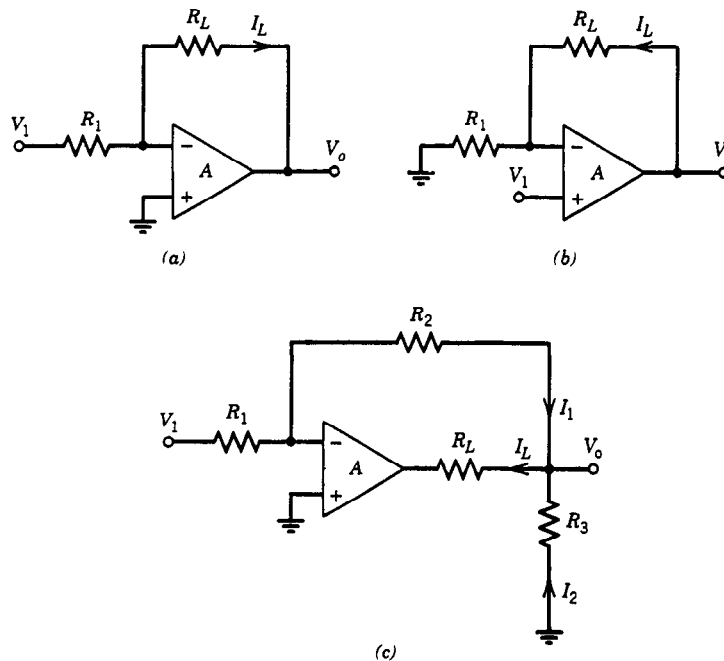


Fig. 27-19. Circuitos convertidores de voltaje a corriente: a) configuración de inversión, $I_L = V_1/R_1$; b) configuración de no inversión, $I_L = V_1/R_1$; c) amplificador de corriente con inversión, $I_L = (1 + R_2/R_3)(V_1/R_1)$.

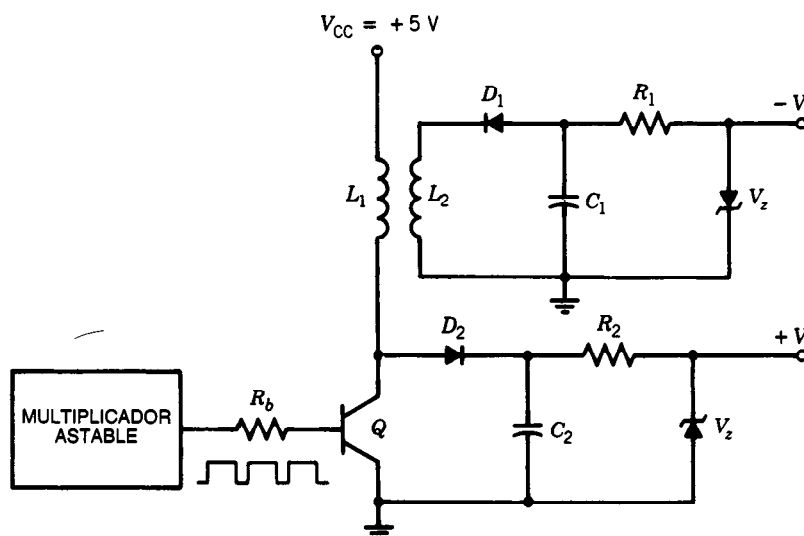


Fig. 27-20. Convertidor dual de voltaje de CD a CD.

27.5.4 Fuente de corriente controlada por voltaje (VCCS)

Algunas veces es útil la capacidad de convertir una señal de voltaje en una corriente proporcional de salida. Esto puede lograrse reemplazando V_{ref} de la figura 27-18 por un voltaje variable. Como se ve en la ecuación 27-30, la sensibilidad de la conversión de voltaje a corriente es inversamente proporcional a la resistencia de detección R_{se} . Por consiguiente, cuando se requiere una alta exactitud de corriente de carga, esta resistencia debe ser de un tipo de precisión.

En la figura 27-19 se muestran circuitos convertidores de voltaje a corriente básicos con carga flotante (es decir, ninguna terminal de la carga está a tierra). En la misma se indica la corriente que circula por la carga en cada circuito. \rightarrow f/w

27.5.5 Convertidores de CD a CD

Muchos circuitos electrónicos se diseñan utilizando amplificadores operacionales que requieren $+15\text{ V}$ y -15 V , y otros circuitos integrados en los que son necesarios 5 V . En tales casos, pueden obtenerse $\pm 15\text{ V}$ mediante un convertidor de tipo "de CD a CD". Es posible emplear el circuito que se muestra en la figura 27-20 para convertir 5 V de CD a $\pm 15\text{ V}$. El tren de pulsos del multivibrador estable enciende y apaga el transistor. En el momento en que el transistor se apaga, se desarrolla en el colector Q un pico de voltaje de aproximadamente cuatro a cinco veces $V_{CC} = +5\text{ V}$. Este voltaje es rectificado por el diodo D_2 , filtrado por el dispositivo RC formado por R_2 y C_2 , y regulado por el diodo Zener con $V_z = V$. Simultáneamente, un pico de voltaje negativo aparece en L_2 . Este voltaje también es rectificado por D_1 , filtrado por R_1 y C_1 , y regulado para obtener $-V$ volts. Aunque este circuito (como se ilustra) sólo proporciona

una corriente de aproximadamente 10 mA , puede llevarse al nivel deseado utilizando una amplificación de corriente. Este circuito produce voltajes más altos que el voltaje de CD disponible. También es posible obtener voltajes menores que el citado voltaje de CD utilizando reguladores de voltaje en serie (ya descritos).

En las publicaciones técnicas puede encontrarse una variedad de estos circuitos. Además, la información que los fabricantes proporcionan incluye circuitos que sirven para ambos objetivos.

LIBROS Y REVISTAS

- P. M. Chirlian, *Electronic Circuits, Physical Principles, Analysis and Design*, McGraw-Hill, Nueva York.
- P. M. Chirlian, *Analysis and Design of Integrated Electronic Circuits*, Harper & Row, Nueva York.
- D. J. Corner, *Modern Electronic Circuit Design*, Addison-Wesley, Reading, MA.
- J. J. Corning, *Transistor Circuit Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- C. A. Holt, *Electronic Circuits, Digital and Analog*, Wiley, Nueva York.
- J. Millman y C. C. Halhlias, *Electronic Devices and Circuits*, McGraw-Hill, Nueva York.
- H. H. Shilling, *Electrical Networks*, Wiley, Nueva York.
- J. D. Spencer y D. E. Pippenger, *The Voltage Regulator Handbook*, Texas Instruments, Inc., Dallas, TX.
- M. B. Stout, "Analysis of Rectifier Circuits", *Elec. Eng.* 54:977-984.
- *Voltage Regulator Handbook*, National Semiconductor Co., Santa Clara, CA.
- E. C. Wilson y R. T. Windecker, "CD Regulated Power Supply Design", *Sol. State J.* 2(11):37-46.

APÉNDICE 27.1. REGULADOR DE VOLTAJE DE PRECISIÓN $\mu A723$

Descripción

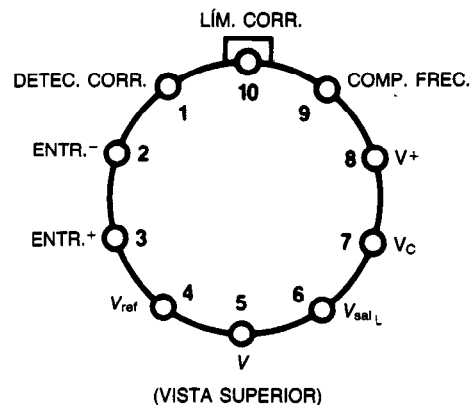
El $\mu A723$ es un regulador de voltaje monolítico que se construye utilizando el proceso epitaxial Fairchild Planar. El dispositivo consta de un amplificador de referencia compensado en temperatura, un amplificador de error, un transistor de potencia de paso en serie y circuitos para limitación de corriente. Pueden utilizarse elementos de paso NPN o PNP extra en el caso de corrientes de salida que excedan de 150 mA. Existe la posibilidad de limitación ajustable de corriente y bloqueo remoto. Además de lo anterior, el dispositivo presenta bajo consumo de corriente en posición "de reserva", baja deriva térmica y elevado rechazo de ondulación. El $\mu A723$ está ideado para uso con fuentes positivas o negativas como regulador en serie, en derivación, conmutativo o flotante. Entre las aplicaciones se incluyen fuentes de alimentación para laboratorio, reguladores de aislamiento para amplificadores de datos de bajo nivel, reguladores de tarjetas lógicas, pequeñas fuentes de alimentación para instrumentos, sistemas aeronáuticos y otros suministros de alimentación para circuitos lineales y digitales.

- Operación como fuente positiva o negativa
- Operación en serie, en derivación, conmutativa o flotante
- Regulación de carga y voltaje en línea de 0.01%
- Voltaje de salida ajustable de 2 a 37 V
- Corrientes de salida hasta de 150 mA sin transistor de paso externo

Capacidades nominales máximas absolutas

Voltaje pulsátil de V_+ a V_- , (50 ms) ($\mu A723$)	50 V
Voltaje continuo de V_+ a V_-	40 V
Voltaje de entrada/salida diferencial	40 V
Voltaje de entrada diferencial	± 5 V
Voltaje entre entrada de no inversión y V_-	+ 8V
Corriente de V_Z	25 mA
Corriente de V_{REF}	15 mA
Disipación de potencia interna*	
Metal	800 mW
DIP	1000 mW
Intervalo de temperatura de almacenamiento	-65°C a $+150^\circ\text{C}$
Intervalo de temperatura de operación	
Militar ($\mu A723$)	-55°C a $+125^\circ\text{C}$
Comercial ($\mu A723C$)	0°C a $+70^\circ\text{C}$
Temperatura de las puntas de contacto (al soldar)	
Metal, DIP de cerámica (60 s)	300 $^\circ\text{C}$
DIP moldeado (10 s)	260 $^\circ\text{C}$

Diagrama de conexiones. Metal, con 10 puntas

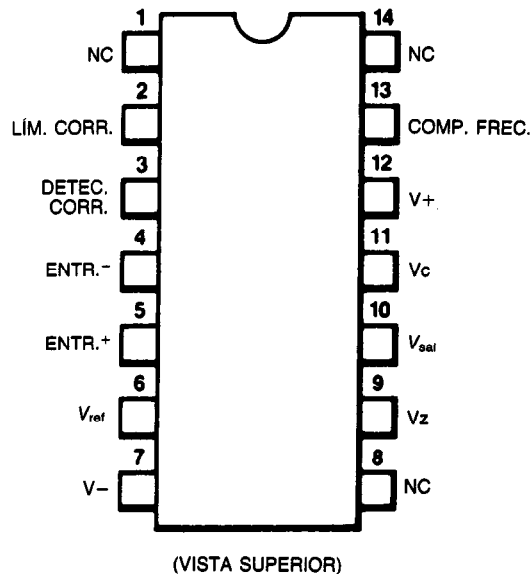


LA PUNTA 5 SE CONECTA A LA CUBIERTA.

Otras informaciones

Tipo	Encapsulado	Código	Pieza núm.
$\mu A723$	Metal	5X	$\mu A723HM$
$\mu A723C$	Metal	5X	$\mu A723HC$

Diagrama de conexiones de una DIP con 14 puntas

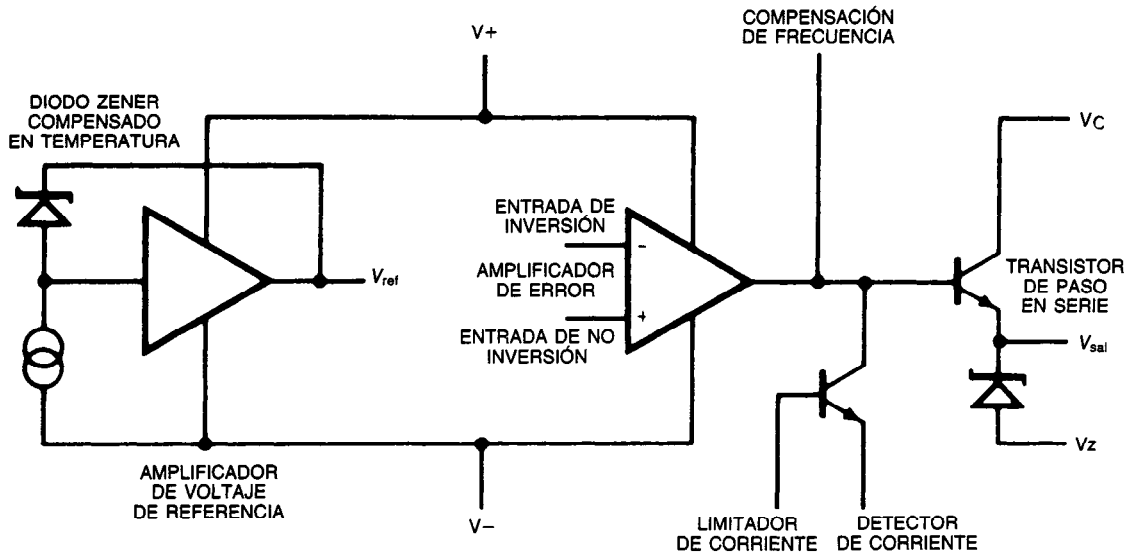


Otras informaciones

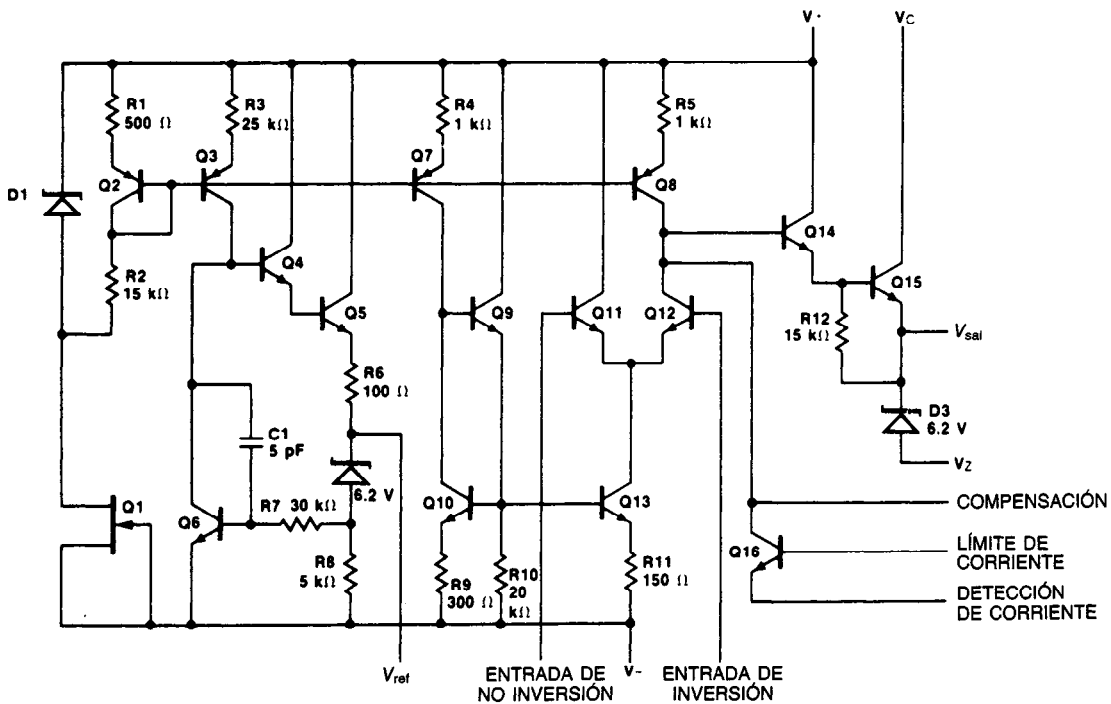
Tipo	Encapsulado	Código	Pieza núm.
$\mu A723$	DIP de cerámica	6B	$\mu A723DM$
$\mu A723C$	DIP de cerámica	6B	$\mu A723DC$
$\mu A723C$	DIP moldeada	9B	$\mu A723PC$

*Véanse las notas de las páginas siguientes.

DIAGRAMA DE BLOQUES



CIRCUITO EQUIVALENTE



CARACTERÍSTICAS ELÉCTRICAS DEL $\mu A723$

Característica	Condición	Mín	Tipo	Máx	Unidad
Regulación de voltaje de línea	$V_{ENT} = 12 \text{ V a } V_{ENT} = 15 \text{ V}$		0.01	0.1	% V_O
	$V_{ENT} = 12 \text{ V a } V_{ENT} = 40 \text{ V}$		0.02	0.2	% V_O
	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, $V_{ENT} = 12 \text{ V}$ a $V_{ENT} = 15 \text{ V}$			0.3	% V_O
Regulación de carga	$I_L = 1 \text{ mA a } I_L = 50 \text{ mA}$		0.03	0.15	% V_O
	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, $I_L = 1 \text{ mA}$ a $I_L = 50 \text{ mA}$			0.6	% V_O
Rechazo de ondulación	$f = 50 \text{ Hz a } 10 \text{ kHz}$		74		dB
	$f = 50 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		86		dB
Coeficiente térmico promedio del voltaje de salida	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.002	0.015	%/ $^\circ\text{C}$
Límite de corriente de cortocircuito	$R_{SC} = 10 \Omega$ $V_O = 0$		65		mA
Voltaje de referencia	$I_{REF} = 0.1 \text{ mA}$	6.95	7.15	7.35	V
Cambio del voltaje de referencia con carga	$I_{REF} = 0.1 \text{ mA a } 5 \text{ mA}$			20	mV
Voltaje de ruido de salida	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 0$		20		μV_{rms}
	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		2.5		μV_{rms}
Estabilidad a largo plazo			0.1		%/1000 h
Consumo de corriente en posición de reserva	$I_L = 0$, $V_{ENT} = 30 \text{ V}$		2.3	3.5	mA
Intervalo de voltajes de entrada		9.5		40	V
Intervalo de voltajes de salida		2.0		37	V
Voltaje diferencial de entrada/salida		3.0		38	V

$T_A = 25^\circ\text{C}$, $V_{ENT} = V_+ = V_C = 12 \text{ V}$, $V_- = 0$, $V_{SAL} = 5 \text{ V}$, $I_L = 1 \text{ mA}$, $R_{SC} = 0$, $C_1 = 100 \text{ pF}$, $C_{REF} = 0$, a menos que se especifique otra cosa. La impedancia del divisor vista desde el amplificador de error $\leq 10 \text{ k}\Omega$, y se conecta como se ve en la figura 1. Las especificaciones de regulación de carga y voltaje de línea se dan para la condición de temperatura constante de la pastilla. Las derivas térmicas deben considerarse por separado para condiciones de alta disipación.

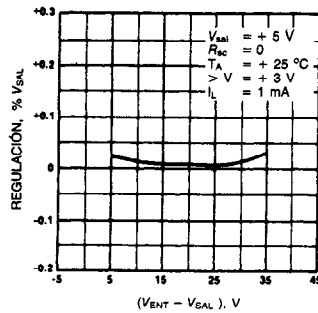
CARACTERÍSTICAS ELÉCTRICAS DEL $\mu A723C$

Característica	Condición	Mín	Tipo	Máx	Unidad
Regulación de voltaje de línea	$V_{ENT} = 12\text{ V a } V_{ENT} = 15\text{ V}$		0.01	0.1	% V_O
	$V_{ENT} = 12\text{ V a } V_{ENT} = 40\text{ V}$		0.1	0.5	% V_O
	$0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, $V_{ENT} = 12\text{ V}$ a $V_{ENT} = 15\text{ V}$			0.3	% V_O
Regulación de carga	$I_L = 1\text{ mA a } I_L = 50\text{ mA}$		0.03	0.2	% V_O
	$0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, $I_L = 1\text{ mA}$ a $I_L = 50\text{ mA}$			0.6	% V_O
Rechazo de ondulación	$f = 50\text{ Hz a } 10\text{ kHz}$		74		dB
	$f = 50\text{ Hz a } 10\text{ kHz}$, $C_{REF} = 5\text{ }\mu\text{F}$		86		dB
Coeficiente térmico promedio del voltaje de salida	$0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$		0.003	0.015	%/ $^{\circ}\text{C}$
Límite de corriente de cortocircuito	$R_{SC} = 10\text{ }\Omega$ $V_O = 0$		65		mA
Voltaje de referencia	$I_{REF} = 0.1\text{ mA}$	6.80	7.15	7.50	V
Cambio del voltaje de referencia con carga	$I_{REF} = 0.1\text{ mA a } 5\text{ mA}$			20	mV
Voltaje de ruido de salida	$BW = 100\text{ Hz a } 10\text{ kHz}$, $C_{REF} = 0$		20		μV_{rms}
	$BW = 100\text{ Hz a } 10\text{ kHz}$, $C_{REF} = 5\text{ }\mu\text{F}$		2.5		μV_{rms}
Estabilidad a largo plazo			0.1		%/1000 h
Consumo de corriente en posición de reserva	$I_L = 0$, $V_{ENT} = 30\text{ V}$		2.3	4.0	mA
Intervalo de voltajes de entrada		9.5		40	V
Intervalo de voltajes de salida		2.0		37	V
Voltaje diferencial de entrada/salida		3.0		38	V

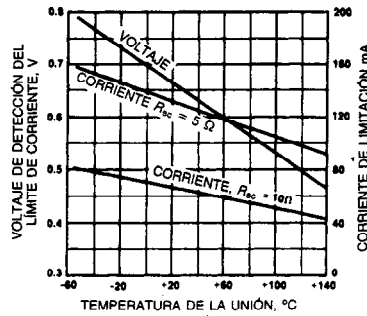
$T_A = 25\text{ }^{\circ}\text{C}$, $V_{ENT} = V_+ = V_C = 12\text{ V}$, $V_- = 0$, $V_{SAL} = 5\text{ V}$, $I_L = 1\text{ mA}$, $R_{SC} = 0$, $C_1 = 100\text{ pF}$, $C_{REF} = 0$, a menos que se especifique otra cosa. La impedancia del divisor vista desde el amplificador de error $\leq 10\text{ k}\Omega$, y se conecta como se ve en la figura 1. Las especificaciones de regulación de carga y voltaje de línea se dan para la condición de temperatura constante de la pastilla. Las derivas térmicas deben considerarse por separado para condiciones de alta disipación.

CURVAS DE RENDIMIENTO TÍPICO PARA EL μ A723 Y EL μ A723C

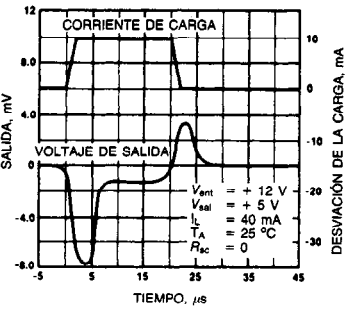
REGULACIÓN DE VOLTAJE DE LÍNEA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



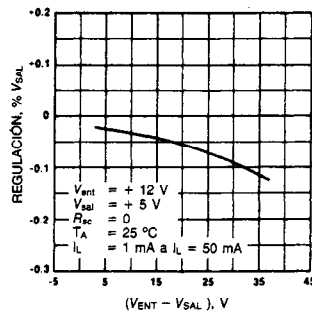
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE COMO FUNCIÓN DE LA TEMPERATURA DE LA UNIÓN



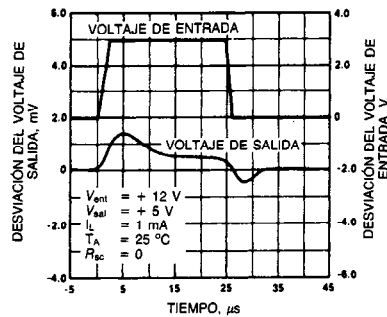
RESPUESTA TRANSITORIA DE CARGA



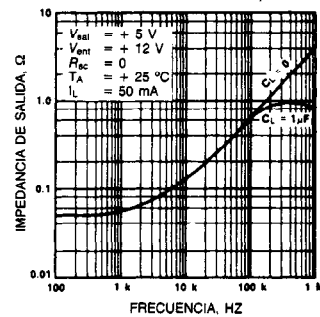
REGULACIÓN DE LA CARGA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



RESPUESTA TRANSITORIA DE VOLTAJE DE LÍNEA

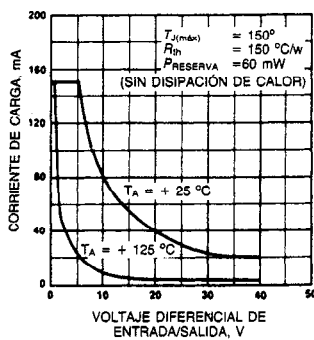


IMPEDANCIA DE SALIDA COMO FUNCIÓN DE LA FRECUENCIA

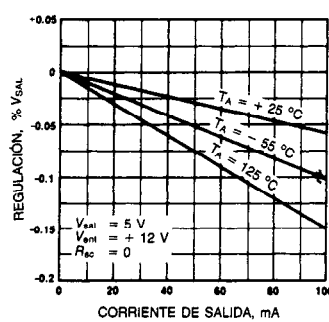


CURVAS DE RENDIMIENTO TÍPICO PARA EL μ A723

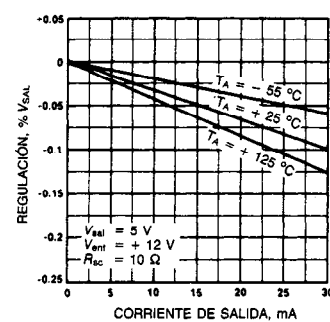
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA SIN LIMITACIÓN DE CORRIENTE

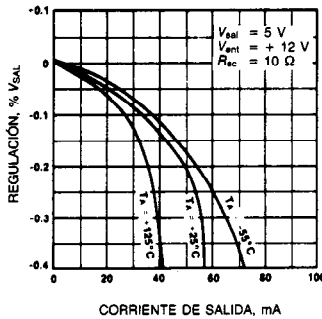


CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE CORRIENTE

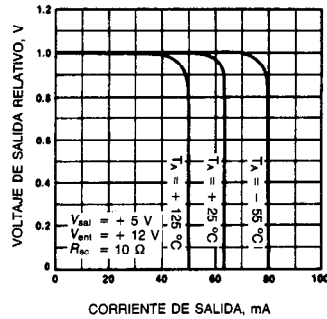


CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723$ Y EL $\mu A723C$ (CONTINUACIÓN)CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723$ (cont.)

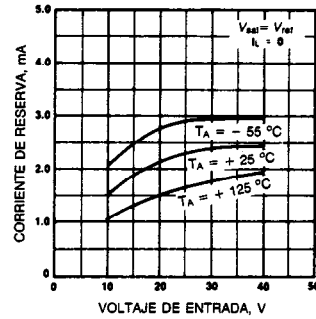
CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE CORRIENTE



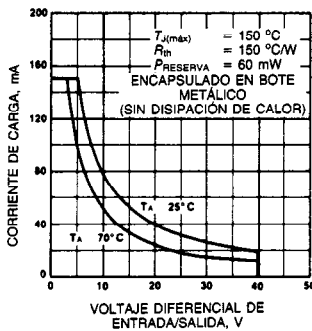
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE



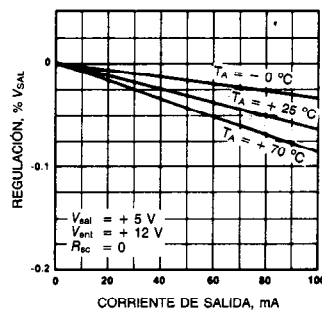
CONSUMO DE CORRIENTE EN POSICIÓN DE RESERVA COMO FUNCIÓN DEL VOLTAJE DE ENTRADA

CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723C$

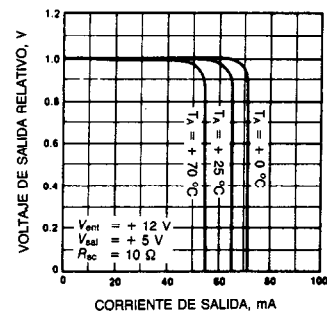
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



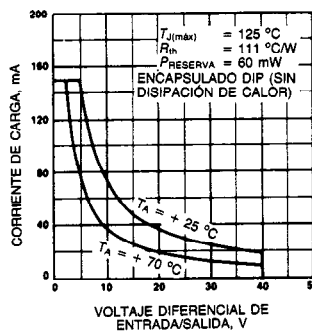
CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA SIN LIMITACIÓN DE CORRIENTE



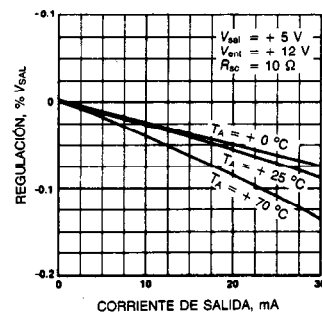
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE



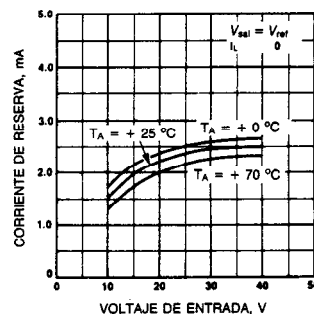
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE LA CORRIENTE

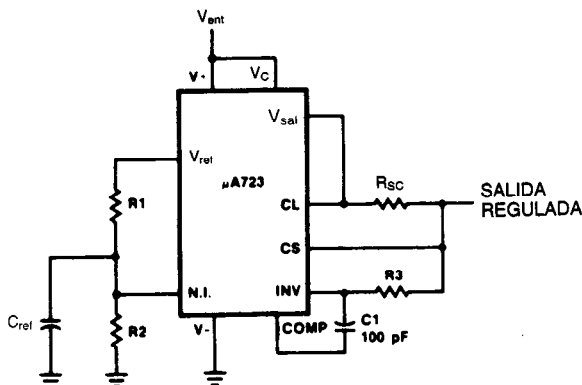


CONSUMO DE CORRIENTE EN POSICIÓN DE RESERVA COMO FUNCIÓN DEL VOLTAJE DE ENTRADA



APLICACIONES TÍPICAS

FIG. 1. REGULADOR DE BAJO VOLTAJE BÁSICO
($V_{SAL} = 2 \text{ A } 7 \text{ V}$)

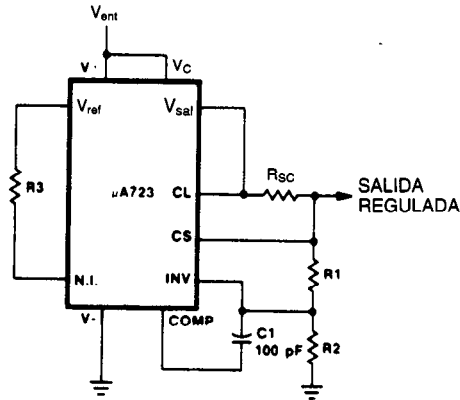


Rendimiento típico
Voltaje de salida regulado 5 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 0.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 1.5 mV

Nota:

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \text{ para la mínima deriva térmica}$$

FIG. 2. REGULADOR DE ALTO VOLTAJE BÁSICO
($V_{SAL} = 7 \text{ A } 37 \text{ V}$)



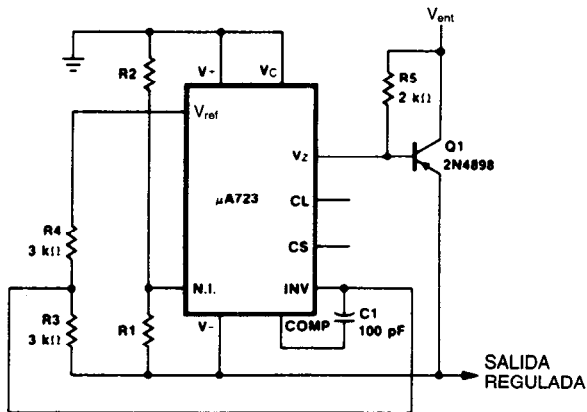
Rendimiento típico
Voltaje de salida regulado 15 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 4.5 mV

Nota:

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \text{ para la mínima deriva térmica}$$

R_3 puede eliminarse para el cálculo del componente mínimo

FIG. 3. REGULADOR DE VOLTAJE NEGATIVO

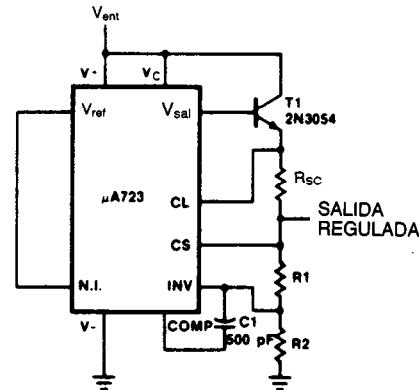


Rendimiento típico
Voltaje de salida regulado -15 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 2 mV

Notas:

1. Las figuras entre paréntesis pueden usarse si la división de R_1/R_2 se coloca en el lado opuesto del amplificador de error.
2. Reemplazar R_1/R_2 en las figuras cuya división se muestra en la figura 8.

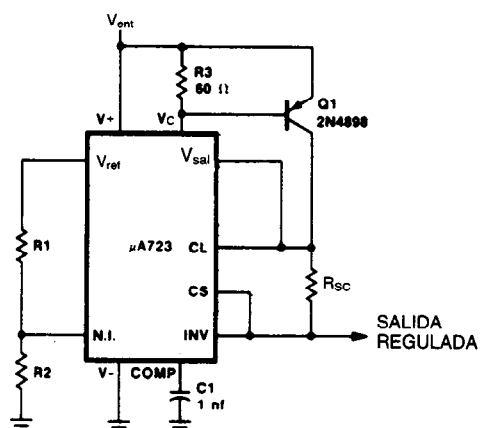
FIG. 4. REGULADOR DE VOLTAJE POSITIVO
(TRANSISTOR DE PASO NPN EXTERNO)



Rendimiento típico
Voltaje de salida regulado +15 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 15 mV

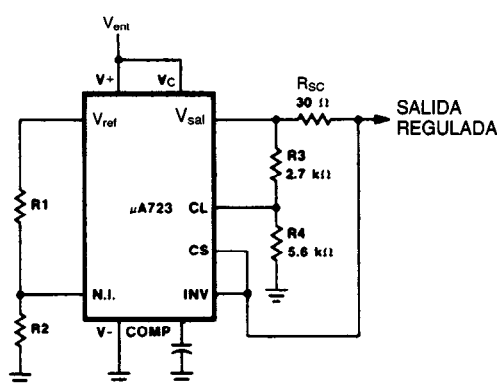
3. $V+$ debe conectarse a un suministro de +3V o más.
4. Existen aplicaciones para metal cuando se requiere V_z , un diodo Zener externo de 6.2 V debe conectarse en serie con V_{sal} .

APLICACIONES TÍPICAS (CONTINUACIÓN)

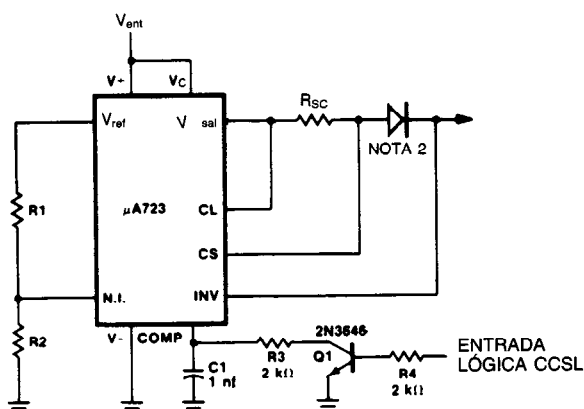
FIG. 5. REGULADOR DE VOLTAJE POSITIVO
(TRANSISTOR DE PASO PNP EXTERNO)

Rendimiento típico
 Voltaje de salida regulado + 5 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3$ V) 0.5 mV
 Regulación de la carga ($\Delta I_L = 50$ mA) 5 mV

FIG. 6. LIMITACIÓN AUTOMÁTICA DE CORRIENTE



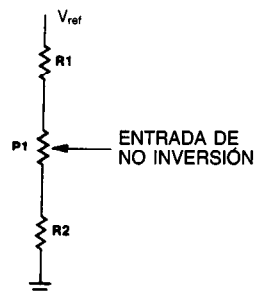
Rendimiento típico
 Voltaje de salida regulado + 5 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3$ V) 0.5 mV
 Regulación de la carga ($\Delta I_L = 50$ mA) 1 mV
 Corriente de cortocircuito 20 mA

FIG. 7. REGULADOR REMOTO DE BLOQUEO
APAGADO CON LIMITACIÓN DE CORRIENTE**Nota:**

La corriente límite del transistor puede usarse en caso de bloqueo si no se requiere limitación de corriente; es decir, si $V_{sal} > 10$ V.

Rendimiento típico
 Voltaje de salida regulado + 5 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3$ V) 0.5 mV
 Regulación de la carga ($\Delta I_L = 50$ mA) 1.5 mV

FIG. 8. AJUSTE DEL VOLTAJE DE SALIDA



Reproducido con autorización de Fairchild Camera and Instrument Corporation.

SEXTA PARTE

Circuitos digitales

CAPÍTULO 28

Compuertas

Peter Graham

Florida Atlantic University
Boca Raton, Florida

- 28.1** Introducción
 - 28.2** Símbolos de las compuertas
 - 28.3** Variaciones de compuertas disponibles
 - 28.3.1 Compuertas lógicas interconectadas
 - 28.3.2 Compuertas lógicas de tres estados
 - 28.3.3 Compuertas disparadoras de Schmitt
 - 28.3.4 Compuertas expansibles
 - 28.4** Parámetros de especificación de compuertas
 - 28.5** Compuertas de transistores bipolares
 - 28.5.1 Lógica de transistor-transistor (TTL)
 - 28.5.2 Lógica acoplada por el emisor (ECL)
 - 28.6** Lógica de semiconductores de metal y óxido complementarios (CMOS)
 - 28.6.1 Consideraciones del diseño de CMOS
 - 28.7** Elección de una familia de lógica
 - 28.8** Lógica integrada en inyección (IIL)
 - 28.9** Dispositivos acoplados por la carga (CCD)
-

28.1 INTRODUCCIÓN

En el capítulo 6 se presentó el álgebra booleana y su aplicación al diseño lógico, incluyendo la formulación y simplificación de funciones de conmutación. En este capítulo el interés se centra en la implementación de dichas funciones mediante compuertas electrónicas. Aquí se presentan las tablas de verdad y símbolos para las compuertas más comunes junto con las introducciones descriptivas de variaciones tales como "tres estados", "circuito activador o disparador de Schmitt" y "colector abierto". Se incluyen definiciones de parámetros de especificación de compuertas para facilitar la comparación de compuertas manufacturadas con diversas tecnologías, como las de lógica de transistor-transistor (TTL, de *transistor-transistor logic*), lógica acoplada por el emisor (ECL, de *emitter-coupled logic*) y lógica de semiconductores de metal y óxido complementarios (CMOS, de *complementary metal oxide semiconductor*). Se analizan los circuitos básicos de estas tecnologías y se hacen algunas recomendaciones relativas a su elección y aplicación. El capítulo finaliza con una breve introducción a la lógica integrada en inyección (IIL, de *integrated injection logic*) y los dispositivos acoplados a la carga (CCD, de *charge-coupled devices*).

28.2 SÍMBOLOS DE LAS COMPUERTAS

Las piedras angulares de las computadoras digitales son unos circuitos electrónicos cuyos niveles de voltaje de entrada y salida sólo pueden tener dos valores posibles, uno correspondiente al 0 lógico y el otro al 1 lógico. Los más simples de estos circuitos, cuyos niveles de voltaje de salida se relacionan con los niveles de entrada por medio de las funciones lógicas AND, OR e INVERT, se denominan compuertas. Se puede decir que aun los circuitos digitales más complejos son, en su mayor parte, interconexiones de circuitos de compuertas.

Las tres funciones básicas (AND, OR e INVERT) se representan gráficamente por medio de los símbolos en la figura 28-1. Se incluyen las tablas de verdad de las operaciones para tener una referencia directa. (Véanse en el capítulo 6 los detalles del álgebra booleana.) Si bien las ecuaciones de la figura 28-1 comprenden las tres funciones lógicas básicas, las compuertas electrónicas realizan con mayor facilidad las operaciones combinadas NAND y NOR (fig. 28-2).

Es una práctica común sustituir el símbolo de inversión por un pequeño círculo (conocido como burbuja), como se observa en los símbolos de las compuertas NAND y NOR. De las identidades del teorema de

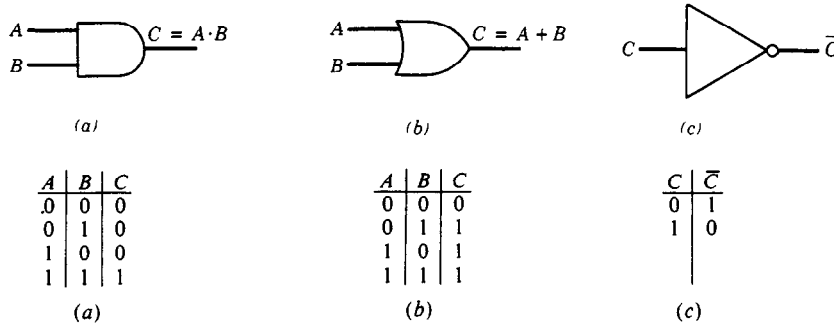


Fig. 28-1. Funciones lógicas básicas: a) AND; b) OR; c) INVERT.

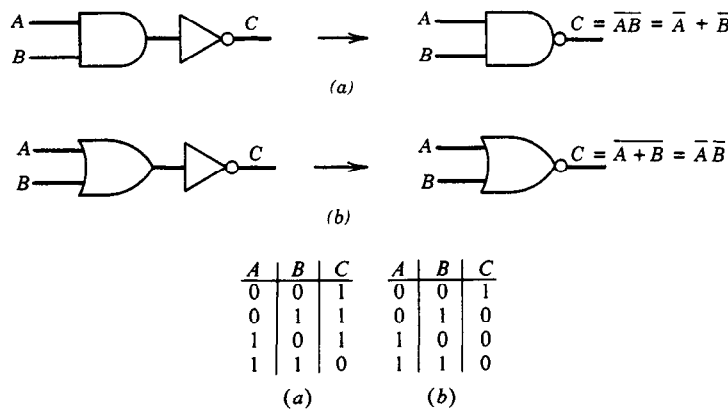


Fig. 28-2. Operaciones combinadas: a) NAND; b) NOR.

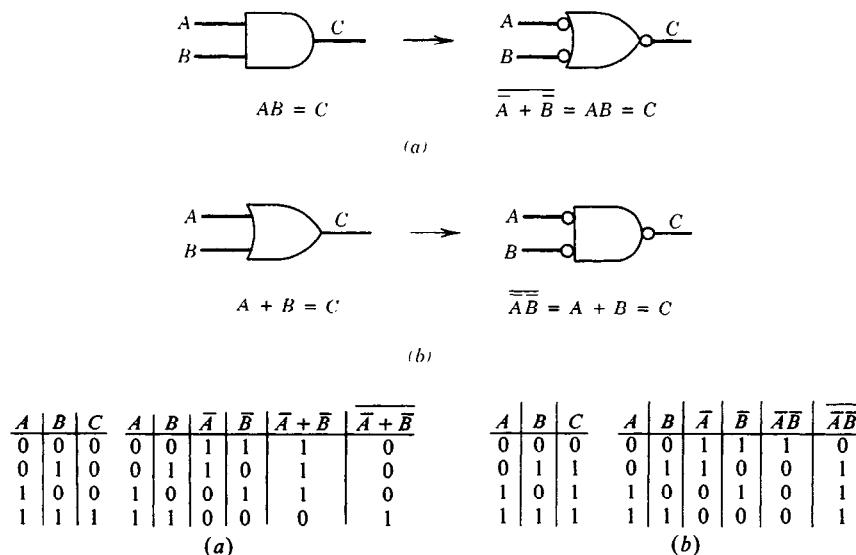


Fig. 28-3. Implementación de las compuertas AND y OR en términos de las compuertas NAND y NOR.

Morgan: $\overline{A \cdot B} = \bar{A} + \bar{B}$ y $\overline{A + B} = \bar{A} \cdot \bar{B}$, surgen los símbolos alternativos de NAND y NOR que se ilustran en la figura 28-3; ahí se demuestra una regla simple relativa al paso de burbujas a través de compuertas¹. Una burbuja que pasa desde la salida de una compuerta hasta las entradas de la compuerta figura en todas las entradas y cambia el símbolo de la compuerta de OR a AND o de AND a OR. Si una entrada en el símbolo original tiene una burbuja, esta burbuja será cancelada por una que pase por la compuerta desde la salida. En la figura 28-4 se ejemplifica esta técnica.

El símbolo de la burbuja también se utiliza para diferenciar entre lógica positiva y negativa. En los sistemas de lógica positiva, el más positivo de los dos niveles de voltaje se asocia al 1 lógico, mientras que en los sistemas de lógica negativa el nivel de voltaje 1 lógico es menos positivo que el nivel 0 lógico. Un circuito de compuertas que realice la operación AND en lógica positiva actuará como una compuerta OR en la lógica negativa, y viceversa. Es un convenio universal catalogar los circuitos de compuertas conforme a sus funciones en la lógica positiva.

Los circuitos complejos, que de hecho son interconexiones de compuertas básicas, también se clasifican como compuertas en los libros de datos^{2,3}. Algunos ejemplos son la compuerta OR exclusiva cuádruple de dos entradas de la figura 28-5 y la compuerta AND-OR de la figura 28-6.

28.3 VARIACIONES DE COMPUERTAS DISPONIBLES

28.3.1 Compuertas lógicas interconectadas

Algunas compuertas electrónicas están diseñadas de manera que sus salidas se puedan interconectar direc-

tamente para generar una función lógica de las salidas de compuertas individuales. Los ejemplos más comunes de este tipo se dan en compuertas cuya salida es o bien la terminal de colector abierto o la terminal de emisor abierto del transistor de salida. Las salidas de colector abierto requieren que un resistor "de activación" externo se conecte del voltaje de alimentación positivo al colector del transistor *npn* de salida. Varias de estas salidas pueden compartir el mismo resistor de activación, lo que produce la conjunción lógica (AND) de las funciones de salida individuales. Análogamente, las salidas de emisor abierto *npn* pueden compartir un resistor "de desactivación" común conectado al voltaje de alimentación negativo, con lo cual se produce la disyunción lógica (OR) de las salidas individuales. A pesar de que con la conexión al colector abierto se implementa la operación AND, cualquier interconexión directa de salidas se conoce a menudo como lógica OR por conexionado o interconectada^{1,4}.

La lógica por conexionado o interconectada debe emplearse con cautela. El diseñador ha de asegurarse de que las salidas son adecuadas para realizar la interconexión directa y que la lógica interconectada genera la función deseada. Como una precaución más en aplicaciones asincrónicas, sólo deben interconectarse salidas de compuertas de la misma pastilla; de lo contrario existe la posibilidad de que surjan problemas de sincronización debido a demoras de compuertas desiguales.

En la figura 28-7 se ilustran ejemplos de lógica interconectada.

28.3.2 Compuertas lógicas de tres estados

Además de salidas de 0 y 1 lógicos, algunas compuertas tienen una tercera condición en la que la terminal de salida presenta una impedancia muy alta a su carga. En

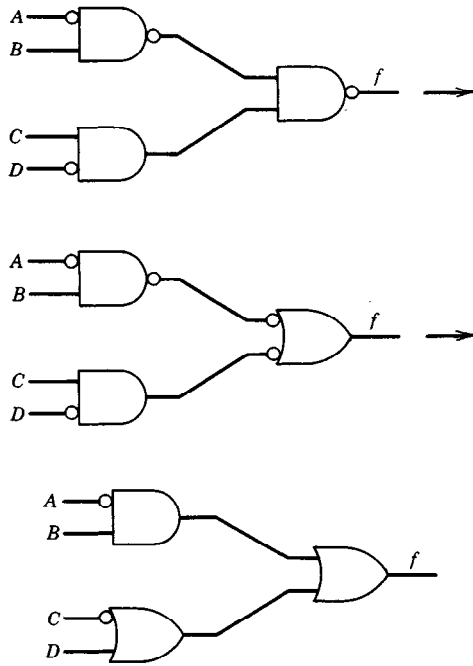


Fig. 28-4. Manipulación de burbujas y símbolos equivalentes.
 $f = \overline{A}B + \overline{C} + D$.

esencia el tercer estado, que es iniciado por una entrada aparte, desconecta de la carga la salida de la compuerta.

Los dispositivos de tres estados son obligatorios en sistemas en los que dos o más salidas comparten en el tiempo la misma línea de datos.

Cualquier salida puede convertirse en una salida de tres estados mediante la inserción de un buffer de tres estados entre la salida y su carga. El buffer es equivalente a un interruptor que se abre y se cierra en respuesta al nivel lógico de su entrada de habilitación. Se cuenta con buffers de inversión de tres estados, que

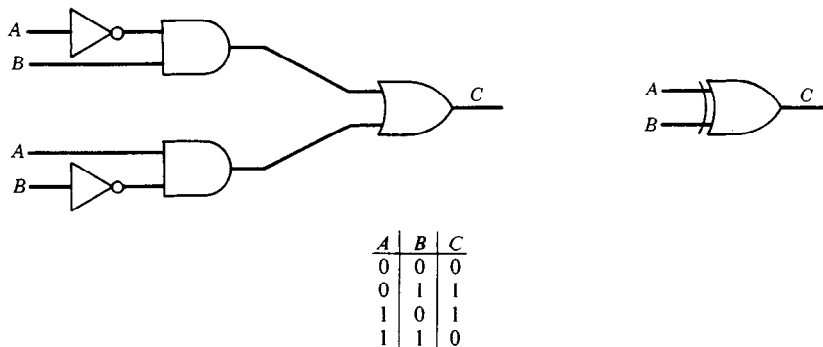
son equivalentes a un inversor o invertidor en cascada con un buffer de tres estados. En la figura 28-8 se presentan símbolos de buffers de tres estados.

28.3.3 Compuertas disparadoras de Schmitt

La mayor parte de las compuertas tienen una característica de voltaje de salida en función del voltaje de entrada univaluada; es decir, para cualquier conjunto dado de niveles de voltaje en las entradas de las compuertas hay un nivel de voltaje único en la salida de la compuerta. Sin embargo, esto no sucede con las compuertas disparadoras de Schmitt (fig. 28-9). Por ejemplo, un invertidor disparador de Schmitt tiene una característica de transferencia de entrada y salida de la forma que se indica en la figura 28-9b³. Obsérvese que un cambio de salida de alto a bajo requiere un voltaje de entrada de mayor nivel que el que se necesita para cambiar la salida de bajo a alto. Esta propiedad de la característica de transferencia, llamada histéresis, se logra mediante una retroalimentación positiva de la salida a la entrada, que da por resultado una transición muy rápida del nivel de salida en respuesta a una variación relativamente lenta del nivel de entrada a través de un valor crítico. Las compuertas disparadoras de Schmitt se utilizan para aprovechar ya sea el corto tiempo de transición o para mejorar la inmunidad al ruido. Una compuerta disparadora de Schmitt de entradas múltiples consta de una implementación normal de la compuerta en cascada con un buffer disparador de Schmitt en la salida.

28.3.4 Compuertas expansibles

La compuerta AND-OR de la figura 28-6 es un ejemplo de compuerta expansible. Las compuertas expansibles tienen cuando menos una entrada más próxima a la salida que las otras entradas. La compuerta OR de salida de este ejemplo tiene una quinta entrada que se lleva a una punta del encapsulado del circuito integrado. Esto permite aplicar la disyunción lógica (OR) a cualquier función lógica diseñada por el usuario y las salidas de la compuerta AND.



$$C = A\overline{B} + \overline{A}B \Rightarrow C = A \oplus B$$

Fig. 28-5. Operación OR exclusiva.

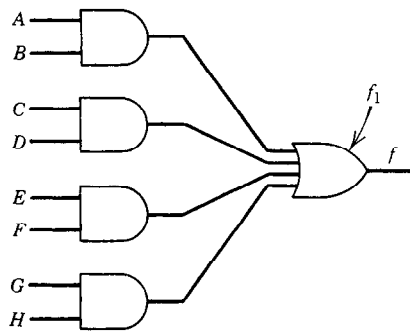
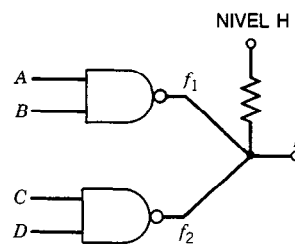


Fig. 28-6. Compuerta expansible. $f = f_1 + AB + CD + EF + GH$.

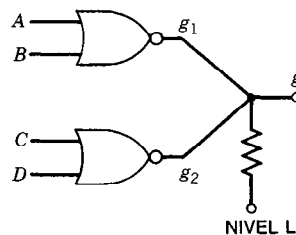
28.4 PARÁMETROS DE ESPECIFICACIÓN DE COMPUERTAS

Existen diversas tecnologías para fabricar compuertas electrónicas en circuitos integrados, de modo que el usuario dispone de varias familias de circuitos lógicos. La familia por emplear suele ser determinada por las consideraciones de velocidad, consumo de energía y número de circuitos por unidad de área de la pastilla o chip. En las especificaciones de circuitos se definen y utilizan varios parámetros que ayudan al diseñador a elegir^{2,3}. En la mayor parte de los casos, los circuitos lógicos de cualquier complejidad son interconexiones de circuitos de compuertas básicas. Las interconexiones pueden ser externas a las pastillas de las compuertas, pero casi siempre las compuertas son interconectadas como parte del proceso de fabricación. La complejidad circuital de una pastilla se especifica mediante el uso de cuatro clasificaciones muy amplias:

1. **Integración a pequeña escala (SSI, de *small-scale integration*).** Se dispone de las entradas y salidas de todas y cada una de las compuertas para su conexión externa en las puntas de la pastilla (con la excepción de que las compuertas OR y AND-OR exclusivas se consideran SSI).
2. **Integración a mediana escala (MSI, de *medium-scale integration*).** Se interconectan varias compuertas para realizar funciones lógicas un tanto más elaboradas, como multivibradores, contadores, multicanalizadores, etc.
3. **Integración a gran escala (LSI, de *large-scale integration*).** Varios de los circuitos más elaborados asociados con la MSI se interconectan dentro del circuito integrado para formar un sistema lógico en una sola pastilla. Son ejemplos de LSI las pastillas de las calculadoras, relojes digitales y pequeños microprocesadores.
4. **Integración a muy gran escala (VLSI, de *very-large-scale integration*).** Esta designación suele reservarse para pastillas con densidad muy elevada, de 1 000 o más compuertas por pastilla⁵. Entre éstas se cuentan las memorias grandes de una sola pastilla, redes de compuertas y microcomputadoras.



(a)



(b)

Fig. 28-7. Compuertas lógicas interconectadas: a) AND, $f = f_1f_2 = (A + B)(C + D)$; b) OR, $g = g_1 + g_2 = A + B + C + D$.

Las especificaciones de la velocidad lógica requieren definiciones de tiempos de conmutación. Estas definiciones se pueden encontrar en las páginas introductorias de la mayor parte de los manuales de datos. Cuatro de ellas se refieren directamente a circuitos de compuertas, y son las siguientes (véase también la fig. 28-10):

- **Tiempo de retardo en la propagación de BAJO (LOW) a ALTO (HIGH) (t_{PLH}).** Tiempo transcurrido entre puntos de referencia especificados en las ondas de forma del voltaje de entrada y salida cuando la salida cambia de bajo a alto.
- **Tiempo de retardo en la propagación de ALTO (HIGH) a BAJO (LOW) (t_{PHL}).** Tiempo que transcurre entre puntos de referencia especificados en las ondas de forma del voltaje de entrada y salida cuando la salida cambia de alto a bajo.

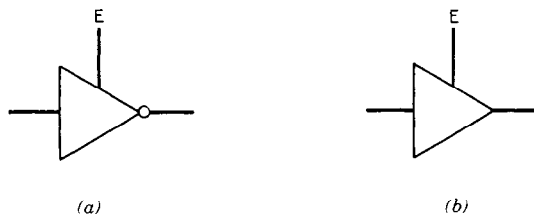


Fig. 28-8. Símbolos de lógica de tres estados: a) buffer de inversión de tres estados; b) buffer sin inversión de tres estados. E = entrada habilitada.

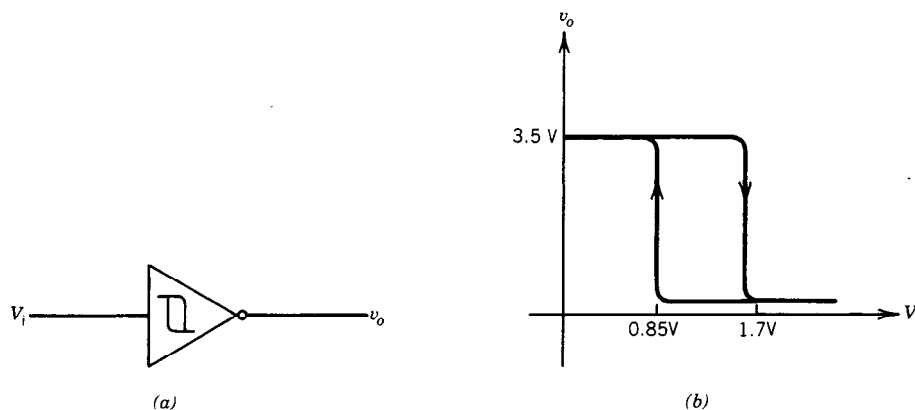


Fig. 28-9. Inversor disparador de Schmitt: a) símbolo lógico; b) característica de transferencia de voltaje.

- **Tiempo de retardo en la propagación (t_{PD}).** Promedio de los dos tiempos de retardo en la propagación: $t_{PD} = (t_{PDH} + t_{PDL})/2$.
- **Tiempo de transición de BAJO (LOW) a ALTO (HIGH) (t_{TLH}).** Tiempo de ascenso entre puntos de referencia especificados en el cambio de BAJO a ALTO de la onda de forma de salida.
- **Tiempo de transición de ALTO (HIGH) a BAJO (LOW) (t_{THL}).** Tiempo de descenso entre puntos de referencia especificados en el cambio de ALTO a BAJO de la onda de forma de salida. Estos puntos suelen ser el 10 y el 90% de la diferencia del nivel de voltaje en cada caso.

El consumo de potencia, capacidad de conducción y carga efectiva de compuertas se definen en términos de corrientes:

- **Corriente alimentadora, salidas altas (I_{XXH}).** Corriente entregada a la pastilla por la fuente de alimentación cuando todas las salidas están abiertas y al nivel del 1 lógico. El subíndice xx depende de la tecnología.
- **Corriente de alimentación, salidas bajas (I_{XXL}).** Corriente entregada a la pastilla por la fuente de alimentación cuando todas las salidas están abiertas y al nivel del 0 lógico.
- **Corriente de alimentación, peor de los casos (I_{XX}).** Cuando el nivel de salida no se especifica, se supone que las condiciones de entrada corresponden a la corriente de alimentación máxima.
- **Corriente de entrada ALTA (I_{IH}).** Corriente que fluye en una entrada cuando se aplica el voltaje ALTO especificado.
- **Corriente de entrada BAJA (I_{IL}).** Corriente que fluye en una entrada cuando se aplica el voltaje BAJO especificado.
- **Corriente de salida ALTA (I_{OH}).** Corriente que fluye en la salida cuando se encuentra en el estado ALTO.
- **Corriente de salida BAJA (I_{OL}).** Corriente que fluye en la salida cuando se encuentra en el estado BAJO.

Las definiciones de voltaje más importantes tienen que ver con el establecimiento de escalas en los niveles de voltaje 1 lógico (HIGH, ALTO) y 0 lógico (LOW, BAJO):

- **Voltaje de entrada de alto nivel mínimo ($V_{IH_{\min}}$).** Menor valor positivo de voltaje de entrada que se garantiza que tendrá su origen en el nivel de voltaje de salida especificado para una entrada 1 lógico.
- **Voltaje de entrada de bajo nivel máximo ($V_{IL_{\max}}$).** Mayor valor positivo de voltaje de entrada que se garantiza que se producirá en el nivel de voltaje de salida especificado para una entrada 0 lógico.
- **Voltaje de salida de alto nivel mínimo ($V_{OH_{\min}}$).** Menor voltaje de salida positivo que se garantiza cuando la entrada se excita en forma apropiada para producir un 1 lógico en la salida.
- **Voltaje de salida de bajo nivel máximo ($V_{OL_{\max}}$).** Mayor voltaje de salida positivo que se garantiza cuando la entrada se excita en forma apropiada para producir un 0 lógico en la salida.
- **Márgenes de ruido.** $NM_H = V_{OH_{\min}} - V_{IH_{\min}}$ es en cuánto es mayor el nivel 1 lógico de salida menos positivo que se garantiza respecto al nivel de entrada menos positivo que se interpretará como un 1 lógico. Representa cuán grande puede ser una interferencia de baja frecuencia en sentido negativo en una entrada 1 antes de que afecte la salida del dispositivo accionado. Análogamente, $NM_L = V_{IL_{\max}} - V_{OL_{\max}}$ es la amplitud de la mayor interferencia en sentido positivo en una entrada 0, que no afectará la salida del dispositivo accionado.

Por último, hay tres definiciones importantes asociadas con la especificación de la carga que puede ser accionada por una compuerta. Dado que en la mayor parte de los casos la carga en la salida de una compuerta es la suma de las entradas de otras compuertas, la primera definición caracteriza los requisitos de corriente relativos de las entradas de compuertas:

1. **Factor de carga (LF).** Cada familia lógica tiene una compuerta de referencia, y cada una de sus entradas se define como una carga unitaria en las condiciones HIGH (alta) y LOW (baja). Las razones de las corrientes de entrada I_{IH} e I_{IL} de otras compuertas entre I_{IH} e I_{IL} respectivamente de la compuerta de referencia definen los factores de carga de esas compuertas. La segunda definición caracteriza las capacidades de accionamiento relativas de las salidas de las compuertas.
2. **Factor de accionamiento (DF).** La salida de una compuerta tiene factores de accionamiento para las condiciones de salida HIGH y LOW. Estos factores se definen como las razones respectivas de I_{OH} e I_{OL} de la compuerta entre I_{IH} e I_{IL} de la compuerta de referencia.
3. **Egresancia.** Para una compuerta dada, la egresancia (también llamada divergencia o ramificación de salida) se define como el número máximo de entradas del mismo tipo de compuerta que pueden ser excitadas en forma adecuada por la salida de esa compuerta.

En los casos en que se interconectan compuertas de diferentes factores de carga, se debe ajustar la egresancia en forma acorde. Por ejemplo, una compuerta con factores de accionamiento HIGH/LOW de 25/12.5 que accione compuertas con factores de carga de 1.0/1.0 permite una egresancia de 12 ($12.5/1 \rightarrow 12$), que corresponde a la menor de las razones de factor de accionamiento; factor de carga HIGH y LOW. Si la compuerta con los factores de accionamiento de 25/12.5 tiene factores de carga de 1.25/1.25, la egresancia definida para esa familia de compuertas es de 10 ($12.5/1.25 \rightarrow 10$).

28.5 COMPUERTAS DE TRANSISTORES BIPOLARES

Un circuito lógico en el que se utilicen transistores de unión bipolares (BJT, de *bipolar junction transistors*) puede clasificarse como de lógica saturada o de lógica no saturada.

Un circuito de lógica saturada contiene por lo menos un BJT, el cual se satura en uno de los modos estables del circuito.

En circuitos de lógica no saturada no se permite que transistor alguno se sature. Dado que para desaturar un BJT se requieren algunos nanosegundos extra (que constituyen el llamado tiempo de almacenamiento)^{4,6}, la lógica no saturada es más rápida.

Los circuitos más veloces disponibles en la actualidad son de lógica acoplada por el emisor (ECL); los circuitos de lógica de transistor-transistor (TTL) con diodos Schottky conectados para evitar que los transistores se saturen (TTL Schottky) ocupan un bastante cercano segundo lugar.

Estas dos familias son de lógica no saturada. Todas las familias TTL que no sean Schottky son de lógica saturada.

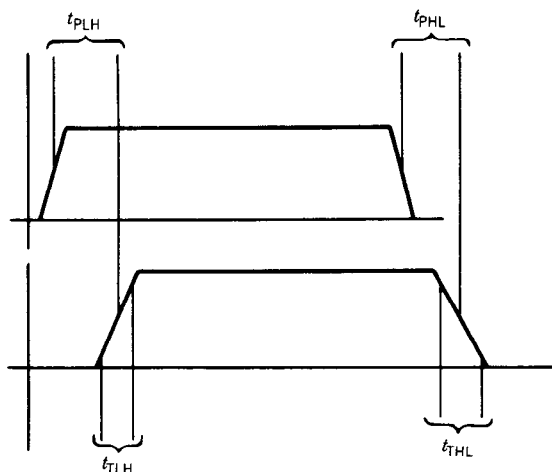


Fig. 28-10. Definiciones de tiempos de conmutación.

28.5.1 Lógica de transistor-transistor (TTL)

La TTL evolucionó a partir de la lógica de resistor-transistor (RTL, de *resistor-transistor logic*) a través de la etapa intermedia de la lógica de diodo-transistor (DTL, de *diodo-transistor logic*)^{4,7}. Las tres familias se encuentran catalogadas en libros de datos publicados en 1968⁸, pero actualmente sólo se comercia la TTL.

El circuito básico de la familia TTL estándar está tipificado por la compuerta NAND de dos entradas de la figura 28-11a.

Para estimar los niveles de operación de voltaje y corriente de este circuito, supóngase que un transistor cualquiera en saturación tiene $V_{CE} = 0.2$ V y $V_{BE} = 0.75$ V. Sean las caídas a través de los diodos de conducción también de 0.75 V, y las ganancias de corriente de los transistores (cuando estén no saturados) de alrededor de 50.

Como punto de partida, sean los niveles de voltaje en las entradas A y B lo suficientemente grandes, de manera que T_1 opere en el modo invertido. En este caso las corrientes de emisor de T_1 son insignificantes⁴, y la corriente que entra en la base de T_1 sale del colector para convertirse en la corriente de base de T_2 . Esta corriente se calcula sin dificultad observando que la base de T_1 está en $3 \times 0.75 = 2.25$ V, de manera que hay una caída de 2.75 V a través del resistor de 4 k Ω . Por tanto, $I_{B1} = I_{B2} = 0.7$ mA, y se sigue que T_2 está saturado. Con T_2 saturado, la base de T_3 está en $V_{CE2} + V_{BE4} = 0.95$ V. Si T_4 también está saturado, el emisor de T_3 está en $V_{D3} + V_{CE4} = 0.95$ V y T_3 se corta. El voltaje en el resistor de 1.6 k Ω es $5 - 0.95 = 4.05$ V, de manera que la corriente de colector de T_2 es de unos 2.5 mA. Esto significa que la corriente de emisor de T_2 es 3.2 mA. De éstos, 0.75 mA pasan por el resistor de 1 k Ω , dejando 2.45 mA como la corriente de base de T_4 . Como la ganancia de corriente de T_4 es de alrededor de 50, ésta se encuentra en saturación para cualquier corriente de colector menor de 100 mA, y la salida en C es un 0 lógico.

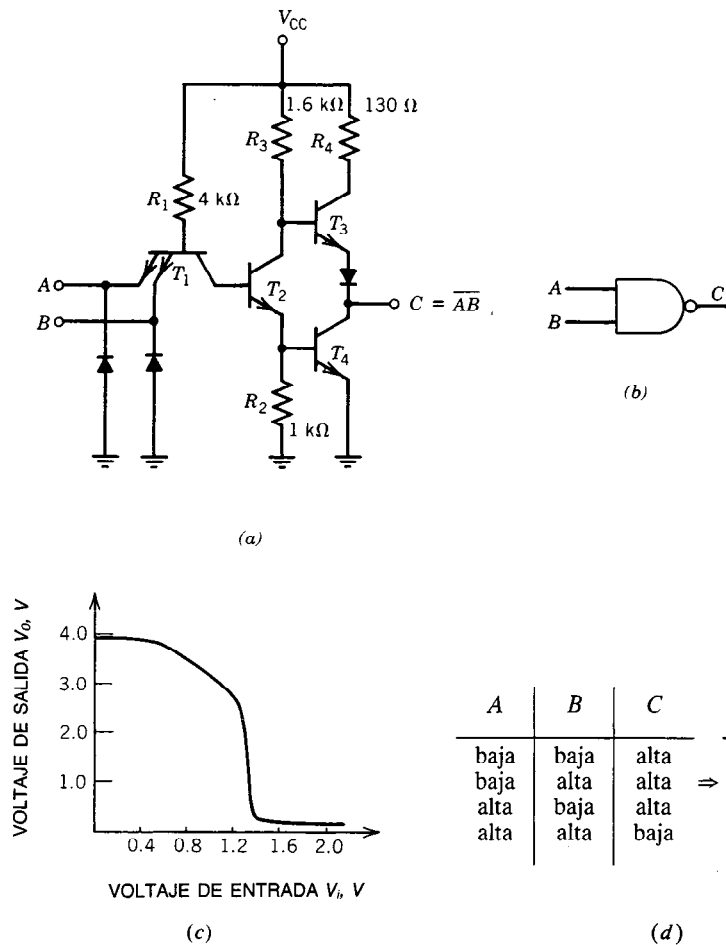


Fig. 28-11. Compuerta NAND tipo 7400 de lógica de transistor-transistor (TTL) de dos entradas: a) circuito; b) símbolo; c) característica de transferencia de voltaje (V_i para ambas entradas); d) tabla de verdad.

Los niveles correspondientes que se requieren en las entradas se estiman a partir de $V_{BE4} + V_{BE2} + V_{EC1}$, o sea, alrededor de 1.7 V.

Supóngase ahora que alguna de las entradas o ambas caen a 0.2 V. Entonces T_1 se polariza hasta la saturación en el modo normal, de manera que la corriente de colector de T_1 extrae la carga de la región de base de T_2 . Con T_2 cortado, la base de T_4 está en 0 V y se corta T_4 . T_3 es polarizado por la corriente que pasa por el resistor de 1.6 k Ω (R_3) hasta un grado que depende de la demanda de corriente en la salida C. La caída a través de R_3 es muy pequeña para cargas ligeras, de manera que el nivel de salida en C es $V_{CC} - V_{BE3} - V_{D3}$, que vale unos 3.5 V y corresponde al 1 lógico.

La operación se resume en la tabla de verdad de la figura 28-11c, que identifica el circuito como una compuerta NAND de dos entradas. La característica de transferencia de voltaje de entrada y salida (fig. 28-11d), donde V_i se aplica a las entradas A y B en forma simultánea, se deduce con detalle en otra par-

te⁴. La porción inclinada de la característica entre $V_i = 0.55$ y 1.2 V corresponde al paso de T_2 por la región activa al ir del corte a la saturación.

Los diodos D_1 y D_2 se incluyen para amortiguar el "zumbido" que puede ocurrir, por ejemplo, cuando se propagan cambios rápidos en el nivel de voltaje por una distancia apreciable (20 cm o más) de la microcinta formada por interconexiones del tablero de circuitos impresos. Las sobretensiones negativas se fijan a los 0.7 V a través del diodo directamente polarizado.

La combinación en serie del resistor de 130 Ω T_3 , D_3 y T_4 en el circuito de la figura 28-11a, que forma lo que se conoce como circuito de salida con polo tótem, proporciona un accionamiento de baja impedancia en los modos de fuente (salida C = 1) y de consumo (C = 0) y contribuye de manera significativa a la velocidad relativamente alta de la TTL. Las corrientes de fuente y de consumo disponibles, que están muy por encima de los requisitos normales del estado estable, entran en acción durante la carga y descarga de cargas capaci-

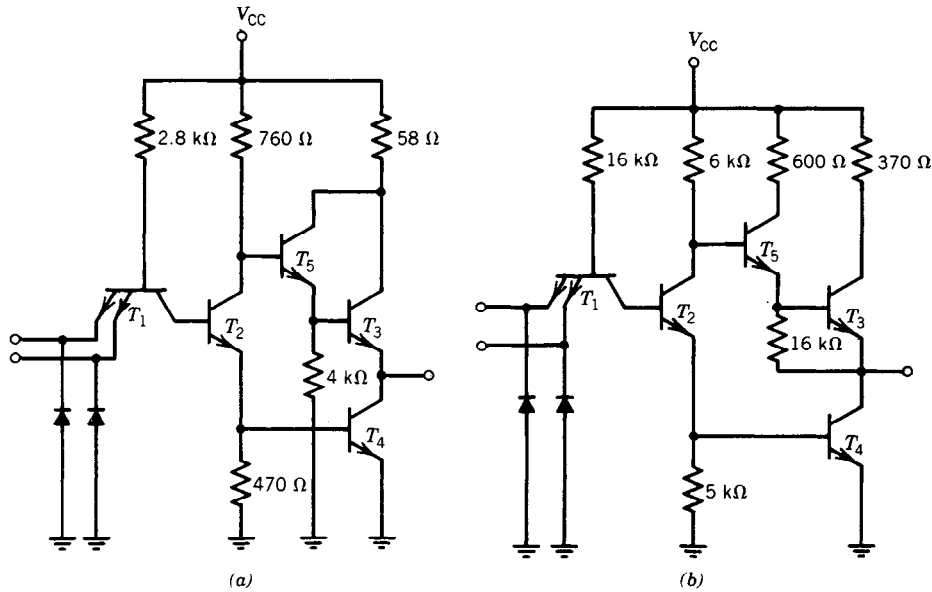


Fig. 28-12. Estados NAND de dos entradas de lógica transistor-transistor (TTL) modificada: a) tipo 74H00 y b) tipo 74L00.

tivas. Idealmente, T_3 debe tener una ganancia de corriente muy grande y el resistor de $130\ \Omega$ se debe reducir a 0. Sin embargo, esto último produciría una corriente de carga en cortocircuito que sobrecalentaría T_3 , ya que éste no se podría saturar. En todas las familias TTL que no sean la estándar que se muestra en la figura 28-11a se utiliza alguna forma de conexión Darlington para T_3 , que produce una mayor ganancia de corriente y elimina la necesidad del diodo D_3 . La caída a través de D_3 se sustituye por el voltaje de emisor de base del transistor agregado T_5 .

Esta conexión aparece en la figura 28-12a, que es un ejemplo de la serie 74Hxx de compuertas TTL en las que se acepta un mayor consumo de energía a cambio de mayor velocidad; por otra parte, en la figura 28-12b se presenta una compuerta de la serie 74Lxx en la cual se sacrifica velocidad por menor disipación de energía².

Todas las familias TTL tienen ejemplos de compuertas de colector abierto. En la figura 28-13 se ilustra el circuito de compuertas NAND de colector abierto con dos entradas 7403. El valor adecuado del resistor de activación externo depende de la compuerta y de la aplicación. La disipación máxima permitida para el transistor de colector abierto fija un límite inferior sobre el valor de la resistencia. Para aplicaciones de compuertas AND interconectadas, el intervalo de resistencia depende de cuantas salidas se interconecten y de la carga accionada por las salidas interconectadas. En libros de datos se dan algunas fórmulas^{2,9}. Como la configuración de colector abierto no tiene el aumento de la velocidad asociado con un resistor de activación activo, la demora en la propagación de bajo a alto (t_{PLH}) es aproximadamente el doble de la propia de la salida de polo tótem. Nótese que las salidas de polo tótem no

deben interconectarse, ya que podrían resultar unas corrientes excesivas en el circuito de activación activo.

TTL no saturada. Dos familias TTL, la Schottky (74Sxx) y la Schottky de baja potencia (74LSxx), pueden clasificarse como de lógica no saturada. Los transistores de estos circuitos se mantienen fuera de saturación por medio de la conexión de diodos Schottky con el ánodo a la base y el cátodo al colector⁴. Los diodos Schottky se forman a partir de uniones de metal y un semiconductor tipo n , donde el metal actúa como región p . Por tanto, como no hay transportadores minoritarios en la región de la unión directamente polarizada, se elimina el tiempo de almacenamiento que se requiere para desaturar una unión pn . La caída direc-

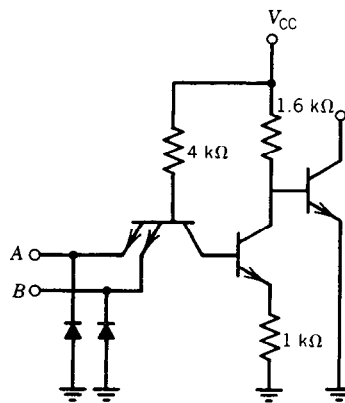


Fig. 28-13. Compuerta NAND de dos entradas con colector abierto.

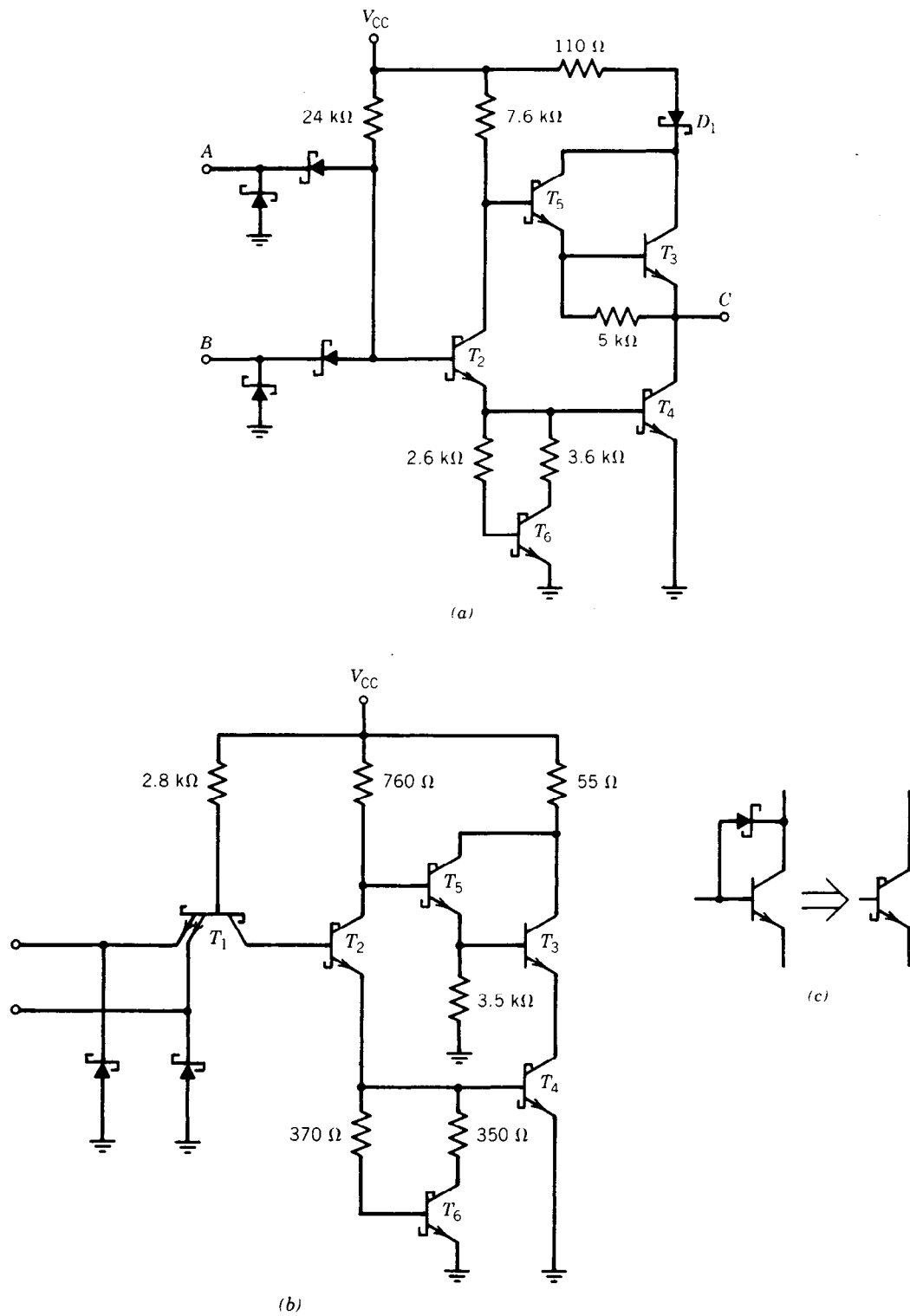


Fig. 28-14. Lógica no saturada de lógica de transistor-transistor (TTL): a) compuerta NAND de dos entradas tipo 74LS00; b) compuerta NAND de dos entradas tipo 74S00; c) significado del símbolo del transistor Schottky.

Tabla 28-1. Comparación de las compuertas NAND de dos entradas de lógica transistor-transistor (TTL)

Tipo de TTL	Corriente de alimentación		Tiempo de retardo en la propagación		Márgenes de ruido		Factor de carga H/L	Factor de activación H/L	Egresancia
	I_{CCH}^a (mA)	I_{CCL} (mA)	t_{PLH} (ns)	t_{PHL} (ns)	NM_H (V)	NM_L (V)			
74F00	2.8	10.2	2.9	2.6	0.7	0.3	0.5/0.375	25/12.5	33
74S00	10	20	3	3	0.7	0.3	1.25/1.25	25/12.5	10
74H00	10	26	5.9	6.2	0.4	0.4	1.25/1.25	12.5/12.5	10
74LS00	0.8	2.4	9	10	0.7	0.3	0.5/0.25	10/5	20
7400	4	12	11	7	0.4	0.4	1/1	20/10	10
74L00	0.44	1.16	35	31	0.4	0.5	0.25/0.1125	5/2.25	20

^a Véase en el texto la explicación de las abreviaturas.

tamente polarizada a través de un diodo Schottky es de alrededor de 0.3 V. Esto fija al colector en 0.3 V menos que la base, conservando V_{CE} por encima del umbral de saturación de 0.3 V. En la figura 28-14 se presentan circuitos para las compuertas NAND de dos entradas 74LS00 y 74S00^{2,3,9}. El símbolo especial del transistor es una notación abreviada que indica la presencia del diodo Schottky.

Obsérvese que estos dos circuitos tienen un transistor de desactivación activo T_6 que sustituye a la resistencia de desactivación conectada a T_2 en la figura 28-12. La adición de T_6 reduce los tiempos de encendido y apagado de T_4 . Además, la característica de transferencia de estos dispositivos se mejora ajustando la región inclinada entre $V_i = 0.55$ y 1.2 V (fig. 28-11d). Esto sucede debido a que T_2 no puede hacerse activo, sino hasta que se ha encendido T_6 , lo que requiere cuando menos 1.2 V en la entrada⁴.

El circuito AND de diodos del 74LS00 en lugar del transistor multiemisor hará posibles niveles de entrada máximos sustancialmente mayores que los 5.5 V especificados para todas las otras familias TTL^{2,9}. Las corrientes de fuga de entrada del 74LSxx se especifican en $V_i = 10$ V, y son posibles niveles de voltaje de entrada de hasta 15 V. El 74LSxx tiene la característica adicional del diodo Schottky D_1 en serie con el resistor de salida de 100 Ω . Esto permite activar la salida a 10 V sin provocar una disrupción inversa de T_5 . Las características relativas de las diversas versiones de la compuerta NAND de dos entradas TTL se comparan en la tabla 28-1. El 74F00 es una de las nuevas tecnologías que han dado origen a la TTL Schottky mejorada^{10,11}.

Consideraciones de diseño de TTL. Antes de emprender la construcción de un sistema de lógica, se debe consultar información y recomendaciones^{2,3,9}. A continuación se dan algunos consejos importantes para tener una referencia sencilla:

1. **Alimentación, desacoplamiento y conexión a tierra.** El voltaje alimentador debe ser de 5 V, con factor de ondulación menor del 5% y regulación mejor del 5%. Cuando un ducto o bus alimenta paquetes del mismo tablero de cir-

cuitos impresos, debe haber un capacitor de desacoplamiento de 0.05 μ F por cada cinco a diez encapsulados entre el ducto y tierra. Si se utiliza un ducto a tierra, debe ser lo más ancho posible y circundar todos los encapsulados del tablero. El uso de un plano de tierra, si es posible, es muy deseable. Si se utiliza un ducto a tierra largo, ambos extremos han de conectarse al punto de tierra común del sistema.

2. **Compuertas y entradas no usadas.** Si no se utiliza una compuerta de un encapsulado, sus entradas deben conectarse en bajo o alto, lo que da por resultado la corriente alimentadora más baja. Por ejemplo, la 7400 extrae el triple de corriente con la salida baja que con la salida alta, de manera que las entradas de una compuerta 7400 no usada se deben conectar a tierra. Sin embargo, una entrada no usada de una compuerta se debe conectar de manera que no afecte el funcionamiento de las entradas restantes. Para una compuerta NAND 7400, una entrada de este tipo se conecta en alto o en paralelo con una entrada en uso. Es necesario tener presente que las entradas conectadas en paralelo cuentan como dos cuando se determina la egresancia. Las entradas que se conectan en modo alto se pueden conectar ya sea a V_{CC} a través de una resistencia de 1 k Ω o una mayor (como protección contra sobrevoltajes de alimentación) o a la salida de una compuerta no usada, cuya entrada establece una salida alta permanente. Varias entradas pueden compartir una resistencia de protección común. La TTL Schottky de baja potencia no requiere resistencia, ya que las entradas de 74LSxx toleran hasta 15 V sin disrupción. Si las entradas de la Schottky de baja potencia se conectan en paralelo y se excitan como una sola entrada, se reduce la velocidad de conmutación, en contraste con otras familias TTL¹¹.
3. **Interconexión.** El uso de longitudes de línea de hasta 10 pulg (5 pulg para el 74S) no requiere precauciones especiales, salvo que en algunas situaciones críticas las líneas no se pueden extender paralelas una distancia apreciable sin pro-

Tabla 28-2. Comparación de las compuertas NOR cuádruples de dos entradas de lógica acoplada por el emisor (ECL) ($V_{TT} = V_{EE} = 5.2$ V, $V_{CC1} = V_{CC2} = 0$ V)

Tipo de ECL	Terminal de alimentación V_{EE} (V)	Corriente de alimentación I_E (mA)	Tiempo de retardo en la propagación		Tiempo de transición		Márgenes de ruido		Carga de prueba
			t_{PLH}^a (ns)	t_{PHL} (ns)	t_{TLH}^b (ns)	t_{THL}^b (ns)	NM_H (V)	NM_L (V)	
	ECL II								
1012	-5.2	18 ^c	5	4.5	4	6	0.175	0.175	Egresancia de 3
95102	-5.2	11	2	2	2	2	0.14	0.145	50 Ω
10102	-5.2	20	2	2	2.2	2.2	0.135	0.175	50 Ω
ECL III									
1662	-5.2	56 ^c	1	1.1	1.4	1.2	0.125	0.125	50 Ω
100102 ^d	-4.5	55	0.75	0.75	0.7	0.7	0.14	0.145	50 Ω
11001 ^e	-5.2	24	0.7	0.7	0.7	0.7	0.145	0.175	50 Ω

^a Véase en el texto la explicación de las abreviaturas.

^b Niveles del 20 al 80%.

^c Valor máximo (todos los otros valores son típicos).

^d Compuerta NOR/OR quintuple de dos entradas.

^e Compuerta NOR/OR doble de 5/4 entradas.

vocar interferencia debida al acoplamiento capacitivo entre ellas. Para conexiones de líneas de transmisión, una compuerta debe activar una sola línea, y una línea debe terminar en una sola entrada de compuerta. Si los sobreimpulsos constituyen un problema, es necesario utilizar un resistor de 25 a 50 Ω en serie con la entrada de la compuerta de activación, y la entrada de la compuerta receptora debe activarse a 5 V a través de un resistor de 1 k Ω . Es necesario que las compuertas de activación y recepción tengan capacitores de desacoplamiento propios entre el V_{CC} y las puntas de conexión a tierra. Las líneas paralelas deben tener una línea conectada a tierra que las separe para evitar la interferencia.

- Combinación de subfamilias de TTL.** Aun los sistemas secuenciales sincrónicos tienen a menudo características asincrónicas, como recolocación, precolocación, carga, etc. La combinación de la TTL 74S de alta velocidad con una TTL de menor velocidad (la 74LS, por ejemplo) en algunas aplicaciones puede ocasionar problemas de sincronización que originan un comportamiento anómalo; este tipo de combinación suele evitarse.

28.5.2 Lógica acoplada por el emisor (ECL)

La ECL es una familia de lógica no saturada en la cual la saturación se evita operando los transistores en la configuración de colector común. Esta característica, en combinación con una diferencia menor (menos de 1 V) entre los niveles de voltaje HIGH (alto) y LOW (bajo) que en otras familias lógicas, hace de la ECL la lógica más veloz. En la figura 28-15 se presenta el diagrama circuital de una versión muy difundida de la compuerta ECL básica de dos entradas¹². Las terminales de suministro de energía V_{CC1} , V_{CC2} , V_{EE} y V_{TT}

sirven para dar flexibilidad a la polarización. En la operación normal, V_{CC1} y V_{CC2} están conectados a una tierra común, V_{EE} se polariza a -5.2 V y V_{TT} se polariza a -2 V. Con estos valores, el voltaje nominal del 0 y el 1 lógicos es respectivamente de -1.75 y -0.9 V¹². La operación con las terminales V_{CC} conectadas a tierra maximiza la inmunidad a la interferencia de ruido⁴. Mediante una breve descripción de la operación del circuito se verificará que ninguno de los transistores se satura. En el siguiente análisis V_{CC1} y V_{CC2} se conectan a tierra, V_{EE} es -5.2 V y V_{TT} es -2 V. Las caídas de los diodos y los voltajes emisores de base de los transistores activos son de 0.8 V.

Obsérvese en primer lugar que el divisor de voltaje de diodo-resistor (D_1 y D_2) establece un voltaje de referencia de -0.55 V en la base de T_3 , que se traduce en -1.35 V en la base de T_2 . Cuando alguna de las entradas A y B o ambas están en el nivel del 1 lógico de -0.9 V, los emisores de T_{1A} , T_{1B} y T_2 serán 0.8 V menores, en -1.7 V. Esto establece el voltaje emisor de base de T_2 en $-1.35 - (-1.7) = 0.35$ V, de manera que T_2 se corta. Con T_2 apagados, T_4 se polariza hacia la región activa y su emisor estará aproximadamente en -0.9 V, que corresponde a un 1 lógico en la salida ($A + B$). La mayor parte de la corriente que pasa por el resistor emisor de 365 Ω , que es $[-1.7 - (-5.2)]/0.365 = 9.6$ mA, fluye por el resistor colector de 100 Ω , haciendo caer el voltaje de base de T_5 a -0.96 V. Por tanto, el nivel de voltaje en la terminal de salida designada ($A + B$) es -1.76 V, que corresponde a un 0 lógico.

Cuando ambas entradas A y B están en el nivel LOW de -1.75 V, T_2 estará activo, con su voltaje emisor en $-1.35 - 0.8 = -2.15$ V. La corriente que pasa por el resistor de 365 Ω se convierte en $[-2.15 - (-5.2)]/0.365 = 8.2$ mA. Esta corriente fluye a través del resistor de 112 Ω , desactivando la base de T_4 a -0.94 V, de manera que la salida ($A + B$) queda en el

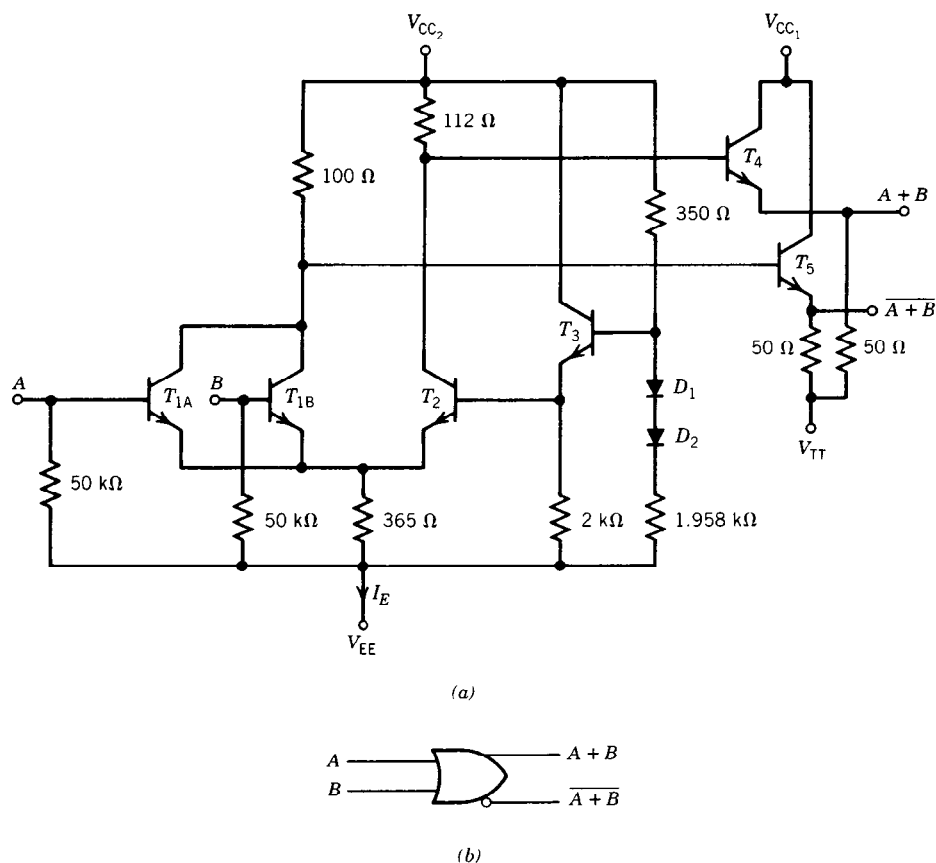


Fig. 28-15. Compuerta básica de lógica acoplada por el emisor (ECL 10102): *a*) circuito; *b*) símbolo.

nivel LOW de -1.75 V. Con T_{1A} y T_{1B} cortados, la base de T_5 está en la proximidad de 0 V, y la salida ($\overline{A + B}$) queda por tanto en el nivel HIGH nominal de -0.9 V.

Obsérvese que los transistores de salida T_4 y T_5 están siempre activos y funcionan como seguidores de emisor, proporcionando las bajas impedancias de salida que se requieren para accionar cargas capacitivas. Cuando T_{1A} , T_{1B} o ambos se encienden, y en consecuencia T_2 se apaga, la transición se realiza con muy poca variación de corriente en el resistor emisor de 365Ω . Resulta que la corriente de alimentación de V_{EE} no experimenta los aumentos y disminuciones repentinos que prevalecen en la TTL, con lo cual se elimina la necesidad de capacitores de desacoplamiento. Ésta es una razón importante por la cual la ECL puede operarse en forma óptima con los bajos márgenes de ruido inherentes a la lógica que tiene una diferencia relativamente pequeña entre los niveles de voltaje HIGH y LOW (tabla 28-2). Los cambios de nivel relativamente pequeños entre LOW y HIGH también hacen posibles cortos tiempos de propagación sin tiempos de ascenso y descenso excesivamente reducidos. Esto abate los efectos del acoplamiento capacitivo residual entre las compuertas, con lo que se

reduce el margen de ruido requerido. Por esta razón, el ECL más rápido (100xxx) no debe utilizarse cuando la velocidad de la serie 10xxx sea suficiente. En la tabla 28-2 se comparan tres series ECL. Los tiempos de propagación t_{PLH} y t_{PHL} y los tiempos de transición t_{TLH} y t_{THL} se definen en la figura 28-10. Los tiempos de transición son de los niveles del 20 al 80%.

Los resistores de desactivación de 50 Ω (fig. 28-15) se conectan en forma externa. Por tanto, las salidas de varias compuertas pueden compartir un resistor de desactivación común para formar una conexión OR interconectada. Las salidas de emisor abierto también permiten flexibilidad para activar las líneas de transmisión, cuyo uso en la mayor parte de los casos es obligatorio para interconectar esta lógica de alta velocidad. Una interconexión de par trenzado se puede activar empleando las salidas complementarias ($A + B$) y ($A + B$) como salida diferencial. Tal línea debe terminar en un receptor de líneas ECL (10114)¹³.

Dado que la ECL se utiliza en aplicaciones de alta velocidad, es necesario aplicar técnicas especiales en la disposición e interconexión de pastillas en los tableros de circuitos. Los usuarios deben consultar los manuales de diseño publicados por los proveedores antes de construir un sistema de lógica ECL¹⁴.

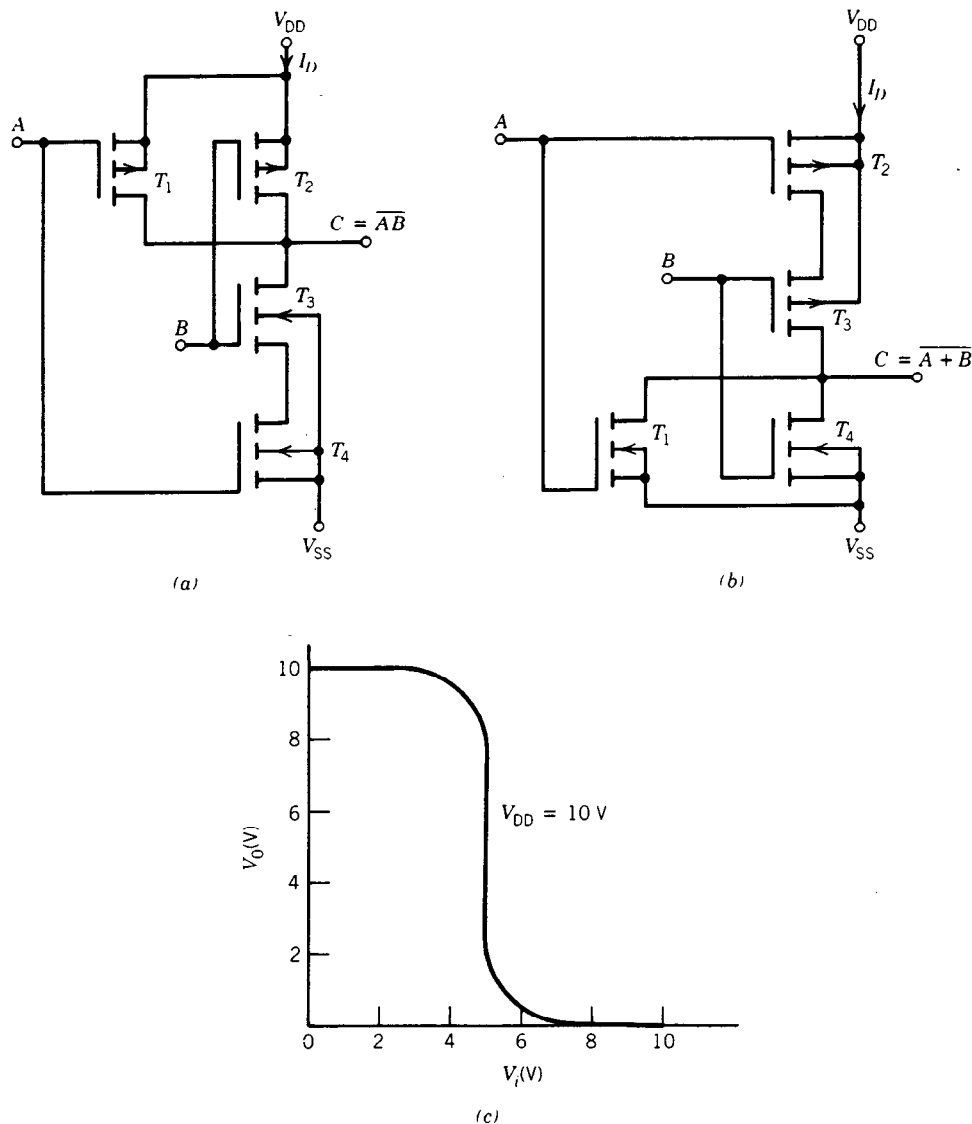


Fig. 28-16. Lógica de semiconductores de metal y óxido complementarios (CMOS): a) compuerta NAND; b) compuerta NOR; c) característica de transferencia del inversor.

Si bien la ECL no es compatible con ninguna otra familia de lógica, se dispone de buffers de vinculación, llamados traductores. En particular, el 10124 convierte los niveles de salida de TTL en niveles complementarios de ECL, y el 10125 convierte salidas de ECL de una sola terminación o diferenciales en niveles de TTL. Entre otras aplicaciones, estos traductores hacen posible el uso de ECL para satisfacer los requisitos de máxima velocidad de un sistema, mientras que en el resto del sistema se utiliza la TTL más austera. Otro traductor es el 10177, el cual convierte los niveles de salida de ECL en niveles de semiconductores de metal y óxido de canal n (NMOS). Éste está diseñado para vincular ECL con sistemas de memoria de canal n .

28.6 LÓGICA DE SEMICONDUCTORES DE METAL Y ÓXIDO COMPLEMENTARIOS (CMOS)

La tecnología de los semiconductores de metal y óxido (MOS) prevalece en los sistemas LSI debido a las elevadas densidades de circuitos que se logran con estos dispositivos. En los primeros sistemas LSI se emplearon MOS de canal p , y siguen siendo los más económicos de producir debido a los mayores logros alcanzados por la más vasta experiencia que se tiene con la tecnología PMOS. Sin embargo, los PMOS están siendo sustituidos a grandes pasos por los NMOS (MOS de canal n), que tienen las ventajas de ser más

rápidos (ya que los electrones tienen mayor movilidad que los huecos) y tener compatibilidad con TTL⁵. Además, la lógica NMOS tiene mayor densidad de función/área de pastilla que la PMOS; de hecho la mayor densidad de cualquiera de las tecnologías actuales. No obstante, el uso de NMOS y PMOS está limitado a fabricaciones LSI y VLSI. La única lógica MOS disponible como SSI y MSI es la CMOS (de MOS complementarios).

La lógica CMOS es más rápida que la NMOS y la PMOS, y utiliza menos energía por función que ninguna otra lógica. Si bien es adecuada para LSI, es más costosa y requiere un área de pastilla un tanto mayor que la NMOS o la PMOS. En muchos aspectos no es superada en aplicaciones SSI y MSI. Es tan rápida como la TTL estándar, y tiene el mayor margen de ruido de cualquier tipo de lógica. Al ser compatible con la TTL Schottky de baja potencia, su incapacidad de activar cargas de demanda de corriente alta ($I_{OL_{max}} = 0.36 \text{ mA}$) no es una limitación grave.

Las compuertas NAND o NOR califican como la compuerta CMOS básica de dos entradas, ya que los circuitos de ambas son igualmente simples (fig. 28-16). Todos los transistores de efecto de campo son tipos de intensificación que se cortan cuando el voltaje de compuerta a fuente es de 0 V. Basándose en la figura 28-16a y suponiendo que V_{SS} está al potencial de tierra, obsérvese que con A y B en un nivel positivo (1 lógico), los FET de canal n T_3 y T_4 estarán ambos encendidos y los FET de canal p T_1 y T_2 estarán ambos apagados. Esto hace que la salida de C sea 0 V (0 lógico). Si A , B o ambas son bajas, T_4 , T_3 o ambos estarán apagados, y T_1 , T_2 o ambos estarán encendidos. Esto desconecta la salida C de tierra y la conecta a V_{DD} (1 lógico). Por tanto, el circuito corresponde a una compuerta NAND de dos entradas en lógica positiva. Mediante un razonamiento similar se establece que el circuito de la figura 28-16b es una compuerta NOR de lógica positiva de dos entradas.

Una ventaja única de la lógica CMOS es que para todas las combinaciones de entrada, la corriente de estado estable de V_{DD} a V_{SS} es casi cero debido a que cuando menos uno de los FET en serie está abierto. Dado que los circuitos CMOS de cualquier complejidad son interconexiones de las compuertas básicas, las corrientes de reposo de estos circuitos son extremadamente pequeñas. Lo anterior es una ventaja evidente que se vuelve necesaria para la realización de relojes digitales, por ejemplo, y que aminora los problemas de disipación de calor en pastillas de alta densidad. Asimismo, una característica de los circuitos digitales con CMOS que vale la pena notar es la ausencia de componentes que no sean FET. Este atributo, que comparten PMOS y NMOS, contribuye a la mucho mayor densidad de función/área de pastilla que es posible con TTL o ECL. Durante el tiempo en que la salida de una compuerta CMOS esté en conmutación habrá flujo de corriente de V_{DD} a V_{SS} , debido en parte a la carga de capacitancias de unión y en parte a que la trayectoria que existe entre V_{DD} y V_{SS} se cierra momentáneamente cuando los FET se encienden y apagan⁴. Esto hace que la corriente alimentadora aumente

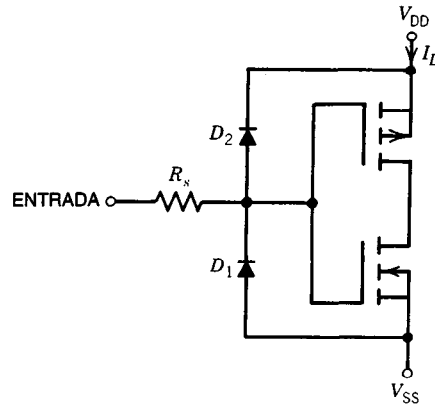


Fig. 28-17. Protección por diodos de compuertas de los transistores de entrada. $200 \Omega \leq R_s \leq 1.5 \text{ k}\Omega$ ^{15,16}.

de manera proporcional a la frecuencia de conmutación en un circuito CMOS. Los fabricantes especifican que el voltaje de suministro de CMOS estándar puede variar en el intervalo de $3 \text{ V} \leq V_{DD} - V_{SS} \leq 18 \text{ V}$, pero las velocidades de conmutación son inferiores para los voltajes menores, debido principalmente al aumento de las resistencias de los transistores "encendidos". La salida conmuta entre bajo y alto cuando la entrada está a medio camino entre V_{DD} y V_{SS} , y el nivel 1 lógico de salida será V_{DD} y el nivel 0 lógico V_{SS} (fig. 28-16c). Si el circuito CMOS se opera con $V_{DD} = 5 \text{ V}$ y $V_{SS} = 0 \text{ V}$, los niveles V_{DD} y V_{SS} serán casi compatibles con TTL, salvo que la salida alta del polo tótem de TTL de 3.4 V es marginal como un 1 lógico para CMOS. Para remediar esto, cuando se activa un circuito CMOS con TTL se debe utilizar un resistor de activación de 3.3 k Ω entre la salida TTL y la terminal de alimentación común V_{CC} , V_{DD} . Esto eleva V_{OH} de la salida de TTL a 5 V¹³.

Todas las entradas CMOS están protegidas con diodos para evitar que se acumule carga estática en las compuertas de los FET y perfore la capa aislante de óxido. En la figura 28-17 se ilustra una configuración típica. Los diodos D_1 y D_2 fijan las compuertas de los transistores entre V_{DD} y V_{SS} . Se debe tener cuidado para evitar voltajes de entrada que provocarían corrientes excesivas en los diodos. Por esta causa los fabricantes especifican una restricción del voltaje de entrada desde $V_{SS} - 0.5 \text{ V}$ hasta $V_{DD} + 0.5 \text{ V}$. La resistencia R_s ayuda a proteger los diodos contra corrientes excesivas pero se introduce a expensas de la velocidad de conmutación, que es reducida por la constante de tiempo de esta resistencia y las capacitancias de unión. Los tiempos de propagación de la compuerta NAND de dos entradas son por lo común de 125 ns en $V_{DD} - V_{SS} = 5 \text{ V}$, 50 ns en $V_{DD} - V_{SS} = 10 \text{ V}$ y 40 ns en $V_{DD} - V_{SS} = 15 \text{ V}$. Debido a la resistencia de salida relativamente alta de la lógica CMOS en los estados de entrada HIGH y LOW, estos tiempos de propagación son muy sensibles a la carga capacitiva.

En la tabla 28-3 se presentan las características a 25 °C, entre ellas los tiempos de propagación y tran-

Tabla 28-3. Comparación de las compuertas NAND cuádruples de dos entradas de lógica de semiconductores de metal y óxido complementarios (CMOS) ($V_{SS} = 0$ V)

Tipo de CMOS	Terminal de alimentación V_{DD} (V)	Corriente de alimentación $I_{Dmáx}$ (μ A)	Tiempo de transición		Tiempo de retardo en la propagación t_{PLH} t_{PHL} (ns)	Márgenes de ruido		Carga de prueba C_L/R_L (pF/k Ω)	Egresancia
			t_{TLH}^a (ns)	t_{THL} (ns)		NM_H (V)	NM_L (V)		
4011B	5	1	100	100	125	1.45	1.45	50/0.2	6
	10	2	50	50	50	2.95	2.95	50/0.2	6
	15	4	40	40	40	3.95	3.95	50/0.2	6
4011UB	5	1	180	100	90	0.95	0.95	50/0.2	6
	10	2	90	50	50	1.95	1.95	50/0.2	6
	15	4	65	40	40	2.45	2.45	50/0.2	6

^a Véase en el texto la explicación de las abreviaturas.

sición típicos (definidos para los puntos del 10 al 90% en la fig. 28-10). La cifra de egresancia dada es conservadora, y se basa en la capacitancia de carga de prueba estándar para mediciones de tiempo y la máxima capacitancia garantizada en cualquier entrada de compuerta CMOS de 7.5 pF. La cifra de egresancia puede excederse sin otro problema que el incremento en los tiempos de conmutación. Basándose en la más desfavorable relación de corriente de activación sobre corriente de entrada disponible, la egresancia sería del orden de los 400.

Nótese que en la tabla 28-3 se proporcionan datos de una compuerta B en serie (designada como xxxxB), y una compuerta UB en serie (xxxxUB). Las compuertas UB en serie sin las etapas de buffer extra que se incluyen entre la entrada y la salida de las compuertas B en serie tienen mayores tiempos de transición (debido a la menor ganancia) y márgenes de ruido inferiores (por la misma causa).

El lector debe estar enterado de una nueva tecnología¹⁷ llamada CMOS "de alta velocidad" por varios fabricantes. Con el mismo consumo de energía que en la lógica CMOS ordinaria, la CMOS "de alta velocidad" es tan rápida como la Schottky de baja potencia y puede dar salida en abanico a 10 entradas Schottky de baja potencia.

28.6.1 Consideraciones del diseño de CMOS

El diseñador que aplique esta tecnología ha de consultar las recomendaciones de diseño y manejo de CMOS incluidas en varios de los libros de datos^{15,16,18}.

A continuación se hacen algunas recomendaciones seleccionadas para ilustrar la importancia de esta información:

1. Todas las entradas de CMOS no usadas deben conectarse a V_{DD} o V_{SS} , según sea adecuado para la operación correcta de la compuerta. Esta regla se aplica aun a entradas de compuertas no usadas, no sólo a fin de proteger las entradas

contra la posible acumulación de carga estática, sino para evitar una fuga innecesaria de corriente alimentadora. Las entradas de compuerta flotante hacen que todos los FET conduzcan, lo que desperdicia energía y calienta la pastilla innecesariamente¹³.

2. Las entradas de CMOS nunca deben activarse con el voltaje alimentador V_{DD} apagado, ya que esto podría dañar los diodos que protegen la entrada. Las entradas conectadas a conectores de borde se colocan en derivación por medio de resistores a V_{DD} o V_{SS} a fin de evitar esta posibilidad¹⁸.
3. Es necesario acondicionar las entradas de variación lenta mediante buffers disparadores de Schmitt con el fin de evitar las oscilaciones que pueden presentarse cuando una compuerta atraviesa lentamente la región de transición¹⁶.
4. No es posible utilizar con compuertas CMOS las configuraciones de compuertas AND interconectadas, ya que la conexión de una salida HIGH a una salida LOW colocaría dos FET en serie en la condición de "encendido" directamente en las terminales de alimentación de la pastilla¹⁸.
5. Las cargas capacitivas mayores de 5 000 pF a través de salidas de compuertas CMOS actúan como cortocircuitos y pueden sobrecalentar los FET de salida en las frecuencias más altas¹⁸.
6. Deben emplearse diseños que impidan la posibilidad de tener bajas impedancias (tales como las salidas del generador) conectadas a entradas de CMOS antes del activado de la pastilla de CMOS. La oscilación de corriente resultante cuando se enciende el V_{CC} puede dañar la entrada¹⁵.

Si bien esta lista de recomendaciones es incompleta, debe alertar al diseñador de CMOS sobre la importancia de la información que proporcionan los diversos fabricantes.

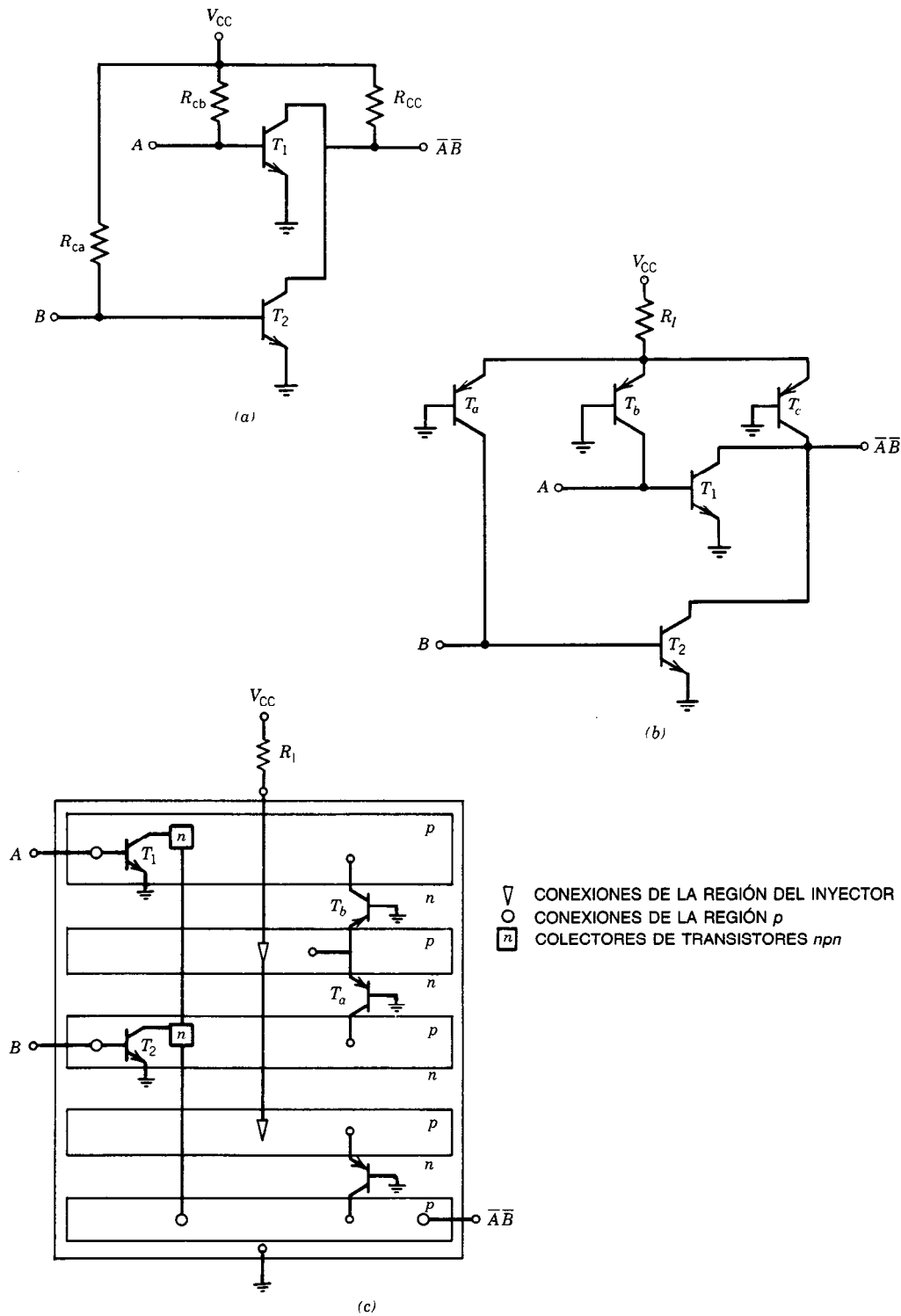


Fig. 28-18. Evaluación de la lógica integrada en inyección (IIL): a) compuerta NOR de lógica de transistores de acoplamiento directo (DCTL, de *direct coupled transistor logic*); b) compuerta NOR DCTL con inyección pnp; c) estructura física de la IIL (los transistores son simbólicos).

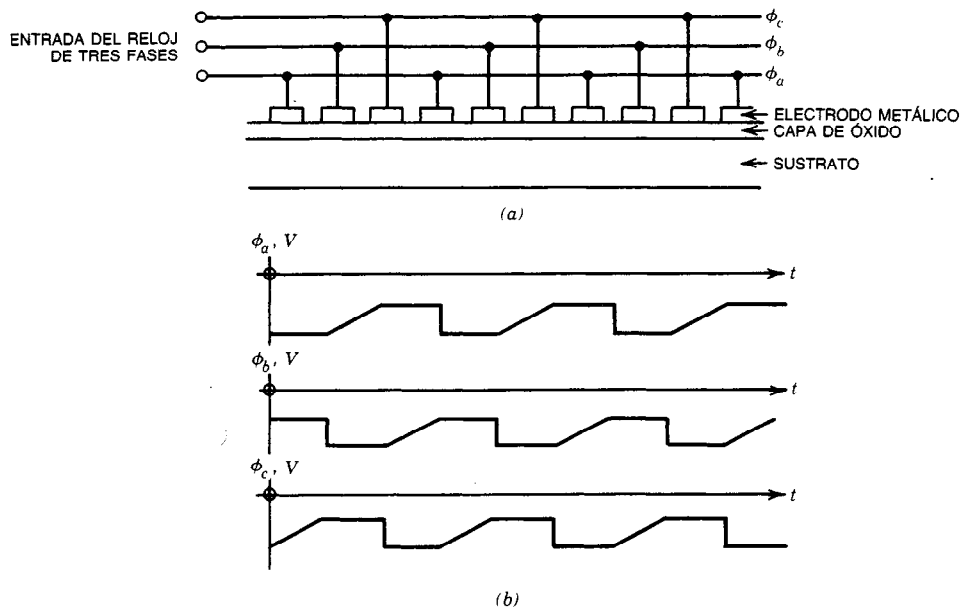


Fig. 28-19. Dispositivo acoplado a la carga: a) sección del registro de desplazamiento de entrada y salida en serie; b) onda de forma del reloj de tres fases.

28.7 ELECCIÓN DE UNA FAMILIA DE LÓGICA

Un diseñador de lógica que planifique un sistema con pastillas SSI y MSI descubrirá que se dispone de una extensa variedad de circuitos en las tres tecnologías: TTL, ECL y CMOS. La elección de qué tecnología dominará el sistema depende de cuáles sean las necesidades que a menudo entran en conflicto, como la velocidad, consumo de energía, inmunidad al ruido y facilidad de vinculación con entradas y salidas del sistema. Las tablas 28-1, 28-2 y 28-3 dan una buena indicación de la forma en que las tres tecnologías se relacionan con al menos las tres primeras de estas consideraciones. Algunas veces una decisión está bien definida. Si la necesidad de que la pérdida por energía estática sea baja es capital, la tecnología CMOS es la única alternativa. Cuando la frecuencia del reloj del sistema exceda de 100 MHz, se debe utilizar ECL. Para frecuencias menores de 80 MHz, resulta difícil justificar el uso de ECL en lugar de TTL Schottky, a menos que la tecnología ECL sea compatible con las entradas y salidas del sistema. Hasta la introducción en el mercado de la lógica CMOS "de alta velocidad", la Schottky de baja potencia fue en muchos casos la mejor solución intermedia entre velocidad y consumo de energía. Sin embargo, probablemente la CMOS "de alta velocidad" sea superior en todos los aspectos¹⁷.

Para frecuencias menores de 10 MHz, la tecnología CMOS suele ser la mejor alternativa. Además de tener las ventajas claras del bajo consumo de energía e inmunidad al ruido adecuada, tiene un extenso catálogo de dispositivos de MSI y LSI, lo que agrega flexibilidad al proceso de diseño. Entre estos dispositivos se cuen-

tan bloques fundamentales, tales como los contadores y registros de desplazamiento de muchas etapas, memorias estáticas y hasta microcomputadoras de una sola pastilla. La integración a esta escala no es práctica en TTL o ECL debido a las bajas densidades de las pastillas y a la mucho mayor disipación de energía de estas tecnologías. Aun en sistemas que requieren la capacidad de activación de la lógica TTL, se puede utilizar CMOS en la mayor parte del proceso de diseño, empleando buffers de CMOS (p. ej., el 4050B) para vincular la TTL en las salidas.

28.8 LÓGICA INTEGRADA EN INYECCIÓN (IIL)

La IIL es una configuración de compuertas bipolar que en su forma básica es análoga a la lógica de transistores de acoplamiento directo (DCTL)⁴. En esencia, este circuito consta de inversores de transistores *nnp* que comparten resistores colectores o de carga comunes para formar la lógica AND interconectada (fig. 28-18a), con lo que se implementa una compuerta NOR positiva. Estas compuertas no están disponibles en SSI, ya que el principal atributo de la IIL es que es una forma de alta densidad de lógica bipolar. La alta densidad se logra sustituyendo los resistores colectores (R_{ca} , R_{cb} y R_{cc} de la fig. 28-18a) por cargas activas en la forma de transistores laterales *pnp* (T_a , T_b y T_c en la fig. 28-18b). Una sola punta de contacto de la pastilla se conecta a V_{CC} a través de la resistencia externa R_I , con lo que se establece la corriente total que alimenta a los colectores de todos los transistores activos a través de los transistores laterales.

La arquitectura de la pastilla se indica en la figura 28-18c. Ahí también se presentan los símbolos de los transistores para mostrar las uniones por las cuales se implementan los transistores correspondientes de la figura 28-18b. Dado que las bases de todos los transistores *nnp* y los emisores de todos los transistores *npn* comparten una tierra común, toda la pastilla se fabrica sobre un sustrato tipo *n* conectado a tierra. Todos los bloques rectangulares largos son las regiones *p*, y las islas cuadradas (*n*) son las regiones *n* que constituyen los colectores de los transistores *p* más estrechas que *T₂*. Las regiones rectangulares *pnp* laterales se forman los emisores de inyección (de aquí el nombre denominan regiones de inyección). Obsérvese que en transistores "lógica en inyección". Obsérvese que en transistores laterales los flujos de corriente de emisor y colector son paralelos al sustrato, y en transistores verticales son perpendiculares al sustrato.

Una ventaja particular de la IIL es que la velocidad de máxima de conmutación aumenta con la magnitud de la corriente inyectada. Esta característica hace posible que el usuario negocie un punto adecuado de velocidad en función de la potencia mediante la selección de adecuada del valor de *R_i*. El producto de tiempo de propagación por potencia por compuerta para la IIL es de 0.1 a 0.7 pJ, en contraste con los aproximadamente 100 pJ de la TTL.

Debe hacerse hincapié en que la IIL sólo está disponible en encapsulados de MSI y LSI.

28.9 DISPOSITIVOS ACOPLADOS POR LA CARGA (CCD)

El término "dispositivo acoplado por la carga" (CCD, de *charge-coupled device*) describe una clase de circuitos integrados monolíticos cuya operación se basa en el principio de transferencia de paquetes de carga en el principio de transferencia por la carga es el proceso discretos¹⁹. El acoplamiento móvil almacenada en un elemento de almacenamiento de un semiconductor a elemento de almacenamiento adyacente similar. Un elemento de almacenamiento de almacenamiento es un "pozo" de potencial, creado en un canal de silicio impurificado por un electrodo. Como se puede observar aplica un voltaje adecuado. La carga almacenada es transferida en la figura 28-19, la carga apropiados de los electrodos por los cambios de voltaje apropiados de los electrodos adyacentes generados por un cronometraje externo.

La cantidad de carga en cada paquete representa la información. En aplicaciones digitales, un 1 lógico es la presencia de carga y un 0 lógico es su ausencia, o viceversa. Las únicas componentes digitales en las que se utiliza esta tecnología son los sistemas de memoria basados en el registro de desplazamiento de entrada y salida en serie (artículo 29.2). La carga se inyecta al pozo de entrada, y su llegada al pozo de salida se identifica como una condición HIGH en la salida de un registro dado. La unidad de la figura 28-19 sería activa-registro dado. Cada tercer electrodo está da por un reloj de tres fases. Cada tercer electrodo está interconectado y es llevado a uno de los relojes. Los

otros dos conjuntos de cada tercer electrodo se interconectan en forma análoga y son activados por las otras dos fases del reloj. Se usan voltajes de reloj negativos para transferir paquetes de carga positiva. Las frecuencias de pulsación del cronómetro llegan hasta 10 MHz.

Un CCD puede operar como registro de desplazamiento analógico, ya que la cantidad de carga de un paquete dado puede ser directamente proporcional a un nivel de voltaje analógico. Por tanto, una serie de paquetes de magnitudes correspondientes a una señal analógica muestreada en la entrada puede desplazarse a través del registro, simulando una línea de retardo. El CCD 311 es un registro de 130 bits que se puede cronometrar sobre el intervalo de frecuencia de 10 kHz a 15 MHz, para un tiempo de retardo de 13 μ s a 13 ms¹⁹.

REFERENCIAS BIBLIOGRÁFICAS

1. W. I. Fletcher, *An Engineering Approach to Digital Design*, Prentice-Hall, Englewood Cliffs, NJ.
2. *TTL Data Book*, Fairchild Camera and Instrument Corp., California.
3. *The TTL Data Book for Design Engineers*, Texas Instruments, Inc., Texas.
4. H. Taub y D. Schilling, *Digital Integrated Electronics*, McGraw-Hill, Nueva York.
5. L. A. Levanthal, *Introduction to Microprocessors: Software, Hardware, Programming*, Prentice-Hall, Englewood Cliffs, NJ.
6. C. Belove y D. Schilling, *Electronic Circuits, Discrete and Integrated*, 2.^a ed., McGraw-Hill, Nueva York.
7. L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
8. *The Integrated Circuit Data Book*, Motorola Semiconductor Products, Inc., Arizona.
9. *Low Power Schottky TTL*, Vol. 9, Serv. A, Motorola Semiconductor Products, Inc., Arizona.
10. *Fairchild Advanced Schottky TTL*, Fairchild Camera and Instrument Corp., California.
11. *Supplement to the TTL Data Book for Design Engineers*, 2.^a ed., Texas Instruments, Inc., Texas.
12. *ECL Data Book*, Fairchild Camera and Instrument Corp., Nueva York.
13. P. Horowitz y W. Hill, *The Art of Electronics*, Cambridge University Press, Cambridge, Gran Bretaña.
14. W. R. Blood, *MECL System Design Handbook*, 3.^a ed., Motorola Semiconductor Products, Inc., Arizona.
15. *CMOS Integrated Circuits*, Motorola, Inc., Arizona.
16. *CMOS Data Book*, Fairchild Camera and Instrument Corp., Nueva York.
17. *QMOS High-Speed CMOS Logic*, RCA Corp., New Jersey.
18. *RCA Integrated Circuits*, RCA Corp., New Jersey.
19. *MOS/CCD Data Book*, Fairchild Camera and Instrument Corp., California.

CAPÍTULO 29

Multivibradores biestables y registros

Thomas W. Parsons

Hofstra University
Hempstead, Nueva York

29.1 Multivibradores biestables

- 29.1.1 Circuito de interacoplamiento básico
- 29.1.2 Multivibrador biestable sincronizado
- 29.1.3 Multivibradores biestables D y J-K

- 29.1.4 Multivibradores biestables amo-esclavo y activados por el flanco

29.2 Registros

- 29.2.1 Registros de datos
- 29.2.2 Registros de desplazamiento
- 29.2.3 Aplicaciones del registro de desplazamiento

29.1 MULTIVIBRADORES BIESTABLES

Un multivibrador biestable (también llamado simplemente multivibrador, basculador o *flip-flop*) es un circuito lógico que tiene dos estados estables. Se puede colocar en uno u otro de estos estados mediante la aplicación de una señal de excitación adecuada a sus entradas, y permanece en el estado elegido una vez cesa la excitación. Por tanto, un multivibrador biestable es capaz de "recordar" la excitación aplicada.

29.1.1 Circuito de interacoplamiento básico

Todos los multivibradores biestables se basan en el circuito de interacoplamiento, también llamado enganchador (fig. 29-1)^{1,2,3}. La operación de una versión de multivibrador biestable S - R (fig. 29-1a) se puede apreciar con la ayuda del diagrama de relaciones de tiempo de la figura 29-2a. Las entradas R y S normalmente son 0. Si se aplica un 1 lógico a S , la salida \bar{Q} pasará a 0. Este 0 se aplica de inmediato a la entrada de la compuerta NOR superior. Ambas entradas de esta compuerta son ahora 0, de manera que Q , la salida, será un 1. Entonces se dice que el multivibrador se ha colocado o fijado.

El 1 de Q también se aplica a la entrada del NOR inferior. Si ahora la entrada S se devuelve a 0, la presencia del 1 de Q mantiene a \bar{Q} fija en 0. Por tanto, el multivibrador biestable retiene su colocación después de que las entradas han regresado a 0.

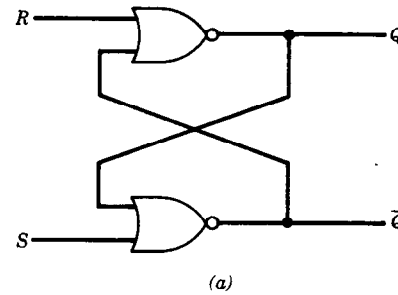
Si se aplica un 1 a la entrada R , la salida Q pasa a 0 y la salida \bar{Q} a 1. Ahora se dice que el multivibrador biestable se ha recolocado. Si R regresa a 0, las salidas conservan estos nuevos valores.

Si ambas entradas se colocaran en 1, las salidas serían 0. Dado que Q y \bar{Q} siempre tienen el objetivo de actuar como complementos (según implica la notación \bar{Q}), normalmente nunca se permite que R y S se fijen en forma simultánea en 1.

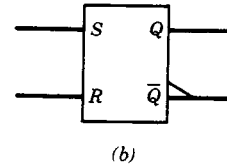
El símbolo lógico estándar de un multivibrador biestable S - R se muestra en la figura 29-1b. La salida \bar{Q} se denota mediante un pequeño triángulo rectángulo.

En la figura 29-1c se muestra otra versión de este circuito básico, con su diagrama de relaciones de tiempo correspondiente en la figura 29-2b. En esta versión, las entradas normalmente son 1 y el multivibrador biestable es colocado o recolocado por la aplicación de un 0 a la entrada apropiada. Es posible distinguir entre este multivibrador y el de la figura 29-1a de dos maneras: rotulando las entradas \bar{S} y \bar{R} , como en la figura 29-1c, o bien indicando una entrada de inversión, como se muestra en el símbolo lógico del multivibrador S - R de la figura 29-1d. En esta versión, con el fin de garantizar que Q y \bar{Q} sean complementos, no se permite que las entradas \bar{S} y \bar{R} sean ambas 0.

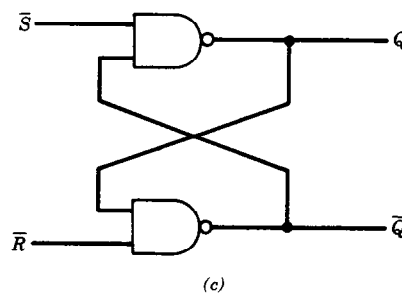
En un multivibrador biestable cualquiera, las entradas deben permanecer un tiempo mínimo para que el multivibrador reaccione. Esto puede observarse considerando la sincronización implicada en la operación de colocación que se acaba de escribir (fig. 29-2). Las señales aplicadas necesitan una cantidad de tiempo finita para propagarse a través de las compuertas NOR; sea



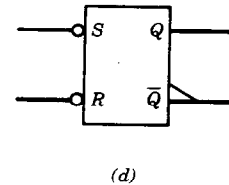
(a)



(b)



(c)



(d)

Fig. 29-1. Circuito de interacoplamiento (enganchador) básico: a) con entradas reales, mediante el uso de compuertas NOR; b) símbolo estándar; c) con entradas complementadas, mediante el empleo de compuertas NAND; d) símbolo estándar.

este tiempo t_{pd} . El 1 que se aplica a la entrada S debe permanecer el tiempo suficiente para que esta entrada se propague de regreso a la compuerta NOR inferior y enganche el multivibrador biestable en su estado colocado. Para esto, la entrada primero debe pasar la compuerta NOR inferior, haciendo que \bar{Q} pase a 0 después de un tiempo t_{pd} . Cuando \bar{Q} pasa a 0, la compuerta NOR superior se dirige hacia 1, de manera que el cambio en Q se demora t_{pd} segundos respecto al cambio en \bar{Q} . Por tanto, la duración total de la entrada S debe ser cuando menos de dos retardos o $2t_{pd}$. Si la señal dura menos, \bar{Q} puede cambiar de estado brevemente o quizá comience a hacerlo, pero Q no lo hará, y cuando S regrese a 0 el multivibrador volverá a

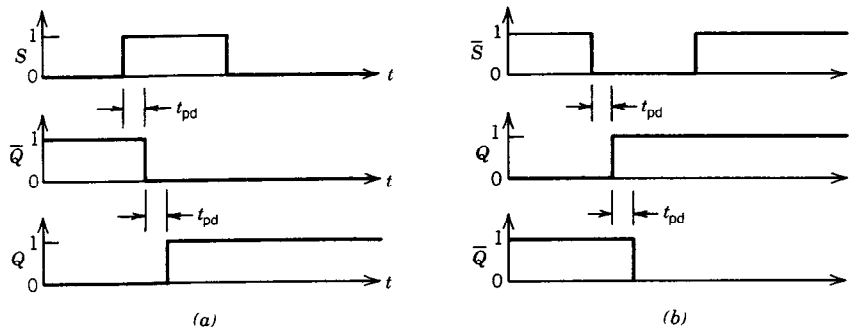


Fig. 29-2. Relaciones de tiempo del enganchador: a) con compuertas NOR; b) con compuertas NAND.

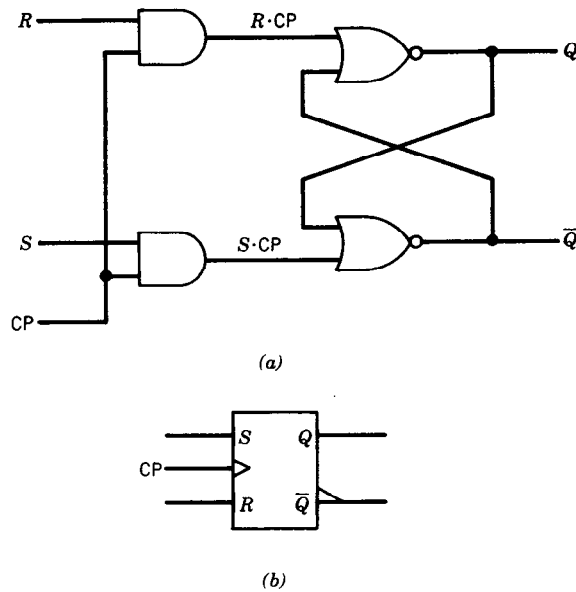


Fig. 29-3. Multivibrador biestable S-R sincronizado (a) y su símbolo estándar (b).

su estado inicial. Se puede plantear un argumento similar para la versión del circuito de la figura 29-1c, como lo ilustra el diagrama de relaciones de tiempo de la figura 29-2b.

29.1.2 Multivibrador biestable sincronizado

En la práctica, suele ser deseable sincronizar la operación de un multivibrador biestable con un pulso de reloj. En la figura 29-3a se presenta un multivibrador biestable S-R elemental sincronizado. Obsérvese que sólo se permite que el multivibrador capte y responda a las entradas de control mientras el pulso de reloj sea 1. En tanto que el pulso de reloj sea 0, el multivibrador permanecerá en el estado en que se colocó durante el pulso de reloj. El uso de multivibradores biestables sincronizados es la regla en lugar de la excepción, y en

lo sucesivo se supondrá que todos los multivibradores serán sincronizados, a menos que se indique en forma específica lo contrario.

En el diagrama de relaciones de tiempo de la figura 29-4 puede verse la operación del multivibrador biestable S-R sincronizado. Obsérvese que el multivibrador cambia de estado al inicio del pulso de reloj; es decir, en su flanco ascendente. El pulso de reloj debe durar el tiempo suficiente para que el efecto del nuevo valor de entrada se propague por el multivibrador. La amplitud mínima se determina por medio del mismo análisis que el del enganchador simple, que se consideró antes, y vuelve a resultar $2t_{pd}$. En todos los multivibradores biestables sincronizados (con la excepción del disparado por el flanco, que se describe más adelante), las entradas deben permanecer estables (es decir, sin cambio) lo que dure el pulso de reloj.

Tabla 29-1. Tabla de estado del multivibrador biestable S-R

R	S	$Q(t + 1)$
0	0	$Q(t)$
0	1	1
1	0	0
1	1	No está permitido

La operación de un multivibrador biestable se puede caracterizar mediante una tabla de estado, en la que se indica el valor de Q después de un pulso de reloj como función de la excitación aplicada a sus entradas de control. La tabla 29-1 es la tabla de estado de un multivibrador S-R. En esta tabla, $Q(t)$ es el valor de Q antes del pulso de reloj y $Q(t + 1)$ es su valor después.

El símbolo gráfico de un multivibrador S-R se muestra en la figura 29-3b. La entrada del pulso de reloj se presenta por medio de un pequeño triángulo dentro de la caja, y la salida \bar{Q} se distingue por medio de un pequeño triángulo rectángulo fuera de la caja.

29.1.3 Multivibradores biestables D y J-K

Además del multivibrador S-R existen otros dos tipos de uso común: los multivibradores D y J-K.

Multivibrador biestable D. Se ilustra en la figura 29-5, y su diagrama de relaciones de tiempo se presenta en la figura 29-6. Éste es en esencia un multivibrador biestable S-R de compuerta NAND con sus entradas conectadas por medio de un inversor, como se muestra en la figura 29-5a. Cuando se aplica un pulso de reloj, el nivel lógico presente en la entrada D se transfiere a la salida Q; entre pulsos de reloj, la entrada D se ignora. La tabla 29-2 es una tabla de estado del multivibrador D.

Multivibrador biestable J-K. Es el tipo más versátil. Se puede hacer que se dispare en el flanco ascendente o en el descendente del pulso de reloj. En la figura 29-7 se presentan los símbolos gráficos de multivibradores biestables. La tabla 29-3 es la tabla de estado del multivibrador J-K. Cuando ambas entradas J y K son 0, el estado del multivibrador se mantiene sin cambio durante un pulso de reloj; si ambas son 1, el multivibrador conmuta; es decir, sus salidas se complementan. Si $J = 1$ y $K = 0$, el multivibrador se fija en el siguiente pulso de reloj, y si $J = 0$ y $K = 1$, el multivibrador se borra en el siguiente pulso de reloj.

Tabla 29-2. Tabla de estado del multivibrador biestable D

D	$Q(t + 1)$
0	0
1	1

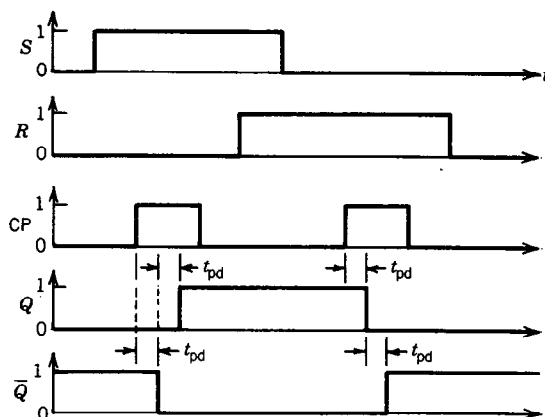


Fig. 29-4. Diagrama de relaciones de tiempo del multivibrador biestable S-R sincronizado.

Los circuitos internos de los multivibradores J-K y otros no siempre constan de las formas simples de compuertas NOR y NAND que se mostraron en la figura 29-1. El retardo de una entrada a una salida puede implicar varios retardos de compuertas, de manera que el tiempo total que se necesita para que las salidas del multivibrador se estabilicen será mayor de $2t_{pd}$.

En los diagramas de relaciones de tiempo de la figura 29-8 se supone un retardo efectivo t_{ef} para que se estabilicen las salidas después del flanco adecuado del pulso de reloj. Por sencillez, las transiciones de la salida se ilustran como si ocurrieran simultáneamente, retardadas t_{ef} de la transición del pulso de reloj.

Un multivibrador biestable de conmutación se puede formar a partir de un multivibrador J-K interconectando sus entradas J y K; un multivibrador D, colocando un inversor entre las entradas J y K, como en el caso de multivibrador S-R. Estas conexiones se presentan en la figura 29-9.

En multivibradores biestables sincronizados, con frecuencia es aconsejable proporcionar una entrada de colocación o recolocación auxiliar asincrónica, o sea, una entrada que no dependa de la disponibilidad de un pulso de reloj y pueda pasar por alto las otras entradas. Estas entradas frecuentemente se designan como de precolocación y borrado (para distinguirlas de las condiciones de colocación y recolocación del multivibrador S-R). El multivibrador J-K de la figura 29-10a tiene entradas de precolocación y borrado. En muchos tipos de multivibradores, estas entradas se complementan (fig. 29-10b).

29.1.4 Multivibradores biestables amo-esclavo y activados por el flanco

Los multivibradores biestables se emplean a menudo en la construcción de circuitos secuenciales, tales como los contadores. Estos circuitos se consideran en otras partes del presente libro, pero se pueden describir brevemente como uno o más multivibradores biestables controlados por circuitos lógicos aplicados a sus entra-

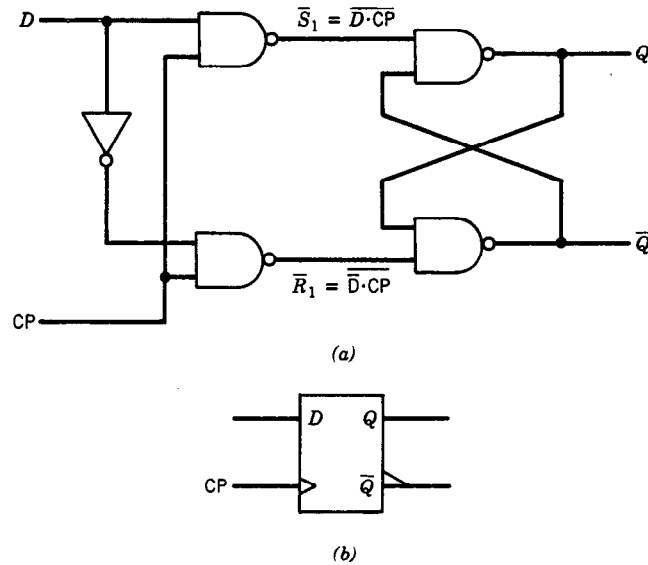


Fig. 29-5. Multivibrador biestable D sincronizado (a) y su símbolo estándar (b).

das de control. Los circuitos lógicos son activados en parte por señales externas, y en parte por las salidas de los multivibradores.

En un circuito secuencial, el pulso de reloj marca el punto en el que los multivibradores asumen nuevos estados en respuesta a señales de control. Estos nuevos estados, a su vez, dan por resultado un nuevo conjunto de señales de control que determinan las transiciones en el siguiente pulso de reloj. No obstante, con multivibradores simples del tipo que se muestra en la figura 29-2, es esencial que el pulso de reloj sea suficientemente breve para que las transiciones de estado se completen antes de que las nuevas señales de control lleguen a las entradas. De lo contrario no se cumple el requisito de que las entradas se mantengan sin cambio en todo el transcurso de los pulsos de reloj.

En algunos casos, la trayectoria de retroalimentación a través de los circuitos de control puede hacer que el multivibrador biestable oscile mientras el pulso de reloj sea 1. Existen muchas dificultades prácticas en la selección de una amplitud de pulso lo suficientemente breve para evitar estos problemas, y lo bastante larga para sincronizar los multivibradores en forma confiable. Hay dos maneras de obviar el problema.

Un multivibrador biestable amo-esclavo separa las funciones de captar las entradas de control y fijar los estados de salida. En la figura 29-11 se presenta un multivibrador biestable S-R amo-esclavo. Éste consta de dos multivibradores sincronizados en cascada. Obsérvese que el pulso de reloj que se aplica al segundo multivibrador es el complemento del que se aplica al primero. Cuando $CP = 1$, las entradas del amo son

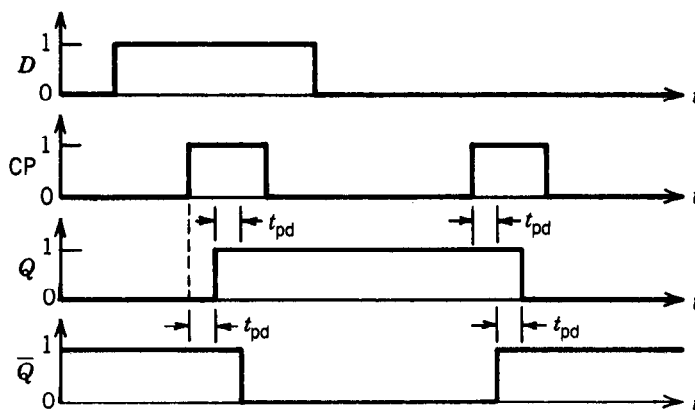


Fig. 29-6. Diagrama de relaciones de tiempo del multivibrador biestable D sincronizado.



Fig. 29-7. Símbolos estándares del multivibrador biestable J-K: a) flanco ascendente; b) disparado por el flanco descendente.

Tabla 29-3. Tabla de estado del multivibrador biestable J-K

J	K	$Q(t+1)$	$\bar{Q}(t+1)$
0	0	$Q(t)$	$\bar{Q}(t)$
0	1	1	0
1	0	0	1
1	1	$\bar{Q}(t)$	$Q(t)$

$S_m = S$ y $R_m = R$, mientras que las entradas del esclavo son ambas cero. Cuando $CP = 0$, las entradas del amo son ambas cero, mientras que las del esclavo son $S_s = Q_m$ y $R_s = \bar{Q}_m$.

La operación de este circuito se presenta en el diagrama de la figura 29-12. Cuando $CP = 1$, el multivibrador

brador amo puede captar las entradas de control y responder a ellas, pero el multivibrador esclavo se desconecta del amo por medio del CP complementado, que aquí se representa como CP_s .

Si CP pasa a 1 en el tiempo t_1 , entonces después de un retardo t_{pd} la entrada S del multivibrador amo pasa a 1, y después de otro retardo t_{pd} , \bar{Q}_m pasa a 0; por último, después de otro retardo t_{pd} , Q_m pasa a 1. Sin embargo, como CP_s ha estado en 0 desde $t_1 + t_{pd}$, el multivibrador esclavo no responde a los nuevos estados de Q_m y \bar{Q}_m . Cuando CP regresa a 0 algún tiempo después t_2 , el multivibrador amo se desconecta de las entradas S y R y ya no puede responder a ellas. Sin embargo, en el tiempo $t_2 + t_{pd}$, CP_s pasa a 1 y el multivibrador esclavo cambia de estado en respuesta a los valores de Q_m y \bar{Q}_m . Las salidas Q y \bar{Q} reflejan ahora el nuevo estado resultante de las entradas que estaban

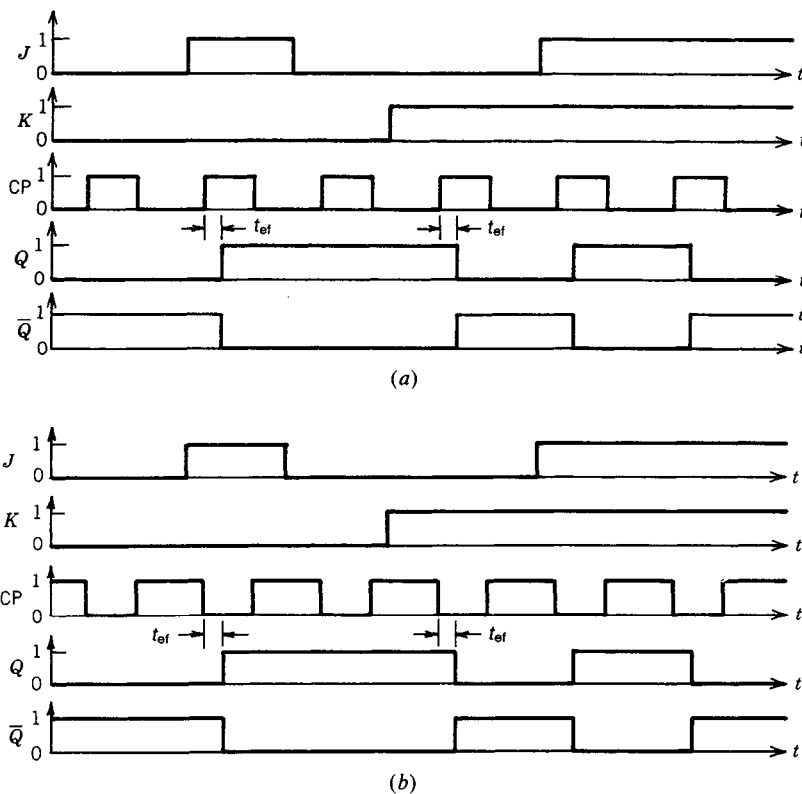


Fig. 29-8. Diagramas de relaciones de tiempo del multivibrador biestable J-K: a) disparado por el flanco ascendente del pulso de reloj; b) disparado por el flanco descendente.

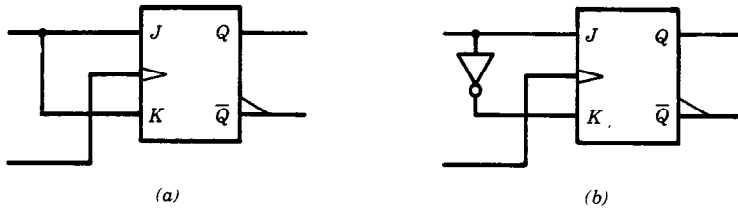


Fig. 29-9. Conexiones del multivibrador biestable J-K para implementar a) un multivibrador de conmutación y b) un multivibrador biestable D.

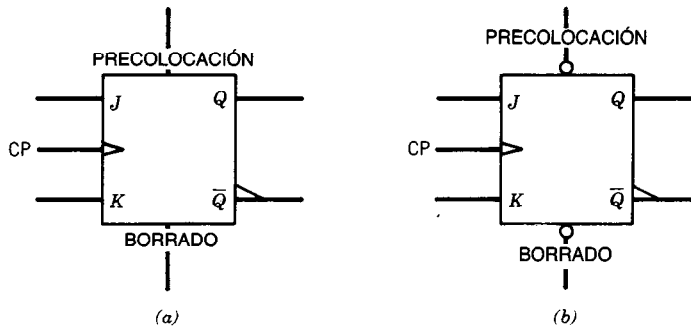


Fig. 29-10. Multivibrador biestable J-K con entradas de precolocación y borrado (PRESET y CLEAR): a) sin inversión; b) de inversión.

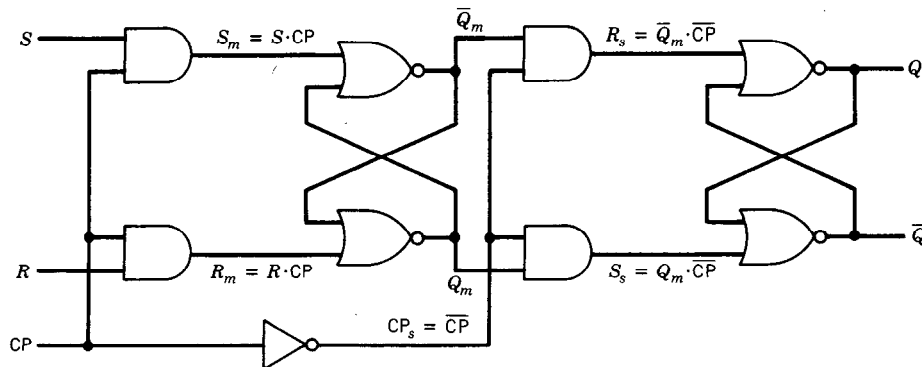


Fig. 29-11. Multivibrador biestable S-R amo-esclavo.

en S y R mientras CP era 1. Si en respuesta a este nuevo estado S o R toman un nuevo valor, Q y \bar{Q} no se verán afectadas por éste mientras no ocurra un nuevo pulso de reloj, ya que entonces el multivibrador amo se desconecta de S y R .

Obsérvese que en este multivibrador amo-esclavo las entradas de control pasan al multivibrador amo en el flanco ascendente del pulso de reloj, pero el multivibrador esclavo cambia de estado en el flanco descendente del pulso.

Pueden construirse multivibradores biestables amo-esclavo en los que el amo lea las entradas del flanco descendente del pulso de reloj y el esclavo cambie de estado en el flanco ascendente; un multivibrador de este tipo se ilustra en la figura 29-13.

En la figura 29-14 se presenta un multivibrador biestable J-K amo-esclavo. Obsérvese que la lógica que implementa la operación de J-K es activada por el multivibrador esclavo; es decir, $S_m = J \cdot \bar{Q} \cdot CP$ y $R_m = K \cdot Q \cdot CP$. Si las entradas de control de este multivibrador cambian durante el pulso de reloj, el multivibrador amo seguirá el cambio si las entradas J-K lo permiten. Debido a esto, los cambios en la entrada durante el pulso de reloj pueden o no afectar al multivibrador amo, según el estado actual del multivibrador esclavo.

Para que un sistema en el que se utilicen multivibradores amo-esclavo opere en forma predecible, las entradas de control deben mantenerse estables mientras dure el pulso de reloj.

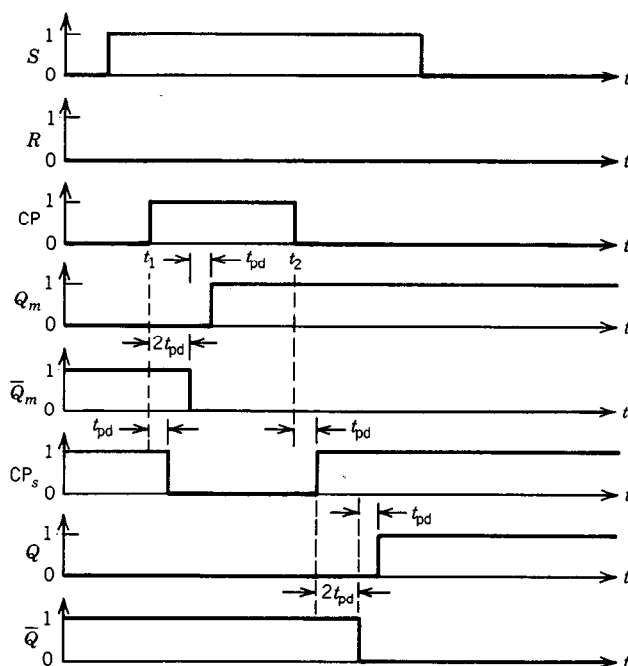


Fig. 29-12. Diagrama de relaciones de tiempo del multivibrador biestable amo-esclavo.

La tabla de estado de la tabla 29-3 se puede verificar a partir del circuito de la figura 29-14 considerando las ecuaciones lógicas para las entradas al multivibrador amo-esclavo cuando $CP = 1$:

Si	Entonces
$J = K = 0$	$S_m = R_m = 0$ y el amo no cambiará.
$J = 1$ y $K = 0$	$S_m = \overline{Q}$ y $R_m = 0$ y el amo se colocará si $\overline{Q} = 1$. Sin embargo, si $\overline{Q} = 0$ el esclavo, y por tanto, el amo se colocaron originalmente y el amo permanecerá colocado.
$J = 0$ y $K = 1$	$S_m = 0$ y $R_m = Q$ y el amo se recolocará si $Q = 1$. No obstante, si $Q = 0$ el esclavo, y por tanto, el amo se recolocaron originalmente y el amo permanecerá recolocado.
$J = K = 1$	$S_m = \overline{Q}$ y $R_m = Q$ y el amo conmutará como se indica en el cuarto renglón de la tabla 29-3.

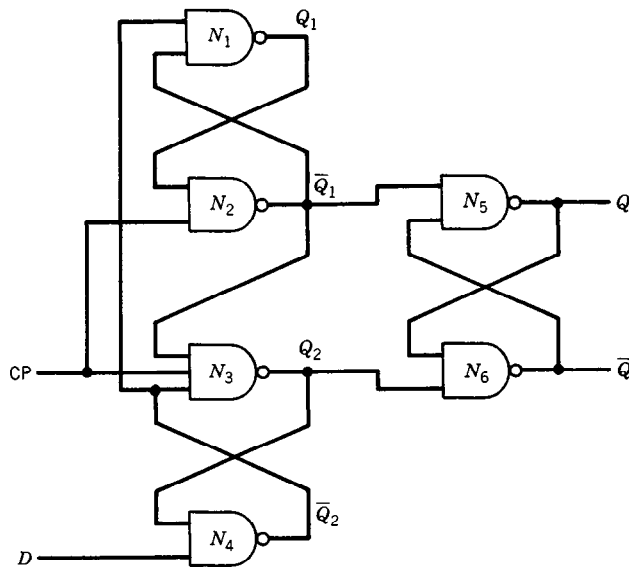
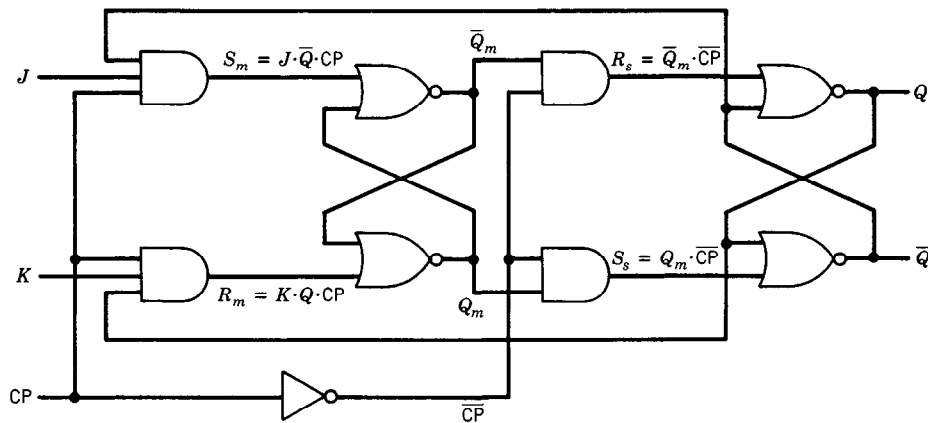
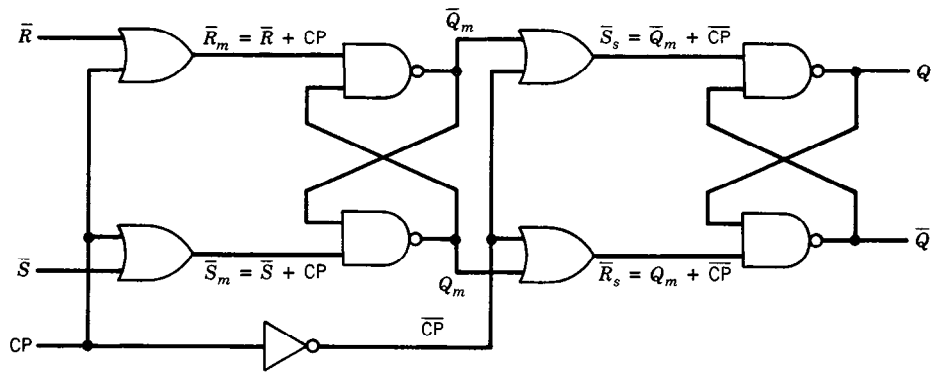
El requisito de que las entradas de control se mantengan estables mientras dure el pulso de reloj se puede eliminar mediante el uso de multivibradores biestables disparados por el flanco (véase la figura 29-15). En un multivibrador disparado por el flanco, el siguiente estado del multivibrador esclavo depende solamente de los valores de las entradas de control du-

rante la transición del pulso de reloj. Por tanto, las entradas deben mantenerse estables sólo durante un breve intervalo antes y después del flanco del pulso de reloj. La parte de este intervalo que precede a la transición del pulso de reloj se conoce como tiempo de establecimiento o de conmutación (fig. 29-16), y la parte que sigue se denomina tiempo de retención.

La operación del multivibrador biestable disparado por el flanco puede describirse con la ayuda del diagrama de relaciones de tiempo de la figura 29-17. En este multivibrador, Q_1 y Q_2 operan juntas para retener el estado de la entrada D . Cuando D pasa a 1, Q_2 pasa a 0 y Q_1 pasa a 1. Después, cuando D regresa a 0, Q_2 vuelve a 1 y Q_1 a 0. Nótese que estas transiciones no requieren una transición del pulso de reloj para habilitarlas. Las señales Q_1 y Q_2 preparan N_2 y N_3 para el pulso de reloj.

Cuando el pulso de reloj es 0, las salidas Q_1 y Q_2 se mantienen en 1 y el multivibrador esclavo (N_5 y N_6) permanece sin cambio. Cuando el pulso de reloj hace su transición a 1, Q_2 o Q_1 pasan a 0, según los estados de Q_1 y Q_2 . Si $D = 1$, entonces $Q_2 = 0$ y $Q_1 = 1$, y la transición del pulso de reloj hace que Q_1 pase a 0, colocando la salida Q en 1 y la \overline{Q} en 1. Si $D = 0$, entonces $Q_2 = 1$ y $Q_1 = 0$, de modo que el pulso de reloj hace que Q_2 pase a 0 en su lugar, colocando las salidas Q en 0 y \overline{Q} en 1.

El tiempo de establecimiento es el tiempo que se requiere para que la entrada D se propague a Q_1 , o sea, $2t_{pd}$. El tiempo de retención es el tiempo que se requiere para que N_2 , N_3 , N_5 y N_6 respondan a la transición del pulso de reloj, o sea, $3t_{pd}$.



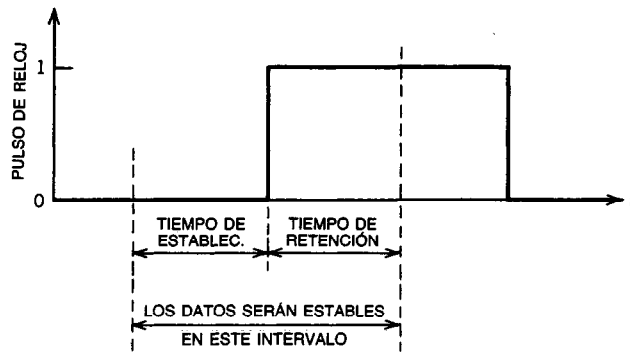


Fig. 29-16. Tiempos de establecimiento y retención del multivibrador biestable activado por el flanco de la figura 29-15.

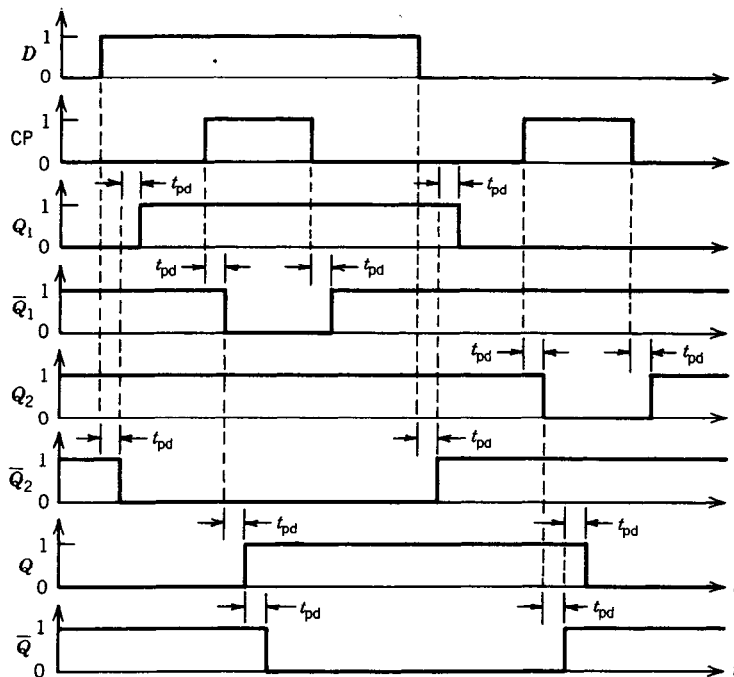


Fig. 29-17. Diagrama de relaciones de tiempo del multivibrador biestable D activado por el flanco ascendente de la figura 29-15.

El multivibrador de la figura 29-15 se activa en el flanco ascendente. Los multivibradores biestables disparados por el flanco también se pueden disparar en el flanco descendente mediante la sustitución de compuertas NAND por NOR (fig. 29-18).

29.2 REGISTROS

Un **registro** es un conjunto de multivibradores biestables que se utilizan para guardar una cadena de dígitos binarios. Los registros tienen muchos fines. Pueden guardar un contenido para transmitirlo después a cual-

quier parte o bien para realizar operaciones específicas con él. Un registro *buffer* (también llamado de memoria intermedia o temporal) es aquel que guarda datos con el fin de aligerar las restricciones de sincronización entre otras componentes de un sistema mayor. Un acumulador es un registro con hardware asociado para realizar operaciones aritméticas o de lógica.

29.2.1 Registros de datos²

En la figura 29-19 se muestra un registro simple. Consiste de un conjunto de multivibradores biestables D que se pueden disparar en el flanco ascendente o el descen-

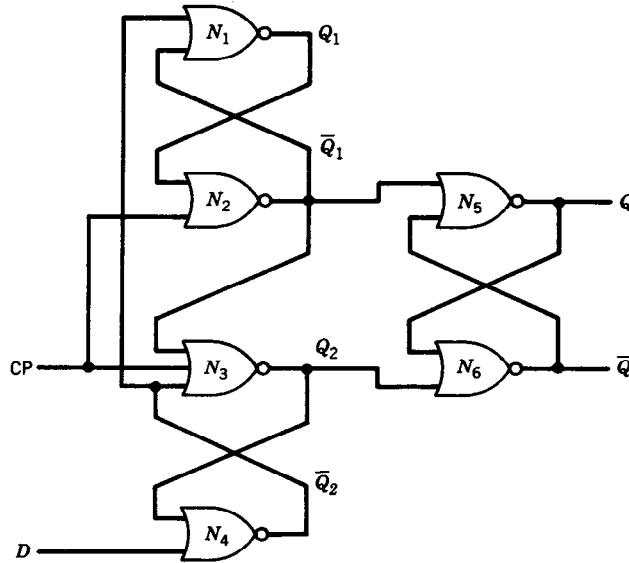


Fig. 29-18. Multivibrador biestable D activado por el flanco descendente.

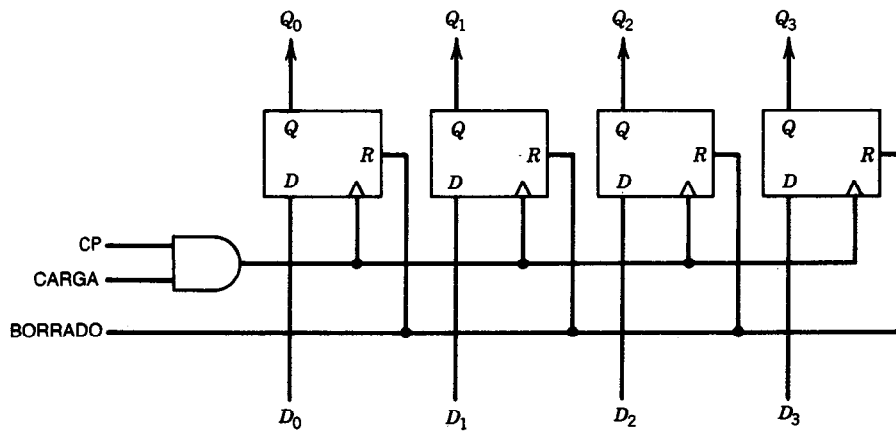


Fig. 29-19. Registro de datos básico. Las entradas en $D_0 - D_4$ se transfieren a las salidas cuando se libera el pulso de reloj.

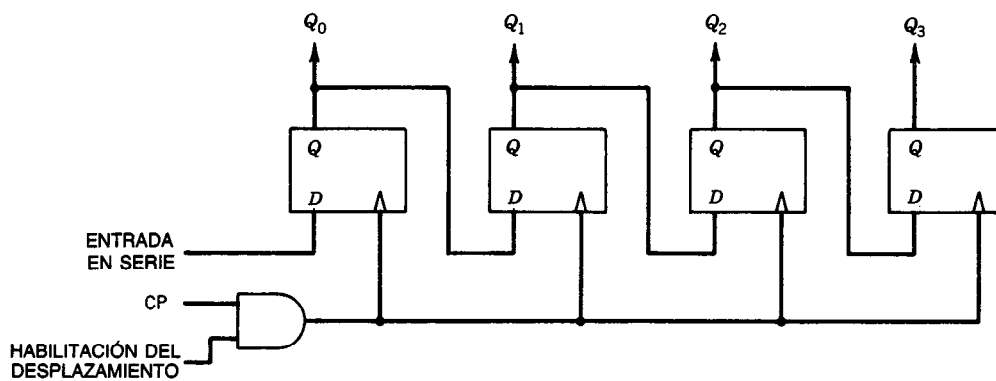


Fig. 29-20. Registro simple de desplazamiento a la derecha.

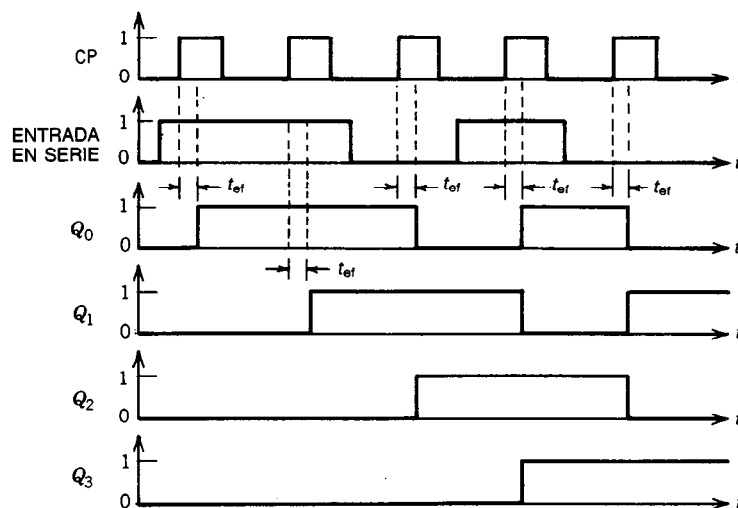


Fig. 29-21. Diagrama de relaciones de tiempo del registro de desplazamiento.

dente del pulso de reloj, según la aplicación. Los datos se aplican a las entradas D . Cuando se van a leer datos en el registro, se aplica un pulso de reloj a la entrada CP habilitando la entrada LOAD. Las salidas Q del registro normalmente se ponen a disposición del usuario; en algunas aplicaciones quizá sea adecuado dejar disponibles también las salidas \overline{Q} . Por lo general se proporciona una entrada CLEAR, que se conecta a las entradas asincrónicas de borrado de los multivibradores individuales, como se presenta en la figura 29-19.

29.2.2 Registros de desplazamiento^{1,2,3}

Un **registro de desplazamiento** es aquel que puede desplazar su contenido a la derecha o a la izquierda. Entre los usos de los registros de desplazamiento se cuentan la implementación de operaciones de desplazamiento en unidades centrales de procesamiento (CPU, de *central processing units*) de computadoras y la conversión entre datos en serie y en paralelo.

En la figura 29-20 se presenta un registro de desplazamiento simple. Su operación se puede apreciar con la ayuda del diagrama de relaciones de tiempo de la figura 29-21. (En este diagrama se supone que los multivibradores biestables se disparan en el flanco ascendente del pulso de reloj y que cada uno requiere un tiempo efectivo t_{ef} para que sus salidas se establezcan después de sincronizarse con el reloj.) El contenido del registro se desplaza una posición a la derecha con cada pulso de reloj. (Cuando se desea que no haya desplazamiento, se bloquean los pulsos de reloj inhabilitando la entrada de habilitación de desplazamiento.) La posición del bit (de *binary digit*) desocupada en el extremo izquierdo del registro se coloca en el nivel aplicado a la entrada en serie. Las salidas Q de los multivibradores están disponibles como salidas en paralelo. Dado que los datos sólo se pueden aplicar por medio de la entrada en serie, este registro se denomina registro de entrada en serie y salida en paralelo.

Obsérvese que la salida de cada multivibrador es idéntica a la del multivibrador que está inmediatamente a su izquierda, pero retrasada un pulso de reloj. Debido a esto, los registros de desplazamiento también se utilizan como elementos de retardo digitales, siempre que el retardo requerido sea un número entero de pulsos de reloj en longitud.

En la figura 29-20, el desplazamiento a la derecha se obtiene mediante la conexión de la entrada de cada multivibrador a la salida del multivibrador que está a su izquierda. Para efectuar el desplazamiento a la izquierda, las entradas tendrían que conectarse a los multivibradores del lado derecho. Multicanalizando las entradas se obtiene una operación u otra. En la figura 29-22 se da un ejemplo de esta configuración. Este registro tiene tres funciones posibles: desplazamiento a la derecha, desplazamiento a la izquierda y carga en paralelo.

Para determinar qué operación se efectuará, la entrada de cada entrada D se selecciona por medio de un multicanalizador 4×1 . (Un multicanalizador selecciona una entre varias señales de entrada y la alimenta a la salida. La selección es controlada por la aplicación de un número de entrada binario a las entradas seleccionadas. Los multicanalizadores se examinan en el capítulo 30 de este libro.) La operación que se realizará se selecciona aplicando las señales apropiadas a las entradas de selección de desplazamiento, que alimentan

Tabla 29-4. Entradas de control del registro de desplazamiento de la figura 29-22

S_1	S_0	Función
0	0	Sin cambio
0	1	Desplazamiento a la derecha
1	0	Desplazamiento a la izquierda
1	1	Carga en paralelo

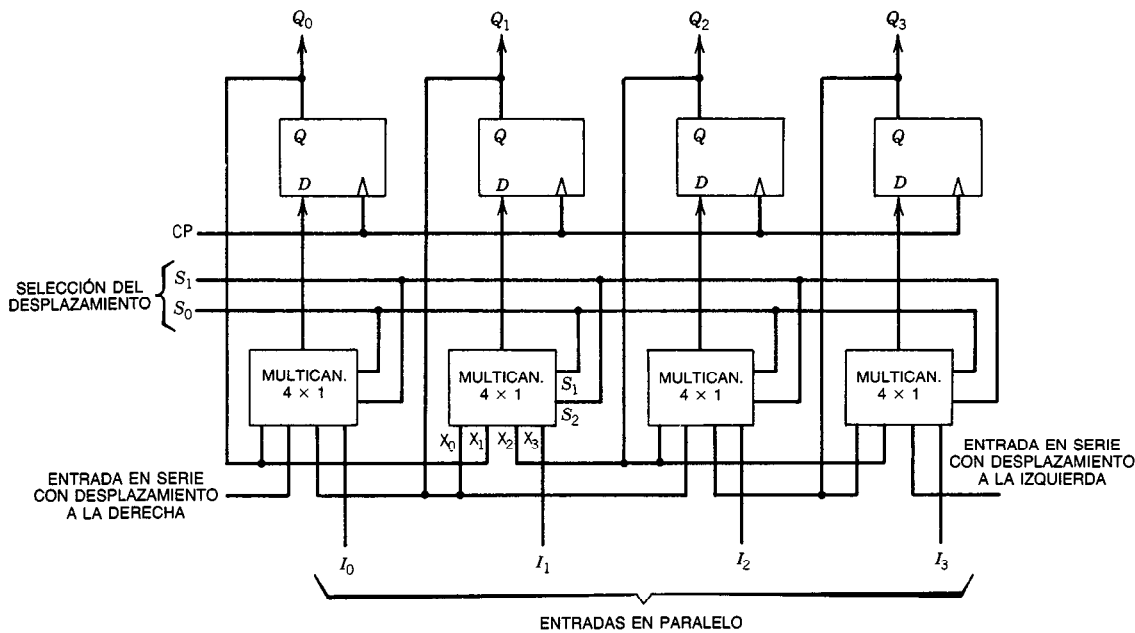


Fig. 29-22. Registro universal de desplazamiento a la izquierda, a la derecha y con carga en paralelo. MULTICAN. = multicanalizador.

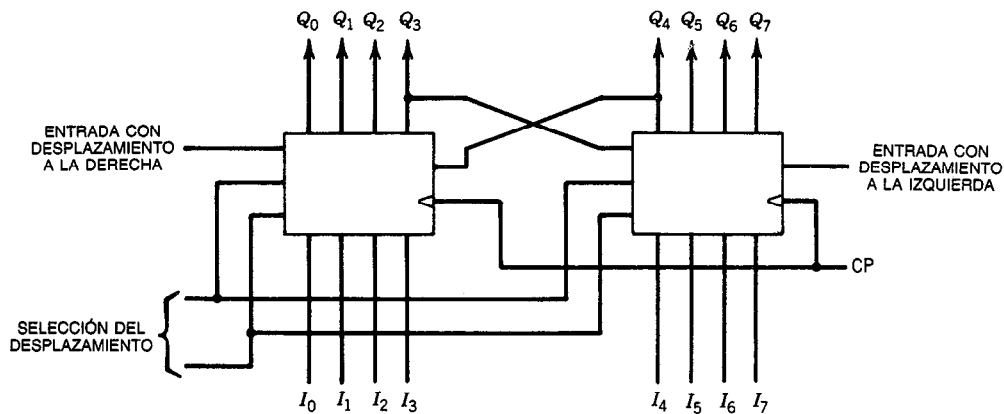


Fig. 29-23. Interconexión de registros de desplazamiento cortos para formar uno más largo. En este ejemplo se utilizan registros de desplazamiento de 4 bits para formar uno de 8.

las entradas de control de todos los multicanalizadores. Las entradas para cada operación se presentan en la tabla 29-4.

La operación de este registro se puede apreciar con la etapa 1 (salida Q_1) como ejemplo. Si no se va a hacer nada, las entradas de control del multicanalizador, S_1 y S_0 , se colocan en 0. Así, el multicanalizador selecciona la entrada X_0 , que se conecta a Q_1 . Por tanto, cuando ocurre el pulso de reloj, el multivibrador es accionado desde su propia salida y permanece sin cambio.

Para hacer el desplazamiento a la derecha, los controles S_1 y S_0 se colocan en 0 y 1, respectivamente, lo

que ocasiona que el multicanalizador seleccione la entrada X_1 , que se conecta a Q_0 , la salida de la etapa anterior. En esta condición, el registro actúa como el de la figura 29-20.

Para efectuar el desplazamiento a la izquierda, los controles S_1 y S_0 se colocan en 1 y 0, respectivamente, con lo cual el multicanalizador selecciona la entrada X_2 , que se conecta a Q_2 , la salida de la etapa que está a la derecha de la etapa 1.

Para la carga en paralelo, S_1 y S_0 se colocan ambas en 1, lo cual hace que el multicanalizador seleccione X_3 , que conecta la entrada D a la línea de entrada en paralelo correspondiente, I_1 .

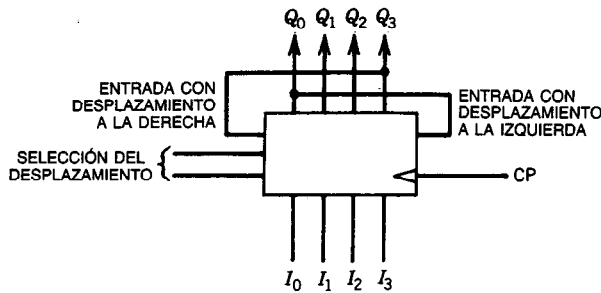


Fig. 29-24. Conexión de un registro de desplazamiento bidireccional para hacer posible la rotación de los contenidos.

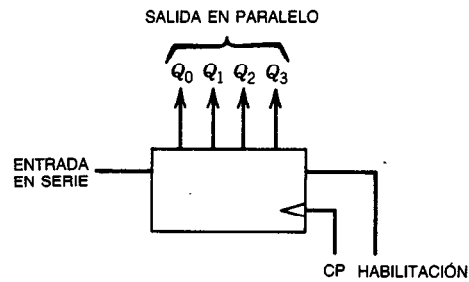


Fig. 29-25. Uso de un registro de desplazamiento a la derecha para la conversión de en serie a en paralelo.

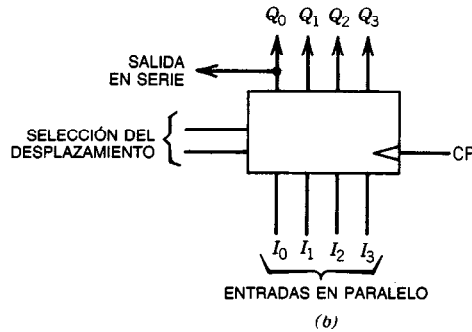
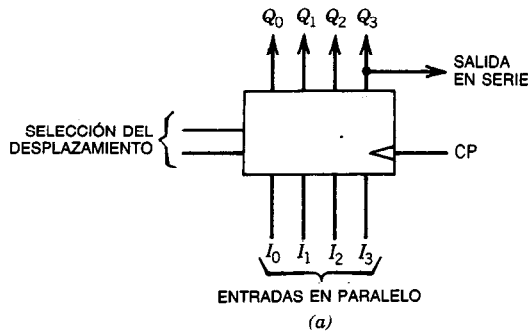


Fig. 29-26. Uso del registro de desplazamiento para la conversión de en paralelo a en serie: a) primero el bit de orden superior; b) primero el bit de orden inferior. Las entradas en serie no se utilizan y no se muestran.

29.2.3 Aplicaciones del registro de desplazamiento

1. Interconexión del registro de desplazamiento.

Los registros de desplazamiento normalmente se presentan en el mercado en tamaños de cuatro y ocho bits. En el caso de que se requiera un registro mayor, éste se puede formar a partir de registros de tamaño menor interconectándolos como se puede observar en la figura 29-23. Las entradas de selección y del pulso de reloj se ponen en paralelo, y la entrada en serie de cada registro se conecta al bit del extremo del registro adyacente.

2. Registros de desplazamiento circular.

En algunas aplicaciones puede desearse hacer girar el contenido del registro. En este caso, el bit desplazado del extremo derecho del registro se aplica a la entrada en serie del lado izquierdo. Este tipo de conexión queda ilustrado en la figura 29-24.

3. Interconversión de en serie a en paralelo.

Los datos en serie se pueden convertir a datos en paralelo aplicándolos a la entrada en serie de un registro de desplazamiento, como se observa en la figura 29-25. En este ejemplo se supone que los datos en serie toman la forma de palabras de 4 bits. El registro es uno de desplazamiento a la derecha sincronizado a la velocidad de los bits de la entrada en serie, y se dispone de una pa-

labra de 4 bits en paralelo en las terminales de salida del registro tras cada cuatro pulsos de reloj.

Para convertir datos en paralelo a datos en serie, un registro de desplazamiento se puede cargar mediante entradas en paralelo, como se muestra en la figura 29-26. El registro se coloca en el modo de desplazamiento a la derecha y se sincroniza a la velocidad de bits deseada. Los datos en serie quedan disponibles en la salida Q_3 de la figura 29-26a. En esta configuración, el bit menos significativo (LSB, de *least significant bit*) de los datos de entrada figura en primer término y el bit más significativo (MSB, de *most SB*) aparece en el último.

Cuando se requiere la secuencia contraria, el registro se coloca en el modo de desplazamiento a la izquierda y la salida se toma de Q_0 , como se muestra en la figura 29-26b.

REFERENCIAS BIBLIOGRÁFICAS

1. F. J. Hill y G. R. Peterson, *Introduction to Switching Theory and Logical Design*, 3.^a ed., Wiley, Nueva York.
2. M. M. Mano, *Digital Logic and Computer Design*, Prentice-Hall, Englewood Cliffs, NJ.
3. H. Taub y D. Schilling, *Digital Integrated Electronics*, McGraw-Hill, Nueva York.

K621.381
B4522
v.3, ej.1

Enciclopedia de la **ELECTRONICA** **INGENIERIA Y TECNICA**

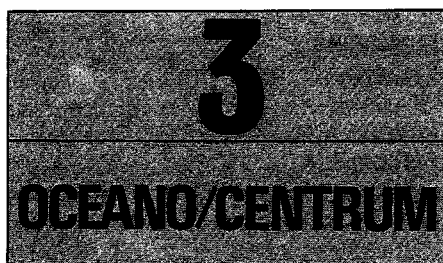
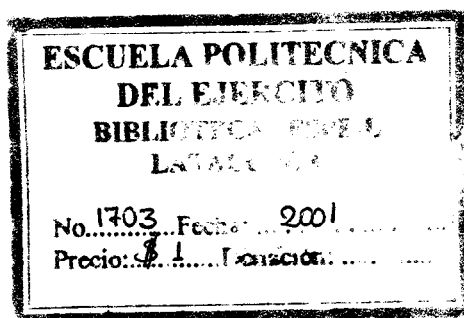
Charles Belove

**Departamento de Ingeniería Eléctrica y Computación
Florida Atlantic University
Boca Raton, Florida**

Director de la versión en español

Francisco Paniagua B., I.M.E.

Universidad Nacional Autónoma de México
Consultor Editorial de Ingeniería Eléctrica
Miembro de la U.S. Metric Association



Es una obra del
GRUPO EDITORIAL OCEANO

Presidente

José Lluís Monreal

Director General

José M.^a Martí

Director General de Publicaciones

Carlos Gispert



Versión española de la edición original de Charles Belove "Handbook of Modern Electronics and Electrical Engineering" publicada por John Wiley & Sons, Nueva York, EE.UU.

VERSIÓN ORIGINAL

Consejo Editorial: Phillip Hopkins

Lockheed Engineering and
Management Services, Co., Inc.
Houston, Texas

Milton Rosenstein

New York Institute of Technology
Old Westbury, Nueva York

Edward Nelson

New York Institute of Technology
Old Westbury, Nueva York

Stanley Shinnars

Jericho, Nueva York

VERSIÓN ESPAÑOLA

Supervisión Editorial: Pedro Basurto Samperio

Edición: Begoña Robles

Dirección Editorial: Marta Bueno

Traducción: Roberto Palacios Martínez

Licenciado en Ciencias
Universidad Autónoma de Baja
California

Juan Carlos Vega Fagoaga

Ingeniería en Sistemas

Hugo Villagómez Velázquez

Licenciado en Física y Matemáticas
Instituto Politécnico Nacional, México
Doctor en Ciencias
Universidad de París, Francia

José Rafael Blengio Pinto

Médico Cirujano
Universidad Nacional Autónoma
de México

M.^a Dolores García Díaz

Traductora Especializada en Ciencias

© MCMLXXXVI Edición Original John Wiley & Sons, Inc.

© MCMXC Edición Española Ediciones Centrum Técnicas y Científicas

Paseo de Gracia, 26 — 08007 Barcelona — España

Tel. (93) 301 01 82 — Télex 51 735 exit e — Fax (93) 317 97 01

Reservados todos los derechos. Quedan rigurosamente prohibidas, sin la autorización escrita de los titulares del copyright, bajo las sanciones establecidas en las leyes, la reproducción total o parcial de esta obra por cualquier medio o procedimiento, comprendidos la reprografía y el tratamiento informático, y la distribución de ejemplares de ella mediante alquiler o préstamo públicos.

ISBN Edición española obra completa: 84-7841-016-3

ISBN Edición española volumen 3: 84-7841-019-8

ISBN Edición original: 0-471-09754-3

Impreso en España — Printed in Spain

Depósito legal B: 2007-91 (En)

Imprime: HUROPÉ, S.A.

Recaredo, 2-4 Barcelona

Índice de capítulos

CUARTA PARTE CIRCUITOS PASIVOS

19. Circuitos eléctricos lineales, 555

Jeffrey Hantgan, Yacov Shamash
y Martin Gazourian

Fundamentos de los circuitos
eléctricos, 556

Análisis de circuitos de CD y de CA,
569

Respuestas forzada y transitoria
de circuitos, 582

20. Filtros pasivos, 593

Icarius E. Pyros

Introducción, 594

Factores de atenuación y de fase, 594

Secciones T y π , 596

Filtros de K constante, 600

Filtros derivados en M , 601

Filtro pasabajas ideal, 606

Uso de la función característica, 606

Filtros Butterworth, 607

Filtros Chebychev, 609

21. Análisis de sistemas magnéticos, 613

Gordon R. Slemon

Modelos aproximados de características
 $B-H$, 614

Corrientes parásitas, 623

Circuitos equivalentes de sistemas
magnéticos complejos, 625
Análisis de sistemas de imán
permanente, 630

22. Análisis de circuitos auxiliado por computadora, 635

Milton Rosenstein

Introducción, 636

Análisis por computadora: redes
de CD, 636

Conjunto de programas para la solución
de redes, 640

Revisión de la sensibilidad, 643

Otros temas, 644

QUINTA PARTE CIRCUITOS ACTIVOS

23. Amplificadores operacionales, 649

Yusuf Z. Efe

Amplificadores operacionales ideales, 650

Configuraciones básicas de los
amplificadores operacionales, 650

Aplicaciones de las configuraciones
básicas, 652

Características de los amplificadores
operacionales, 653

Amplificador de instrumentación, 655

Aplicaciones lineales, 655

Aplicaciones no lineales, 659

24. Generadores de ondas de forma y circuitos relacionados, 669

Yusuf Z. Efe

Osciladores, 670
Modulación, 678
Desmoduladores, 688
Convertidores de frecuencias, 693
Detectores, 701

25. Conformación de ondas de forma y circuitos de sincronización, 707

Yusuf Z. Efe

Conformación de ondas de forma, 708
Circuitos de sincronización, 722
Circuito integrado de sincronización 555, 730

26. Filtros activos, 739

Yusuf Z. Efe

Funciones transferencia de filtros, 740
Sensibilidad, 741
Dispositivos activos en filtros activos, 742
Construcción de filtros pasabajas activos, 743
Construcción de filtros pasaaltas activos, 747
Construcción de filtros pasabanda activos, 748
Filtros activos bicuadrados de estado variable, 750
Diseños de filtros activos por simulación de inductores, 752

27. Fuentes de alimentación, 755

Yusuf Z. Efe

Introducción, 756
Fuentes de alimentación de CD no reguladas, 756
Filtros para fuentes de alimentación, 758
Fuentes de alimentación de CD reguladas, 760
Familias de reguladores de circuitos integrados, 762

**SEXTA PARTE
CIRCUITOS DIGITALES**

28. Compuertas, 779

Peter Graham

Introducción, 780
Símbolos de las compuertas, 780
Variaciones de compuertas disponibles, 781
Parámetros de especificación de compuertas, 783
Compuertas de transistores bipolares, 785
Lógica de semiconductores de metal y óxido complementarios (CMOS), 792
Elección de una familia de lógica, 796
Lógica integrada en inyección (IIL), 796
Dispositivos acoplados por la carga (CCD), 797

29. Multivibradores biestables y registros, 799

Thomas W. Parsons

Multivibradores biestables, 800
Registros, 808

CUARTA PARTE

Circuitos pasivos

CAPÍTULO 19

Circuitos eléctricos lineales

Jeffrey Hantgan

State University of Nueva York
Stony Brook, Nueva York

Yacov Shamash

Martin Gazourian

Florida Atlantic University
Boca Raton, Florida

19.1 Fundamentos de los circuitos eléctricos

- 19.1.1 Elementos circuitales, parámetros eléctricos y sus relaciones de voltaje y corriente
- 19.1.2 Teoremas circuitales fundamentales
- 19.1.3 Aplicaciones de los teoremas circuitales fundamentales

19.2 Análisis de circuitos de CD y de CA

- 19.2.1 Circuitos de CD
- 19.2.2 Números complejos
- 19.2.3 Análisis de CA

19.3 Respuestas forzada y transitoria de circuitos

19.1 FUNDAMENTOS DE LOS CIRCUITOS ELÉCTRICOS

Jeffrey Hantgan

19.1.1 Elementos circuitales, parámetros eléctricos y sus relaciones de voltaje y corriente

Clasificación de los circuitos y parámetros eléctricos
Las redes o circuitos eléctricos, formados por la interconexión de componentes circuitales eléctricos, pueden clasificarse en diversas categorías (lineales o no lineales, concentrados o distribuidos, pasivos o activos, invariantes o variantes en el tiempo) examinando los modelos matemáticos usados en la descripción de su comportamiento. Por ejemplo, una red lineal es un circuito constituido por componentes lineales y descrito por ecuaciones integrodiferenciales.

Para determinar si una red sin almacenamiento inicial de energía es de porte discreto lineal, es posible emplear dos excitaciones arbitrarias $e_1(t)$ y $e_2(t)$. Si las respuestas a $e_1(t)$ y $e_2(t)$ son $r_1(t)$ y $r_2(t)$, entonces la respuesta a una excitación $K_1e_1(t) + K_2e_2(t)$ en una red de porte discreto lineal será $K_1r_1(t) + K_2r_2(t)$. En el caso contrario la red se denomina no lineal.

Usualmente las excitaciones y respuestas de redes eléctricas agrupadas se describen empleando voltajes y corrientes, aunque también pueden emplearse otras cantidades, como la carga eléctrica, flujo magnético o flujo de potencia. Estas cantidades son un subconjunto del Sistema Internacional de Unidades (SI). El sistema SI contiene siete unidades básicas a partir de las cuales pueden deducirse todas las demás (tabla 19-1).

El conjunto de componentes de un circuito eléctrico también puede describirse empleando los términos "concentrado" ("agrupado") y "distribuido". En el caso de los componentes concentrados la respuesta eléctrica es inmediata, dado que su tamaño físico es mucho menor que la longitud de onda de la máxima frecuencia de operación. Algunos elementos concentrados típicos son los resistores, inductores, capacitores y transformadores. Por otro lado, los componentes dis-

tribuidos experimentan una demora en la respuesta eléctrica, ya que sus dimensiones espaciales deben considerarse de manera explícita. Dos elementos distribuidos típicos son las líneas de transmisión y guías de onda. Matemáticamente, los elementos circuitales concentrados se describen empleando ecuaciones diferenciales ordinarias, mientras que los elementos circuitales distribuidos se describen por medio de ecuaciones diferenciales parciales.

El término **red pasiva** se refiere a un sistema incapaz de suministrar más energía a un circuito externo de la que almacena inicialmente. Para determinar si un circuito es pasivo se examinan todas las posibles excitaciones relacionadas con la energía total del sistema:

$$w(t) = \int_{-\infty}^t v(t)i(t)dt \quad J$$

absorbida por la red. Si la energía total absorbida por el circuito es mayor o igual que cero durante todo el tiempo [esto es, si $w(t) \geq 0$], la red es pasiva. Cuando un circuito no es pasivo se denomina activo.

Si una excitación $e(t)$ en un circuito produce una respuesta única $r(t)$ independiente del tiempo de aplicación de la excitación, la red se denomina invariante en el tiempo; en caso contrario la red es variante. Los circuitos más usados son del primer tipo.

Un circuito lineal invariante en el tiempo puede analizarse en el dominio de la frecuencia empleando técnicas como las de:

1. Fasor generalizado.
2. Transformadas de Fourier.
3. Transformadas de Laplace (cap. 4).

Estas técnicas simplifican el cálculo matemático al transformar una ecuación integrodiferencial real en el dominio del tiempo en una ecuación algebraica en el dominio de la frecuencia compleja. La técnica del fasor generalizado es fácil de usar, pero sólo es aplicable cuando la función de forzamiento puede representarse por medio de una función exponencial (CD, ex-

Tabla 19-1. Sistema Internacional de Unidades (SI)

Cantidad	Unidad	Símbolo/abreviatura	Composición	Derivación
Unidades básicas				
Longitud (l)	metro (m)	m/l		
Masa	kilogramo	kg		
Tiempo	segundo (s)	s/t		
Corriente eléctrica	ampere	A/i		$i = dq/dt$
Temperatura	kelvin	K		
Cantidades derivadas importantes				
Carga	coulomb	C/q	A · s	$\int i(t)dt$
Energía	joule	J/W	kg · m ² /s ²	$\int p dt = \int v \cdot idt$
Potencia	watt	W/p	kg · m ² /s ³	$p = dw/dt = v \cdot i$
Voltaje	volt	V/v	kg · m ² /m ² · A	$v = dw/dq$

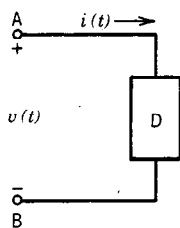


Fig. 19-1. Símbolo circuital para un elemento de dos terminales.

ponenciales, sinusoides y sinusoides amortiguados). El método de la transformada de Fourier amplía la técnica del fasor generalizado para incluir ciertas funciones de forzamiento no sinusoidales y no periódicas, pero está limitado a circuitos inicialmente relajados. No obstante, esta técnica puede emplearse para obtener la respuesta de estado estable a una excitación sinusoidal suponiendo que la función impulsora existe en todo momento. El método de la transformada de Laplace permite una mayor variedad de excitaciones, al tiempo que incorpora automáticamente las condiciones iniciales en la solución para la respuesta completa.

El símbolo circuital para un elemento de dos terminales se presenta en la figura 19-1. La dirección de la corriente convencional supuesta (flujo de carga positiva) se indica por medio de una flecha, mientras que los signos de polaridad (+, -) indican que se supone que la terminal A está a un potencial de $v(t)$ volts mayor que la terminal B. Es claro que las direcciones de referencia del voltaje y la corriente en un dispositivo de dos terminales son arbitrarias. Por conveniencia, puede establecerse que la corriente fluye por el dispositivo desde la terminal de mayor potencial hacia la terminal de menor potencial. Esta convención, llamada de dirección de referencia propuesta o de referencia de carga, determina un flujo de potencia en el dispositivo siempre que el producto $v \cdot i$ real sea positivo.

Las redes eléctricas se forman interconectando dispositivos eléctricos en sus terminales. En la figura 19-2 se presenta una red posible. Una unión en la que se conectan dos o más dispositivos se conoce como nodo. Los componentes eléctricos numerados 1, 3 y 4 son dispositivos de dos terminales, mientras que el componente número 2 es un dispositivo de tres terminales. Un dispositivo de dos terminales o un grupo de dispositivos que sólo presenta dos terminales (como la red de la figura 19-2, entre los puntos a y b) se denomina rama. Dado que una señal eléctrica puede aplicarse o medirse entre cualesquiera dos terminales, un par de dos terminales de un dispositivo o red eléctricos con frecuencia se denomina puerta (p. ej., los puntos a y b de la fig. 19-2). Cuando un conjunto de ramas o dispositivos se conectan en sucesión se forma una trayectoria. Al conectar los dispositivos 2 y 3 o 2 y 4 de la figura 19-2 se forma una trayectoria del nodo 1' al nodo 3'. En dicha figura es posible formar una trayectoria cerrada del nodo 2' y de regreso a él mismo si se traza un recorrido que pase por los nodos 2, 3 y 4. Las trayectorias cerradas se conocen como celdas, bucles, ciclos o circuitos.

Elementos circuitales ideales básicos

Antes de describir las redes eléctricas agrupadas es necesario definir algunos elementos circuitales ideales básicos. En la tabla 19-2 se enumeran algunos de ellos, acompañados de su descripción matemática respectiva en términos de voltaje y corriente (v e i).

En la tabla 19-2 se presentan distintos tipos de fuentes ideales. Estas fuentes ideales, que son dispositivos activos, pueden dividirse en dos subgrupos: independientes y dependientes.

Fuentes independientes. Pueden subdividirse a su vez en dos subgrupos: de voltaje y de corriente. En el caso de una fuente de voltaje ideal, se mantendrá un voltaje preestablecido entre las terminales, independientemente de la carga o corriente suministrada. En el caso de la fuente de corriente ideal, el flujo de corriente por el dispositivo es predeterminado e independiente de la carga. Así, cualquier voltaje puede ser suministrado por una fuente de corriente ideal.

Fuentes dependientes. Se dividen en cuatro subgrupos:

- Fuente de voltaje controlada por voltaje (VCVS).
- Fuente de voltaje controlada por corriente (CCVS).
- Fuente de corriente controlada por voltaje (VCCS).
- Fuente de corriente controlada por corriente (CCCS).

En todos estos casos las condiciones en las terminales (un voltaje de un lado a otro de la fuente o la corriente a través de la fuente) son controladas por un voltaje o una corriente existentes localizados en algún lugar dentro de la red eléctrica. Por ejemplo, la CCVS mantiene un voltaje de un lado a otro de la fuente dependiente sin importar la corriente que fluye por esta última, pero que depende en términos funcionales de una corriente existente localizada en algún lugar dentro del circuito.

Las características de voltaje y corriente del resistor lineal se presentan en la figura 19-3 como una línea recta. Esta relación lineal puede expresarse por medio de la ley de Ohm como:

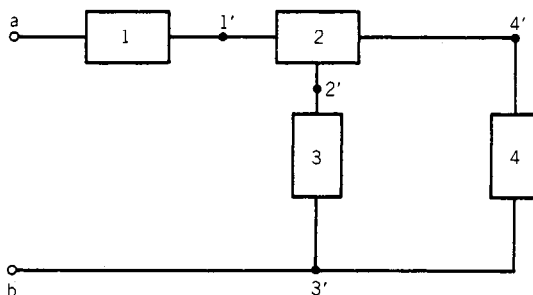


Fig. 19-2. Una posible red eléctrica.

Tabla 19-2. Elementos circuitales ideales

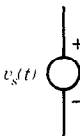
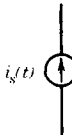
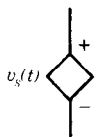
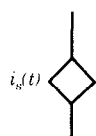
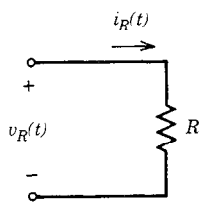
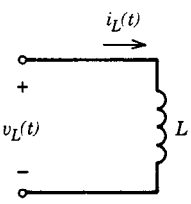
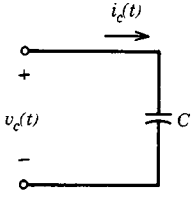
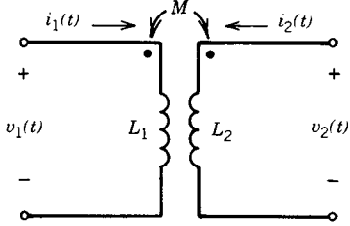
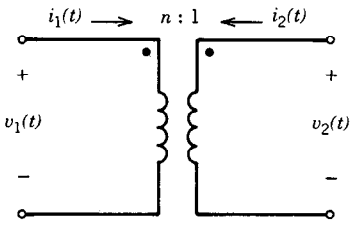
Dispositivo	Símbolo	Unidad	Descripción de voltaje y corriente
Dispositivos activos			
Fuente de voltaje		volt	$v_s(t)$ = especificado; $i(t)$ = cualquiera
Fuente de corriente		ampere	$i_s(t)$ = especificada; $v(t)$ = cualquiera
Fuente de voltaje dependiente		volt, μ (adimensional) r en ohm	Fuente de voltaje controlada por voltaje (VCCS): $v_s(t) = \mu v_c(t)$; $i(t)$ = cualquiera; $v_c(t)$ = un voltaje de control Fuente de voltaje controlada por corriente (CCVS): $v_s(t) = r i_c(t)$; $i(t)$ = cualquiera; $i_c(t)$ = una corriente de control
Fuente de corriente dependiente		ampere, β (adimensional) siemen	Fuente de corriente controlada por voltaje (VCCS): $i_s(t) = g v_c(t)$; $v(t)$ = cualquiera; $v_c(t)$ = un voltaje de control Fuente de corriente controlada por corriente (CCCS): $i_s(t) = \beta i_c(t)$; $v(t)$ = cualquiera; $i_c(t)$ = una corriente de control
Dispositivos pasivos			
Resistor		ohm	$v(t) = i(t)R$

Tabla 19-2. Elementos circuitales ideales (continuación)

Dispositivo	Símbolo	Unidad	Descripción de voltaje y corriente
Dispositivos pasivos (cont.)			
Inductor		henry	$v_L(t) = L_1 \frac{di_L(t)}{dt}$ $i(t) = \frac{1}{L} \int_0^t v(\tau) d\tau + i_0$
Capacitor		farad	$i_C(t) = C \frac{dV_C(t)}{dt}$ $v(t) = \frac{1}{C} \int_0^t i(\tau) d\tau + V_0$
Bobina acoplada			$v_1(t) = L_1 \frac{di_1(t)}{dt} + M \frac{di_2(t)}{dt}$ $v_2(t) = M \frac{di_1(t)}{dt} + L_2 \frac{di_2(t)}{dt}$
Transformador ideal			$\frac{v_2(t)}{v_1(t)} = n \frac{i_1(t)}{i_2(t)} = -n$

$$v(t) = Ri(t) \quad \text{o bien} \quad i(t) = Gv(t) \quad (19-1)$$

donde $R = 1/G$. R es la resistencia en ohms (Ω) y G es la conductancia en mhos (\mathcal{U}) del resistor. Tanto R como G son constantes. En la tabla 19-2 se presenta el símbolo circuital de un resistor.

Dos tipos especiales de resistor son:

1. **El cortocircuito:** puede soportar cualquier corriente, no tiene caída de voltaje entre sus terminales y presenta resistencia cero o conductancia infinita.
2. **El circuito abierto:** puede soportar cualquier voltaje entre sus terminales, pues por éstas no fluye corriente y presenta cero conductancia o resistencia infinita.

En la figura 19-4 se ilustran las características de un elemento de circuito abierto y un elemento de cortocircuito.

Enseguida se reexaminan la fuente de voltaje independiente y la fuente de corriente independiente empleando las anteriores definiciones de circuito abierto y cortocircuito. Considérese una fuente de voltaje independiente que soporta cualquier corriente dado un voltaje preestablecido $v(t)$. Para el caso especial $v(t) = 0$, la fuente de voltaje independiente resulta estar en cortocircuito. Empleando un argumento similar, considérese una fuente de corriente independiente que soporta cualquier voltaje dada una corriente preestablecida $i(t)$. Para el caso especial $i(t) = 0$, la fuente de corriente independiente resulta estar en circuito abierto. De este modo, una fuente de corriente independiente se considera un circuito abierto generalizado.

Con base en la ecuación 19-1 se observa que las formas de onda de voltaje y corriente del resistor son idénticas, excepto por su amplitud. El resistor dado por la ecuación 19-1 es un dispositivo eléctrico lineal invariante en el tiempo. Una inspección de la energía total absorbida por el resistor:

$$w_R(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^t Ri^2(\tau)d\tau > 0$$

revela que este dispositivo es pasivo. El resistor siempre disipa energía, puesto que el área bajo la integral entre dos momentos cualesquiera es positiva [$i^2\tau \geq 0$].

Un inductor ideal, algunas veces llamado bobina, almacena energía en su campo magnético. Faraday demostró que modificando el acoplamiento inductivo en una bobina se induce un voltaje en las terminales de este dispositivo. La ley de Faraday puede expresarse como:

$$v(t) = \frac{d\lambda}{dt} \quad (19-2)$$

donde el acoplamiento inductivo λ es el producto del flujo por el número de espiras de la bobina. En un inductor lineal, el flujo es linealmente proporcional a la corriente. De este modo, la relación entre el voltaje

en las terminales y la corriente a través de un inductor puede obtenerse expresando la ley de Faraday como:

$$v(t) = L \frac{di}{dt} \quad (19-3)$$

donde L es la inductancia, una constante cuya unidad es el henry. El símbolo circuital para el inductor se presenta en la tabla 19-2. Un inductor descrito por la ecuación 19-3 es un dispositivo eléctrico lineal invariante en el tiempo.

Para determinar la energía total absorbida por un inductor se emplea la ecuación 19-3 como:

$$w_L(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^t (Li)di = \frac{1}{2}Li^2(t)$$

Esta ecuación demuestra que la energía total absorbida es proporcional al cuadrado de la corriente final. Dado que la energía total $w_L(t)$ absorbida por un inductor es igual a cero siempre que la corriente $i(t)$ a través del inductor es cero, el inductor puede emplearse como dispositivo de almacenamiento de energía. Un dispositivo eléctrico capaz de almacenar energía e incapaz de disiparla se denomina sin pérdidas. La inductancia L es una medida de la capacidad de almacenamiento de energía de un inductor.

Dado que la energía almacenada en un inductor no puede cambiar de manera instantánea, tampoco puede hacerlo la corriente $i(t)$, que es una medida directa de la energía almacenada en el inductor. Este resultado puede demostrarse fácilmente multiplicando ambos miembros de la ecuación 19-3 por dt e integrando:

$$i(t) = \frac{1}{L} \int_{-\infty}^0 v(\tau)d\tau + \frac{1}{L} \int_0^t v(\tau)d\tau = I_0 + \frac{1}{L} \int_0^t v(\tau)d\tau \quad (19-4)$$

Para una función voltaje no singular $v(t)$, la integral de la derecha de la ecuación 19-4 se hace cero cuando los límites de integración van de cero a cero por la derecha. Así, la corriente que fluye por un inductor y la energía almacenada en él no pueden cambiar de manera instantánea.

Un capacitor ideal almacena energía en su campo eléctrico. Puede formarse empleando dos electrodos separados por un dieléctrico. En un capacitor lineal invariante en el tiempo, la carga que se produce en los electrodos es proporcional al voltaje aplicado:

$$q(t) = Cv(t) \quad (19-5)$$

donde la capacidad C es una constante medida en farads. En la tabla 19-2 se presenta el símbolo circuital para un capacitor.

Por definición, la corriente es la derivada de la carga con respecto al tiempo. De este modo, la relación entre el voltaje y la corriente para un capacitor puede deducirse diferenciando la ecuación 19-5:

$$i(t) = \frac{dq(t)}{dt} = C \frac{dv(t)}{dt} \quad (19-6)$$

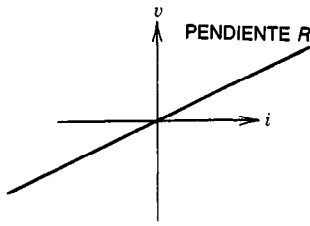


Fig. 19-3. Característica voltaje-corriente de un resistor lineal invariante en el tiempo.

Para determinar la energía total absorbida por el capacitor se emplea la ecuación 19-6 como:

$$w_c(t) = \int_{-\infty}^t v(\tau)i(\tau)d\tau = \int_{-\infty}^v Cvdv = \frac{1}{2}Cv^2(t)$$

Esta ecuación ilustra el hecho de que la energía total absorbida por un capacitor es proporcional al cuadrado del voltaje final. Dado que la energía total $w_c(t)$ absorbida por el capacitor es cero siempre que el voltaje $v(t)$ de un lado a otro del capacitor sea cero, este dispositivo es sin pérdidas y puede emplearse como elemento de almacenamiento de energía. La capacitancia C es una medida de la capacidad de almacenamiento de energía de un capacitor.

Puesto que la energía almacenada en un capacitor no puede cambiar de manera instantánea, tampoco puede hacerlo el voltaje $v(t)$, que es una medida directa de esa energía. Esto puede demostrarse multiplicando ambos miembros de la ecuación 19-6 por dt e integrando:

$$v(t) = \frac{1}{C} \int_{-\infty}^0 i(\tau)d\tau + \frac{1}{C} \int_0^t i(\tau)d\tau = V_0 + \frac{1}{C} \int_0^t i(\tau)d\tau \quad (19-7)$$

Para una función corriente no singular $i(t)$, la integral del lado derecho de la ecuación 19-7 se hace cero cuando los límites de integración van de cero a cero por la derecha. Así, el voltaje de un lado a otro de un capacitor y la energía almacenada en él no pueden cambiar de manera instantánea.

Las bobinas acopladas, transformadores ideales y fuentes dependientes son sólo unos cuantos de los dispositivos circuitales de uso común. Estos dispositivos constan de más de dos terminales, y las características v - i de un conjunto de terminales se relacionan o están acopladas con las características v - i de otro conjunto de terminales.

Considérese el transformador representado en la tabla 19-2. En este caso dos inductores, L_1 y L_2 , comparten un campo magnético común. El voltaje inducido de un lado a otro de una bobina es una superposición de dos voltajes producidos individualmente, que resultan de las corrientes dependientes del tiempo i_1 e i_2 .

Las ecuaciones matemáticas que expresan la relación entre voltajes y corrientes de puerta para el transformador lineal invariante en el tiempo son las siguientes:

$$\begin{aligned} v_1(t) &= L_1 \frac{di_1(t)}{dt} + M \frac{di_2(t)}{dt} \\ v_2(t) &= M \frac{di_1(t)}{dt} + L_2 \frac{di_2(t)}{dt} \end{aligned} \quad (19-8)$$

L_1 y L_2 son la autoinductancia de las bobinas 1 y 2 en henrys y M es la inductancia mutua en henrys. La inductancia mutua se relaciona con la autoinductancia por la expresión:

$$M = k\sqrt{L_1L_2} \quad (19-9)$$

donde k es el coeficiente de acoplamiento, con un valor mínimo de -1 y máximo de $+1$. Se dice que un transformador con coeficiente de acoplamiento igual a la unidad es perfecto.

Los signos asociados con los términos de la ecuación 19-8 son para el transformador que se presenta en la tabla 19-2 y son controlados por el sentido de los devanados. Este sentido se indica por medio de puntos de referencia colocados en el transformador o en un diagrama acompañante. Cuando ambas corrientes entran o salen de los devanados en las terminales con puntos, el signo de la inductancia mutua es positivo.

La energía total entregada a un transformador es:

$$\begin{aligned} w(t) &= \int_{-\infty}^t [v_1(\tau)i_1(\tau) + v_2(\tau)i_2(\tau)]d\tau \\ &= \frac{1}{2}[L_1i_1^2(t) + 2Mi_1(t)i_2(t) + L_2i_2^2(t)] \end{aligned} \quad (19-10)$$

Puesto que el cuadrado del coeficiente de acoplamiento debe ser menor o igual a uno, el transformador es un dispositivo pasivo sin pérdidas capaz de almacenar energía.

Un transformador ideal, distinto de un transformador perfecto, se caracteriza por medio de una razón de vueltas n . Para las direcciones de referencia dadas, el transformador ideal de la tabla 19-2 tiene las siguientes características v - i :

$$v_1(t) = nv_2(t) \quad \text{y} \quad i_2(t) = -ni_1(t) \quad (19-11)$$

La energía total suministrada al transformador ideal es cero en todo momento. Así, el transformador ideal es pasivo, sin pérdidas e incapaz de almacenar energía.

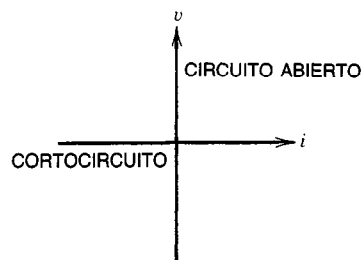


Fig. 19-4. Características voltaje-corriente de un cortocircuito y un circuito abierto.

Tabla 19-3. Funciones impedancia de diversos elementos circuitales ideales

Elemento	Diagrama	Fórmulas	
Resistor		$Z_R(s) = R$	$V_R(s) = RI_R(s)$
Inductor		$Z_L(s) = sL$	$V_L(s) = sLI_L(s)$
Capacitor		$Z_C(s) = \frac{1}{sC}$	$V_C(s) = I_C(s)/sC$
Bobinas acopladas		$V_1(s) = sL_1I_1(s) + sMI_2(s)$ $V_1(s) = sMI_1(s) + sL_2I_2(s)$	

Impedancia

Como ya se dijo, un circuito lineal invariante en el tiempo puede analizarse en el dominio de la frecuencia empleando uno de varios métodos transformados. En cada uno de estos métodos se utiliza el concepto de impedancia, fundamental en el análisis y síntesis de circuitos.

La impedancia, $Z(s)$, se define como la razón del voltaje transformado sobre la corriente transformada en un par de terminales cuando la red está inicialmente relajada, o:

$$Z(s) = \frac{1}{Y(s)} = \frac{V(s)}{I(s)} \quad (19-12)$$

El recíproco de la impedancia es la admitancia. Cuando se hace alusión indistintamente a uno de esos parámetros, se emplea el término "inmitancia". Para redes lineales agrupadas invariantes en el tiempo, la función impedancia $Z(s)$ es una función racional real.

En el análisis de un circuito, la frecuencia de excitación determina uno de los valores asumidos por la variable de la frecuencia compleja s . Para una excitación:

$$\left. \begin{array}{l} \text{de CD o constante } s = 0 \\ \text{exponencial } (e^{-\alpha t}) s = -\alpha \\ \text{sinusoidal } (\cos \omega t) s = j\omega \\ \text{sinusoidal amortiguada } (e^{-\alpha t} \cos \omega t) s = -\alpha + j\omega \end{array} \right\} \quad (19-13)$$

La respuesta de frecuencia de una red se obtiene examinando las gráficas de $|Z(s)|$ [magnitud de $Z(s)$] y $\angle Z(s)$ [ángulo de $Z(s)$] para los valores variables de la variable de la frecuencia compleja s .

En la tabla 19-3 se resumen las funciones impedancia para algunos elementos circuitales ideales ya mencionados.

19.1.2. Teoremas circuitales fundamentales

Leyes de Kirchhoff

En el artículo anterior se hizo hincapié en la relación entre voltaje y corriente para elementos circuitales individuales. Cuando éstos y otros elementos circuitales se interconectan, son necesarios diversos teoremas y métodos de análisis de redes para determinar los voltajes y corrientes reales de la red.

Kirchhoff formuló dos leyes fundamentales, que son las piedras angulares del análisis de circuitos. Se refieren sólo a la topología de una red y son por completo independientes de cualquier relación voltaje-corriente para un dispositivo eléctricamente neutro.

La ley de las corrientes de Kirchhoff (KCL) es una expresión de la hipótesis de conservación de la carga. Considérese un nodo (fig. 19-5) que conecta dos ramas. Una rama dirige una corriente hacia el nodo (I_{ent}), mientras que la otra rama guía una corriente hacia fuera del nodo (I_{sal}). Puesto que el nodo debe ser eléctricamente neutro en todo momento, para la conservación de la carga se requiere que:

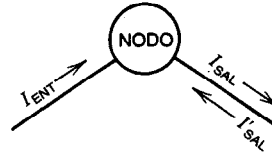


Fig. 19-5. Nodo circuitual.

$$I_{ent} = I_{sal} \quad \text{o bien} \quad I_{ent} - I_{sal} = 0$$

Represéntese ahora la corriente I_{sal} por medio de la corriente I'_{sal} ($I_{sal} = -I'_{sal}$), de modo que:

$$I_{ent} + I'_{sal} = 0$$

La ley de las corrientes de Kirchhoff establece que la suma algebraica de todas las corrientes de rama que entran en (o salen de) un nodo debe ser igual a cero en cualquier instante dado:

$$\sum i(t) = 0 \quad (19-14)$$

En la suma algebraica de corrientes en un nodo específico, se da un signo positivo a la magnitud de las corrientes de rama que entran en (o salen de) un nodo, y un signo negativo a la magnitud de las corrientes de rama que salen de (o entran en) un nodo. Aplicando la KCL a cada uno de los cuatro nodos del circuito que se muestra en la figura 19-6, se obtiene:

$$\left. \begin{array}{l} \text{Nodo A} \quad -i_1(t) - i_2(t) - i_3(t) = 0 \\ \text{Nodo B} \quad i_1(t) + i_4(t) + I_5(t) = 0 \\ \text{Nodo C} \quad i_2(t) + i_6(t) - i_4(t) = 0 \\ \text{Nodo D} \quad i_3(t) - i_5(t) - i_6(t) = 0 \end{array} \right\} \quad (19-15)$$

El voltaje de un lado a otro de la rama 2 en la figura 19-7, llamado voltaje de rama, se representa como v_{12} cuando se supone que el nodo 1 tiene mayor potencial que el nodo 2, y como v_{21} cuando se supone que el nodo 2 tiene mayor potencial que el nodo 1. Es claro que $v_{12} = -v_{21}$.

La ley de los voltajes de Kirchhoff (KVL) establece que la suma algebraica de los voltajes de rama en cualquier ciclo cerrado es cero en cualquier instante dado; es decir:

$$\sum v(t) = 0 \quad (19-16)$$

Puesto que el voltaje es una medida de la energía suministrada a, o recibida de, una carga eléctrica que se mueve por un campo eléctrico, la KVL es una expresión de la ley de conservación de la energía.

Para poder aplicar la KVL, el ciclo cerrado debe recorrerse en una sola dirección. Cuando la rama se recorre de un nodo de mayor potencial a otro de menor potencial, se da un signo positivo a la magnitud del voltaje de rama; se le da un signo negativo cuando la rama se recorre de un nodo de menor potencial a otro de mayor potencial.

Aplicando la KVL a la figura 19-7:

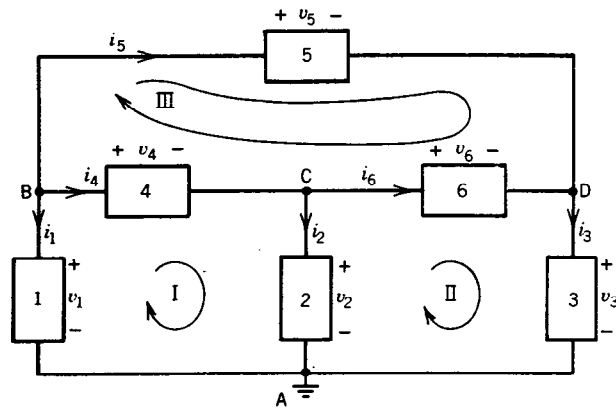


Fig. 19-6. Circuito con cuatro nodos y seis ramas.

$$v_{12}(t) + v_{23}(t) + v_{31}(t) = 0 \quad (19-17)$$

Elíjase arbitrariamente el nodo 3 como el nodo de referencia. Los voltajes $v_2(t)$ ($v_2 = v_{23}$) y $v_1(t)$ ($v_1 = v_{13}$) se denominan voltajes nodales, y el voltaje de rama $v_{12}(t)$ especificado como la diferencia de dos voltajes nodales será entonces:

$$v_{12}(t) = v_1(t) - v_2(t) \quad (19-18)$$

Aplicando la KVL a las celdas especificadas en la figura 19-6 se obtiene:

$$\left. \begin{array}{l} \text{Celda I} \quad -v_1(t) + v_4(t) + v_2(t) = 0 \\ \text{Celda II} \quad -v_2(t) + v_6(t) + v_3(t) = 0 \\ \text{Celda III} \quad v_5(t) - v_6(t) - v_4(t) = 0 \end{array} \right\} \quad (19-19)$$

Las ecuaciones 19-14 y 19-16 establecen las leyes de Kirchhoff para las variables voltaje y corriente dependientes del tiempo. Dichas leyes también son válidas para cantidades transformadas. Supóngase para el circuito mostrado en la figura 19-6 que las transformadas

de las variables en el dominio del tiempo $v_k(t)$ e $i_k(t)$ son $V_k(s)$ e $I_k(s)$. De este modo, las ecuaciones 19-15 y 19-19 pueden reexpresarse como:

$$\left. \begin{array}{l} \text{Celda I} \quad -V_1(s) + V_4(s) + V_2(s) = 0 \\ \text{Celda II} \quad -V_2(s) + V_6(s) + V_3(s) = 0 \\ \text{Celda III} \quad V_5(s) - V_6(s) - V_4(s) = 0 \end{array} \right\} \quad (19-20)$$

y

$$\left. \begin{array}{l} \text{Nodo A} \quad -I_1(s) - I_2(s) - I_3(s) = 0 \\ \text{Nodo B} \quad I_1(s) + I_4(s) + I_5(s) = 0 \\ \text{Nodo C} \quad I_2(s) + I_6(s) - I_4(s) = 0 \\ \text{Nodo D} \quad I_3(s) - I_5(s) - I_6(s) = 0 \end{array} \right\} \quad (19-21)$$

Las leyes de Kirchhoff son fundamentales para el análisis de circuitos. Cuando se usan conjuntamente las leyes de Kirchhoff y las características $v-i$ de los elementos, el sistema de ecuaciones resultante describe por completo la red.

Teorema de Tellegen

Las leyes de Kirchhoff también pueden utilizarse para demostrar un teorema general de las redes enunciado originalmente por Tellegen.

El teorema de Tellegen establece que cuando una red arbitraria de b ramas y n nodos satisface conjuntamente la KCL, la KVL y la convención de referencia de carga, entonces:

$$\sum_{k=1}^b v_k(t_1) i_k(t_2) = 0 \quad (19-22)$$

donde $v_k(t_1)$ es el k -ésimo voltaje de rama en el instante t_1 , $i_k(t_2)$ es la k -ésima corriente de rama en el instante t_2 , y la sumatoria comprende todas las ramas. El teorema de Tellegen es aplicable a cualquier red (lineal o no lineal, pasiva o activa, invariante o variante en el tiempo) que satisfaga ambas leyes de Kirchhoff. De hecho, el conjunto de voltajes y el de corrientes usados en el teorema de Tellegen puede evaluarse en instantes

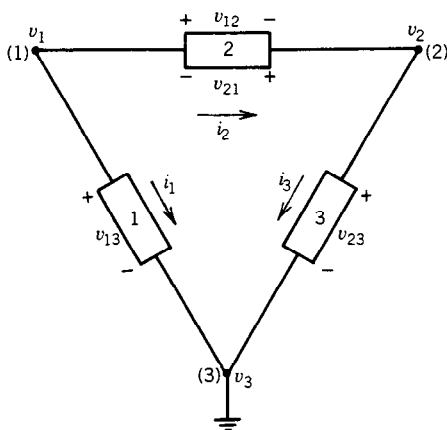


Fig. 19-7. Circuito de tres ramas.

distintos o provenir de redes distintas con la misma topología. El teorema de Tellegen expresado en el dominio de la frecuencia es:

$$\sum_{k=1}^b V_k(s) I_k(s) = 0 \quad (19-23)$$

Por ejemplo, aplicando el teorema de Tellegen a la red de la figura 19-7 se obtiene:

$$v_{13}i_1 + v_{12}i_2 + v_{23}i_3 = 0 \quad (19-24)$$

Reexpresando los voltajes de rama de la ecuación 19-24 en términos de los voltajes nodales y reagrupando:

$$v_1(i_1 + i_2) + v_2(i_3 - i_2) = 0 \quad (19-25)$$

De este modo se ha demostrado el teorema de Tellegen para la figura 19-7, dado que las sumas que se multiplican son iguales a cero conforme a la KCL.

Duales

Las leyes de Kirchhoff guardan gran parecido entre sí. Si las palabras “corrientes” y “nodo” de la KCL se sustituyen respectivamente por las palabras “voltajes” y “celda”, se obtiene la KVL. Éste es un hecho común en el análisis de redes, en el que un simple intercambio de palabras o símbolos en una expresión produce una segunda expresión válida. Las expresiones o ecuaciones obtenidas por tal procedimiento se denominan duales. Los duales son importantes en el análisis de redes debido a que, dado el conjunto apropiado de transformaciones, una solución obtenida para una red automáticamente proporciona la solución para la red dual.

Circuitos equivalentes

Con frecuencia, la cantidad de cálculo necesaria en el análisis de circuitos eléctricos se reduce eficientemente por medio del uso de circuitos equivalentes. Los circuitos se denominan equivalentes cuando sus terminales presentan las mismas características $v-i$. Dos teoremas de redes en los que se emplean circuitos equivalentes para reducir la cantidad de trabajo de cálculo en el análisis de redes eléctricas son el de Thévenin y el de Norton. Se trata de teoremas duales que proporcionan automáticamente transformaciones de fuente.

Teoremas de Thévenin y de Norton

Considérese la red N de la figura 19-8, la cual se ha dividido en dos partes, N_a y N_b . Supóngase que es posible obtener soluciones analíticas o gráficas para las características $v-i$ de puerta de la red N_a y la N_b por

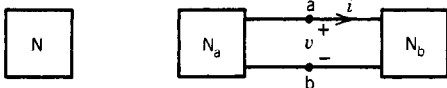


Fig. 19-8. Preliminares de Thévenin y de Norton.

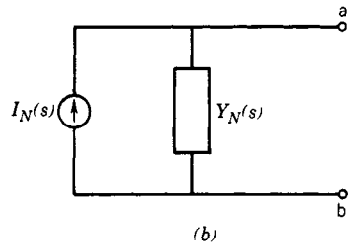
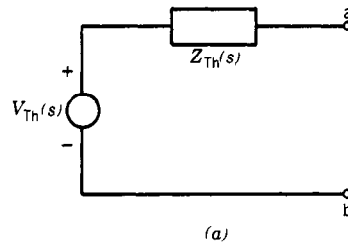


Fig. 19-9. Equivalentes a) de Thévenin y b) de Norton.

separado. Siempre que no exista acoplamiento interno entre estas dos redes, las dos ecuaciones pueden resolverse simultáneamente. Este procedimiento da por resultado el voltaje y la corriente de puerta reales cuando las redes N_a y N_b están conectadas.

Las condiciones del párrafo anterior son las más generales para la aplicación del teorema de Thévenin o el de Norton. Sin embargo, con fines de eficiencia de cálculo suele requerirse que la red N_a sea invariante en el tiempo lineal. Si esto último se cumple, dicha red puede sustituirse por el circuito de la figura 19-9a para el teorema de Thévenin o el de la figura 19-9b para el teorema de Norton.

Para determinar el circuito equivalente de Thévenin (fig. 19-9a) se buscan un voltaje y una corriente transformados en las terminales de la red N_a bajo condiciones especiales de carga. Estas condiciones se emplean para determinar el voltaje de circuito abierto $V_{oc}(s)$ y la corriente de cortocircuito $I_{sc}(s)$. Una vez que se han obtenido estos valores, el voltaje y la impedancia de Thévenin son:

$$\begin{aligned} V_{Th}(s) &= V_{oc}(s) \\ Z_{Th}(s) &= V_{oc}(s)/I_{sc}(s) \end{aligned} \quad (19-26)$$

La impedancia de Thévenin, $Z_{Th}(s) = V(s)/I(s)$, también puede definirse como la razón del voltaje transformado sobre la corriente transformada en las terminales de la red N_a cuando todas las fuentes de voltaje independientes dentro de N_a están en cortocircuito y todas las fuentes de corriente independientes dentro de esa misma red están en circuito abierto.

Por ejemplo, determínese el equivalente de Thévenin de la figura 19-10. El voltaje de circuito abierto está dado por:

$$V_{oc}(s) = \frac{Z_2}{Z_1 + Z_2} V(s)$$

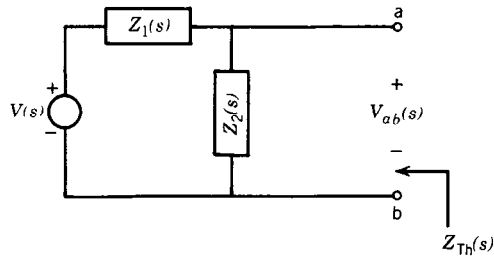


Fig. 19-10. Ejemplo de circuito del teorema de Thévenin.

y la corriente de cortocircuito es:

$$I_{sc}(s) = V(s)/Z_1$$

La impedancia de Thévenin es entonces:

$$Z_{Th}(s) = V_{oc}(s)/I_{sc}(s) = Z_1 Z_2 / (Z_1 + Z_2)$$

que también puede obtenerse poniendo en cortocircuito la fuente independiente $V(s)$ y examinando la impedancia que se observa al mirar hacia la izquierda de las terminales a, b .

En la figura 19-11a se muestra el circuito equivalente de Thévenin de la figura 19-10 conectado a un dispositivo de carga D en las siguientes condiciones: 1) la fuente de voltaje es una fuente de CD, y 2) Z_1 y Z_2 son resistores. El voltaje nodal V de un lado a otro de la carga y la corriente I a través de la carga se relacionan por medio de la expresión:

$$V = V_{Th} - R_{Th} \cdot I$$

La gráfica de esta ecuación lineal, llamada línea de carga, se muestra en la figura 19-11b, así como la característica $v-i$ de la carga. La intersección de estas dos curvas indica el voltaje de un lado a otro y la corriente a través del dispositivo de carga cuando éste se halla conectado a las terminales a y b de la figura 19-10. Este punto de intersección se conoce como punto de trabajo estático o de reposo (punto Q , de *quiescent point*).

Para determinar el circuito equivalente de Norton (fig. 19-9b) se buscan un voltaje y una corriente transformados en las terminales de la red N_a en condiciones especiales de carga, las cuales se usan entonces para

determinar el voltaje de circuito abierto $V_{oc}(s)$ y la corriente de cortocircuito $I_{sc}(s)$. Una vez obtenidos, la corriente y la admitancia de Norton son:

$$I_N(s) = V_{oc}(s)/Z_{Th}(s) = I_{sc}(s) \quad (19-27)$$

$$Y_N(s) = 1/Z_{Th}(s) = I_{sc}(s)/V_{oc}(s)$$

La admitancia de Norton, $Y_N(s) = I(s)/V(s)$, también puede definirse como la razón de la corriente transformada sobre el voltaje transformado en las terminales de la red N_a cuando todas las fuentes de voltajes independientes dentro de N_a están en cortocircuito y todas las fuentes de corriente independientes dentro de esa misma red están en circuito abierto.

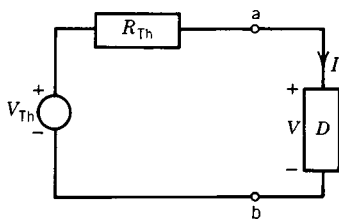
Una consecuencia inmediata de los teoremas de Thévenin y de Norton son las transformaciones de las fuentes. Cuando se ven juntas las figuras 19-9a y b y las ecuaciones 19-26 y 19-27, se demuestra la forma en que una fuente de voltaje (corriente) puede transformarse en una fuente de corriente (voltaje) automáticamente.

Teorema de superposición

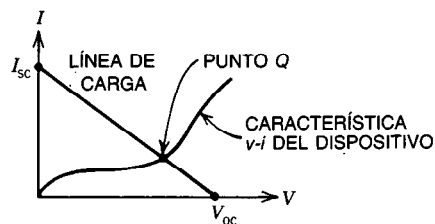
Considérese el circuito lineal de la figura 19-12. El voltaje nodal V determinado por la KCL:

$$V = R_1 I_0 + V_0$$

tiene dos componentes. Cada una resulta de una fuente independiente que actúa por sí sola. La componente $R_1 I_0$ se encuentra colocando en cortocircuito la fuente de voltaje independiente, y la V_0 se encuentra colocando en circuito abierto la fuente de corriente independiente. Esto da por resultado la aplicación del principio de superposición para redes lineales. El teorema de superposición establece que, en una red lineal, es posible obtener una respuesta resultante de la acción simultánea de varias fuentes independientes y condiciones iniciales sumando las respuestas separadas que resultan de la acción individual de cada fuente independiente o condición inicial. Una fuente independiente o una condición inicial actúan individualmente cuando se eliminan todas las demás fuentes independientes y condiciones iniciales. Las fuentes de voltaje independientes se eliminan sustituyéndolas por un cortocircuito, y las fuentes de corriente independientes se eliminan sustituyéndolas por un circuito abierto.



(a)



(b)

Fig. 19-11. a) Equivalente de Thévenin del circuito de la figura 19-10, y b) gráficas de la línea de carga y característica voltaje-corriente ($v-i$) del circuito. El punto de intersección se denomina punto de trabajo estático (Q).

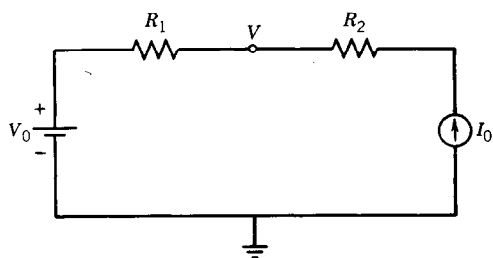


Fig. 19-12. Circuito para ilustrar la superposición.

Reciprocidad

Las redes de puertos múltiples pueden clasificarse como recíprocas o no recíprocas. Una red recíproca tiene la propiedad especial de que cuando una respuesta r_i en la i -ésima puerta es iniciada por una excitación e_j en la j -ésima puerta, entonces:

$$r_i e_j = r_j e_i \quad (19-28)$$

En esta definición se supone que la red no tiene fuentes independientes internas y está relajada inicialmente. Además, la topología de la red debe permanecer inalterada por el intercambio de respuesta y excitación. Asimismo, si una fuente de voltaje (corriente) que se considera un cortocircuito (circuito abierto) generalizado se emplea como excitación, entonces la respuesta debe ser una corriente (voltaje) medida; de otra forma la topología de la red se modificará al intercambiarse respuesta y excitación.

19.1.3 Aplicaciones de los teoremas circuitales fundamentales

Circuitos en serie

En los artículos anteriores se incluyeron definiciones básicas o teoremas fundamentales. En esta sección se presentan conceptos prácticos. Estos conceptos son unas herramientas extremadamente útiles para el análisis de redes; cuando se aplican con algún plan preconcebido pueden reducir notablemente la cantidad de cálculo que se requiere para llegar a una solución. En todo el análisis que sigue se usarán los conceptos de impedancia $Z(s)$, admitancia $Y(s)$ y fasores para generalizar los resultados.

En la figura 19-13 se ilustra un circuito en serie. En tales circuitos dos o más elementos circuitales transportan la misma corriente. Si se aplica la KCL al nodo A, se observa que las corrientes que pasan por el dispositivo 1 y por el 2 son iguales. Aplicando la KVL al circuito de la figura 19-13:

$$V = V_1 + V_2 = IZ_1 + IZ_2 = I(Z_1 + Z_2) = IZ_T \quad (19-29)$$

En general, m impedancias en serie pueden sustituirse por una impedancia equivalente:

$$Z_T = Z_1 + Z_2 + \dots + Z_m = \sum_i^m Z_i \quad (19-30)$$

Las características $v-i$ observadas en las terminales de un circuito en serie y en las terminales de la impedancia equivalente son idénticas.

Un uso común del circuito en serie es como divisor de voltaje. Para la figura 19-13, el voltaje de un lado a otro de i -ésima rama es:

$$V_i = \frac{Z_i}{Z_1 + Z_2} V = \frac{Z_i}{Z_T} V \quad (19-31)$$

El divisor de voltaje tiene muchas aplicaciones útiles en la actualidad, y puede emplearse para simplificar los cálculos en el análisis de circuitos.

Circuitos en paralelo

Un circuito en paralelo es el dual de un circuito en serie (fig. 19-14), y comprende dos o más elementos circuitales restringidos por el mismo voltaje. Si se aplica la KVL a la celda que se muestra, los voltajes de un lado a otro de los dispositivos son los mismos. Aplicando la KCL al circuito de la figura 19-14:

$$I = I_1 + I_2 = VY_1 + VY_2 = V(Y_1 + Y_2) = VY_T \quad (19-32)$$

En general, m admitancias en paralelo pueden sustituirse por una admitancia equivalente:

$$Y_T = Y_1 + Y_2 + \dots + Y_m = \sum_i^m Y_i \quad (19-33)$$

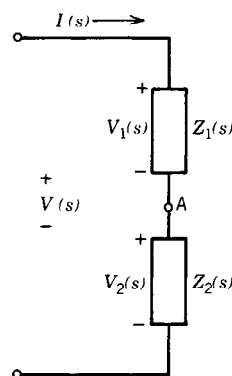


Fig. 19-13. Circuito en serie.

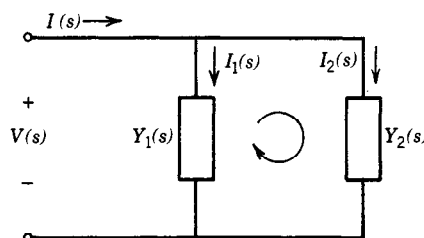


Fig. 19-14. Circuito en paralelo.

Las características v - i observadas en las terminales de un circuito en paralelo y en las terminales de la admitancia equivalente son idénticas.

Un uso común del circuito en paralelo es como divisor de corriente. En la figura 19-14, la corriente que pasa por la i -ésima rama es:

$$I_i = \frac{Y_i}{Y_T} I \quad (19-34)$$

El divisor de corriente tiene muchas aplicaciones, y puede simplificar los cálculos necesarios en el análisis de circuitos.

Potencia compleja

Un problema común en ingeniería es la transferencia de energía. Muchas veces la potencia se transmite en forma sinusoidal, y, con frecuencia, es deseable maximizar la potencia transferida de una fuente a una carga. El objetivo de maximizar la transferencia de potencia se logra por medio del acoplamiento de impedancias. Estas ideas se ilustran aquí empleando dispositivos de una puerta, pero pueden generalizarse para su uso en dispositivos de puertas múltiples.

Si un sistema lineal es excitado por una función periódica, la respuesta será una función periódica con el mismo periodo. Supóngase que la excitación y la respuesta están dadas respectivamente por la sinusoides:

$$v(t) = V_m \cos(\omega t + \theta) \quad (19-35)$$

$$i(t) = I_m \cos(\omega t + \psi)$$

donde V_m e I_m son los valores máximos de las funciones temporales sinusoidales de la frecuencia ω con ángulos de fase θ y ψ . El valor promedio de una función periódica se define como:

$$f_{\text{prom}} = \frac{1}{T} \int_0^T f(\tau) d\tau \quad (19-36)$$

donde T es la duración de un periodo. El valor promedio resume una función periódica en un periodo usando una CD constante; por ejemplo:

$$f_{\text{prom}} \cdot T = \int_0^T f(\tau) d\tau$$

Para una senoide, el valor promedio en un periodo es cero.

El valor eficaz (efectivo) o valor raíz cuadrático medio (RMS) de una función periódica $f(t)$ es:

$$f_{\text{rms}} = \sqrt{\frac{1}{T} \int_0^T f^2(\tau) d\tau} \quad (19-37)$$

En ingeniería, las mediciones de potencia se facilitan empleando valores RMS. El valor RMS de una senoide es:

$$\text{RMS}_{\text{senoide}} = A_m / \sqrt{2} = A_{\text{efec}} \quad (19-38)$$

donde A_m es el valor máximo de la senoide. En general, los fasores se especifican como fasores de valor efectivo y no como fasores de valor máximo.

Para las formas de onda de voltaje y de corriente especificadas por la ecuación 19-35, la potencia instantánea suministrada a una red es:

$$\begin{aligned} p(t) &= V_m I_m \cos(\omega t + \theta) \cos(\omega t + \psi) = \\ &= \frac{1}{2} V_m I_m \cos(\theta - \psi) + \\ &+ \frac{1}{2} V_m I_m \cos(2\omega t + \theta + \psi) \quad \text{W} \end{aligned} \quad (19-39)$$

La energía absorbida por la red en un periodo es entonces:

$$w = \int_0^T p(\tau) d\tau = \frac{T}{2} V_m I_m \cos(\theta - \psi) \quad \text{J}$$

El valor promedio de la potencia disipada dentro de la red en el caso de una excitación sinusoidal es:

$$\begin{aligned} P_{\text{prom}} &= w / T \\ &= \frac{1}{2} V_m I_m \cos(\theta - \psi) \quad \text{W} \\ &= V_{\text{efec}} I_{\text{efec}} \cos(\theta_z) \end{aligned} \quad (19-40)$$

Es claro que el valor promedio de la potencia en términos de fasores de valor efectivo es el producto de sus magnitudes multiplicadas por el factor de potencia ($\cos \theta_z$). El ángulo θ_z es simplemente el ángulo de impedancia o la diferencia de fase entre el voltaje y el circuito. Por convención, se dice que el factor de potencia es de atraso si la corriente se atrasa respecto al voltaje, y de adelanto si la corriente se adelanta al voltaje. Si la impedancia Z se expresa como:

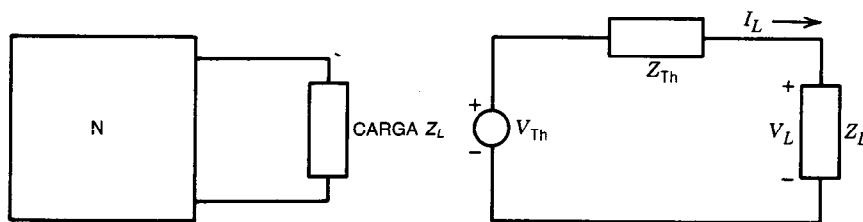


Fig. 19-15. Red y su equivalente de Thévenin.

$$Z = |Z|e^{j\theta_z} = R + jX$$

donde $R = |Z|\cos\theta_z$ y $X = |Z|\sin\theta_z$, y la potencia promedio absorbida por la red será:

$$P_{\text{prom}} = I_{\text{efec}}^2 R \quad W \quad (19-41)$$

El concepto de potencia compleja puede definirse en este punto. La potencia pico que se "toma prestada" de un circuito, llamada potencia reactiva, es:

$$P_x = V_{\text{efec}} I_{\text{efec}} \sin\theta_z \quad \text{VARS (volts-amperes reactivos)} \\ = I_{\text{efec}}^2 X \quad (19-42)$$

La potencia reactiva es positiva para una red inductiva y negativa para una red capacitiva. La potencia promedio y reactiva pueden relacionarse por medio de:

$$P_A = V_{\text{efec}} I_{\text{efec}} \cos\theta_z + jV_{\text{efec}} I_{\text{efec}} \sin\theta_z \\ = V_{\text{efec}} I_{\text{efec}} e^{j\theta_z} \quad (19-43) \\ = \overline{V_{\text{efec}}} \overline{I_{\text{efec}}}^* \quad \text{VA}$$

La potencia P_A se denomina potencia compleja o potencia aparente. Siguiendo las reglas del álgebra compleja es posible sumar de manera directa la potencia compleja en distintas porciones de una red.

Máxima transferencia de potencia y acoplamiento de impedancia

Considérese la red de la figura 19-15 y su equivalente de Thévenin. Se desea maximizar la potencia suministrada por la red N a la carga ajustable Z_L a una frecuencia especificada. En base a la ecuación 19-41, la potencia disipada en la carga es:

$$P_L = |I_L|^2 R_L = \frac{|V_{\text{Th}}|^2 R_L}{(R_{\text{Th}} + R_L)^2 + (X_{\text{Th}} + X_L)^2} \quad (19-44)$$

Primero se maximiza P_L derivando parcialmente con respecto a X_L ($\partial P_L / \partial X_L = 0$), lo que da por resultado:

$$X_L = -X_{\text{Th}} \quad (19-45)$$

Si se sustituye este valor en la ecuación 19-44 y se maximiza P_L ($\partial P_L / \partial R_L = 0$) de nuevo, se requiere que:

$$R_L = R_{\text{Th}} \quad (19-46)$$

De este modo, cuando la carga se acopla de manera conjugada con la fuente:

$$Z_L = Z_{\text{Th}}^* = R_{\text{Th}} - jX_{\text{Th}} \quad (19-47)$$

la potencia máxima:

$$P_{\text{máx}} = \frac{1}{4} \frac{|V_{\text{Th}}|^2}{R_{\text{Th}}} \quad (19-48)$$

se transfiere a la carga.

LIBROS Y REVISTAS

- V. Aatre, *Network and Filter Design*, Wiley Eastern Limited, Nueva Delhi.
- N. Balabanian y T. Bickart, *Electrical Network Theory*, Wiley, Nueva York.
- N. Balabanian y T. Bickart, *Linear Network Theory: Analysis, Properties, Design and Synthesis*, Matrix, Beaverton, OR.
- H. Bode, *Network Analysis and Feedback Amplifier Design*, Krieger, Huntington, NY.
- E. Brenner y M. Javid, *Analysis of Electric Circuits*, McGraw-Hill, Nueva York.
- H. Carlin y A. Giordano, *Network Theory. An Introduction to Reciprocal and Nonreciprocal Circuits*, Prentice-Hall, Englewood, Cliffs, NJ.
- S. Chan y otros, *Analysis of Linear Networks and Systems*, Addison-Wesley, Reading, MA.
- W. Chen, *Active Network and Feedback Amplifier Theory*, McGraw-Hill, Nueva York.
- P. Chirlian, *Basic Network Theory*, McGraw-Hill, Nueva York.
- C. Desoer y E. Kuh, *Basic Circuit Theory*, McGraw-Hill, Nueva York.
- E. Guillemin, *Introductory Circuit Theory*, Wiley, Nueva York.
- E. Guillemin, *Synthesis of Passive Networks*, Krieger, Huntington, NY.
- E. Kuh y R. Rohrer, *Theory of Linear Active Networks*, Holden-Day, San Francisco.
- R. Smith, *Circuits, Devices, and Systems*, Wiley, Nueva York.
- M. Van Valkenburg, *Network Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- M. Van Valkenburg, *Linear Circuits*, Prentice-Hall, Englewood Cliffs, NJ.
- L. Weinberg, *Network Analysis and Synthesis*, Krieger, Huntington, NY.

19.2 ANÁLISIS DE CIRCUITOS DE CD Y DE CA

Yacov Shamash y Martin Gazourian

En esta sección se supone que el lector está familiarizado con los teoremas circuitales descritos en la sección 19.1. Aquí el objetivo es demostrar con ejemplos la forma en que se usan esos teoremas para el análisis de circuitos de CD y de CA. Se comenzará aplicándolos a los circuitos de CD. Después se repasan brevemente los números complejos, y por último se analiza el comportamiento de estado estable de los circuitos de CA.

19.2.1 Circuitos de CD

Los circuitos de CD contienen resistores, capacitores, inductores, fuentes dependientes y fuentes de CD independientes. Estos circuitos se analizarán empleando el análisis nodal, análisis de mallas, teorema de Thévenin y teorema de superposición. Debe hacerse notar que en los circuitos de CD los capacitores pueden sus-

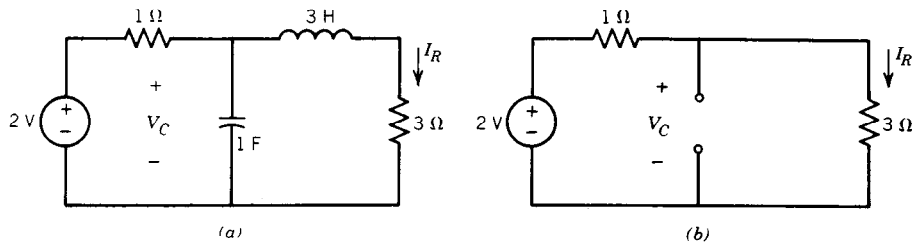


Fig. 19-16. Circuitos del ejemplo 1: a) circuito original, b) circuito equivalente.

tuirse por circuitos abiertos y los inductores por cortocircuitos. Esto se deduce de las relaciones corriente y voltaje para el capacitor y el inductor (ecs. 19-3 y 19-6).

Ejemplo 1. Para el circuito de la figura 19-16a, encontrar V_C e I_R .

Solución. Sustituyendo el capacitor por un circuito abierto y el inductor por un cortocircuito se obtiene el circuito de la figura 19-16b. Empleando la KVL para la celda se obtiene;

$$2 = (1 + 3)I_R \Rightarrow I_R = 0.5 \text{ A}$$

Puesto que V_C es igual al voltaje de un lado a otro del resistor de $3 \text{ } \Omega$, se sigue que:

$$V_C = 3 \times I_R = 1.5 \text{ V}$$

Análisis nodal

Es bien sabido que si se conoce el voltaje en cada nodo de un circuito respecto a un nodo común (usualmente 0 V), es posible encontrar todos los voltajes y corrientes de los elementos del circuito.

La técnica del análisis nodal permite encontrar esos voltajes de manera sistemática. Se demuestra la aplicación de esta técnica con dos ejemplos.

Ejemplo 2. Encontrar la corriente i_y en el circuito de la figura 19-17a.

Solución. Este circuito tiene tres nodos; se elige el inferior como nodo de referencia y se definen los voltajes nodales en los nodos 1 y 2 como V_1 y V_2 , respectivamente (fig. 19-17b).

En el análisis nodal el objetivo es encontrar los voltajes nodales V_1 y V_2 . En virtud de que se tienen dos incógnitas (V_1 y V_2), se requieren dos ecuaciones independientes que incluyan dichas incógnitas. En el circuito de la figura 19-17b se observa que:

$$V_1 = 2 \text{ V} \quad (19-49)$$

Ésta es una ecuación (bastante simple, por cierto). La segunda ecuación se obtiene aplicando la KCL al nodo 2. De esta forma:

$$\frac{V_2 - V_1}{\frac{1}{3}} + \frac{V_2}{\frac{1}{2}} = 2i_x \quad (19-50)$$

Pero:

$$i_x = \frac{V_1 - V_2}{\frac{1}{3}}$$

Así, la ecuación 19-49 se transforma en:

$$\frac{V_2 - V_1}{\frac{1}{3}} + \frac{V_2}{\frac{1}{2}} = 2 \frac{(V_1 - V_2)}{\frac{1}{3}}$$

o bien:

$$-9 V_1 + 11 V_2 = 0 \quad (19-51)$$

Las ecuaciones 19-49 y 19-51 son dos ecuaciones en términos de V_1 y V_2 . Resolviendo estas ecuaciones se tiene que:

$$V_1 = 2 \text{ V}, \quad V_2 = \frac{18}{11} \text{ V}$$

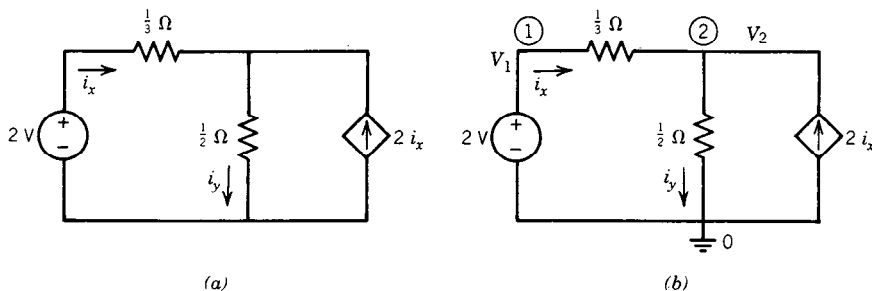


Fig. 19-17. Circuitos del ejemplo 2: a) circuito original, b) nodos y voltajes nodales del circuito.

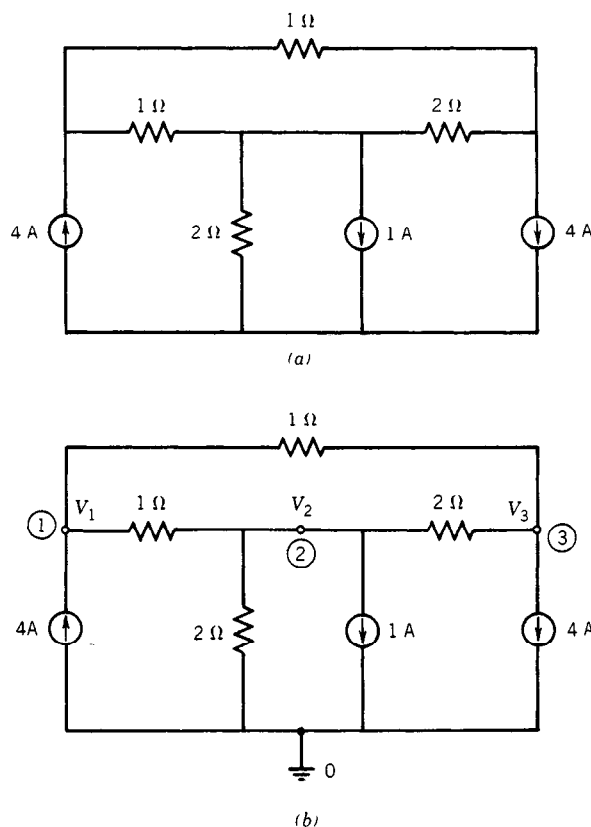


Fig. 19-18. Circuito del ejemplo 3 (análisis nodal): a) circuito original, b) nodos definitorios y voltajes nodales del circuito.

Y, con referencia a la figura 19-17a:

$$i_y = \frac{V_2}{\frac{1}{2}} = 2 V_2 = \frac{36}{11} \text{ A}$$

Ejemplo 3. Para el circuito de la figura 19-18a, encontrar la potencia absorbida por la fuente de 1-A.

Solución. Este circuito tiene cuatro nodos. Se elige el inferior como nodo de referencia, y los voltajes de los otros nodos con respecto a él se denotan por V_1 , V_2 y V_3 , como se observa en la figura 19-18b.

Se requieren tres ecuaciones independientes que incluyan esos tres voltajes, las cuales se obtienen aplicando la KCL a los nodos 1, 2 y 3 como se indica a continuación:

$$\text{Nodo 1} \quad \frac{V_1 - V_2}{1} + \frac{V_1 - V_3}{1} = +4 \quad \text{o bien} \quad 2V_1 - V_2 - V_3 = 4 \quad (19-52)$$

$$\text{Nodo 2} \quad \frac{V_2}{2} + \frac{V_2 - V_1}{1} + \frac{V_2 - V_3}{2} = -1 \quad \text{o bien} \quad -2V_1 + 4V_2 - V_3 = -2 \quad (19-53)$$

$$\text{Nodo 3} \quad 4 + \frac{V_3 - V_2}{2} + \frac{V_3 - V_1}{1} = 0 \quad \text{o bien} \quad -2V_1 - V_2 + 3V_3 = -8 \quad (19-54)$$

Resolviendo las tres ecuaciones 19-52, 19-53 y 19-54 se obtiene $V_1 = 4/3 \text{ V}$, $V_2 = -2/15 \text{ V}$, y $V_3 = -6/5 \text{ V}$. El voltaje de un lado a otro de la fuente de 1 A es V_2 , y por tanto la potencia absorbida por la fuente es:

$$P = vi = -\frac{2}{15} \times 1 = -\frac{2}{15} \text{ W}$$

Análisis de mallas

Es posible resolver problemas de redes planares empleando la técnica de análisis de mallas¹. Una malla circuital se define como un ciclo cerrado que no contiene ningún otro ciclo cerrado. Una corriente de malla se define como una corriente circulante que fluye alrededor de la malla. En la figura 19-19 se presenta un circuito con tres mallas y sus corrientes de malla asociadas i_1 , i_2 e i_3 .

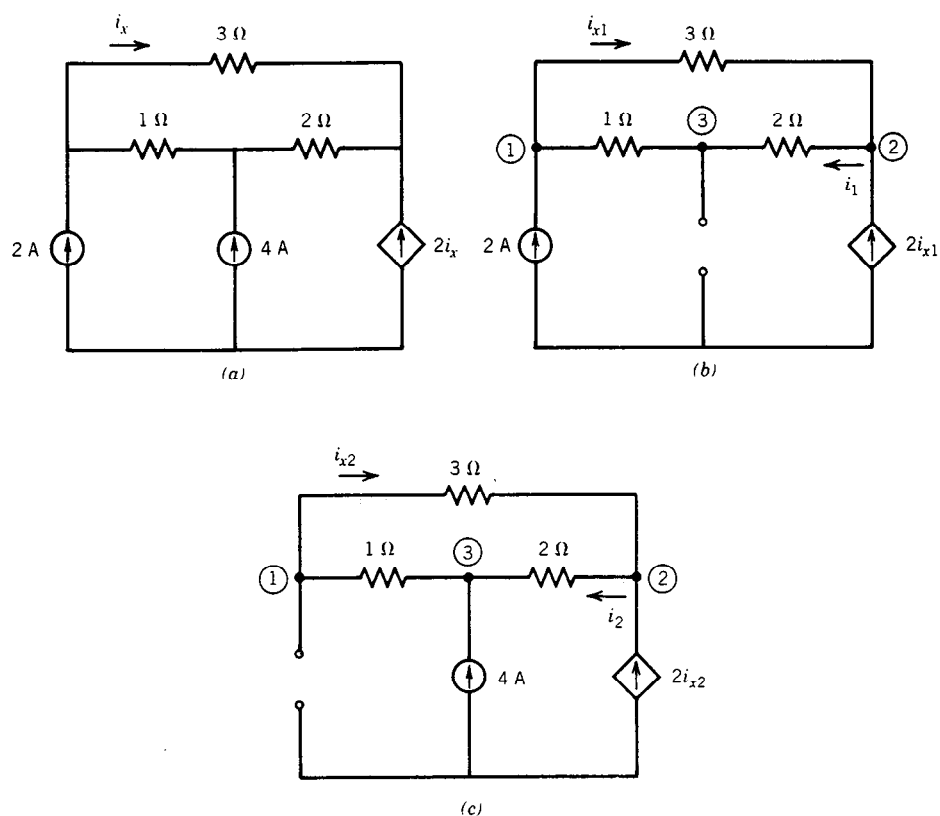


Fig. 19-23. Circuito del ejemplo 7 que ilustra el teorema de superposición: a) respuesta circuital completa; b) respuesta debida sólo a la fuente de 2-A; c) respuesta debida sólo a la fuente de 4-V.

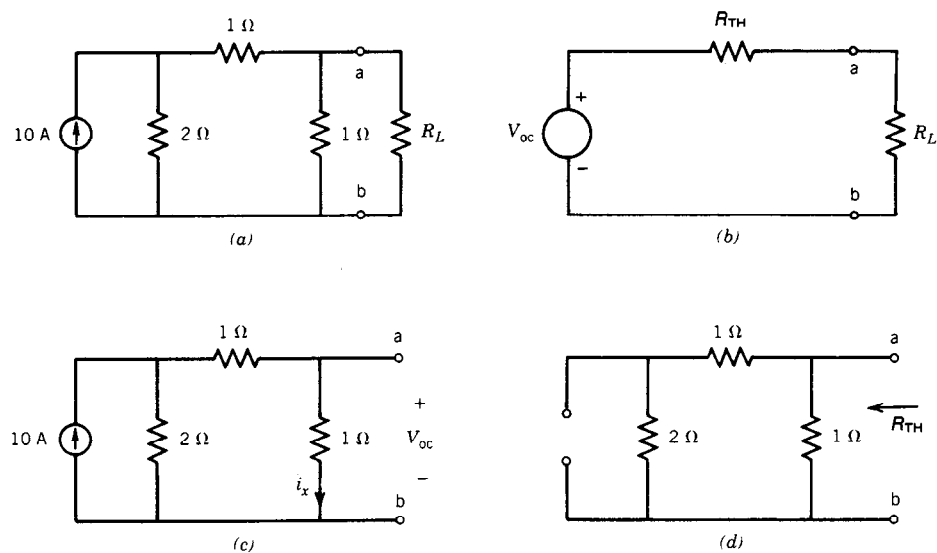


Fig. 19-24. Circuito del ejemplo 8 que ilustra el teorema de Thévenin: a) circuito completo; b) circuito equivalente de Thévenin; c) determinación de V_{oc} ; d) determinación de R_{TH} .

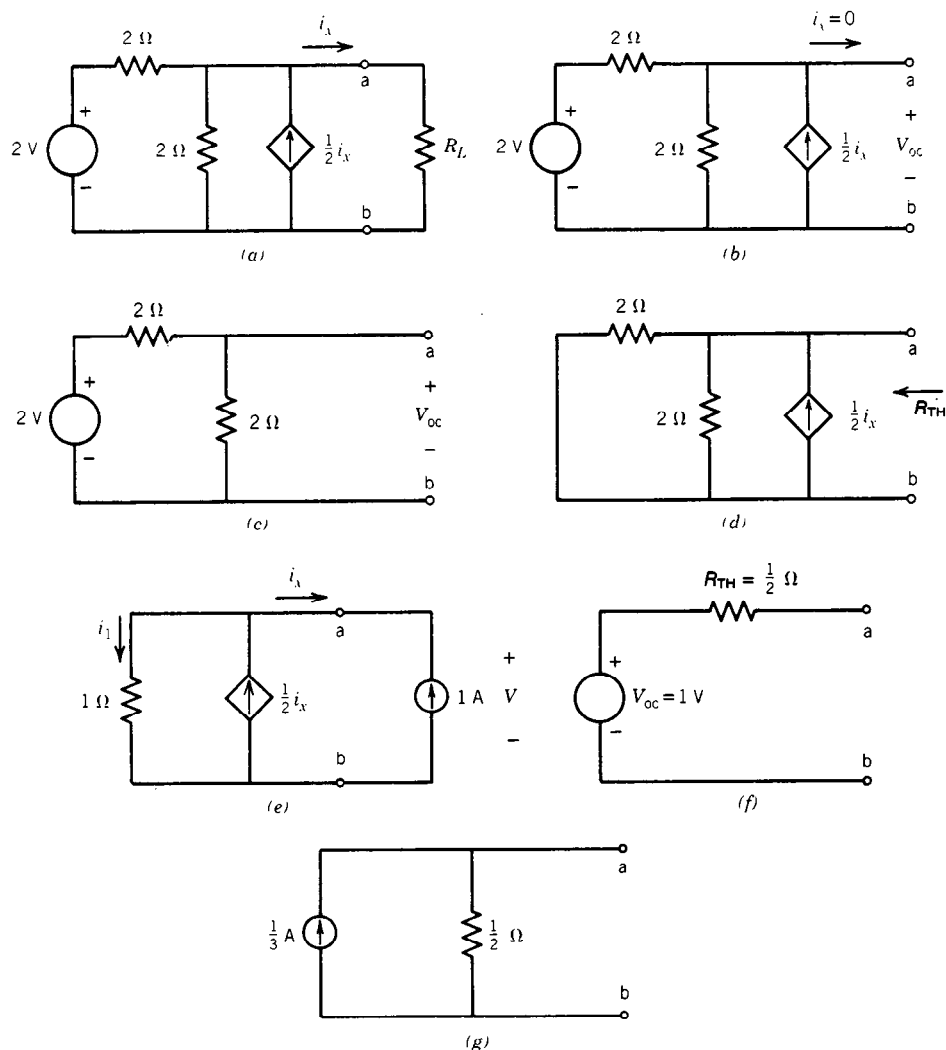


Fig. 19-25. Circuito del ejemplo 9 que ilustra los teoremas de Thévenin y de Norton: a) circuito completo; b) cálculo de V_{oc} ; c) cálculo de V_{oc} ; d) circuito para determinar R_{Th} ; e) cálculo de R_{Th} empleando una fuente de 1-A; f) circuito equivalente de Thévenin; g) circuito equivalente de Norton.

Para determinar V_{oc} , las terminales a, b se colocan en circuito abierto como se muestra en la figura 19-24c. Por división de corriente:

$$i_x = \frac{2}{2+2} \times 10 = 5 \text{ A}$$

$$V_{oc} = 1(i_x) = 5 \text{ V}$$

Para encontrar R_{Th} se colocan en cero todas las fuentes independientes que se hallan a la izquierda de las terminales a, b ; esto es, las fuentes de corriente se hacen circuitos abiertos y las fuentes de voltaje se hacen cortocircuitos. El resultado es el circuito de la figura 19-24d. Empleando una combinación de resistores en serie-paralelo se obtiene:

$$R_{Th} = 1 \parallel (1 + 2) = \frac{3}{4} \Omega$$

De este modo, para la máxima transferencia de potencia:

$$R_L = R_{Th} = \frac{3}{4} \Omega$$

Con base en la figura 19-24b, la corriente i que pasa por R_L es:

$$i = \frac{V_{oc}}{R_{Th} + R_L} = \frac{5}{\frac{3}{4} + \frac{3}{4}} = \frac{10}{3} \text{ A}$$

La potencia máxima $P_{m\acute{a}x}$ a través de R_L es:

$$P_{\max} = i^2 R_L = \frac{100}{9} \times \frac{3}{4} = \frac{25}{3} \text{ W}$$

Ejemplo 9. Para el circuito que se muestra en la figura 19-25a:

1. Encontrar el circuito equivalente de Thévenin para la parte que se encuentra a la izquierda de las terminales a, b .
2. Encontrar el circuito equivalente de Norton.

Solución

1. Para encontrar V_{oc} se colocan en circuito abierto las terminales a, b , como se muestra en la figura 19-25b. Es claro que $i_x = 0$, de modo que la fuente de corriente dependiente tiene un valor de cero y puede sustituirse por un circuito abierto. Así, el circuito se reduce al de la figura 19-25c. Por división de voltaje:

$$V_{oc} = \frac{2}{2+2} \times 2 = 1 \text{ V}$$

Para determinar R_{Th} se coloca en cero la fuente de voltaje independiente (se sustituye por un cortocircuito), lo cual da por resultado el circuito de la figura 19-25d. No es posible usar combinaciones de resistores en serie-paralelo para encontrar R_{Th} debido a la presencia de la fuente dependiente. Sin embargo, si se aplica una fuente de 1-A a las terminales a, b , entonces el voltaje V de un lado a otro de la fuente será igual a R_{Th}^1 . Así, combinando los dos resistores de la figura 19-25d y aplicando una fuente de 1-A a las terminales a, b , se produce el circuito de la figura 19-25e. Es claro que:

$$i_x = -1 \text{ A}$$

y la corriente i_1 a través del resistor de $1-\Omega$ es:

$$i_1 = \frac{1}{2} i_x - i_x = -\frac{1}{2} i_x = \frac{1}{2} \text{ A}$$

$$V = 1 \left(\frac{1}{2} \right) = R_{Th} = \frac{1}{2} \Omega$$

De esta manera, el circuito equivalente de Thévenin de la figura 19-25a es como se muestra en la figura 19-25f.

2. Mediante el empleo de la transformación de fuente en el circuito equivalente de Thévenin de la figura 19-25f se obtiene el circuito que se muestra en la figura 19-25g, el circuito equivalente de Norton.

19.2.2 Números complejos

Para el análisis de circuitos de CA se requiere el conocimiento de los números complejos. En esta sección se revisan los números complejos en la medida necesaria para resolver circuitos de CA.

Formas de representación de los números complejos

En esta sección, los números complejos se designan con letras mayúsculas A, B, C, \dots . Existen dos formas comunes de representar dichos números. La forma rectangular es:

$$A = a + jb \quad (19-58)$$

donde a y b son números reales y representan las partes real e imaginaria de A , respectivamente.

El operador imaginario, denotado por j , se define como:

$$j^2 = -1 \quad \text{o bien} \quad j = \sqrt{-1} \quad (19-59)$$

Una representación equivalente de los números complejos es la forma exponencial, dada por:

$$A = |A| e^{j\theta} \quad (19-60)$$

donde:

$$|A| = \sqrt{a^2 + b^2} \quad (19-61)$$

$$\theta = \tan^{-1} \frac{b}{a} \quad (19-62)$$

y

$$a = |A| \cos \theta \quad (19-63)$$

$$b = |A| \sin \theta \quad (19-64)$$

Por ejemplo, la representación exponencial equivalente del número $A = 3 + j3$ es:

$$A = (\sqrt{3^2 + 3^2}) \exp j \left(\tan^{-1} \frac{3}{3} \right)$$

$$A = \sqrt{18} e^{j45^\circ}$$

Por definición, el conjugado A^* de un número complejo A se obtiene sustituyendo j por $-j$ en A . Así, en forma rectangular:

$$A^* = a - jb \quad (19-65)$$

y en forma exponencial:

$$A^* = |A| e^{-j\theta} \quad (19-66)$$

Operaciones matemáticas con números complejos

Para sumar o restar números complejos se usa la forma rectangular, y se suman o restan las partes reales e imaginarias respectivas. De esta forma, si $A = a + jb$ y $B = c + jd$:

$$A + B = (a + c) + j(b + d) \quad (19-67)$$

y

$$A - B = (a - c) + j(b - d) \quad (19-68)$$

Para multiplicar o dividir números complejos existe la opción de usar ya sea la forma rectangular o la exponencial. Sean:

$$A = |A| e^{j\theta}$$

$$B = |B| e^{j\phi}$$

Entonces el producto de los dos números complejos está dado por:

$$AB = (|A| e^{j\theta})(|B| e^{j\phi})$$

o bien:

$$AB = |A| |B| e^{j(\theta+\phi)} \quad (19-69)$$

El cociente A/B está dado por:

$$\frac{A}{B} = \frac{|A| e^{j\theta}}{|B| e^{j\phi}}$$

o bien:

$$\frac{A}{B} = \frac{|A|}{|B|} e^{j(\theta-\phi)} \quad (19-70)$$

Si los números complejos A y B están dados en forma rectangular, esto es, si:

$$A = a + jb$$

$$B = c + jd$$

entonces el producto está dado por:

$$AB = (a + jb)(c + jd) = ac + jbc + (j^2)bd + jdc$$

y si se recuerda que $j^2 = -1$, se tiene que:

$$AB = (ac - bd) + j(ad + bc) \quad (19-71)$$

mientras que el cociente está dado por:

$$\frac{A}{B} = \frac{a + jb}{c + jd}$$

Multiplicando tanto el numerador como el denominador por el conjugado de B :

$$\frac{A}{B} = \frac{a + jb}{c + jd} \cdot \frac{c - jd}{c - jd}$$

o bien:

$$\frac{A}{B} = \frac{(ac + db) + j(bc - ad)}{c^2 + d^2} \quad (19-72)$$

Ejemplo 10. Encontrar el producto de un número complejo A y su conjugado A^* .

Solución. Si $A = |A|e^{j\theta}$, entonces $A^* = |A|e^{-j\theta}$. Así:

$$AA^* = |A|e^{j\theta}|A|e^{-j\theta} = |A|^2e^{j(\theta-\theta)} = |A|^2e^{j0} = |A|^2$$

Y en consecuencia el producto de un número complejo por su conjugado es un número real.

Ejemplo 11. Si $A = 1 + j2$ y $B = 2 - j2$, encontrar el cociente A/B .

Solución

$$\frac{A}{B} = \frac{1 + j2}{2 - j2}$$

Multiplicando numerador y denominador por el conjugado de B es posible reducir el denominador a un número real puro (ec. 19-72). Así:

$$\frac{A}{B} = \frac{(1 + j2)(2 + j2)}{(2 - j2)(2 + j2)} = \frac{-2 + j6}{8} = -\frac{1}{4} + j\frac{3}{4}$$

19.2.3 Análisis de CA

En esta sección se considera la respuesta de los circuitos a una o más fuentes sinusoidales independientes. Se supone que todas las fuentes han estado "encendidas" por un largo tiempo y que el circuito se encuentra en estado estable (es decir, todos los transitorios se han extinguido). Se resolverán algunos de estos circuitos de CA empleando fasores. En el procedimiento un circuito en el dominio del tiempo se transforma al dominio fasorial (más a menudo llamado dominio de la frecuencia) cuando el análisis se simplifica. El procedimiento se detalla a continuación.

Paso 1. Todas las fuentes sinusoidales de voltaje y corriente independientes se transforman del dominio del tiempo al dominio fasorial, empleando:

$$A \cos(\omega t + \theta) \Leftrightarrow Ae^{j\theta} \quad (19-73)$$

(dominio del tiempo) (dominio fasorial)

La forma fasorial de un voltaje $v(t)$ se denota por V y la de una corriente $i(t)$, por I .

Paso 2. Se sustituyen R , L y C por sus impedancias respectivas (tabla 19-3, con $s = j\omega$):

$$R \Leftrightarrow R$$

$$L \Leftrightarrow j\omega L$$

$$C \Leftrightarrow \frac{-j}{\omega C}$$

donde ω es la frecuencia de la fuente. Obsérvese que si existen fuentes independientes de diferentes frecuencias, es necesario emplear el teorema de superposición para analizar el circuito.

Paso 3. Se resuelve el circuito en el dominio fasorial empleando el análisis de mallas, análisis nodal, teorema de Thévenin o cualquier otra técnica de análisis de circuitos.

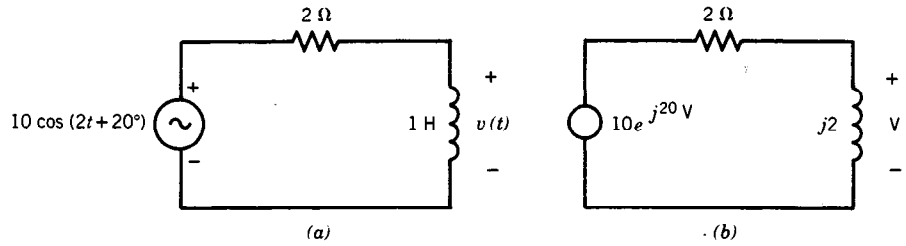


Fig. 19-26. Circuitos del ejemplo 12 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

Paso 4. Se expresa la respuesta en forma exponencial y se transforma de regreso al dominio del tiempo empleando la ecuación 19-73.

Ejemplo 12. Encontrar $v(t)$ para el circuito de la figura 19-26a.

Solución. La frecuencia de la fuente es $\omega = 2$ rad/s. Por tanto, la impedancia del inductor es:

$$j\omega L = j2 \Omega$$

El circuito equivalente en el dominio fasorial de la figura 19-26a se muestra en la figura 19-26b.

Empleando la división de voltaje (ec. 19-31):

$$V = \left(\frac{j2}{2 + j2} \right) (10e^{j20}) = \left(\frac{j}{1 + j} \right) (10e^{j20})$$

Para convertir V al dominio del tiempo es necesario expresarlo en forma exponencial. Convirtiendo el término $j/(1 + j)$ a la forma exponencial se obtiene:

$$V = \left(\frac{e^{j90^\circ}}{\sqrt{2} e^{j45^\circ}} \right) 10e^{j20^\circ} \text{ o bien } V = \frac{10}{\sqrt{2}} e^{j65^\circ} = 7.07e^{j65^\circ}$$

Convirtiéndolo al dominio del tiempo (ec. 19-73):

$$v(t) = 7.07 \cos(2t + 65^\circ)$$

Ejemplo 13. En el circuito de la figura 19-27a:

1. Hallar la corriente $i(t)$.
2. Hallar la potencia promedio suministrada a R_L .

Solución. En la figura 19-27b se presenta el circuito equivalente en el dominio fasorial. Para resolver este circuito se empleará el análisis de mallas.

1. Se definen las corrientes de malla fasoriales I_1 e I_2 como se muestra en la figura 19-27c. Aplicando la KVL a cada malla se obtiene:

$$\text{Malla 1} \quad 2(I_1) + j3(I_1 - I_2) = 2 \quad (19-74)$$

$$\text{Malla 2} \quad -j(I_2) + 2(I_2) + j3(I_2 - I_1) = 0 \quad (19-75)$$

Simplificando las ecuaciones 19-74 y 19-75:

$$(2 + j3)I_1 - (j3)I_2 = 2 \quad (19-76)$$

y

$$(-j3)I_1 + (2 + j2)I_2 = 0 \quad (19-77)$$

Despejando I_1 e I_2 en estas dos ecuaciones simultáneas se tiene que:

$$I_1 = \frac{2}{7 + 10j} \text{ e } I_2 = \frac{6j}{(2 + j2)(7 + j10)}$$

o, en forma exponencial:

$$I_1 = 0.164e^{j55^\circ} \text{ A e } I_2 = 0.174e^{-j10^\circ} \text{ A}$$

En la figura 19-27c la corriente de rama $I = I_2$, y convirtiendo I al dominio del tiempo:

$$i(t) = 0.174 \cos(3t - 10^\circ)$$

2. Para encontrar la potencia promedio suministrada a R_L se emplea la ecuación 19-40:

$$P_{\text{prom}} = \frac{1}{2} V_m I_m \cos(\theta)$$

donde V_m e I_m son las magnitudes del voltaje y la corriente fasoriales, respectivamente, y θ es la diferencia de fase entre el voltaje y la corriente fasorial. Para una carga resistiva, el ángulo θ es cero (por lo que $\cos \theta = 1$) y $V = IR$. En consecuencia:

$$P_{\text{prom}} = \frac{1}{2} I_m^2 R$$

Sustituyendo $I_m = 0.174$ y $R = R_L = 2 \Omega$:

$$P_{\text{prom}} = \frac{1}{2} (0.174)^2 \times 2 = 0.03 \text{ W}$$

Ejemplo 14. Para el circuito de la figura 19-28a:

1. Encontrar el circuito equivalente de Thévenin para la parte comprendida a la izquierda de las terminales a, b .
2. Encontrar el valor efectivo (rms) del voltaje y la corriente en la carga para $Z_L = (1 + j)$, y hallar también la potencia promedio suministrada a Z_L .

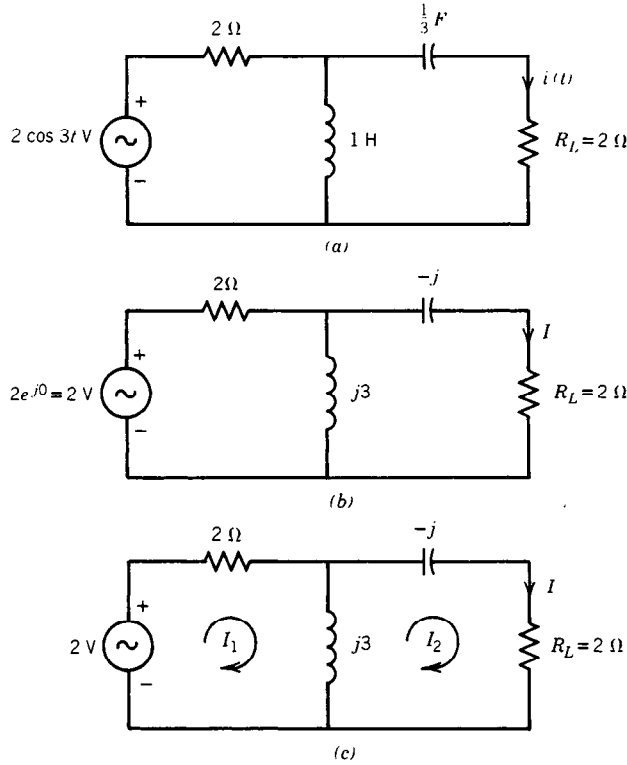


Fig. 19-27. Circuito del ejemplo 13 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial; c) designación de las corrientes de malla.

3. Determinar la impedancia Z_L que absorbe la máxima potencia, y calcular esta potencia.

Solución

1. Convirtiendo al dominio fasorial se obtiene el circuito de la figura 19-28b. Para encontrar V_{oc} se colocan en circuito abierto las terminales a , b , como se observa en la figura 19-28c. Dado que $I = 0$, no existe corriente a través del capacitor. La corriente de la fuente de 2-A fluye por el resistor de 1-Ω. Por tanto:

$$I_X = 2 \text{ A}$$

y aplicando la KVL se obtiene:

$$-1(I_X) - 2I_X + V_{oc} = 0 \text{ o bien } V_{oc} = 3I_X = 6 \text{ V}$$

Para encontrar Z_{Th} la fuente de corriente se coloca en cortocircuito (véase la fig. 19-28d). Dado que la red contiene una fuente dependiente, no es posible calcular Z_{Th} empleando combinaciones de impedancias en serie-paralelo. Por tanto, se coloca una fuente de 1-A entre las terminales a , b (véase la fig. 19-28e). De esta forma:

$$Z_{Th} = V$$

Con base en la figura se observa que:

$$I_X = 1$$

y aplicando la KVL a la celda se tiene:

$$-(1 - j)I_X - 2I_X + V = 0$$

o bien:

$$V = (3 - j)I_X = (3 - j), \quad Z_{Th} = (3 - j) \Omega$$

El circuito equivalente de Thévenin para la parte de la izquierda de las terminales a , b , se presenta en la figura 19-28f.

2. Con base en el circuito de la figura 19-28f:

$$\begin{aligned} V_L &= \frac{Z_L}{Z_L + Z_{Th}} \times 6 = \frac{(1 + j)}{(1 + j) + (3 - j)} 6 = \\ &= \frac{1 + j}{4} 6 = \frac{3}{\sqrt{2}} e^{j45^\circ} = 2.12 e^{j45^\circ} \text{ V} \end{aligned}$$

A partir de la ecuación 19-38:

$$V_{Lefec} = \frac{2.12}{\sqrt{2}} = 1.5 \text{ V (rms)}$$

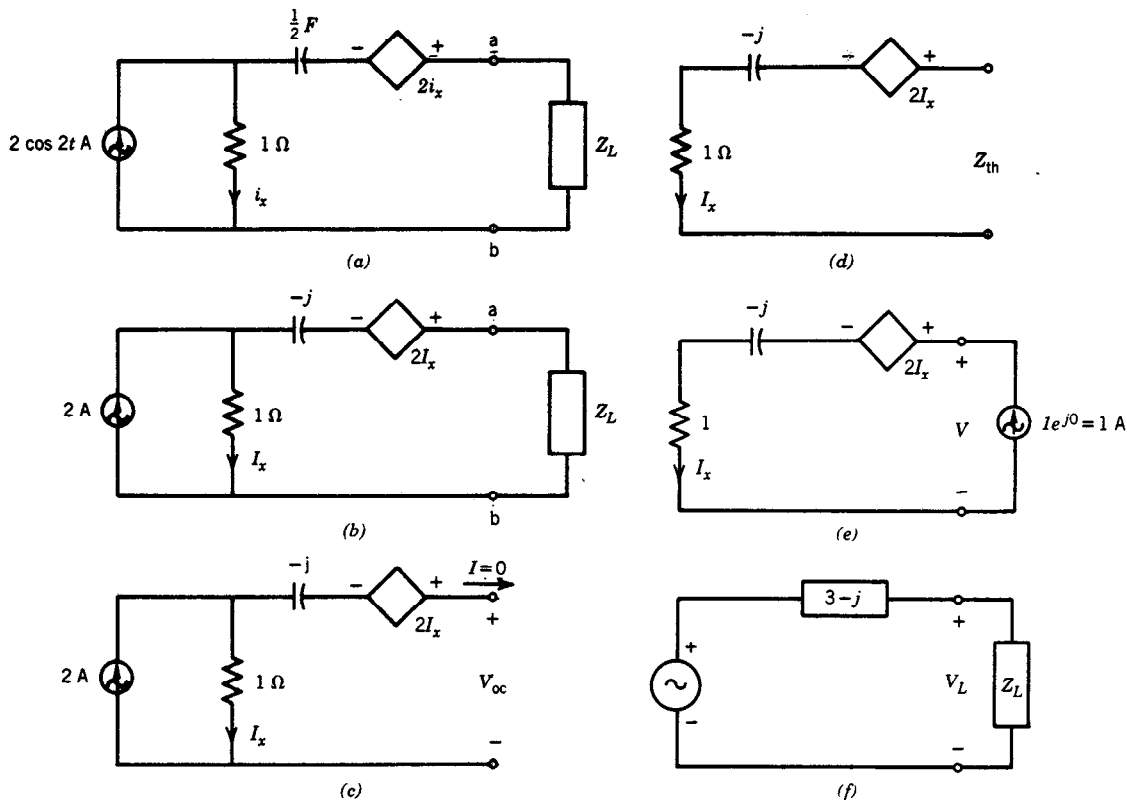


Fig. 19-28. Circuito del ejemplo 14 que ilustra el análisis de CA: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial; c) cálculo de V_{oc} ; d) para encontrar Z_{Th} ; e) cálculo de Z_{Th} ; f) circuito equivalente de Thévenin.

Asimismo:

$$I_L = \frac{V_L}{Z_L} = \frac{3(1+j)}{2(1+j)} = 1.5 \text{ A}$$

y

$$I_{Lefec} = \frac{1.5}{\sqrt{2}} = 1.06 \text{ A (rms)}$$

La potencia promedio suministrada a Z_L está dada por la ecuación 19-40:

$$P_{prom} = V_{efec} I_{efec} \cos \theta$$

donde θ es la diferencia de fase entre los factores de voltaje y de corriente. En este caso $\theta = 45^\circ$. Por tanto:

$$P_{prom} = 1.5 \times 1.06 \times \cos 45^\circ = 1.12 \text{ W}$$

3. Para la máxima transferencia de potencia (ec. 19-47):

$$Z_L = Z_{Th}^* = (3 + j) \Omega$$

Y en este caso, empleando la división de voltaje para la figura 19-28f:

$$V_L = \frac{Z_L}{Z_L + Z_{Th}} \times 6 = \frac{3 + j}{(3 + j) + (3 - j)} \times 6 = (3 + j) = \sqrt{10} e^{j(\tan^{-1} 1/3)} = 3.16 e^{j18.4^\circ}$$

y

$$I_L = \frac{V_L}{Z_L} = 1 \text{ A}$$

Por tanto:

$$P_{prom}^{(máx)} = \frac{1}{2} \times 1 \times 3.16 \cos 18.4^\circ = 1.5 \text{ W}$$

Ejemplo 15. Para el circuito de la figura 19-29a calcular:

1. El factor de potencia de la carga.
2. La potencia promedio suministrada a la carga.
3. La potencia reactiva suministrada a la carga.
4. La potencia compleja P_A suministrada a la carga.

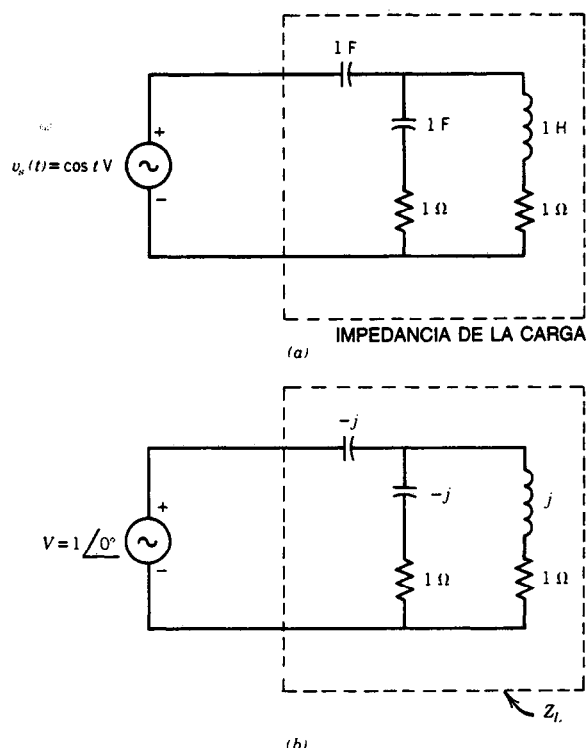


Fig. 19-29. Circuito del ejemplo 15: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

Solución. Primero se obtiene el circuito fasorial equivalente que se muestra en la figura 19-29b, donde $\omega = 1$. La impedancia de la carga, Z_L , está dada por:

$$Z_L = -j + [(1 - j) \parallel (1 + j)] = (1 - j)$$

$$\Omega = \sqrt{2} \angle -45^\circ$$

1. El factor de potencia de la carga está dado por:

$$\cos(-45^\circ) = \frac{1}{\sqrt{2}} = 0.707$$

El factor de potencia es de adelanto debido a que la corriente se adelanta al voltaje en 45° .

2. La corriente de la carga I está dada por:

$$I = \frac{V_s}{Z_L} = \frac{1 \angle 0^\circ}{\frac{1}{\sqrt{2}} \angle -45^\circ} = \sqrt{2} \angle 45^\circ \text{ A}$$

$$P_L = \frac{1}{2} V_m I_m \cos \theta = \frac{1}{2} \times 1 \times \sqrt{2} \times \cos(-45^\circ) = \frac{1}{2} \text{ W}$$

$$3. Q_L = \frac{1}{2} V_m I_m \sin(-45^\circ) = -\frac{1}{2} \text{ VAR}$$

4. La potencia compleja P_A está dada por:

$$P_A = P_L + jQ_L = \frac{1}{2} (1 - j) \text{ VA}$$

Ejemplo 16. Para el circuito de la figura 19-30a:

1. Encontrar la función de transferencia V_2/V_1 .
2. Si $v_1(t) = 10 \cos 2t$, encontrar la respuesta de estado estable $V_2(t)$.

Solución. El circuito tiene dos inductores mutuamente acoplados. La relación de acoplamiento se define en la tabla 19-2. El primer paso consiste en deducir el circuito fasorial equivalente, como se muestra en la figura 19-30b. Obsérvese que todas las variables del circuito son funciones de la frecuencia de entrada ω .

1. El circuito contiene dos mallas, por lo que se definen las corrientes de malla I_1 e I_2 que se muestran. Aplicando la KVL a las dos mallas se obtiene:

$$\text{Malla 1} \quad V_1(j\omega) = \left(1 + j\omega + \frac{1}{j\omega}\right) I_1 - \frac{1}{j\omega} I_2 - \frac{j\omega I_2}{\text{debido al acoplamiento}}$$

$$\text{Malla 2} \quad 0 = \frac{-j\omega I_1}{\text{debido al acoplamiento}} = \frac{1}{j\omega} I_1 + \left(2j\omega + \frac{1}{j\omega} + 1\right) I_2$$

Resolviendo estas dos ecuaciones se tiene que:

$$I_2 = \frac{(j\omega)^2 + 1}{(j\omega)^3 + 3(j\omega)^2 + 2(j\omega) + 2} V_1$$

Pero:

$$V_2 = \overline{I}_2 \times 1 = \frac{(j\omega)^2 + 1}{(j\omega)^3 + 3(j\omega)^2 + 2(j\omega) + 2} V_1$$

$$\frac{V_2}{V_1} = \frac{1 - \omega^2}{-j\omega^3 - 3\omega^2 + 2j\omega + 2} = \frac{1 - \omega^2}{(2 - 3\omega^2) + j(2\omega - \omega^3)}$$

2. En este caso, $\omega = 2 \text{ rad/s}$ y $V_1 = 10 \angle 0^\circ$.

Por tanto:

$$V_2 = (10 \angle 0^\circ) \left[\frac{1 - 4}{(2 - 3 \times 4) + j(4 - 8)} \right] = \frac{-30}{-10 - j4} = \frac{30}{10 + j4} = 2.79 \angle 21.8^\circ$$

$$v_2(t) = 2.79 \cos(2t - 21.8^\circ) \text{ V}$$

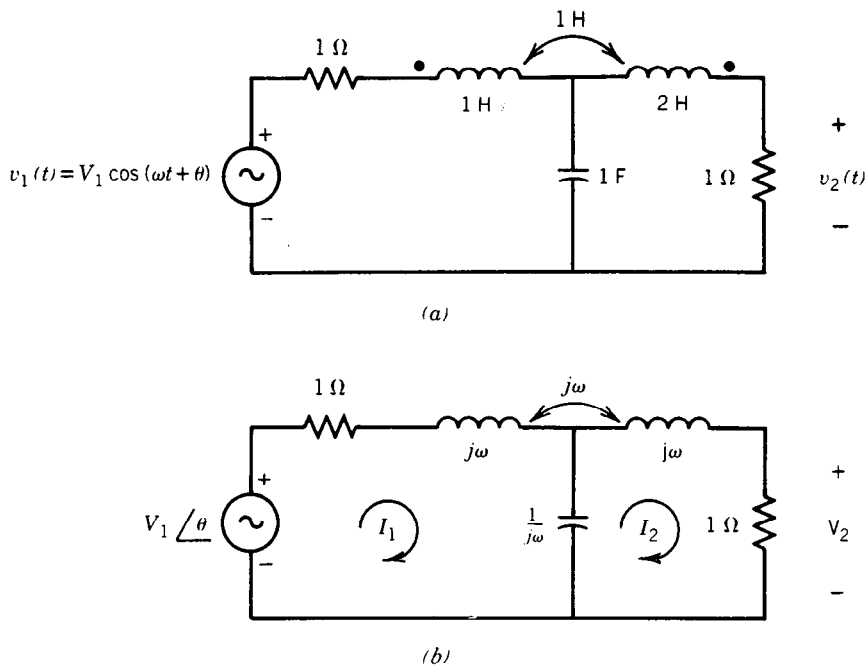


Fig. 19-30. Circuito del ejemplo 15 que ilustra el acoplamiento mutuo: a) circuito en el dominio del tiempo; b) circuito en el dominio fasorial.

REFERENCIAS BIBLIOGRÁFICAS

1. W. Hayt Jr. y J. E. Kemmerly, *Engineering Circuit Analysis*, McGraw-Hill, Nueva York.
2. L. S. Bobrow, *Elementary Linear Circuit Analysis*, Holt, Rinehart & Winston, Nueva York.

19.3 RESPUESTAS FORZADA Y TRANSITORIA DE CIRCUITOS

Yacov Shamash y Martin Gazourian

En esta sección se presenta la forma de obtener la respuesta completa de circuitos, o sea, la suma de las

respuestas forzada y transitoria. Se supone que las fuerzas se aplican en $t = 0$ y que las condiciones iniciales del circuito están dadas para ese instante. Pueden emplearse distintas técnicas de análisis. Aquí se ejemplifican tres de esas técnicas.

Método 1: Ecuación diferencial transformada de Laplace

La transformada de Laplace es muy útil para resolver un circuito que se caracteriza por una ecuación diferencial que relaciona la entrada y la salida. En esta sección la salida de un circuito se denota por $y(t)$ y la entrada por $x(t)$. El procedimiento será:

1. Para una ecuación diferencial dada, determinar la transformada de Laplace.
2. Despejar $Y(s)$.
3. Empleando fracciones parciales y tablas para transformadas inversas de Laplace, calcular $y(t)$.

Los dos ejemplos siguientes ilustran el método.

Ejemplo 17. Para la ecuación diferencial:

$$\frac{dy(t)}{dt} + 2y(t) = x(t) \quad (19-78)$$

encontrar $y(t)$ dada la condición inicial $y(0) = 0$ y la entrada $x(t) = u(t)$ (escalón unitario).

Solución. Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-78 se tiene que:

$$[sY(s) - y(0)] + 2Y(s) = \frac{1}{s}$$

donde $1/s$ es la transformada de Laplace del escalón unitario (tabla 4-4). Sustituyendo $y(0) = 0$ y despejando $Y(s)$ se obtiene:

$$Y(s) = \frac{1}{s(s+2)} \quad (19-79)$$

Desarrollando en fracciones parciales el segundo miembro de la ecuación 19-79:

$$Y(s) = \frac{0.5}{s} - \frac{0.5}{s+2} \quad (19-80)$$

Y encontrando la transformada inversa de Laplace de ambos miembros de la ecuación 19-80 (tabla 4-4):

$$y(t) = (0.5 - 0.5e^{-2t})u(t)$$

Ejemplo 18. Para el circuito de la figura 19-31:

1. Encontrar la ecuación diferencial que relaciona la entrada $v_s(t)$ y el voltaje $v_c(t)$.

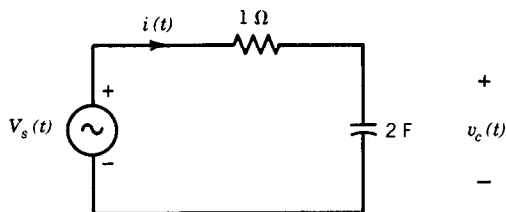


Fig. 19-31. Circuito del ejemplo 18 para determinar la respuesta completa de un circuito.

2. Encontrar $v_c(t)$ para $t \geq 0$, dado que $v_c(0) = -1/8$ V y $v_s(t) = (\sin 2t)u(t)$.

Solución

1. Aplicando la KVL a la celda se obtiene:

$$v_s(t) = 1 \times i(t) + v_c(t) \quad (19-81)$$

Pero:

$$i(t) = C \frac{dv_c(t)}{dt} = 2 \frac{dv_c(t)}{dt}$$

De este modo la ecuación 19-81 pasa a ser:

$$v_s(t) = 2 \frac{dv_c(t)}{dt} + v_c(t) \quad (19-82)$$

La ecuación 19-82 es una ecuación diferencial que pone en relación la entrada $v_s(t)$ y la salida $v_c(t)$.

2. Para $v_s(t) = (\sin 2t)u(t)$, la ecuación 19-82 se convierte en:

$$(\sin 2t)u(t) = 2 \frac{dv_c(t)}{dt} + v_c(t) \quad (19-83)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-83 y empleando la tabla 4-4 se tiene que:

$$\frac{1}{s^2 + 4} = 2sV_c(s) - 2v_{c0} + V_c(s)$$

y sustituyendo $v_{c0} = -1/8$ V y despejando $V_c(s)$:

$$V_c(s) = \frac{-s^2}{8(s^2 + 4)(s + 0.5)}$$

Desarrollando $V_c(s)$ en fracciones parciales:

$$V_c(s) = \frac{-1/128}{s + 0.5} + \frac{8/128}{s^2 + 4} - \frac{172/128s}{s^2 + 4}$$

Con base en la tabla 4-4 de transformadas inversas de Laplace:

$$v_c(t) = \left(-\frac{1}{128} e^{-0.5t} + \frac{8}{128} \sin 2t - \frac{127}{128} \cos 2t \right) u(t) \text{ V}$$

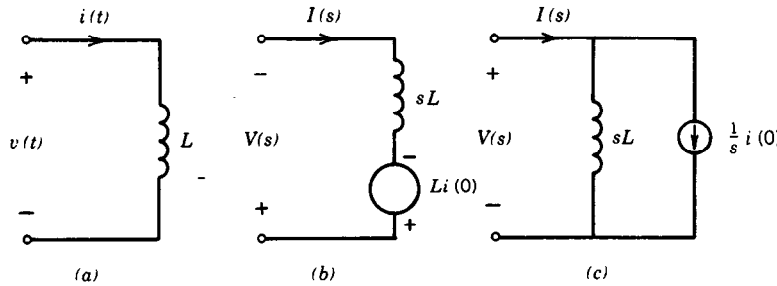


Fig. 19-32. Modelación de un inductor en el dominio s : a) modelo en el dominio del tiempo; b) modelo en el dominio s con una fuente de voltaje; c) modelo en el dominio s con una fuente de corriente.

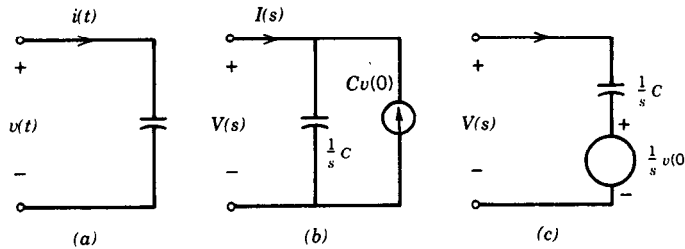


Fig. 19-33. Modelación de un capacitor en el dominio s : a) modelo en el dominio del tiempo; b) modelo en el dominio s con una fuente de corriente; c) modelo en el dominio s con una fuente de voltaje.

La inspección de $v_c(t)$ revela las respuestas transitoria y forzada de $v_c(t)$. El término $[-(1/128)e^{-0.5t}]u(t)$ decae a cero cuando $t \rightarrow \infty$, y por tanto define la solución transitoria de $v_c(t)$. En consecuencia los otros términos $[(8/128) \sin 2t - (127/128) \cos 2t]u(t)$ constituyen la parte forzada del voltaje $v_c(t)$; esto es, $v_c(t)$ tiene la misma forma que la función de forzamiento de entrada $v_s(t) = (\sin 2t)u(t)$.

Método 2: Modelación en el dominio s

A menudo el circuito se expresa con una entrada y una salida definidas y un conjunto de condiciones iniciales. En esta circunstancia no se dispone de la ecuación diferencial que relaciona la entrada y la salida, o bien es difícil de obtener. Sin embargo, este circuito puede resolverse transformándolo al dominio s y empleando determinadas técnicas estándares.

Antes de presentar algunos ejemplos para ilustrar la modelación en el dominio s , es necesario demostrar la forma en que los inductores y capacitores con condiciones iniciales se transforman al dominio s .

Considérese el inductor que se muestra en la figura 19-32a. Para el inductor:

$$v(t) = L \frac{di(t)}{dt} \quad (19-84)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-84 se obtiene la ecuación para el inductor en el dominio s :

$$V(s) = sLI(s) - Li(0) \quad (19-85)$$

La ecuación 19-85 puede expresarse como:

$$I(s) = \frac{1}{sL} V(s) + \frac{1}{s} i(0) \quad (19-86)$$

Las ecuaciones 19-85 y 19-86 se modelan con los dos circuitos que se muestran en las figuras 19-32b y c, respectivamente.

Para el capacitor que se muestra en la figura 19-33a:

$$i(t) = C \frac{dv(t)}{dt} \quad (19-87)$$

Encontrando la transformada de Laplace de ambos miembros de la ecuación 19-87 se obtiene la ecuación para el capacitor en el dominio s :

$$I(s) = sCV(s) - Cv(0) \quad (19-88)$$

que puede reexpresarse de la forma:

$$V(s) = \frac{1}{sC} I(s) + \frac{1}{s} v(0) \quad (19-89)$$

Las ecuaciones 19-88 y 19-89 se modelan con los dos circuitos que se muestran en la figura 19-33b y c, respectivamente.

Cuando un circuito se transforma al dominio s es posible emplear cualquiera de los modelos que se pre-

sentan en las figuras 19-32b y c y 19-33b y c; se eligen aquellos que simplifiquen el análisis.

Ejemplo 19. Para el circuito de la figura 19-34a encontrar $i(t)$ dado que $v_s(t) = u(t)$ y $v_c(0) = 1$ V.

Solución. Se empleará el modelo de capacitor que se presenta en la figura 19-33c. Dado que la transformación de Laplace de $u(t)$ es $1/s$, el circuito equivalente en el dominio s se da en la figura 19-34b con las corrientes de malla $I_1(s)$ e $I_2(s)$. Aplicando la KVL a la malla 1 y la malla 2 se tiene:

$$\text{Malla 1} \quad I_1(s) + \frac{1}{s} + \frac{1}{s} [I_1(s) - I_2(s)] = \frac{1}{s}$$

o bien:

$$\left(1 + \frac{1}{s}\right)I_1(s) - \frac{1}{s}I_2(s) = 0 \quad (19-90)$$

$$\text{Malla 2} \quad 2I_2(s) + \frac{1}{s} [I_2(s) - I_1(s)] = \frac{1}{s}$$

o bien:

$$-\frac{1}{s}I_1(s) + \left(2 + \frac{1}{s}\right)I_2(s) = \frac{1}{s} \quad (19-91)$$

Despejando $I_1(s)$ en las ecuaciones simultáneas 19-90 y 19-91 se obtiene:

$$I_1(s) = \frac{1}{2s(s + \frac{1}{2})}$$

Desarrollando en fracciones parciales y teniendo presente que:

$$I(s) = I_1(s)$$

se tiene:

$$I(s) = \frac{\frac{1}{2}}{s} - \frac{\frac{1}{2}}{(s + \frac{1}{2})} \quad (19-92)$$

Encontrando la transformada inversa de Laplace de la ecuación 19-92:

$$i(t) = \frac{1}{3} \left(1 - e^{-\frac{3t}{2}}\right) u(t) \text{ A}$$

Ejemplo 20. Para el circuito que se muestra en la figura 19-35a, encontrar el voltaje $v(t)$ dado que $i_s(t) = u(t)$ A e $i_L(0) = -1$ A.

Solución. Empleando el modelo de inductor de la figura 19-32c, en la figura 19-35b se presenta el equivalente en el dominio s del circuito de la figura 19-35a. Combinando las dos fuentes en una y las dos impedancias en una, se produce el circuito que aparece en la figura 19-35c.

De este modo:

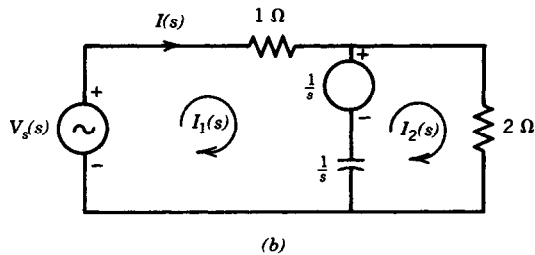
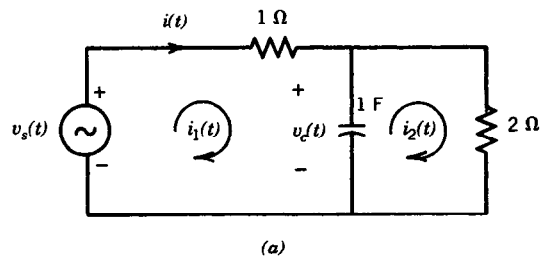


Fig. 19-34. Circuito del ejemplo 19: a) circuito en el dominio del tiempo; b) circuito equivalente en el dominio s .

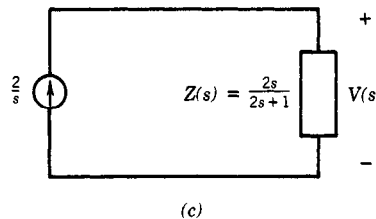
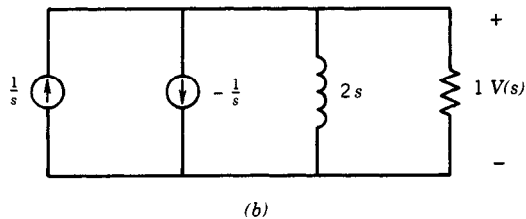
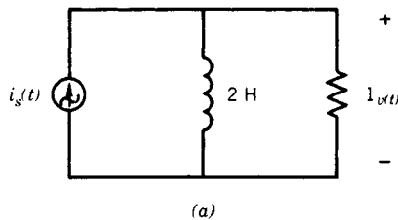


Fig. 19-35. Circuito del ejemplo 20: a) circuito en el dominio del tiempo; b) circuito equivalente en el dominio s ; c) circuito equivalente reducido.

$$V(s) = I(s)Z(s) = \frac{2}{s} \times \frac{2s}{2s+1} = \frac{4}{2s+1} = \frac{2}{s+\frac{1}{2}}$$

Encontrando la transformada inversa de Laplace de $V(s)$ se obtiene:

$$v(t) = 2e^{-1/2t}u(t) \text{ V}$$

Ejemplo 21. Encontrar la función de transferencia del circuito de la figura 19-36a, donde la entrada y la salida se definen como $v_i(t)$ y $V_o(t)$, respectivamente.

Solución. La función de transferencia de un sistema se define como el cociente de la transformada de Laplace de la salida sobre la transformada de Laplace de la entrada, con todas las condiciones iniciales iguales a cero.

Así, para este ejemplo la función de transferencia $H(s)$ está dada por:

$$H(s) = \frac{V_o(s)}{V_i(s)} \quad (19-93)$$

con las condiciones iniciales iguales a cero. El circuito equivalente en el dominio s de la figura 19-36a se presenta en la figura 19-36b.

La combinación en paralelo del capacitor y el resistor de $2\text{-}\Omega$ es $2/(1+2s)$. De este modo, empleando la división de voltaje se tiene que:

$$V_o(s) = V_i(s) \left[\frac{2/(1+2s)}{(s/2) + 2/(1+2s)} \right]$$

Simplificando y dividiendo entre $V_i(s)$ se obtiene la función de transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{2}{s^2 + 0.5s + 2}$$

Método 3: Análisis de variables de estado

En este apartado se supone que el lector está familiarizado con el álgebra de matrices que se presenta en el capítulo 2. La representación de variables de estado es otra forma de caracterizar circuitos en el dominio del tiempo. Para describir el circuito se emplea un conjunto de variables internas (q_1, q_2, \dots, q_n), además de las variables de entrada y salida. Formalmente, **el estado de un sistema se define como un conjunto de variables, llamadas variables de estado, tales que el conocimiento de estas variables en $t = t_0$, junto con la entrada para $t > t_0$, determina completamente el comportamiento del sistema para cualquier instante $t > t_0$; esto es, si se conocen $q_1(t_0), q_2(t_0), \dots, q_n(t_0)$ y las entradas para $t \geq t_0$, es posible determinar cualquier conjunto de entradas definidas.**

El ejemplo que se ofrece a continuación ilustra este concepto de estado.

Ejemplo 22. Considérese el circuito RLC en serie que se presenta en la figura 19-37. De la teoría circuital básica se sabe que el comportamiento de este circuito para $t \geq t_0$ es determinado enteramente por el voltaje

de entrada $v_s(t)$ para $t \geq t_0$ y por la corriente del inductor $i_L(t)$ y el voltaje del capacitor $v_c(t)$ para $t = t_0$. De aquí se deduce, con base en la definición del estado de un circuito, que $i_L(t)$ y $v_c(t)$ son un conjunto de variables de estado para este circuito; es decir:

$$q_1(t) = i_L(t), \quad q_2(t) = v_c(t)$$

En general es posible representar un circuito en términos de sus variables de estado, como $q_1(t), q_2(t), \dots, q_n(t)$, mediante un conjunto de ecuaciones diferenciales de primer orden que en forma matricial son:

$$\mathbf{q}(t) = A\mathbf{q}(t) + B\mathbf{x}(t) \quad (19-94)$$

$$\mathbf{y}(t) = C\mathbf{q}(t) + D\mathbf{x}(t) \quad (19-95)$$

donde $\mathbf{q}(t)$ es el vector de estado, $\mathbf{x}(t)$ es el vector de entrada e $\mathbf{y}(t)$ es el vector de salida. Las matrices A , B , C y D tienen dimensiones compatibles. La ecuación 19-94 se denomina ecuación de estado del circuito y la 19-95 es la ecuación de salida del circuito. La matriz A de $(n \times n)$ se conoce como matriz de estado del circuito.

Ejemplo 23. Para el circuito RLC de la figura 19-37 las ecuaciones circuitales son:

$$L \frac{di_L(t)}{dt} + Ri_L(t) + v_c(t) = v_s(t) \quad (19-96)$$

$$C \frac{dv_c(t)}{dt} = i_L(t) \quad (19-97)$$

Las variables de estado $q_1(t)$ y $q_2(t)$ se definen como:

$$q_1(t) = i_L(t)$$

$$q_2(t) = v_c(t)$$

Empleando las ecuaciones 19-96 y 19-97, las ecuaciones de estado pasan a ser:

$$q_1(t) = -\frac{R}{L} q_1(t) - \frac{1}{L} q_2(t) + \frac{1}{L} v_s(t)$$

$$q_2(t) = \frac{1}{C} q_1(t)$$

que pueden expresarse en forma matricial:

$$\begin{bmatrix} q_1(t) \\ q_2(t) \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix} \begin{bmatrix} q_1(t) \\ q_2(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} v_s(t) \quad (19-98)$$

Comparando las ecuaciones 19-94 y 19-98 se tiene que:

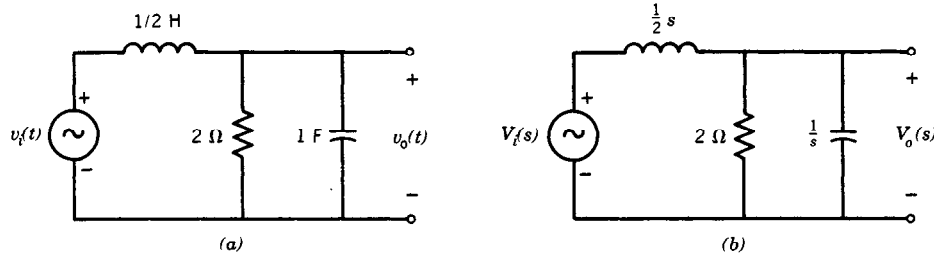


Fig. 19-36. Circuito del ejemplo 21 que ilustra la deducción de la función de transferencia de un circuito: a) circuito en el dominio del tiempo; b) circuito en el dominio s .

$$A = \begin{bmatrix} -\frac{R}{L} & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix}, \quad B = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}$$

Si se considera que la salida $y(t)$ de este circuito es el voltaje entre las terminales del capacitor, se expresa:

$$y(t) = v_c(t) = q_2(t)$$

De aquí que las matrices de salida C y D de la ecuación 19-95 son:

$$[C] = [0 \ 1], \quad [D] = [0]$$

En los circuitos eléctricos consistentes en resistores, capacitores e inductores, es natural identificar las variables de estado con las corrientes de los inductores y los voltajes de los capacitores. Debe hacerse notar que la elección de variables de estado para un circuito dado no es única¹.

Antes de proceder a resolver las ecuaciones de estado, se presenta un método de "recetas" que está encaminado a encontrar tales ecuaciones para circuitos lineales.

1. Definir las variables de estado como las corrientes de los inductores $i_{L1}(t), i_{L2}(t), \dots, i_{Lm}(t)$ y los voltajes de los capacitores $v_{c1}(t), v_{c2}(t), \dots, v_{cp}(t)$. Existe la posibilidad de elegir arbitrariamente la dirección de las corrientes y las polaridades de los voltajes.
2. Sustituir cada inductor por una fuente de corriente. Esto es, sustituir L_1 por una fuente de corriente i_{L1} , L_2 por una fuente de corriente i_{L2} , etc. De modo similar, sustituir cada capacitor C_1, C_2, \dots, C_p por fuentes de voltaje $v_{c1}, v_{c2}, \dots, v_{cp}$.
3. Empleando técnicas de análisis estándar (de mallas, nodal, etc.), despejar los voltajes $v_{L1}, v_{L2}, \dots, v_{Lm}$ entre las terminales de las fuentes de corriente $i_{L1}, i_{L2}, \dots, i_{Lm}$, y despejar las corrientes $i_{c1}, i_{c2}, \dots, i_{cp}$ a través de las fuentes de voltaje $v_{c1}, v_{c2}, \dots, v_{cp}$.
4. Sustituir v_{L1} por $L_1 [di_{L1}(t)/dt]$, v_{L2} por $L_2 [di_{L2}(t)/dt]$, etc. Sustituir i_{c1} por $C_1 [dv_{c1}(t)/dt]$, i_{c2} por $C_2 [dv_{c2}(t)/dt]$, etc.

Ejemplo 24. Deducir una representación con variables de estado para el circuito de la figura 19-38a.

Solución. Definir las variables de estado $i_L(t)$ y $v_c(t)$. Sustituyendo L y C por una fuente de corriente $i_L(t)$ y otra de voltaje $v_c(t)$, el circuito de la figura 19-38a se reduce al de la 19-38b. Despejando $i_c(t)$ y $v_L(t)$:

$$i_c(t) = -i_L(t) + \frac{v_s(t) - v_c(t)}{2} \quad (19-99)$$

$$v_L(t) = v_c(t) - 3i_L(t) \quad (19-100)$$

Sustituyendo:

$$i_c(t) = C \frac{dv_c(t)}{dt} = \frac{1}{2} \frac{dv_c(t)}{dt}$$

$$v_L(t) = L \frac{di_L(t)}{dt} = \frac{di_L(t)}{dt}$$

Las ecuaciones 19-99 y 19-100 pasan a ser:

$$\frac{dv_c(t)}{dt} = -2i_L(t) - v_c(t) + v_s(t) \quad (19-101)$$

$$\frac{di_L(t)}{dt} = v_c(t) - 3i_L(t) \quad (19-102)$$

Además:

$$v_0(t) = v_c(t) \quad (19-103)$$

Haciendo $v_c(t) = q_1(t)$ e $i_L(t) = q_2(t)$, las ecuaciones de vectores de estado se convierten en:

$$\mathbf{q}(t) = A\mathbf{q}(t) + Bx(t)$$

$$y(t) = C\mathbf{q}(t) + Dx(t)$$

donde:

$$A = \begin{bmatrix} -1 & -2 \\ 1 & -3 \end{bmatrix}, \quad B = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad C = [1 \ 0], \quad D = [0]$$

$$\mathbf{q}(t) = \begin{bmatrix} q_1(t) \\ q_2(t) \end{bmatrix}, \quad x(t) = v_s(t) \quad \text{e} \quad y(t) = v_0(t)$$

Solución de las ecuaciones de variables de estado

Un circuito lineal invariante en el tiempo puede representarse por medio de sus ecuaciones de estado y ecuaciones de salida (ecs. 19-94 y 19-95, respectivamente). La ecuación 19-94 representa un conjunto de n ecuaciones diferenciales lineales de primer orden. Si en esa ecuación se despeja $\dot{\mathbf{q}}(t)$, entonces es fácil despejar la salida $\mathbf{y}(t)$ sustituyendo $\mathbf{q}(t)$ en la ecuación algebraica 19-95.

Para resolver el conjunto de ecuaciones diferenciales (ec. 19-94) es necesario conocer las funciones de entrada $\mathbf{x}(t)$ y un conjunto de condiciones iniciales $\mathbf{q}(t_0)$. Con fines de simplicidad notacional se supondrá que las condiciones iniciales están dadas para $t_0 = 0$, y la entrada $\mathbf{x}(t) = \mathbf{0}$ para $t < 0$. En consecuencia, la solución de la ecuación 19-94 para el vector de estado $\mathbf{q}(t)$ será cero para $t < 0$.

Existen diversos métodos para resolver la ecuación 19-94. Uno simple consiste en utilizar la transformada de Laplace, la cual para un vector se determina encontrando la transformada de Laplace de cada componente del vector. Por ejemplo:

$$\mathcal{L}[\mathbf{q}(t)] = \mathcal{L}\begin{bmatrix} q_1(t) \\ q_2(t) \\ \vdots \\ q_n(t) \end{bmatrix} = \begin{bmatrix} Q_1(s) \\ Q_2(s) \\ \vdots \\ Q_n(s) \end{bmatrix} = \mathbf{Q}(s) \quad (19-104)$$

Se sabe que la transformada de Laplace de la derivada de una función escalar es:

$$\frac{dq(t)}{dt} \leftrightarrow sQ(s) - q(0)$$

Empleando la definición de transformada de Laplace de un vector (ec. 19-104), se concluye que la transformada de Laplace de la derivada de un vector es:

$$\frac{d\mathbf{q}(t)}{dt} \leftrightarrow s\mathbf{Q}(s) - \mathbf{q}(0) \quad (19-105)$$

Empleando las ecuaciones 19-104 y 19-105 y determinando la transformada de Laplace de ambos miembros de la ecuación 19-94 se tiene que:

$$s\mathbf{Q}(s) - \mathbf{q}(0) = \mathbf{A}\mathbf{Q}(s) + \mathbf{B}\mathbf{X}(s) \quad (19-106)$$

que puede reexpresarse como:

$$[s\mathbf{I} - \mathbf{A}]\mathbf{Q}(s) = \mathbf{q}(0) + \mathbf{B}\mathbf{X}(s) \quad (19-107)$$

donde \mathbf{I} es la matriz identidad de $(n \times n)$:

$$\mathbf{I} = \begin{bmatrix} 1 & & & \\ & 1 & & \\ & & \ddots & \\ & & & 1 \end{bmatrix} \quad (19-108)$$

Posmultiplicando la ecuación 19-107 por $(s\mathbf{I} - \mathbf{A})^{-1}$ se obtiene:

$$\mathbf{Q}(s) = (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{q}(0) + (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B}\mathbf{X}(s) \quad (19-109)$$

La matriz fundamental se define como:

$$\phi(s) = (s\mathbf{I} - \mathbf{A})^{-1} \quad (19-110)$$

De modo que la ecuación 19-109 se convierte en:

$$\mathbf{Q}(s) = \phi(s)\mathbf{q}(0) + \phi(s)\mathbf{B}\mathbf{X}(s) \quad (19-111)$$

Para encontrar $\mathbf{q}(t)$ es necesario determinar la transformada inversa de Laplace de $\mathbf{Q}(s)$ dada en la ecuación 19-111. Obsérvese que:

$$\phi(t) = \mathcal{L}^{-1}[\Phi(s)] \triangleq \text{matriz de transición} \quad (19-112)$$

Ejemplo 25. Las ecuaciones de estado de un sistema están dadas por:

$$\dot{\mathbf{q}}(t) = \begin{bmatrix} -1 & -2 \\ 1 & -4 \end{bmatrix} \mathbf{q}(t) + \begin{bmatrix} 0 \\ 0 \end{bmatrix} x(t)$$

1. Encontrar $\phi(t)$.
2. Determinar el vector de estado $\mathbf{q}(t)$ para $t \geq 0$, dado que:

$$\mathbf{q}(0) = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$$

Solución

1. En la ecuación 19-110 la matriz fundamental está dada por:

$$\Phi(s) = (s\mathbf{I} - \mathbf{A})^{-1}$$

$$\Phi(s) = \left[s \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} - \begin{bmatrix} -1 & -2 \\ 1 & -4 \end{bmatrix} \right]^{-1}$$

$$\Phi(s) = \begin{bmatrix} s+1 & 2 \\ -1 & s+4 \end{bmatrix}^{-1}$$

$$\Phi(s) = \frac{\begin{bmatrix} s+4 & -2 \\ 1 & s+1 \end{bmatrix}}{(s+1)(s+4)+2} = \frac{\begin{bmatrix} s+4 & -2 \\ 1 & s+1 \end{bmatrix}}{s^2+5s+6}$$

$$\text{Dado que } s^2 + 5s + 6 = (s+2)(s+3):$$

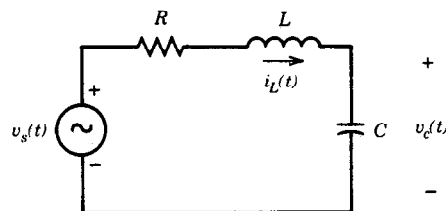


Fig. 19-37. Circuito del ejemplo 22.

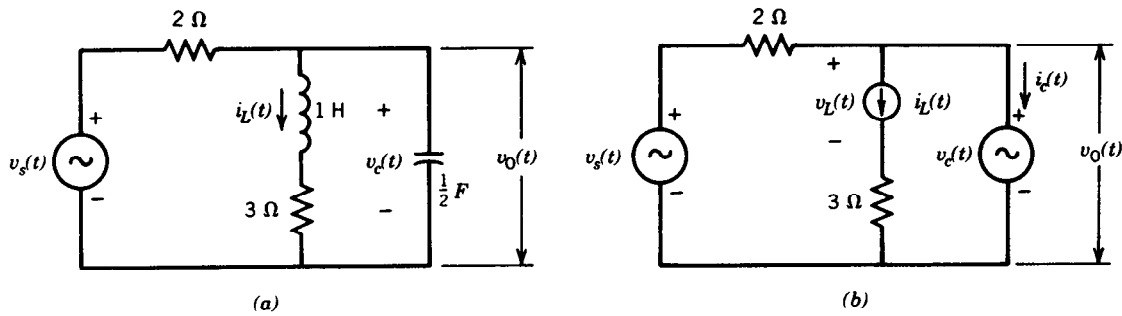


Fig. 19-38. Circuito del ejemplo 23: a) circuito RLS con una entrada y una salida; b) circuito equivalente con el inductor y el capacitor sustituidos por una fuente de corriente y otra de voltaje, respectivamente.

$$\Phi(s) = \begin{bmatrix} \frac{(s+4)}{(s+2)(s+3)} & \frac{-2}{(s+2)(s+3)} \\ \frac{1}{(s+2)(s+3)} & \frac{(s+1)}{(s+2)(s+3)} \end{bmatrix}$$

Desarrollando en fracciones parciales cada elemento de la matriz:

$$\Phi(s) = \begin{bmatrix} \frac{2}{s+2} + \frac{-1}{s+3} & \frac{-2}{s+2} + \frac{2}{s+3} \\ \frac{1}{s+2} - \frac{1}{s+3} & \frac{-1}{s+2} + \frac{2}{s+3} \end{bmatrix}$$

Encontrando la transformada inversa de Laplace de cada elemento de la matriz se obtiene:

$$\Phi(t) = \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) & (-2e^{-2t} + 2e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) & (-e^{-2t} + 2e^{-3t})u(t) \end{bmatrix}$$

y se verifica que:

$$\Phi(0) = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$$

2. Para despejar $\mathbf{q}(t)$ se hace uso de la ecuación 19-111, en la cual para este ejemplo $B = [0]$. Se sigue que:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0)$$

De este modo, encontrando las transformadas inversas de Laplace:

$$\begin{aligned} \mathbf{q}(t) = \Phi(t)\mathbf{q}(0) &= \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) & (-2e^{-2t} + 2e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) & (-e^{-2t} + 2e^{-3t})u(t) \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix} \\ &= \begin{bmatrix} (2e^{-2t} - e^{-3t})u(t) \\ (e^{-2t} - e^{-3t})u(t) \end{bmatrix} \end{aligned}$$

Ejemplo 26. Para el sistema descrito por:

$$\dot{\mathbf{q}}(t) = \begin{bmatrix} -1 & -2 \\ 0 & -3 \end{bmatrix} \mathbf{q}(t) + \begin{bmatrix} 0 \\ 1 \end{bmatrix} x(t), \quad \mathbf{q}(0) = \begin{bmatrix} 2 \\ 0 \end{bmatrix}$$

1. Determinar la matriz fundamental $\Phi(s)$.
2. Empleando la ecuación 19-111, obtener el vector de estado $\mathbf{Q}(s)$, dado $x(t) = u(t)$.
3. Encontrar $\mathbf{q}(t)$ determinando la transformada inversa de Laplace de $\mathbf{Q}(s)$.

Solución.

1. Con base en la ecuación 19-110:

$$\Phi(s) = (sI - A)^{-1}$$

$$\Phi(s) = \left[s \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} - \begin{bmatrix} -1 & -2 \\ 0 & -3 \end{bmatrix} \right]^{-1}$$

$$\Phi(s) = \begin{bmatrix} (s+1) & 2 \\ 0 & s+3 \end{bmatrix}$$

$$\Phi(s) = \frac{\begin{bmatrix} (s+3) & -2 \\ 0 & (s+1) \end{bmatrix}}{(s+1)(s+3)}$$

$$\Phi(s) = \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix}$$

2. Con base en la ecuación 19-111:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0) + \Phi(s)B\mathbf{X}(s)$$

En este ejemplo $X(s) = 1/s$, de modo que:

$$\mathbf{Q}(s) = \Phi(s)\mathbf{q}(0) + \Phi(s)B \cdot 1/s$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix} \begin{bmatrix} 2 \\ 0 \end{bmatrix} + \begin{bmatrix} \frac{1}{(s+1)} & \frac{-2}{(s+1)(s+3)} \\ 0 & \frac{1}{(s+3)} \end{bmatrix} \begin{bmatrix} 0 \\ \frac{1}{s} \end{bmatrix}$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{2}{s+1} + \frac{-2}{s(s+1)(s+3)} \\ 0 & \frac{1}{s(s+3)} \end{bmatrix}$$

$$\mathbf{Q}(s) = \begin{bmatrix} \frac{2s^2 + 6s - 2}{s(s+1)(s+3)} \\ \frac{1}{s(s+3)} \end{bmatrix}$$

3.

$$\mathbf{q}(t) = \begin{bmatrix} \mathcal{L}^{-1} \left[\frac{2s^2 + 6s - 2}{s(s+1)(s+3)} \right] \\ L^{-1} \left[\frac{1}{s(s+3)} \right] \end{bmatrix}$$

$$\mathbf{q}(t) = \begin{bmatrix} \mathcal{L}^{-1} \left[\frac{-\frac{1}{3}}{s} + \frac{3}{s+1} + \frac{-\frac{1}{3}}{s+3} \right] \\ \mathcal{L}^{-1} \left[\frac{\frac{1}{3}}{s} + \frac{-\frac{1}{3}}{s+3} \right] \end{bmatrix}$$

$$\mathbf{q}(t) = \begin{bmatrix} (-\frac{1}{3} + 3e^{-t} - \frac{1}{3}e^{-3t})u(t) \\ (\frac{1}{3} - \frac{1}{3}e^{-3t})u(t) \end{bmatrix}$$

Funciones de transferencia de sistemas descritos en forma de variables de estado

La función de transferencia $H(s)$ de un sistema de una sola entrada $X(s)$ y una sola salida $Y(s)$ se definió como:

$$H(s) = \frac{Y(s)}{X(s)} \quad (19-113)$$

La función de transferencia de un sistema se define con éste en reposo. En consecuencia, determinando la transformada de Laplace de las ecuaciones de estado 19-94 y 19-95 con $\mathbf{q}(0) = \mathbf{0}$ se obtiene:

$$s\mathbf{Q}(s) = A\mathbf{Q}(s) + B\mathbf{X}(s) \quad (19-114)$$

$$\mathbf{Y}(s) = C\mathbf{Q}(s) + D\mathbf{X}(s) \quad (19-115)$$

Despejando $\mathbf{Q}(s)$ en la ecuación 19-114 se tiene que:

$$\mathbf{Q}(s) = (sI - A)^{-1} B\mathbf{X}(s)$$

y sustituyendo en la ecuación 19-115:

$$\mathbf{Y}(s) = [C(sI - A)^{-1} B + D]\mathbf{X}(s) \quad (19-116)$$

Comparando las ecuaciones 19-113 y 19-116 se deduce que la función de transferencia matricial es:

$$[H(s)] = C(sI - A)^{-1} B + D \quad (19-117)$$

La ecuación 19-117 puede expresarse como:

$$[H(s)] = C \frac{\text{adj}[sI - A]B}{\det[sI - A]} + D \quad (19-118)$$

donde:

$$(sI - A)^{-1} = \frac{\text{adjunta a } (sI - A)}{\text{determinante de } (sI - A)}$$

Es claro que a partir de la ecuación 19-118 los polos de $H(s)$ corresponden a aquellos valores de s para los cuales:

$$\det[sI - A] = 0 \quad (19-119)$$

Si A es una matriz de $(n \times n)$, entonces la ecuación 19-119 será una ecuación polinomial de n -ésimo orden, comúnmente llamada ecuación característica del sistema. Las raíces de la ecuación característica se conocen como los eigenvalores (valores característicos o valores propios) o raíces características del sistema.

Suponiendo que los polinomios del numerador y del denominador de la ecuación 19-118 no tienen factores en común, entonces los polos de la función de transferencia $H(s)$ son las raíces de la ecuación 19-119, o sea, los eigenvalores del sistema. Si existen cancelaciones entre los polinomios del numerador y del denominador de la ecuación 19-118, entonces los polos de $H(s)$ consistirán en aquellos eigenvalores que queden después de la cancelación.

Dado que un sistema se define como estable si todos los polos de $H(s)$ están en el semiplano s derecho², se deduce que el sistema es estable si los eigenvalores del sistema tienen partes reales negativas.

Ejemplo 27. Un sistema es descrito por las siguientes matrices de estado:

$$A = \begin{bmatrix} 3 & 2 \\ -3 & -4 \end{bmatrix}, \quad B = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad C = [0 \ 1], \quad D = [0]$$

1. Encontrar la ecuación característica del sistema.
2. Determinar los eigenvalores del sistema.
3. Hallar $H(s)$.
4. Identificar los polos de $H(s)$.
5. Determinar si el sistema es estable.

Solución

1. La ecuación característica está dada por la ecuación 19-119. De esta forma:

$$\det[sI - A] = \left| \begin{bmatrix} s & 0 \\ 0 & s \end{bmatrix} - \begin{bmatrix} 3 & 2 \\ -3 & -4 \end{bmatrix} \right|$$

$$\det[sI - A] = \left| \begin{bmatrix} s-3 & -2 \\ 3 & s+4 \end{bmatrix} \right| = (s-3)(s+4) + 6$$

$$\det[sI - A] = s^2 + s - 6$$

2. Los eigenvalores del sistema son las raíces de la ecuación característica; esto es, las raíces de:

$$s^2 + s - 6 = 0$$

$$(s-2)(s+3) = 0$$

Los eigenvalores son $s_1 = 2$ y $s_2 = -3$.

3. La función de transferencia está dada por la ecuación 19-118:

$$H(s) = \frac{[0 \ 1] \text{adj}[sI - A] \begin{bmatrix} 1 \\ 0 \end{bmatrix}}{(s^2 + s - 6)} + [0]$$

$$H(s) = \frac{[0 \ 1] \begin{bmatrix} s+4 & 2 \\ -3 & s-3 \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix}}{(s^2 + s - 6)}$$

$$H(s) = \frac{[0 \ 1] \begin{bmatrix} s+4 \\ -3 \end{bmatrix}}{(s^2 + s - 6)}$$

$$H(s) = \frac{-3}{(s^2 + s - 6)}$$

4. Es claro que los polos del sistema son las raíces del denominador de $H(s)$; esto es, $s_1 = 2$ y $s_2 = -3$. De este modo se observa que los polos del sistema corresponden a sus eigenvalores.
5. El sistema es inestable, puesto que uno de sus polos tiene parte real negativa.

REFERENCIAS BIBLIOGRÁFICAS

1. R. E. Ziemer, W. H. Tranter y D. F. Fannin, *Signals and Systems: Continuous and Discrete*, McMillan, Nueva York.
2. J. C. Reid, *Linear System Fundamentals: Continuous and Discrete, Classic and Modern*, McGraw-Hill, Nueva York.

CAPÍTULO 20

Filtros pasivos

Icarius E. Pyros

New York Institute of Technology
Old Westbury, Nueva York

- | | | | |
|-------------|--|-------------|--|
| 20.1 | Introducción | 20.5 | Filtros derivados en M |
| 20.2 | Factores de atenuación y de fase | 20.6 | Filtro pasabajas ideal |
| | 20.2.1 Unidades de atenuación | 20.7 | Uso de la función característica |
| 20.3 | Secciones T y π | 20.8 | Filtros Butterworth |
| 20.4 | Filtros de K constante | 20.9 | Filtros Chebychev |
-

20.1 INTRODUCCIÓN

Una red que se inserta en un circuito con fines de discriminación de frecuencia se denomina *filtro*. Los filtros seleccionan una estrecha banda de frecuencias sin reducción en magnitud, y suprimen totalmente todas las demás frecuencias.

En la figura 20-1 y en la lista siguiente se definen los términos usados a menudo en el desarrollo de los circuitos filtro.

Impedancia en el punto de alimentación o impedancia de entrada Z_i . Impedancia "vista" por el generador entre las terminales a, b . Esta impedancia es igual a la razón del voltaje entre las terminales E_{ab} sobre corriente suministrada a las terminales I_{ent} con todas las demás fuentes de voltaje eliminadas:

$$Z_i = \frac{E_{ab}}{I_{ent}} \quad (20-1)$$

La admitancia en el punto de alimentación, o admitancia de entrada, es el recíproco de la impedancia en el punto de alimentación:

$$Y_i = \frac{1}{Z_i} = \frac{I_{ent}}{E_{ab}} \quad (20-2)$$

Impedancia de transferencia Z_t . Razón de voltaje aplicado a una celda de un circuito E_{cd} sobre corriente que fluye en una segunda celda I_{ent} :

$$Z_t = \frac{E_{cd}}{I_{ent}} \quad (20-3)$$

La admitancia de transferencia es el recíproco de la impedancia de transferencia:

$$Y_t = \frac{1}{Z_t} = \frac{I_{ent}}{E_{cd}} \quad (20-4)$$

Impedancia en cortocircuito. Impedancia contemplada en un extremo de un circuito con el otro extremo en cortocircuito.

Impedancia en circuito abierto. Impedancia contemplada en un extremo de un circuito con el otro extremo en circuito abierto.

Impedancias imagen. Z_i y Z_0 son impedancias imagen cuando se satisfacen las siguientes condiciones:

1. $Z_i = Z'_i$ cuando las terminales de salida se cierran a través de Z_0 .
2. $Z_0 = Z'_0$ cuando las terminales de entrada se cierran a través de Z_i .

Impedancia característica. Caso particular de la impedancia imagen, en el que las impedancias de entrada y de salida son las mismas. Además de las condiciones descritas para la impedancia imagen:

$$Z_0 = Z_i \quad (20-5)$$

20.2 FACTORES DE ATENUACIÓN Y DE FASE

En el circuito de la figura 20-2, la red se ajusta de modo que la impedancia contemplada en la red sea igual a la impedancia de la carga:

$$Z_{01} = \frac{V_2}{I_2}$$

$$Z_{01} = \frac{V_1}{I_1}$$

Por tanto:

$$\frac{V_1}{I_1} = \frac{V_2}{I_2}$$

y

$$\frac{V_1}{V_2} = \frac{I_1}{I_2} \quad (20-6)$$

Dado que la corriente y el voltaje son cantidades fasoriales:

$$I_1 = |I_1| e^{j\theta_{i1}}$$

$$I_2 = |I_2| e^{j\theta_{i2}}$$

$$V_1 = |V_1| e^{j\theta_{v1}}$$

$$V_2 = |V_2| e^{j\theta_{v2}}$$

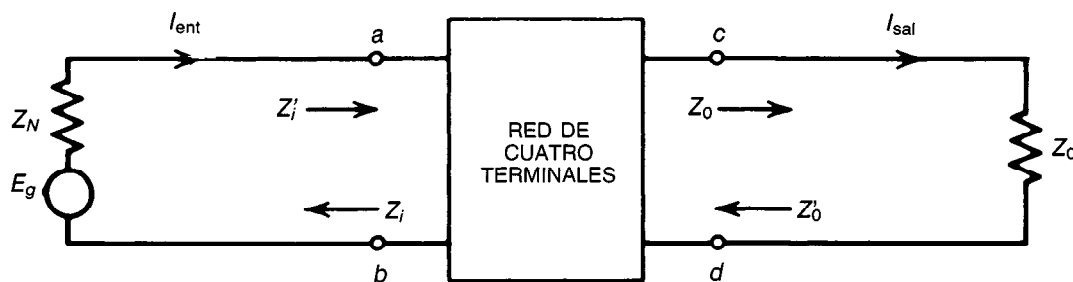


Fig. 20-1. Términos de un filtro.

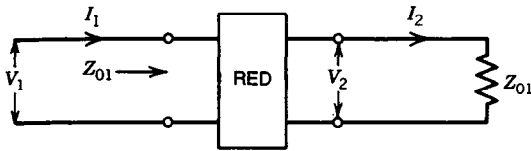


Fig. 20-2. Red de filtro acoplada.

Sustituyendo:

$$\frac{I_1}{I_2} = \frac{|I_1|e^{j\theta_{I1}}}{|I_2|e^{j\theta_{I2}}} = \frac{|I_1|}{|I_2|} e^{j(\theta_{I1}-\theta_{I2})} = \frac{|I_1|}{|I_2|} e^{j\beta} \quad (20-7)$$

donde $\beta = (\theta_{I1} - \theta_{I2})$ (desfasamiento).

De modo similar:

$$\frac{V_1}{V_2} = \frac{|V_1|e^{j\theta_{V1}}}{|V_2|e^{j\theta_{V2}}} = \frac{|V_1|}{|V_2|} e^{j(\theta_{V1}-\theta_{V2})}$$

Para la misma Z , los ángulos θ_{I1} y θ_{I2} asociados con las corrientes I_1 e I_2 y los ángulos θ_{V1} y θ_{V2} asociados con los voltajes V_1 y V_2 se relacionan como sigue:

$$\theta_{I1} - \theta_{I2} = \theta_{V1} - \theta_{V2} = \beta$$

y

$$\frac{V_1}{V_2} = \frac{|V_1|}{|V_2|} e^{j\beta} \quad (20-8)$$

En un circuito en el cual las redes se conectan en cascada, tal como se puede observar en la figura 20-3, si:

$$Z_{01} = Z_{02} = Z_{03} = \dots Z_{0(n-1)} = Z_{0n}$$

entonces:

$$\begin{aligned} \frac{V_1}{I_1} &= \frac{V_2}{I_2} = \frac{V_3}{I_3} = \dots = \frac{V_{n-1}}{I_{n-1}} = \frac{V_n}{I_n} \\ \frac{V_1}{V_2} &= \frac{I_1}{I_2} \quad \frac{V_2}{V_3} = \frac{I_2}{I_3} \quad \frac{V_{n-1}}{V_n} = \frac{I_{n-1}}{I_n} \\ \frac{|V_1|}{|V_n|} &= \left(\frac{|V_1|}{|V_2|}\right) \left(\frac{|V_2|}{|V_3|}\right) \left(\frac{|V_3|}{|V_4|}\right) \dots \left(\frac{|V_{n-1}|}{|V_n|}\right) \end{aligned} \quad (20-9)$$

Si

$$\frac{|V_1|}{|V_2|} = e^{\alpha_{12}} \quad \text{y} \quad \frac{|V_2|}{|V_3|} = e^{\alpha_{23}}$$

entonces:

y

$$\frac{|V_1|}{|V_n|} = (e^{\alpha_{12}})(e^{\alpha_{23}})(e^{\alpha_{34}})\dots(e^{\alpha_{(n-1)n}}) = e^{\alpha_{12} + \alpha_{23} + \dots + \alpha_{(n-1)n}}$$

Encontrando el logaritmo natural de ambos miembros:

$$\ln \frac{|V_1|}{|V_n|} = \alpha_{12} + \alpha_{23} + \dots + \alpha_{(n-1)n}$$

Sustituyendo V_1/V_2 por I_1/I_2 , etcétera, a partir de la ecuación 20-9, es posible obtener la siguiente expresión:

$$\frac{|I_1|}{|I_n|} = \left(\frac{|I_1|}{|I_2|}\right) \left(\frac{|I_2|}{|I_3|}\right) \dots \left(\frac{|I_{n-1}|}{|I_n|}\right)$$

y

$$\ln \frac{|I_1|}{|I_n|} = \alpha_{12} + \alpha_{23} + \alpha_{34} + \dots + \alpha_{(n-1)n}$$

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = \alpha_{12}$$

Dado que muchas redes electrónicas se conectan en cascada, con frecuencia es deseable expresar la magnitud de las razones de voltaje (o de corriente) de la entrada sobre la salida en forma exponencial; es decir:

$$e^{\alpha} = \frac{|V_1|}{|V_2|} = \frac{|I_1|}{|I_2|} = \alpha_{12} \quad (20-10)$$

Se ha demostrado que:

$$\frac{V_1}{V_2} = \frac{|V_1|}{|V_2|} e^{j\beta}$$

Sustituyendo $|V_1|/|V_2|$ por e^{α} :

$$\frac{V_1}{V_2} = e^{\alpha} e^{j\beta}$$

De modo similar:

$$\frac{I_1}{I_2} = \frac{|I_1|}{|I_2|} e^{j\beta} = e^{\alpha} e^{j\beta}$$

Si

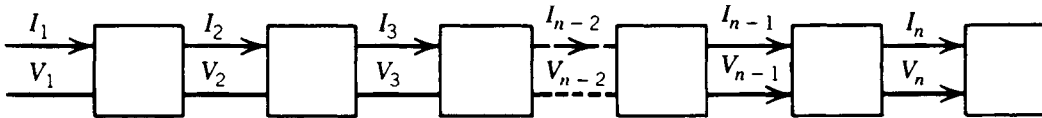


Fig. 20-3. Redes de filtro en cascada.

$$\frac{V_1}{V_2} = \frac{I_1}{I_2} = e^\gamma$$

entonces:

$$e^\gamma = e^{\alpha} e^{j\beta} = e^{(\alpha+j\beta)}$$

$$\gamma = \alpha + j\beta \quad (20-11)$$

α se conoce como factor de atenuación y expresa la reducción en magnitud de los voltajes, corrientes y potencia en el circuito. β se conoce como el factor de fase y expresa el cambio de fase de la salida a la entrada (factor de longitud de onda). γ es el factor de propagación y representa el cambio de magnitud y de fase.

20.2.1 Unidades de atenuación

$$\frac{|V_1|}{|V_2|} = \frac{|I_1|}{|I_2|} = e^\alpha$$

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = \alpha$$

El logaritmo natural de la razón de los voltajes o corrientes se expresa en nepers. Sea N = número de nepers:

$$\ln \frac{|V_1|}{|V_2|} = \ln \frac{|I_1|}{|I_2|} = N$$

También es posible expresar la relación de potencias para el circuito en cascada:

$$\frac{P_1}{P_n} = \frac{I_1^2 R_{01}}{I_n^2 R_{0n}}$$

Para la impedancia característica:

$$R_{01} = R_{0n} \quad (20-12)$$

$$\frac{P_1}{P_n} = \frac{I_1^2}{I_n^2}$$

$$\ln \left[\frac{P_1}{P_n} \right] = 2 \ln \left[\frac{I_1}{I_n} \right] = 2N \quad \text{y} \quad \frac{P_1}{P_n} = e^{2N}$$

El logaritmo de base 10 de la razón de potencias se expresa en bels:

$$\log \left[\frac{P_1}{P_n} \right] = B \quad (20-13)$$

$$\frac{P_1}{P_n} = 10^B$$

donde B = número de bels. Sea el número de decibels $D = 10 B$:

$$\frac{P_1}{P_n} = 10^{D/10} \quad (20-14)$$

Igualando las ecuaciones 20-13 y 20-14 y encontrando el logaritmo se tiene:

$$e^{2N} = 10^{D/10} \quad \log e^{2N} = \log 10^{D/10}$$

$$2N \log e = \frac{D}{10} \log 10 \quad \therefore \quad D = 20N \log e = 8.686N$$

Dado que el número de decibels es igual a 8.686 veces el número de nepers, cada decibel debe ser 1/8.686 de un neper, o:

$$\text{dB} = \frac{\text{nepers}}{8.686}$$

El voltaje y la corriente en decibels son:

$$D = 20 \log \left[\frac{E_1}{E_n} \right] \text{ dB}$$

El punto de potencia mitad con frecuencia suele denominarse punto de 3 dB. Dado que $P_0 = 2P_1$:

$$D = 10 \log 2$$

$$D = 10(0.3010) = 3.01 \text{ dB}$$

20.3 SECCIONES T Y π

Se ha dicho que el objetivo de un filtro es discriminar frecuencias. Con él no se pretende modificar la impedancia global del circuito.

El tipo básico de filtros incluye los filtros T y los π (fig. 20-4):

$$Z_{\text{ent} \cdot T} = \frac{Z_1}{2} + \frac{[Z_1/2 + Z_{0T}][Z_2]}{Z_1/2 + Z_{0T} + Z_2}$$

$$Z_{\text{ent} \cdot \pi} = \frac{(2Z_2)[Z_1 + (2Z_2)(Z_{0\pi})/2Z_2 + Z_{0\pi}]}{2Z_2 + Z_1 + [(2Z_2)(Z_{0\pi})/2Z_2 + Z_{0\pi}]}$$

Puesto que no se pretende que el filtro modifique la impedancia entre a , b :

$$Z_{\text{ent}} = Z_{0T} \quad Z_{\text{ent}} = Z_{0\pi}$$

Sustituyendo y despejando Z_0 :

$$Z_{0T} = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-15)$$

$$Z_{0\pi} = \sqrt{\frac{Z_1 Z_2}{(1 + Z_1/4Z_2)}} \quad (20-16)$$

Impedancia en cortocircuito (sc):

$$Z_{\text{sc} \cdot T} = \frac{Z_1}{2} + \frac{Z_1/2(Z_2)}{Z_1/2 + Z_2} \quad Z_{\text{sc} \cdot \pi} = \frac{(2Z_2)(Z_1)}{2Z_2 + Z_1}$$

Impedancia en circuito abierto:

$$Z_{oc,T} = \frac{Z_1}{2} + Z_2$$

$$Z_{0T} = \sqrt{Z_{oc,T} Z_{sc,T}}$$

$$E_1 = I_1 Z_{0T}$$

$$E_1 = \frac{I_1 Z_1}{2} + \frac{I_2 Z_1}{2} + I_2 Z_{0T}$$

$$E_1 = \frac{I_1 Z_1}{2} + I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$I_1 Z_{0T} = \frac{I_1 Z_1}{2} + I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$I_1 \left[Z_{0T} - \frac{Z_1}{2} \right] = I_2 \left[\frac{Z_1}{2} + Z_{0T} \right]$$

$$\frac{I_1}{I_2} = \frac{[Z_1/2 + Z_{0T}]}{[Z_{0T} - Z_1/2]}$$

$$Z_{oc,\pi} = \frac{(2Z_2)(Z_1 + 2Z_2)}{Z_1 + 4Z_2}$$

$$Z_{0\pi} = \sqrt{Z_{oc,\pi} Z_{sc,\pi}}$$

$$E_1 = I_1 Z_{0\pi}$$

$$E_1 = (I_1 - I_a)Z_1 + I_2 Z_{0\pi}$$

$$(I_1 - I_a)Z_1 = E_1 - I_2 Z_{0\pi}$$

$$E_1 - (I_1 - I_a - I_2)(2Z_2) = E_1 - I_2 Z_{0\pi}$$

$$I_2(Z_{0\pi} + 2Z_2) = (I_1 - I_a)2Z_2$$

$$\text{Pero } I_a = \frac{E_1}{2Z_2} = \frac{I_1 Z_{0\pi}}{2Z_2}$$

Sustituyendo este valor, tenemos:

$$I_2(Z_{0\pi} + 2Z_2) = I_1 2Z_2 - I_1 \frac{Z_{0\pi} 2Z_2}{2Z_2}$$

$$I_2(2Z_2 + Z_{0\pi}) = I_1(2Z_2 - Z_{0\pi})$$

$$\frac{I_1}{I_2} = \frac{2Z_2 + Z_{0\pi}}{2Z_2 - Z_{0\pi}}$$

Sustituyendo ahora el valor de Z_{0T} y $Z_{0\pi}$ de las ecuaciones 20-15 y 20-16 se tiene:

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + Z_1/2}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - Z_1/2}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + \sqrt{Z_1^2/4}}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - \sqrt{Z_1^2/4}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} + \sqrt{Z_1 Z_2 (Z_1/4Z_2)}}{\sqrt{Z_1 Z_2 (1 + Z_1/4Z_2)} - \sqrt{Z_1 Z_2 (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}}$$

$$\frac{I_1}{I_2} = \frac{2Z_2 + \sqrt{Z_1 Z_2/1 + (Z_1/4Z_2)}}{2Z_2 - \sqrt{Z_1 Z_2/1 + (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2} + \sqrt{Z_1 Z_2/1 + (Z_1/4Z_2)}}{\sqrt{4Z_2^2} - \sqrt{Z_1 Z_2/1 + (Z_1/4Z_2)}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} + \sqrt{Z_1 Z_2}}{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} - \sqrt{Z_1 Z_2}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} + \sqrt{4Z_1 Z_2^2/4Z_2}}{\sqrt{4Z_2^2(1 + Z_1/4Z_2)} - \sqrt{4Z_1 Z_2^2/4Z_2}}$$

$$\frac{I_1}{I_2} = \frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}}$$

Así, I_1/I_2 para "T" es igual a I_1/I_2 para " π ":

$$\frac{I_1}{I_2} = \left[\frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} - \sqrt{Z_1/4Z_2}} \right] \left[\frac{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}}{\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2}} \right]$$

$$\frac{I_1}{I_2} = \left[\frac{(\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2})^2}{(\sqrt{1 + Z_1/4Z_2})^2 - (\sqrt{Z_1/4Z_2})^2} \right] = \left[\frac{(\sqrt{1 + Z_1/4Z_2} + \sqrt{Z_1/4Z_2})^2}{(1 + Z_1/4Z_2 - Z_1/4Z_2)} \right]$$

$$\frac{I_1}{I_2} = \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]^2$$

$$\ln \frac{I_1}{I_2} = 2 \ln \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]$$

$$10 \log \frac{I_1}{I_2} = 20 \log \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right]$$

Se ha demostrado que $I_1/I_2 = e^{\alpha+j\beta}$ y $\alpha + j\beta = \ln I_1/I_2$. Sustituyendo por $\ln I_1/I_2$:

$$\alpha + j\beta = 2 \ln \left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right] \quad (20-17)$$

Las frecuencias a las cuales se permite alcanzar la carga (Z_0) sin atenuación se localizan en la banda de paso. Antes de analizar los límites de $Z_1/4Z_2$, es importante revisar algunos de los conceptos básicos asociados con los logaritmos. Supóngase una cantidad fasorial de $Ae^{j\theta}$ con una magnitud A y un ángulo θ . Sea:

$$\alpha + j\beta = \ln Ae^{j\theta}$$

$$\alpha + j\beta = \ln A + \ln e^{j\theta}$$

$$\alpha + j\beta = \ln A + \ln j\theta \ln e$$

$$\alpha + j\beta = \ln A + j\theta$$

$$\alpha = \ln A \quad \text{y} \quad \beta = \theta$$

En estas ecuaciones, A representa un número positivo y se mide en radianes. Por consiguiente:

1. El logaritmo natural de una cantidad fasorial es una cantidad compleja.

2. Cuando $A = 1$, $\alpha = \ln 1$ y por tanto $\alpha = 0$.
3. Cuando $A < 1$, α = negativo.
4. Cuando $A > 1$, α = positivo.
5. Cuando la cantidad fasorial es positiva ($\theta = n\pi$, donde n es un entero par), la componente imaginaria es igual a cero.
6. Aun cuando la cantidad fasorial es un número imaginario [$\theta = n(\pi/2)$, donde n es un entero], el logaritmo natural de esa cantidad contiene una componente real.

Para que ocurra atenuación, α debe ser un número real positivo; para que no ocurra, debe ser cero o negativo (lo que es físicamente imposible). A partir del análisis anterior se deduce que no ocurre atenuación cuando $A \leq 1$.

Puesto que A representa una cantidad positiva, los límites dados pueden expresarse como sigue:

$$0 \leq A \leq 1$$

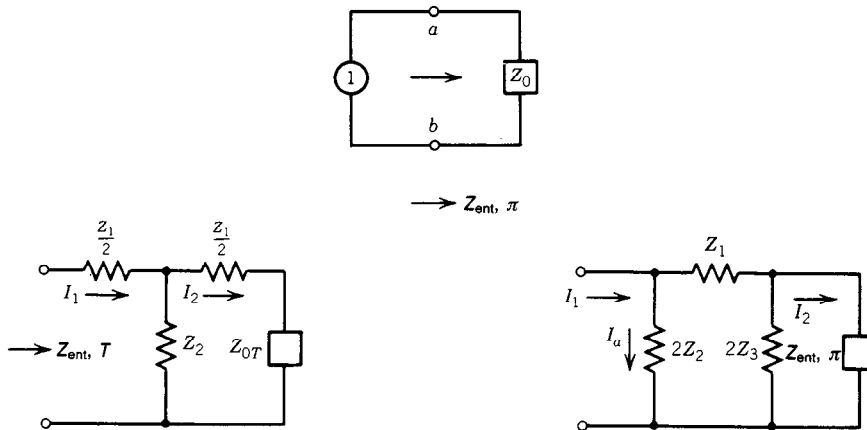


Fig. 20-4. Filtros T y π .

Sea:

$$\left[\sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right] = Ae^{j\theta} \quad \left| \sqrt{1 + \frac{Z_1}{4Z_2}} + \sqrt{\frac{Z_1}{4Z_2}} \right| = A$$

Para $A \leq 1$:

$$0 \leq \left| 1 + \frac{Z_1}{4Z_2} \right| \leq 1$$

Restando 1 a ambos lados de la desigualdad:

$$-1 \leq \frac{Z_1}{4Z_2} \leq 0$$

La frecuencia límite a la que se hace real la atenuación se denomina frecuencia de corte. En este punto:

$$\frac{Z_1}{4Z_2} = 0 \quad \frac{Z_1}{4Z_2} = -1$$

Todas las frecuencias que son atenuadas se localizan en la banda de detención (también llamada banda suprimida o de bloqueo):

$$a \neq 0$$

Dado que no se desea que ocurra atenuación alguna en la región de la banda de paso, los filtros se diseñan con un mínimo de resistencia y:

$$Z_1 \approx \alpha_1 \quad \text{y} \quad Z_2 \approx Z_2$$

En el caso de los filtros pasabajas los componentes horizontales son inductores, puesto que ωL es pequeño a bajas frecuencias. El componente vertical es un capacitor, dado que $1/\omega C$ es grande a bajas frecuencias (fig. 20-5a).

Para filtros pasaaltas, los componentes horizontales son capacitivos, en virtud de que $1/\omega C$ es pequeño a frecuencias superiores. El componente vertical es un inductor, puesto que ωL es grande a altas frecuencias (fig. 20-5b).

Sustituyendo $\omega = \omega_0$ y $f = f_0$ en las ecuaciones para el corte, en el caso de los filtros pasabajas se tiene que:

$$\frac{Z_1}{4Z_2} = -1 \quad \frac{Z_1}{4Z_2} = 0$$

$$\frac{j\omega_c L_1}{4/j\omega_c C_2} = -1 \quad \frac{j\omega_c L_1}{4/j\omega_c C_2} = 0$$

$$-\frac{\omega_c^2 L_1 C_2}{4} = -1 \quad \frac{\omega_c^2 L_1 C_2}{4} = 0$$

$$\omega_c = \frac{2}{\sqrt{L_1 C_2}} \quad \omega_c = 0$$

$$f_c = \frac{1}{\pi \sqrt{L_1 C_2}} \quad f_c = 0$$

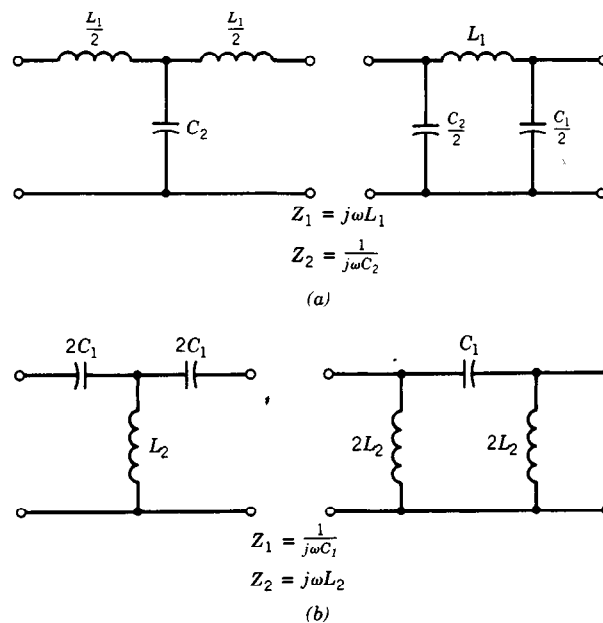


Fig. 20-5. Filtros a) pasabajas y b) pasaaltas.

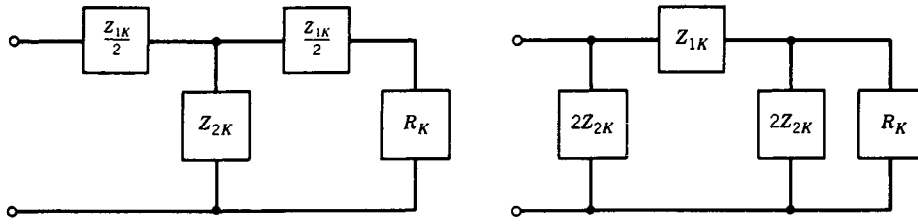


Fig. 20-6. Filtros de K constante.

$$\text{Límite inferior } f_c = 0 \quad (20-18)$$

$$\text{Límite superior } f_c = \frac{1}{\pi \sqrt{L_1 C_2}} \quad (20-19)$$

y en el caso de los filtros pasaaltas:

$$\begin{aligned} \frac{Z_1}{4Z_2} &= -1 & \frac{Z_1}{4Z_2} &= 0 \\ \frac{1/j\omega_c C_1}{4j\omega_c L_2} &= -1 & \frac{1/j\omega_c C_1}{4j\omega_c L_2} &= 0 \\ -\frac{1}{4\omega_c^2 C_1 L_2} &= -1 & \frac{1}{4\omega_c^2 C_1 L_2} &= 0 \end{aligned}$$

$$\omega_c = \frac{1}{2 \sqrt{C_1 L_2}} \quad \omega_c = \infty$$

$$f_c = \frac{1}{4\pi \sqrt{C_1 L_2}} \quad f_c = \infty$$

$$\text{Límite inferior } f_c = \frac{1}{4\pi \sqrt{C_1 L_2}} \quad (20-20)$$

$$\text{Límite superior } f_c = \infty \quad (20-21)$$

20.4 FILTROS DE K CONSTANTE

Los filtros que funcionan con cargas resistivas fijas se denominan filtros de K constante, cuyo esquema se muestra en la figura 20-6. Sea $Z_{1K} = Z_1$ y $Z_{2K} = Z_2$, $(Z_{1K}) (Z_{2K}) = R_K^2$, donde R_K es una constante independiente de la frecuencia.

Para los filtros K pasaaltas:

$$Z_{1K} = j\omega L_{1K}$$

$$Z_{2K} = \frac{1}{j\omega C_{2K}}$$

$$[Z_{1K}][Z_{2K}] = [j\omega L_{1K}] \left[\frac{1}{j\omega C_{2K}} \right]$$

$$R_K^2 = \frac{L_{1K}}{C_{2K}}$$

Para "T"

$$f_c = \frac{1}{\pi \sqrt{L_{1K} C_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{2}{\sqrt{L_{1K} C_{2K}}}$$

$$Z_{0TKL} = R_K \sqrt{1 - \frac{f^2}{f_0^2}}$$

Para "π"

$$f_c = \frac{1}{\pi \sqrt{L_{1K} C_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{2}{\sqrt{L_{1K} C_{2K}}}$$

$$Z_{0\pi KL} = \frac{R_K}{\sqrt{1 - f^2/f_0^2}} \quad (20-22)$$

Para los filtros K pasabajas:

$$Z_{1K} = \frac{1}{j\omega C_{1K}}$$

$$Z_{2K} = j\omega L_{2K}$$

$$[Z_{1K}][Z_{2K}] = \left[\frac{1}{j\omega C_{1K}} \right] [j\omega L_{2K}]$$

$$R_K^2 = \frac{L_{2K}}{C_{1K}}$$

Para "T"

$$f_c = \frac{1}{4\pi \sqrt{C_{1K} L_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{1/2}{\sqrt{C_{1K} L_{2K}}}$$

$$Z_{0TKH} = R_K \sqrt{1 - \frac{f_c^2}{f^2}}$$

Para "π"

$$f_c = \frac{1}{4\pi \sqrt{C_{1K} L_{2K}}}$$

$$\omega_c = 2\pi f_c$$

$$\omega_c = \frac{1/2}{\sqrt{C_{1K} L_{2K}}}$$

$$Z_{0\pi KH} = \frac{R_K}{\sqrt{1 - f_c^2/f^2}} \quad (20-23)$$

Para un filtro de K constante, Z_0 es un componente de resistencia pura. Puede verse que el valor de Z_0

varía con la frecuencia. En la práctica, los valores de L y C se eligen de modo que se ajusten a la carga Z_0 a una sola frecuencia. Para los filtros pasabajas, L y C se eligen de modo que se ajusten a Z_0 cuando $f = 0$. En el caso de los filtros pasaaltas, L y C se eligen de modo que se ajusten a Z_0 cuando $f = \infty$.

Sustituyendo $f = 0$ en las ecuaciones del filtro pasabajas para Z_0 :

$$Z_{0TKL} = R_K \quad (20-24)$$

$$Z_{0\pi KL} = R_K \quad (20-25)$$

Sustituyendo $f = \infty$ en las ecuaciones del filtro pasaaltas para Z_0 :

$$Z_{0TKH} = R_K \quad (20-26)$$

$$Z_{0\pi KH} = R_K \quad (20-27)$$

La solución de L y C para un filtro de K constante, primero en el caso del pasabajas, es:

$$\begin{aligned} \frac{L_{1K}}{C_{2K}} &= R_K^2 & \frac{L_{1K}^2}{L_{1K}C_{2K}} &= R_K^2 \\ \frac{L_{1K}}{\sqrt{L_{1K}C_{2K}}} &= R_K & \frac{\pi L_{1K}}{\pi \sqrt{L_{1K}C_{2K}}} &= R_K \\ \pi L_{1K}f_c &= R_K & L_{1K} &= \frac{R_K}{\pi f_c} \\ L_{1K} &= \frac{2R_K}{2\pi f_c} \\ L_{1K} &= \frac{2R_K}{\omega_c} \end{aligned} \quad (20-28)$$

De modo similar:

$$\begin{aligned} \frac{C_{2K}L_{1K}}{C_{2K}^2} &= R_K^2 & \frac{\sqrt{C_{2K}L_{1K}}}{C_{2K}} &= R_K \\ \frac{\pi \sqrt{C_{2K}L_{1K}}}{\pi C_{2K}} &= R_K & \frac{1}{\pi f_c C_{2K}} &= R_K \\ C_{2K} &= \frac{1}{\pi f_c R_K} & C_{2K} &= \frac{2}{2\pi f_c R_K} \\ C_2 &= \frac{2}{\omega_c R_K} \end{aligned} \quad (20-29)$$

y en el caso del pasaaltas:

$$\begin{aligned} \frac{L_{2K}}{C_{1K}} &= R_K^2 & \frac{L_{2K}^2}{L_{2K}C_{1K}} &= R_K^2 \\ \frac{L_{2K}}{\sqrt{L_{2K}C_{1K}}} &= R_K & \frac{4\pi L_{2K}}{4\pi \sqrt{L_{2K}C_{1K}}} &= R_K \end{aligned}$$

$$4\pi L_{2K}f_c = R_K \quad L_{2K} = \frac{R_K}{4\pi f_c}$$

$$L_{2K} = \frac{R_K/2}{2\pi f_c}$$

$$L_{2K} = \frac{R_K/2}{\omega_c} \quad (20-30)$$

De modo similar:

$$\begin{aligned} \frac{C_{1K}L_{2K}}{C_{1K}^2} &= R_K^2 & \frac{\sqrt{C_{1K}L_{2K}}}{C_{1K}} &= R_K \\ \frac{4\pi \sqrt{C_{1K}L_{2K}}}{4\pi C_{1K}} &= R_K & \frac{1}{4\pi f_c C_{1K}} &= R_K \\ C_{1K} &= \frac{1}{4\pi f_c R_K} & C_{1K} &= \frac{1/2}{2\pi f_c R_K} \\ C_1 &= \frac{1/2}{\omega_c R_K} \end{aligned} \quad (20-31)$$

Los filtros de K constante tienen dos limitaciones:

1. Z_0 no es suficientemente constante en la banda de paso.
2. La atenuación es gradual en la banda de detención inmediatamente después del corte.

20.5 FILTROS DERIVADOS EN M

A fin de corregir las limitaciones del filtro de K constante se desarrolló el filtro derivado en M (fig. 20-7), que proporciona un valor más constante de Z_0 en el intervalo de la banda de paso y un corte más nítido.

La impedancia característica del filtro derivado en M es la misma que la del filtro de K constante.

$$Z_{0TM} = Z_{0TK} \quad Z_{0\pi M} = Z_{0\pi K}$$

Además, la frecuencia de corte del filtro derivado en M es la misma que la del filtro de K constante. Sea:

$$Z_{1M} = MZ_{1K}$$

$$Z_{2M} = \frac{(1 - M^2)}{4M} Z_{1K} + \frac{Z_{2K}}{M}$$

Reagrupando términos:

$$\begin{aligned} \frac{Z_{1M}}{2} &= M \frac{Z_{1K}}{2} \\ 2Z_{2M} &= 2 \frac{(1 - M^2)}{4M} Z_{1K} + 2 \frac{Z_{2K}}{M} \end{aligned} \quad (20-32)$$

$$2Z_{2M} = \frac{(1 - M^2)}{2M} Z_{1K} + 2 \frac{Z_{2K}}{M} \quad (20-33)$$

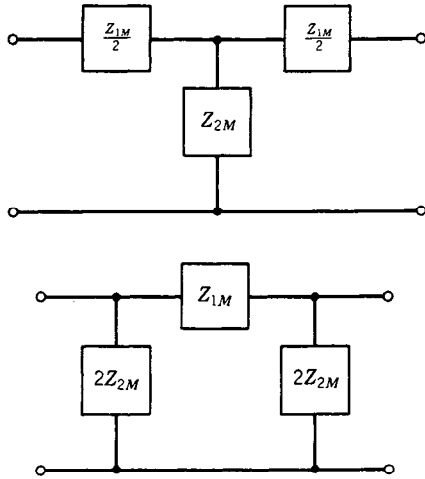


Fig. 20-7. Filtros derivados en M .

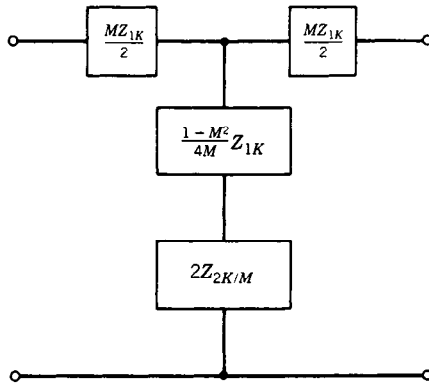


Fig. 20-8. Condiciones para la atenuación infinita.

Para atenuación infinita la extremidad vertical está en resonancia en serie. Esto se ilustra en la figura 20-8.

En la figura 20-9 se presentan las curvas de atenuación para filtros derivados en M pasabajas y pasabajas. En base a estas curvas y a las ecuaciones ya deducidas se observa que el filtro de K constante puede considerarse un caso particular de filtro derivado en M , donde $M = 1$. En la figura 20-10 se presentan filtros pasabajas derivados en M de sección T y de sección π . Para los filtros pasabajas:

$$\omega_{\infty} \frac{(1-M^2)L_{1K}}{4M} = \frac{1}{\omega_{\infty}MC_{2K}}$$

$$\omega_{\infty}^2 = \frac{1}{\frac{(1-M^2)}{4M}ML_{1K}C_{2K}}$$

Así:

$$\omega_{\infty T} = \omega_{\infty \pi} = \omega_{\infty} = \frac{1}{\sqrt{\frac{1-M^2}{4}L_{1K}C_{2K}}}$$

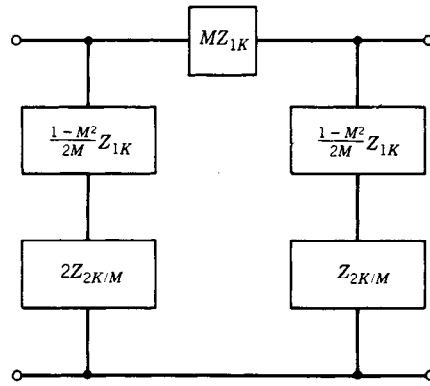
$$f_{\infty} = \frac{\omega_{\infty}}{2\pi} = \frac{1}{\frac{2\pi}{2}\sqrt{(1-M^2)L_{1K}C_{2K}}} \quad (20-34)$$

$$f_{\infty} = \frac{1}{\pi\sqrt{(1-M^2)L_{1K}C_{2K}}} \quad (20-35)$$

Para un filtro de K constante:

$$f_{cT} = \frac{1}{\pi\sqrt{L_{1K}C_{2K}}} \quad \left| \quad f_{c\pi} = \frac{1}{\pi\sqrt{L_{1K}C_{2K}}}$$

Suponiendo la misma frecuencia de corte en una sección derivada en M :



$$f_{\infty \text{ baja}} = \frac{1}{\sqrt{(1-M^2)}} \frac{1}{\pi\sqrt{L_{1K}C_{2K}}}$$

$$f_{\infty \text{ baja}} = \frac{f_c}{\sqrt{(1-M^2)}}$$

Despejando M :

$$M = \sqrt{1 - \frac{f_c^2}{f_{\infty}^2}} = \frac{\sqrt{f_{\infty}^2 - f_c^2}}{f_{\infty}} \quad (20-36)$$

Sección π

$$\omega_{\infty} \frac{(1-M^2)L_{1K}}{2M} = \frac{2}{\omega_{\infty}MC_{2K}}$$

$$\omega_{\infty}^2 = \frac{1}{\frac{(1-M^2)}{4M}ML_{1K}C_{2K}}$$

Para los filtros pasaaltas (fig. 20-11):

<p style="text-align: center;">Sección T</p> $\frac{1}{\omega_{\infty} \left[\frac{4M}{(1-M^2)} \right] C_{1K}} = \omega_{\infty} \frac{L_{2K}}{M}$ $\omega_{\infty}^2 = \frac{1}{\left[\frac{4M}{(1-M^2)} \right] C_{1K} \frac{L_{2K}}{M}}$	<p style="text-align: center;">Sección π</p> $\frac{(1-M^2)}{(2M)} \frac{1}{\omega_{\infty} C_{1K}} = \frac{2\omega_{\infty} L_{2K}}{M}$ $\omega_{\infty}^2 = \frac{1}{\left[\frac{4M}{(1-M^2)} \right] C_{1K} \frac{L_{2K}}{M}}$
---	---

De este modo:

$$\omega_{\infty T} = \omega_{\infty \pi} = \omega_{\infty} = \frac{1}{\sqrt{\frac{4}{(1-M^2)} C_{1K} L_{2K}}}$$

$$f_{\infty} = \frac{\omega_{\infty}}{2\pi} = \frac{1}{(2\pi)(2)\sqrt{C_{1K} L_{2K}}(1-M^2)} = \frac{\sqrt{(1-M^2)}}{4\pi\sqrt{C_{1K} L_{2K}}}$$

Para un filtro de K constante:

$$f_{cT} = \frac{1}{4\pi\sqrt{C_{1K} L_{2K}}} \quad f_{c\pi} = \frac{1}{4\pi\sqrt{C_{1K} L_{2K}}}$$

Suponiendo la misma frecuencia de corte en una sección derivada en M :

$$f_{\infty \text{ alta}} = \left[\sqrt{(1-M^2)} \right] \left[\frac{1}{4\pi\sqrt{C_{1K} L_{2K}}} \right]$$

$$f_{\infty \text{ alta}} = \left[\sqrt{(1-M^2)} \right] [f_c]$$

Despejando M :

$$M = \sqrt{1 - \frac{f_{\infty}^2}{f_c^2}} = \frac{\sqrt{f_c^2 - f_{\infty}^2}}{f_c} \quad (20-37)$$

Si se desea elegir una banda de frecuencias puede lograrse conectando entre sí una sección de filtro pasabajas y otra pasaaltas.

Un filtro pasabanda (fig. 20-12) puede obtenerse conectando en serie un filtro pasaaltas con uno pasabajas. La frecuencia de corte del filtro pasaaltas es menor que la del pasabajas:

$$Z_1 = j\omega L_1 + \frac{1}{j\omega C_1} \quad \frac{1}{Z_2} = \frac{1}{j\omega L_2} + j\omega C_2$$

Para un filtro pasabanda de K constante:

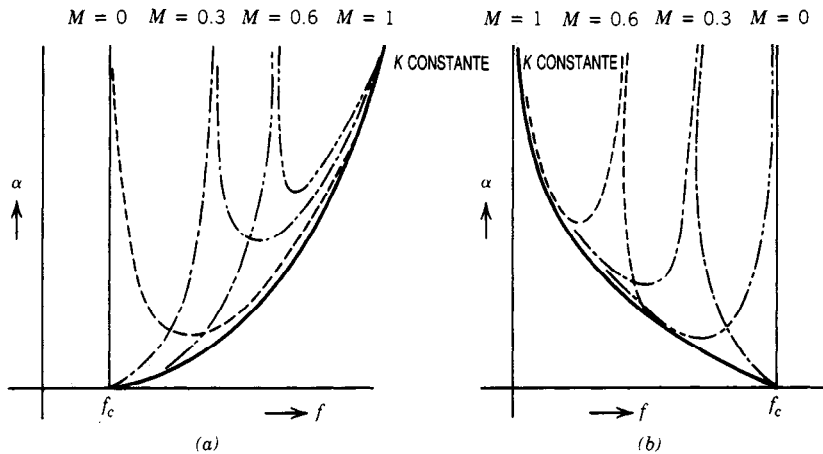


Fig. 20-9. Curvas de atenuación para un filtro derivado en M : a) pasaaltas y b) pasabajas.

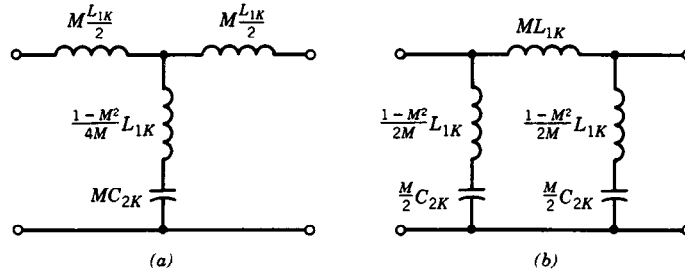


Fig. 20-10. Filtros pasabajas derivados en M: a) de sección T, b) de sección π .

$$Z_1 Z_2 = \frac{L_2(\omega^2 L_1 C_1 - 1)}{C_1(\omega^2 L_2 C_2 - 1)}$$

para $Z_1 Z_2 = R_K^2$, donde R_K es independiente:

$$\omega^2 L_1 C_1 - 1 = \omega^2 L_2 C_2 - 1$$

$$L_1 C_1 = L_2 C_2$$

$$Z_1 Z_2 = \frac{L_2}{C_1} = \frac{L_1}{C_2}$$

$$\alpha = 0 \quad \text{cuando} \quad -1 \leq \frac{Z_1}{4Z_2} \leq 0$$

Despejando la frecuencia de corte:

$$f_{cL} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_2}} - \sqrt{\frac{1}{L_1 C_2}} \right] \quad (20-38)$$

$$f_{cH} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_2}} + \sqrt{\frac{1}{L_1 C_2}} \right] \quad (20-39)$$

Despejando la impedancia característica:

$$Z_0 = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-40)$$

$$Z_0 = \sqrt{Z_1 Z_2 + \frac{Z_1^2}{4}} \quad (20-41)$$

Para un filtro pasabanda de K constante:

$$Z_0 = \sqrt{\frac{L_2}{C_1} + \frac{(j\omega L_1 + 1/j\omega C_1)^2}{4}}$$

Como en el caso del filtro de K constante simple, Z_0 varía con la frecuencia. Para un filtro pasabanda, Z_0 se elige para una frecuencia a la cual $j\omega L_1 + 1/j\omega C_1 = 0$. Así:

$$Z_0 = \sqrt{\frac{L_2}{C_1}} = \sqrt{\frac{L_1}{C_2}} = R_K \quad (20-42)$$

La relación entre el filtro tipo K constante y el filtro derivado en M es la misma que en el caso de los filtros pasabajas y pasaaltas.

Es posible obtener un filtro supresor de banda (fig. 20-13) colocando un filtro pasaaltas y otro pasabajas en paralelo.

Las bandas de detención suprimidas de los dos filtros se superponen en el intervalo de las frecuencias no deseadas:

$$\frac{1}{Z_1} = \frac{1}{j\omega L_1} + j\omega C_1 \quad Z_2 = j\omega L_2 + \frac{1}{j\omega C_2}$$

Entonces, para un filtro supresor de banda de K constante:

$$Z_1 Z_2 = \frac{L_1(\omega^2 L_2 C_2 - 1)}{C_2(\omega^2 L_1 C_1 - 1)}$$

para $Z_1 Z_2 = R_K^2$.

De modo similar:

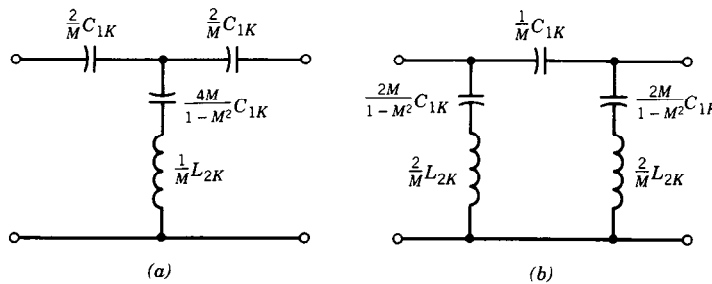
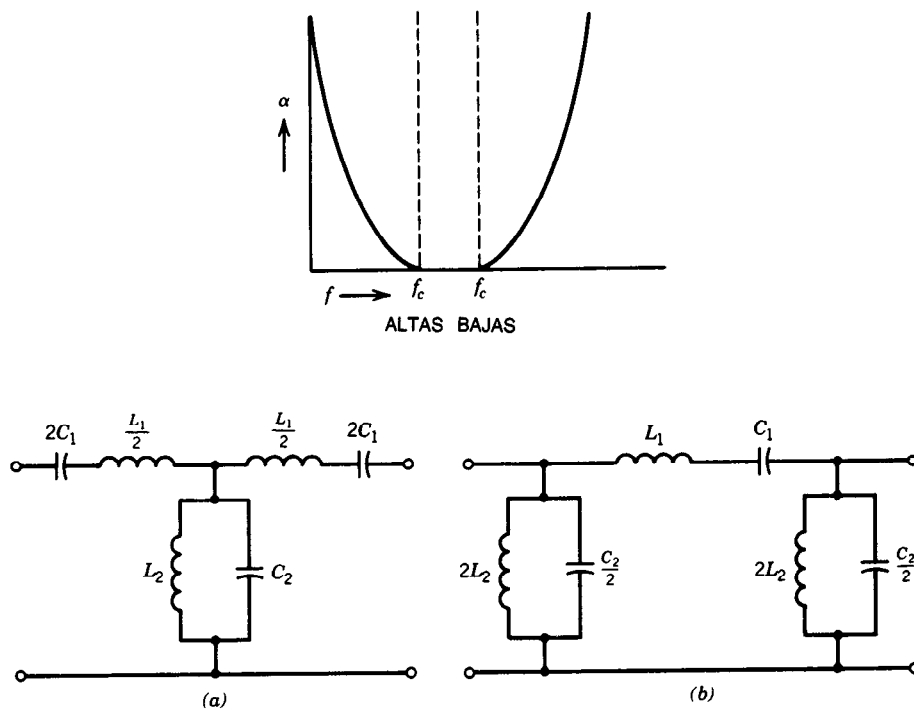
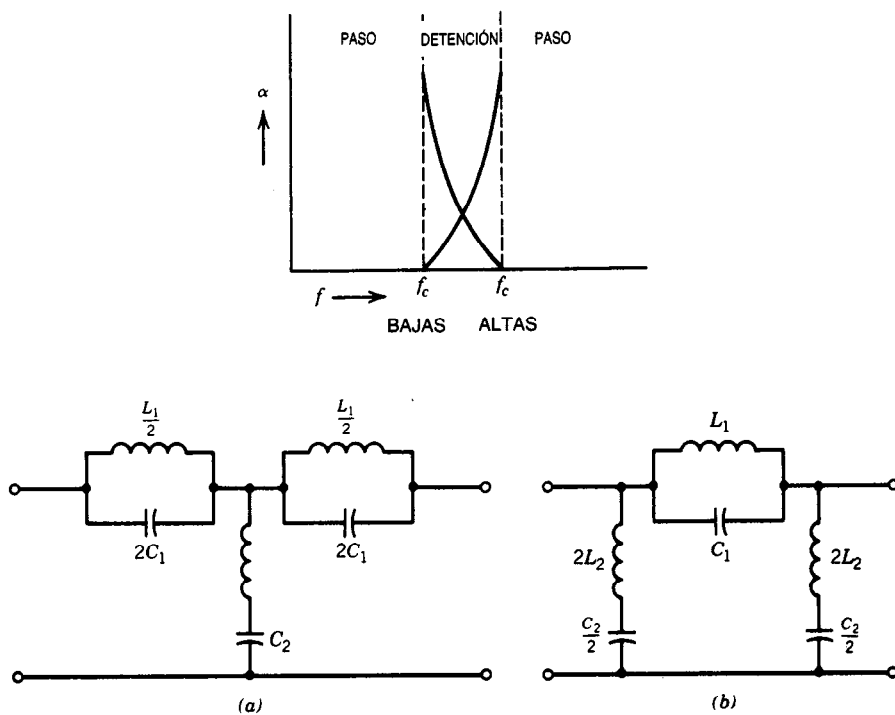


Fig. 20-11. Filtros pasaaltas derivados en M: a) de sección T, b) de sección π .


 Fig. 20-12. Filtros pasabanda: a) de sección T , b) de sección π .

 Fig. 20-13. Filtros supresores de banda: a) de sección T , b) de sección π .

$$L_1 C_1 = L_2 C_2$$

$$Z_1 Z_2 = \frac{L_1}{C_2} = \frac{L_2}{C_1}$$

$$\alpha = 0 \quad \text{cuando} \quad -1 \leq \frac{Z_1}{4Z_2} \leq 0$$

Despejando la frecuencia de corte:

$$f_{cL} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_2 C_2} + \frac{1}{L_2 C_1}} - \sqrt{\frac{1}{L_2 C_1}} \right] \quad (20-43)$$

$$f_{cH} = \frac{1}{2\pi} \left[\sqrt{\frac{1}{L_2 C_2} + \frac{1}{L_2 C_1}} + \sqrt{\frac{1}{L_2 C_1}} \right] \quad (20-44)$$

Despejando la impedancia característica:

$$Z_0 = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2} \right)} \quad (20-45)$$

$$Z_0 = \sqrt{Z_1 Z_2 + \frac{Z_1^2}{4}} \quad (20-46)$$

Para un filtro supresor de banda de K constante:

$$Z_0 = \sqrt{\frac{L_1}{C_2} + \frac{(j\omega L_2 + 1/j\omega C_2)^2}{4}}$$

Para un filtro supresor de banda, Z_0 se elige en una frecuencia a la cual $j\omega L_2 + 1/j\omega C_2 = 0$.

De este modo:

$$Z_0 = \sqrt{\frac{L_1}{C_2}} = \sqrt{\frac{L_2}{C_1}} = R_K \quad (20-47)$$

La relación entre el filtro tipo K constante y el filtro derivado en M es la misma que en el caso de los filtros pasabajas y pasaaltas.

20.6 FILTRO PASABAJAS IDEAL

Para la mayor parte de las aplicaciones, la respuesta de pérdida de los filtros es de primordial importancia.

En la figura 20-14 se presenta esquemáticamente la respuesta de pérdida (α en función de ω) de un filtro pasabajas ideal. Obsérvese que la pérdida en la banda de paso (α_P) = 0 hasta la frecuencia de corte (ω_C) y es infinita para frecuencias mayores que ω_C en la banda de detención (α_S).

No es posible lograr en la realidad esta respuesta ideal. En la práctica, α_P tiene algún límite superior en el intervalo $0 \leq \omega \leq \omega_P$ y α_S tiene algún límite inferior para $\omega_P \leq \omega \leq \infty$ (fig. 20-15). La pérdida (α) en decibels está dada por:

$$\alpha = 10 \log |P_{\max}/P_d| = 20 \log |H(j\omega)| \quad (20-48)$$

donde P_{\max} es la potencia disponible del generador y P_d es la potencia de salida del filtro.

Si la resistencia de la fuente y la de la carga son distintas, no es posible lograr una pérdida cero para la frecuencia cero, y de este modo resulta inevitable una pérdida constante (fig. 20-15). Esto hace que la ecuación 20-48 cambie mediante la adición del factor $10^{\alpha/20}$ a $H(j\omega)$ (fig. 20-16).

20.7 USO DE LA FUNCIÓN CARACTERÍSTICA

Si bien lo expuesto se refiere a la respuesta de pérdida $\alpha(\omega)$, la solución al problema de la aproximación se obtiene empleando la función característica $K(\omega)$ en vez de $\alpha(\omega)$ por las siguientes razones:

1. $K(\omega)$ es un polinomio o una función racional de ω , y $\alpha(\omega)$ no lo es. Las aproximaciones con polinomios o con funciones racionales son relativamente similares.
2. $\alpha(\omega) = 10 \log [1 + |K(j\omega)|^2]$. Si $\alpha = 0$, $|K|^2 = 0$. Si $\alpha = \infty$, $|K|^2 = \infty$. Si $dx(\omega)/d\omega < 0$, $d|K|^2/d\omega < 0$. Si $\alpha' = \alpha'' = \dots \alpha^n$, $(|K|^2)' = (|K|^2)'' = \dots (|K|^2)^n = 0$. De esta forma, las propiedades de $|K|^2$ duplican las curvas de $\alpha(\omega)$, y difieren sólo en sus escalas verticales.

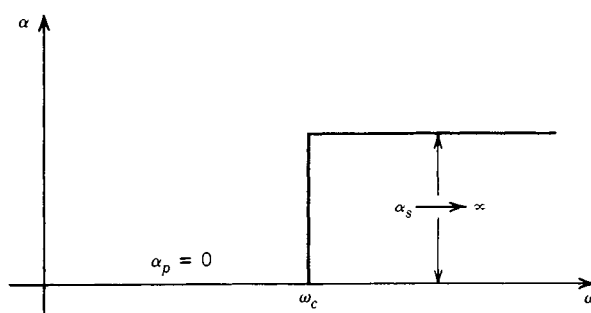


Fig. 20-14. Filtro pasabajas ideal.

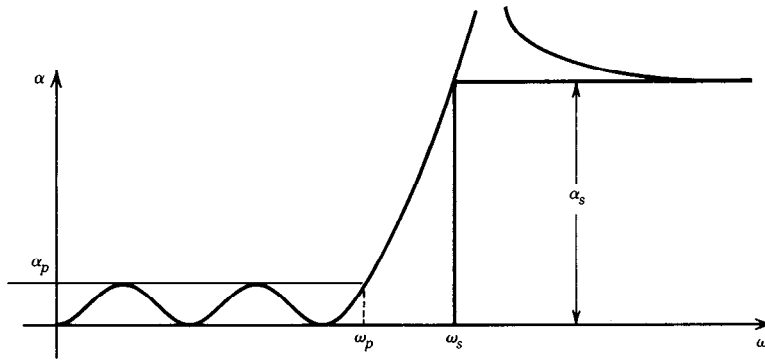


Fig. 20-15. Filtro pasabajas práctico.

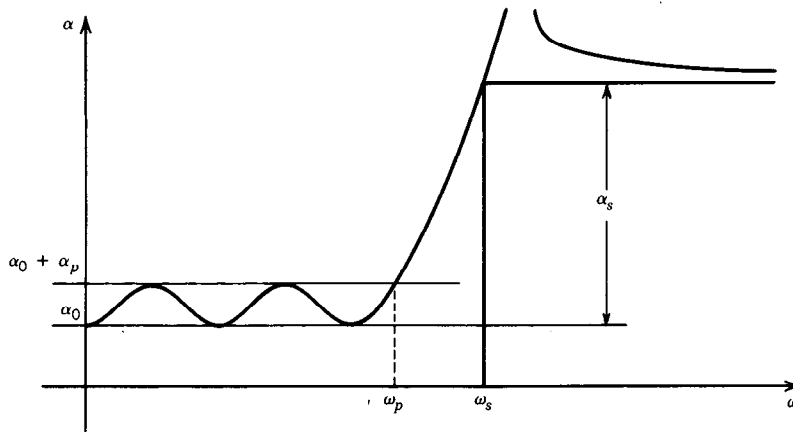


Fig. 20-16. Respuesta plana de un filtro con pérdidas.

3. Los filtros tienen baja y alta pérdidas en bandas de frecuencia especificadas. Esto puede establecerse en un problema unidimensional empleando $K(j\omega)$, puesto que es posible obtener la banda de paso de baja pérdida colocando todos los ceros de $K(s)$ en el eje $j\omega$. La banda de detención de alta pérdida se genera colocando todos los polos de $K(s)$ en el eje real.

Así, $|K|^2$ es conveniente cuando las características de la pérdida revisten interés.

20.8 FILTROS BUTTERWORTH

Si en la ecuación característica $K(s) = \pm Cs^n$ se tiene un filtro Butterworth, C es alguna constante y n es el número de modos naturales o el número total de polos de pérdida (incluyendo los que están en cero o en infinito). La demostración sigue los pasos que se indican a continuación.

Para una aproximación mínimamente plana, $|H(j\omega)|^2$ es una función par de ω :

$$|H(j\omega)|^2 = H(j\omega)H(-j\omega) = H_{\text{par}}^2 H_{\text{impar}}^2 \quad (20-49)$$

Por tanto, $\alpha(\omega)$ es una función par de ω y ω^2 es la variable independiente.

Para una banda de paso máximamente plana:

$$\alpha(\omega^2) = d\alpha(\omega^2)/d(\omega^2) = \dots d^{n-1}\alpha(\omega^2)/d(\omega^2)^{n-1} = 0 \quad (20-50)$$

En la ecuación 20-50, todas las relaciones son válidas para $\omega^2 = 0$. Por tanto, la ecuación puede volver a expresarse en términos de $|K|^2$:

$$|K|^2 = (|K|^2)' = (|K|^2)'' = \dots (|K|^2)^{n-1} = 0 \quad (20-51)$$

donde $\omega^2 = 0$ y las diferenciaciones indicadas son con respecto a ω^2 .

La ecuación 20-51 impone m condiciones a $|K|^2$, que debe tener n parámetros libres para poder satisfacerlas.

Si se hace que $|K|^2$ sea una función racional de ω^2 , entonces:

$$|K|^2 = \frac{C^2\omega^{2n} + a_{n-1}\omega^{2(n-1)} + \dots a_1\omega^2 + a_0}{Q_m(\omega^2)} \quad (20-52)$$

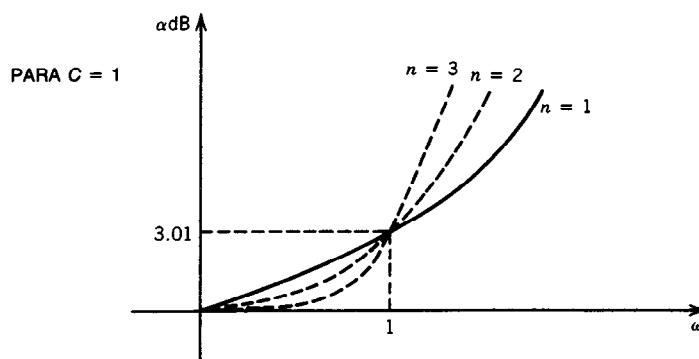


Fig. 20-17. Respuesta de pérdida de un filtro Butterworth.

donde Q_m es un polinomio de m -ésimo grado en ω^2 , con un término constante distinto de cero. Entonces, eligiendo como cero los n coeficientes:

$$a_0 = a_1 = \dots a^{n-1} = 0$$

se obtiene:

$$|K|^2 = \frac{C^2 \omega^{2n}}{Q_m(\omega^2)}$$

Puesto que $C^2 > 0$, la condición $|K|^2 \geq 0$ hace necesario que $Q_m(\omega^2) = 1$. Entonces $|K|^2 = C^2 \omega^{2n}$. Por tanto $K(s) = \pm Cs^n$.

Para construir este filtro es necesario contar con la siguiente información:

1. Grado n del filtro.
2. Función característica $K(s)$.
3. Función del filtro $H(s)$.
4. Polos de pérdida contenidos en H y K .

De este modo, para diseñar un filtro Butterworth dado por:

$$\alpha(\omega) = 10 \log (1 + C^2 \omega^{2n}) \quad (20-53)$$

C y n deben elegirse de modo que satisfagan las siguientes condiciones:

$$\alpha(\omega) \leq \alpha_P \text{ para } |\omega| \leq \omega_P \quad (20-54)$$

$$\alpha(\omega) \geq \alpha_S \alpha_S \text{ para } |\omega| > \omega_S \quad (20-55)$$

El número de elementos necesarios para un filtro materializable aumenta con n . De este modo, n debe ser un entero tan pequeño como sea posible.

Por otra parte, en el caso de que se incrementara el valor de n se obtendría una menor pérdida de potencia en la banda de paso y una mayor pérdida en la banda de detención.

En la figura 20-17 se muestra el efecto de n en la respuesta de un filtro Butterworth en el que:

$$\alpha(\omega) = 10 \log (1 + C^2 \omega^{2n})$$

donde C y n se eligen de modo que satisfagan las siguientes condiciones:

$$\begin{aligned} \alpha(\omega) &\leq \alpha_P \text{ para } |\omega| \leq \omega_P \\ \alpha(\omega) &\geq \alpha_S \text{ para } |\omega| \geq \omega_S \end{aligned} \quad (20-56)$$

Si los requisitos de la ecuación 20-55 se satisfacen con igualdades, entonces:

$$\alpha_P = 10 \log (1 + C^2 \omega_P^{2n}) \quad (20-57)$$

$$\alpha_S = 10 \log (1 + C^2 \omega_S^{2n}) \quad (20-58)$$

$$C^2 \omega_P^{2n} = 10^{\alpha_P/10} - 1$$

$$C^2 \omega_S^{2n} = 10^{\alpha_S/10} - 1$$

Dividiendo la ecuación 20-57 entre la 20-58 y despejando n se obtiene:

$$n \geq \frac{\log k_1}{\log k} \quad (20-59)$$

donde:

$$k_1 = \left[\frac{10^{\alpha_P/10} - 1}{10^{\alpha_S/10} - 1} \right]^{1/2}, \quad k = \frac{\omega_P}{\omega_S}$$

y

$$C = \sqrt{\frac{10^{\alpha_S/10} - 1}{\omega_S^{2n}}} \quad (20-60)$$

Para calcular la función del filtro, $H(s)$, con $F(s) = Cs^n$ y $p(s) = 1$, empleando la ecuación Field-Keller se obtiene:

$$e(s)e(s-1) = 1 + C^2(-1)^n s^{2n}$$

De esta forma, las raíces de $e(s)e(-s)$ resultan ser las raíces de la ecuación:

$$s^{2n} = C^{-2}(-1)^{n-1} = \frac{e^{j\pi(n-1+2k)}}{C^2}, \quad k = 1, 2, \dots$$

Por tanto:

$$s_k = C^{-1/n} \exp \left[j\pi/2 + \frac{\pi(2k-1)}{2n} \right], \quad k = 1, 2, \dots, 2n \quad (20-61)$$

Pero, puesto que $e(s)$ es estrictamente un polinomio de Hurwitz, sólo las raíces del semiplano izquierdo (SPI) s_1, s_2, \dots, s_n califican como ceros. Estas raíces se encuentran a ángulos iguales en un semicírculo de radio $C^{1/n}$ en la mitad izquierda del plano s . Este resultado se ilustra en la figura 20-18 para $n = 5$. Así:

$$H(s) = e(s) = \pm C \prod_{k=1}^n (s - s_k) \quad (20-62)$$

$$K(s) = F(s) = \pm C s^n \quad (20-63)$$

Ejemplo 20.1. Encontrar n , $H(s)$ y $K(s)$ para un filtro Butterworth con las especificaciones $\alpha_p \leq 0.1$ dB para $f \leq 3$ mHz, $\alpha_s \geq 60$ dB para $f \geq 24$ mHz.

Solución

$$k_1 = \left[\frac{10^{\alpha_p/10} - 1}{10^{\alpha_s/10} - 1} \right]^{1/2}, \quad k = \frac{\omega_p}{\omega_s}$$

$$k_1 = \sqrt{\frac{10^{0.1} - 1}{10^6 - 1}} = 0.15262 \times 10^{-3}$$

$$k = 3/24 = 0.125$$

$$n \geq \frac{\log k_1}{\log k} \geq \frac{\log(0.15262 \times 10^{-3})}{\log(0.125)} \geq 6.3388$$

Sea $n = 7$; si se satisfacen la especificaciones de la banda de paso:

$$C = \frac{\sqrt{10^{\alpha_p/10} - 1}}{\Omega_p^n} = \frac{0.1526}{\Omega_p^7}$$

donde Ω_p^n es el límite de la banda de paso normalizado; esa normalización se efectúa dividiendo ω entre ω_0 , donde ω_0 está dada por:

$$\omega_0 = \frac{2\pi(3 \times 10^6)}{(0.15262)^{1/2}} = 24.656 \times 10^6$$

Si se satisfacen las especificaciones de la banda de detención, el coeficiente C está dado por:

$$C = \frac{\sqrt{10^{\alpha_s/10} - 1}}{\Omega_s^n} = \frac{999.995}{\Omega_s^7}$$

donde Ω_s^n es el límite de la banda de detención dado por ω/ω_0 , donde:

$$\omega_0 = \frac{2\pi(24 \times 10^6)}{(999.9995)^{1/2}} = 56.310 \times 10^6 \quad \text{para } C = 1$$

Los valores normalizados de $s_k (k = 1, \dots, 7)$ están dados por:

$$s_k \text{ (normalizado)} = \exp \left(j\pi/2 + \frac{\pi(2k-1)}{14} \right) \\ k = 1 \dots 7$$

$$K(s) = s^7$$

$$H(s) = \prod_{k=1}^7 (s - s_k)$$

$$= (s - 1)(s^2 + 0.4450 + 1)(s^2 + 1.24705 + 1) \\ (s^2 + 1.80915 + 1)$$

$$= s^7 + 4.4940s^6 + 10.0978s^5 + 14.590s^4 + \\ + 14.5920s^3 + 10.0975s^2 + 4.4940s + 1$$

donde s y s_k están normalizados. Para desnormalizar, s se sustituye por s/ω_0 .

20.9 FILTROS CHEBYCHEV

En la figura 20-19 se presentan las características de un filtro Chebychev. Obsérvese que la banda de paso exhibe ondulaciones iguales en este caso:

$$|K|^2 = k^2 \cos^2 n\mu(\omega)$$

donde $\mu(\omega) = \cos^{-1}(\omega/\omega_p)$. Aquí se observa que $|K|^2$ es un polinomio en $(\omega/\omega_p)^2 = \cos^2 \mu$. Puesto que:

$$\cos n\mu = \operatorname{Re}\{(e^{j\mu})^n\}$$

$$= \operatorname{Re}\{[(\cos \mu + j \sin \mu)^n]\}$$

$$= \cos^n \mu - (n/2)(\cos^{n-2} \mu)(1 - \cos^2 \mu) + \\ (n/4)(\cos^{n-4} \mu)(1 - \cos^2 \mu)^2 + \dots$$

También para $|\omega| < \omega_p$, μ es real y por tanto $|K|^2 \leq k_p^2$. A medida que ω pasa de 0 a ω_p y μ va de $\pi/2$ a 0, $|K|^2$ oscila n veces entre 0 y k_p^2 y para $\omega > \omega_p$ es una función monótona creciente de ω^2 .

Con fines de optimalidad, $P_n(\omega)^2$ es un polinomio de n -ésimo orden en ω^2 si se restringe a los valores $0 \leq P_n(\omega^2) \leq k_p^2$ para $\omega^2 \leq \omega_p^2$. De este modo:

$$T_n(\alpha) = \cos(n \cos^{-1} \alpha) \quad (20-64)$$

que es la expresión entrante de $|K|^2$, la expresión para un polinomio de Chebychev de n -ésimo orden. De ahí el nombre.

Para $\omega^2 \geq \omega_p^2$:

$$\omega = \omega_p \cosh \mu = \omega_p \cosh(j\mu) \quad (20-65)$$

Por tanto μ es imaginario y está dado por:

$$\mu = -j \cosh^{-1}(\omega/\omega_p) \quad (20-66)$$

De este modo:

$$|K|^2 = k_p^2 \cosh^2(nj\mu) = k_p^2 [n \cosh^{-1}(\omega/\omega_p)]$$

En consecuencia $|K|^2$ es real y mayor que k_p^2 . Por tanto:

$$\begin{aligned} |K|^2 \omega &= \omega_p = 10^{\alpha P/10} - 1 \leq k_p^2 \\ |K|^2 \omega &= \tau_s = 10^{\alpha P/10} - 1 \geq k_p^2 \coth^2[h^2(z)] \\ z &= (n \cosh^{-1}) \omega_s / \omega_p \quad (20-67) \end{aligned}$$

Entonces:

$$n \geq \frac{\cosh^{-1}(1/K_1)}{\cosh^{-1}(1/K)}$$

donde K y K_1 están dados como en el caso del filtro Butterworth.

Si ω se sustituye por s/j y se hace $\mu = v + j\omega$ y $s = \sigma + j\omega$, entonces:

$$\begin{aligned} |K(s)|^2 &= k_p^2 \cos^2 n\mu(s) = k_p^2 T_n^2(s/j\omega_p) \quad (20-68) \\ \mu(s) &= \cos^{-1}(s/j\omega_p) \end{aligned}$$

Y de esta manera, con base en la ecuación de Field-Keller:

$$k_p^2 \cos^2[n(v_k + j\omega_k) + 1] = 0, \quad k = 1, 2, \dots, n \quad (20-69)$$

donde $\mu_k = v_k + j\omega_k$ es el k -ésimo modo natural en el plano complejo μ .

Empleando la identidad $\cos(x + jy) = \cos x \cosh y - \sinh y$ se obtiene:

$$s_k = 0_k + j\omega_k = j\omega_p \cos(v_k + j\omega_k) \quad (20-70)$$

$$\sigma_k = \omega_p \sen v_k \sinh \omega_k \quad (20-71)$$

$$\omega_k = \omega_p \cos v_k \cosh \omega_k \quad (20-72)$$

El lugar geométrico en que se encuentran los términos s_k está dado por:

$$\frac{\sigma_k^2}{\omega_p^2 \sen^2 \omega_k} + \frac{\omega_k^2}{\omega_p^2 \cosh^2 \omega_k} = 1 \quad (\text{elipse})$$

Los ceros de $H(s) = e(s)$ ya se conocen. Su factor constante puede encontrarse por medio de:

$$\lim_{\omega \rightarrow \infty} |H|^2 = \lim_{\omega \rightarrow \infty} |K|^2 = \lim_{\omega \rightarrow \infty} k_p^2 (\omega/\omega_p)^{2n}$$

En consecuencia:

$$H(s) = e(s) = \pm k_p \prod_{k=1}^n \left(\frac{s}{\omega_p} - \sen v_k \sinh \omega_k - j \cos v_k \cosh \omega_k \right) \quad (20-73)$$

con ceros de reflexión en $\omega_p \cos \{(2k-1)/n\}/2$ para $k = 1, 2, \dots, n$.

Los polinomios de Chebychev necesarios en $k(s)$ se generan con facilidad si se hace $\omega_p = 1$:

$$\begin{aligned} T_{m+1}(\omega) &= \cos(m\mu + \mu) = \cos m\mu \cos \mu - \sen m\mu \sen \mu \\ T_{m-1}(\omega) &= \cos m\mu \cos \mu + \sen m\mu \sen \mu \\ T_{m+1}(\omega) + T_{m-1}(\omega) &= 2\omega T_m \end{aligned}$$

Todos los $T_m(\omega)$ pueden determinarse con bastante facilidad.

Ejemplo 20.2. Encontrar n , $k(s)$ y $H(s)$ para un filtro Chebychev que satisface las especificaciones del ejemplo 20.1 (filtro Butterworth).

Solución

$$n \geq \frac{\cosh^{-1} 6552.2212}{\cosh^{-1}} = \frac{9.48071}{2.06344} = 4.59462$$

$n = 5$ es suficiente.

El valor de Ω_p^n normalizado es 1. Si se elige $\omega_0 = 2\pi (3 \times 10^6)$ y se despeja T_s , se obtiene:

$$T_s = 16\omega^5 - 20\omega^3 + 5\omega$$

De este modo:

$$\begin{aligned} K_p &= (10^{1/10} - 1)^{1/2} = 0.152262 \\ K(s) &= (0.15262)(16s^2 + 20s^3 + 5s) \\ &= 2.4419s^5 + 3.052s^3 + 0.763s \end{aligned}$$

Los modos normalizados pueden obtenerse haciendo:

$$s_k = \sigma_k + j\omega_k$$

$$\text{donde } \sigma_k = \sen v_k \sinh \omega_k$$

$$\omega_k = \cos v_k \cosh \omega_k$$

$$v_k = \pm \frac{(2k+1)}{n}$$

$$\omega_k = \pm \frac{1 - \sinh(1/k_2)}{n}$$

Para $n = 5$, $K = 0.1562$.

Finalmente, $H(s)$ está dado por:

$$\begin{aligned} H(s) &= 0.1562(s + 0.538)(s + 0.1665 - j1.080) \\ &\quad (s + 0.1665 + j1.080)(s + 0.435 - j0.667) \\ &\quad (2s + 0.435 + j0.667) \end{aligned}$$

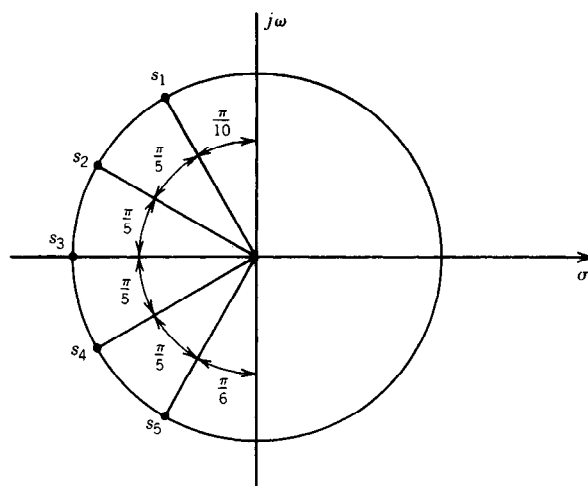


Fig. 20-18. Filtro Butterworth, $n = 5$: modos naturales.

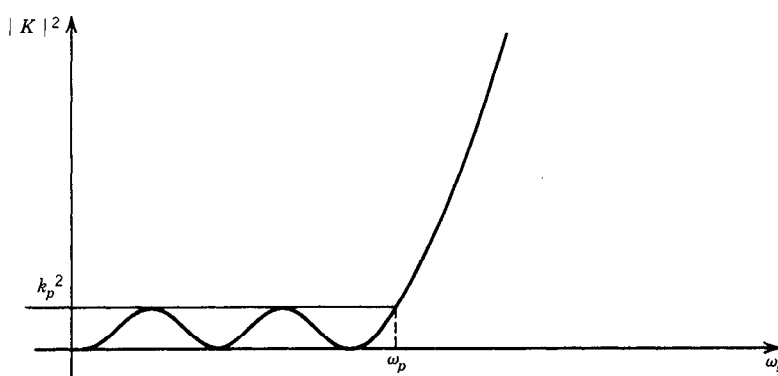


Fig. 20-19. Respuesta de un filtro equiondulante.

LIBROS Y REVISTAS

- N. Balbiani, *Network Synthesis*, Prentice-Hall, Englewood Cliffs, NJ.
- A. Budak, *Passive and Active Network Analysis and Synthesis*, Houghton Mifflin, Boston.
- W. Cauer, "New Theory and Design of Wave Filters", *Physics* 2:242-268.
- J. W. Craig, *Design of Lossy Filters*, MIT Press, Cambridge, MA.
- G. E. Hansell, *Filter Design and Evaluation*, Van Nostrand Reinhold, Nueva York.
- L. P. Huelsman, *Active Filters: Lumped, Distributed, Digital and Parametric*, McGraw-Hill, Nueva York.
- D. S. Humphrey, *The Analysis, Design and Synthesis of Electric Filters*, Prentice-Hall, Englewood Cliffs, NJ.
- M. Javid y E. Brenner, *Analysis, Transmission and Filtering of Signals*, McGraw-Hill, Nueva York.
- H. J. Orchard, "The Roots of the Maximally Flat-Delay Polynomials", *IEEE Trans. Cir. Theory* CT12:452-454.
- C. C. Temes y S. K. Mitra, *Modern Filter Theory and Design*, Wiley, Nueva York.
- W. E. Thompson, "Delay Networks Having Maximally Flat Frequency Characteristics", *Proc. IEEE*, Vol. 96, Pt. 3, pp. 487-490.
- A. I. Zverev, *Handbook of Filter Synthesis*, Wiley, Nueva York.

CAPÍTULO 21

Análisis de sistemas magnéticos*

Gordon R. Slemon

Department of Electrical Engineering
University of Toronto

INTRODUCCIÓN

21.1 Modelos aproximados de características *B-H*

- 21.1.1 Curva de magnetización normal
- 21.1.2 Modelos lineales que preservan el efecto de histéresis
- 21.1.3 Modelo de impedancia

21.2 Corrientes parásitas

21.3 Circuitos equivalentes de sistemas magnéticos complejos

- 21.3.1 Deducción de circuitos equivalentes magnéticos
- 21.3.2 Deducción de circuitos equivalentes eléctricos

21.4 Análisis de sistemas de imán permanente

- 21.4.1 Sistemas de imán permanente con entrehierro
- 21.4.2 Modelos lineales de imanes permanentes

* Reimpreso con permiso de Gordon R. Slemon, *Magnetoelectric Devices*, Wiley, Nueva York.

INTRODUCCIÓN

Los materiales ferromagnéticos se emplean en todas las máquinas y transformadores eléctricos. Existen varias razones relacionadas entre sí de este uso difundido. En una trayectoria magnética cerrada es posible establecer y controlar un gran flujo magnético aplicando una fuerza magnetomotriz muy pequeña desde una bobina circundante. En una trayectoria magnética con un entrehierro (o intervalo de aire), el efecto de la fuerza magnetomotriz de la bobina se concentra en dicho hueco, permitiendo la producción de un intenso campo magnético en un espacio restringido. Además, las fuerzas entre secciones de material magnético en una trayectoria magnética con un intervalo de aire son varios órdenes mayores de las que podrían obtenerse con un volumen similar de material conductor.

Las propiedades de saturación e histéresis de los materiales ferromagnéticos pueden aprovecharse para producir diversos dispositivos útiles. La relación entre B y H es no lineal, multivaluada, dependiente de los antecedentes (circunstancias previas o "historia") y con frecuencia dependiente del tiempo. Por lo anterior, pueden esperarse grandes dificultades para el análisis. Este capítulo comienza con una consideración de diversos modelos aproximados de la característica B - H , que pueden permitir una predicción útil del rendimiento con un mínimo de esfuerzo analítico.

Además de la complejidad de la relación B - H del material, existe complejidad en las formas de las estructuras magnéticas de los aparatos eléctricos. En la parte final de este capítulo se consideran las maneras en que el campo magnético complejo de la estructura puede reducirse, con fines analíticos, a un simple circuito equivalente magnético o eléctrico.

21.1 MODELOS APROXIMADOS DE CARACTERÍSTICAS B - H

Considérese el toro de material magnético uniformemente arrollado de la figura 21-1. La diferencia de potencial v entre las terminales de la bobina es:

$$v = Ri + \frac{d\lambda}{dt} \quad \text{V} \quad (21-1)$$

donde R es la resistencia de la bobina y λ es el acoplamiento inductivo de la bobina. Para que el voltaje v

pueda expresarse solamente, como una función de la corriente y el tiempo es necesario conocer la relación entre el acoplamiento inductivo λ y la corriente i .

La intensidad de campo magnético H en el toro puede relacionarse con la corriente i empleando la ley circuital. Si la razón del radio interno r_1 sobre el radio externo r_2 del toro es cercana a la unidad, puede suponerse que el campo magnético dentro del toro tiene intensidad uniforme, y su magnitud promedio se relaciona con la corriente de la bobina por medio de la expresión:

$$i = \frac{lH}{N} \quad \text{A} \quad (21-2)$$

donde l , la longitud media de la trayectoria de flujo, es igual a $2\pi\bar{r}$. Empleando la misma suposición de uniformidad del campo magnético en el área transversal A , el acoplamiento inductivo λ se relaciona con la densidad de flujo magnético B por medio de:

$$\lambda = NAB \quad \text{Wb} \quad (21-3)$$

Combinando las ecuaciones 21-2 y 21-3 se obtiene:

$$\frac{\lambda}{i} = \left(\frac{N^2 A}{l} \right) \left(\frac{B}{H} \right) \quad \text{Wb/A} \quad (21-4)$$

Esto demuestra que la relación entre acoplamiento inductivo y corriente para la bobina tiene la misma forma que la característica B - H del material. Si la ordenada de la característica B - H se multiplica por NA y la abscisa por l/N , se obtiene la característica λ - i . Debe insistirse en que esto es válido sólo en situaciones en las que puede suponerse la uniformidad del campo magnético.

Dado que el flujo magnético ϕ en el núcleo es igual al producto BA , y la fuerza magnetomotriz \mathcal{F} del devanado es igual a Hl , la relación B - H también puede volver a normalizarse para producir la relación entre flujo magnético y fuerza magnetomotriz del elemento magnético.

En la figura 21-2 se demuestra la dificultad de intentar una representación exacta de la relación B - H . En esta figura se muestra el lugar geométrico B - H que puede seguirse conforme la intensidad del campo magnético H alterna en algunos ciclos con magnitud poco variable. Obsérvese que a un valor dado de intensidad de flujo magnético, la densidad de flujo puede tener

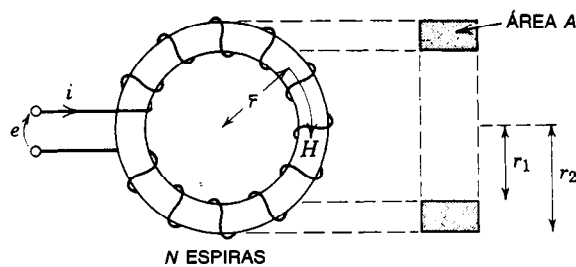


Fig. 21-1. Toro uniformemente arrollado.

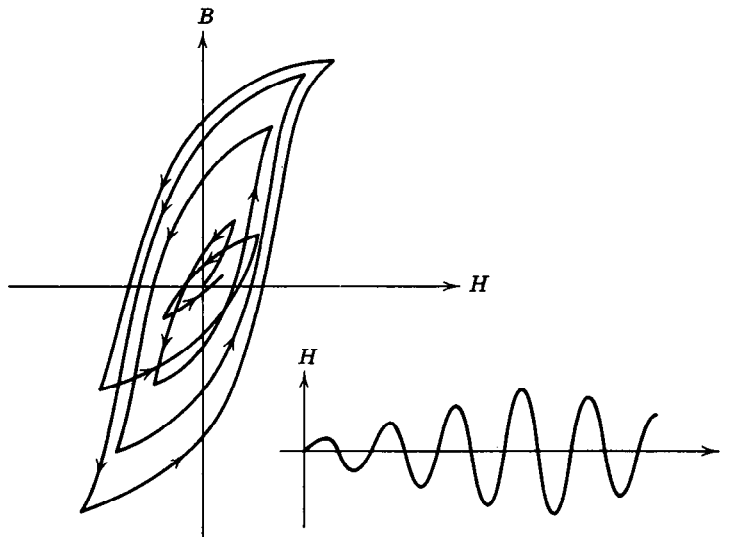


Fig. 21-2. Lugar geométrico de la característica $B-H$ correspondiente a una intensidad alternante de H de magnitud variable.

cualquier valor en un amplio intervalo. Para determinar el valor apropiado, es necesario conocer los antecedentes del lugar geométrico $B-H$. Obviamente es imposible registrar los lugares geométricos de todos los posibles conjuntos de circunstancias; por tanto, en el análisis raras veces se usan los lugares geométricos $B-H$ reales. Por lo general, las aproximaciones simplificadas dan unos resultados de exactitud adecuada.

Para corriente alterna de magnitud pico constante, los ciclos $B-H$ simétricos cerrados que se muestran en la figura 21-3 representan el comportamiento del material.

La dificultad analítica de utilizar tales ciclos consiste en que es necesario conocer de antemano la amplitud pico de B o de H para decidir qué ciclo puede ser aplicable.

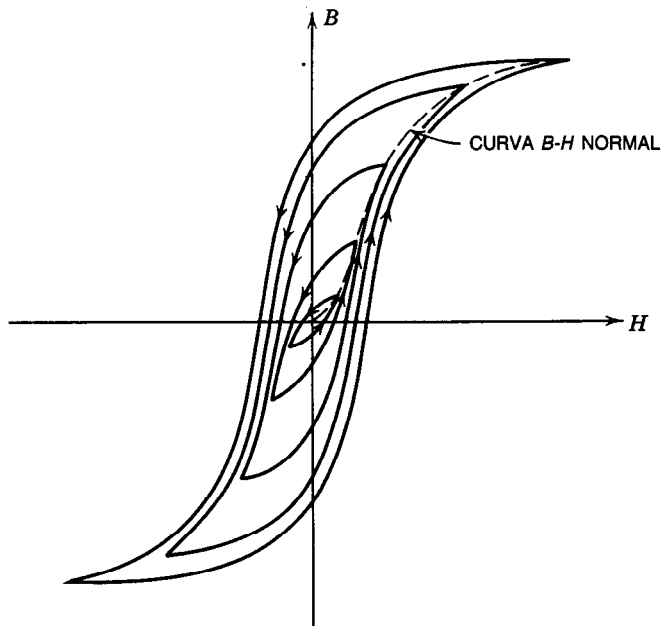


Fig. 21-3. Conjunto de ciclos de histéresis y curva normal de magnetización de un material ferromagnético.

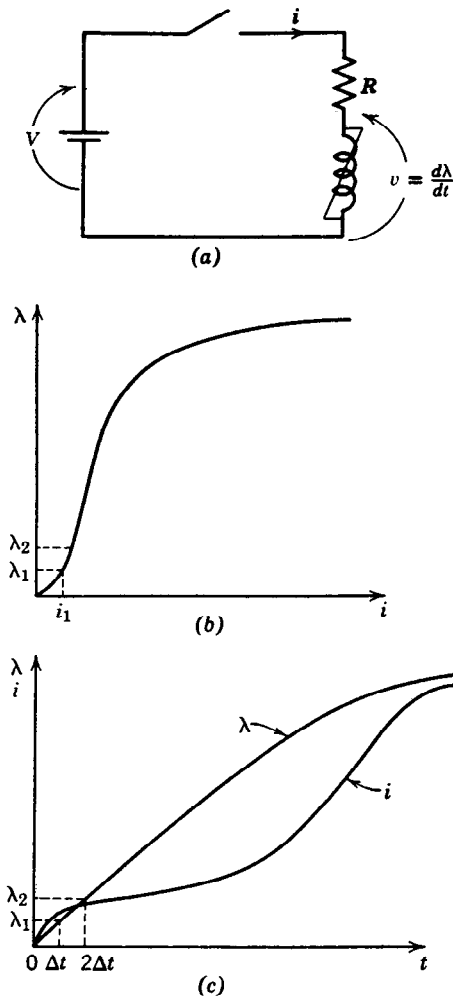


Fig. 21-4. a) Circuito. b) Característica acoplamiento inductivo (λ)-corriente (i). c) Acoplamiento inductivo y corriente como funciones del tiempo (t).

21.1.1 Curva de magnetización normal

Despreciando el efecto de histéresis del material se obtienen varias aproximaciones útiles simples. Sin su "memoria", la relación B - H se hace univaluada. En la figura 21-3 se presenta la aproximación que más se usa, conocida como curva de magnetización normal. Esta curva es el lugar geométrico de las puntas de un conjunto de ciclos de histéresis simétricos. Es la más fácil de obtener en la bibliografía descriptiva sobre la mayor parte de los tipos de material magnético suave. Se obtiene empleando un flujómetro, que mide el cambio total en el flujo de una muestra cuando se invierte su corriente excitadora.

También son aplicables técnicas numéricas a análisis que implican la curva de magnetización normal. Considérese como un ejemplo sencillo el circuito de la figura 21-4a, en el cual el voltaje constante V se aplica a una

bobina en el tiempo $t = 0$ cerrando el interruptor. La bobina se representa por su resistencia R y por la curva del acoplamiento inductivo λ en función de la corriente i de la figura 21-4b. Esta curva se obtiene a partir de la curva de magnetización normal de la figura 21-3 normalizando otra vez la curva B - H con el empleo de las ecuaciones 21-2 y 21-3. Para $t = 0$, la corriente i es cero. Se desea encontrar la corriente i como función del tiempo t . Basándose en la ecuación 21-1, se tiene que:

$$\left(\frac{d\lambda}{dt} \right)_{t=0} = V \quad (21-5)$$

Suponiendo que la velocidad de cambio del acoplamiento inductivo permanece aproximadamente constante por un corto intervalo Δt , el acoplamiento inductivo λ_1 en el tiempo Δt puede aproximarse por medio de:

$$\lambda_1 = V\Delta t \quad (21-6)$$

En la curva λ - i , la corriente correspondiente es i_1 . La pendiente de la curva λ - t en $t = \Delta t$ puede ahora determinarse como:

$$\left(\frac{d\lambda}{dt} \right)_{t=\Delta t} = V - Ri_1 \quad (21-7)$$

y el acoplamiento inductivo en el tiempo $2\Delta t$ puede aproximarse por medio de:

$$\lambda_2 = \lambda_1 + \Delta t \left(\frac{d\lambda}{dt} \right)_{t=\Delta t} \quad (21-8)$$

La repetición sucesiva de este cálculo da por resultado los datos para las curvas de acoplamiento inductivo y corriente como funciones del tiempo, que se grafican en la figura 21-4c.

Este sencillo método numérico de solución es adecuado para muchos sistemas no lineales. Deben consultarse en libros de análisis numérico técnicas más elaboradas que permiten obtener mayor exactitud, emplear menos pasos, o ambas cosas.

Linealización por tramos de la curva normal de magnetización

En muchos análisis la curva normal de magnetización (fig. 21-3) puede representarse de manera adecuada por medio de la característica B - H de la figura 21-5. Ésta consiste en una porción lineal en el intervalo $-B_k < B < B_k$ con permeabilidad relativa insaturada μ_n y dos porciones lineales en los intervalos $|B| > B_k$, cada una con pendiente $\mu_s\mu_0$, donde μ_s se denomina permeabilidad relativa saturada. En el intervalo insaturado, la relación acoplamiento inductivo-corriente de una bobina (como la que se muestra en la fig. 21-1) puede expresarse como el valor insaturado de la inductancia L_n donde, basándose en la ecuación 21-4:

$$L_n = \frac{\lambda}{i} = \frac{N^2 A}{l} \mu_n \mu_0 \quad H \quad (21-9)$$

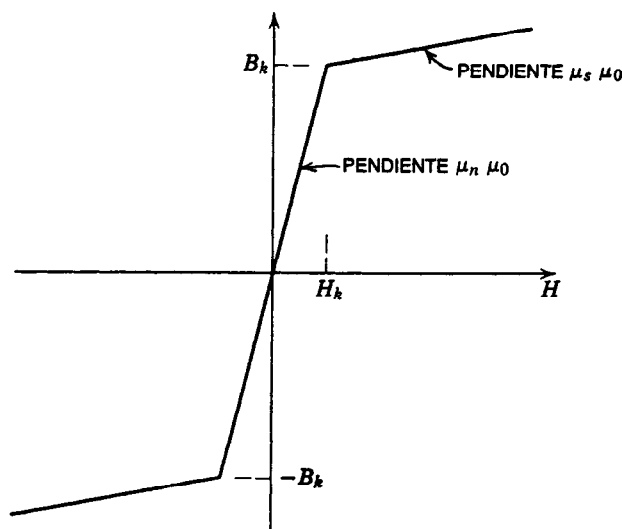


Fig. 21-5. Linealización por tramos de la curva B-H.

En esta expresión, A es el área del núcleo, \bar{l} es la longitud media de la trayectoria de flujo y N es el número de vueltas o espiras. Si la magnitud de la corriente de la bobina i es menor que $i_k = H_k \bar{l} / N$, la relación voltaje-corriente de la bobina puede expresarse por medio de la ecuación diferencial lineal:

$$v = Ri + L_n \frac{di}{dt} \quad V \quad (21-10)$$

Si la magnitud de la corriente es mayor que i_k , la relación voltaje-corriente pasa a ser:

$$v = Ri + L_s \frac{di}{dt} \quad V \quad (21-11)$$

donde:

$$L_s = \frac{N^2 A}{\bar{l}} \mu_s \mu_0 \quad H \quad (21-12)$$

En la figura 21-6 se presenta la curva de corriente en función del tiempo del circuito de la figura 21-4a para dos valores del voltaje aplicado V . Obsérvese que en la curva inferior la corriente no alcanza el valor i_k ; en la superior, dicho valor se supera. Dado que las ecuaciones 21-10 y 21-11 son de primer orden y tienen coeficientes constantes, todos los términos de las soluciones son exponenciales simples. Para llegar a la solución del caso 2 de la figura 21-6 se emplea la ecuación 21-10 hasta que $i = i_k$. Las condiciones finales (i_k , t_k) de la ecuación 21-10 se emplean entonces como condiciones iniciales en la solución de la ecuación 21-11, que es válida para $i > i_k$.

El proceso de simplificar la relación B-H puede ampliarse a aquellas situaciones en las cuales la intensidad de campo magnético H es despreciable mientras la densidad de flujo B no se aproxime a su valor de sa-

turación. La permeabilidad relativa no saturada μ_n de la figura 21-5 puede fijarse entonces en el infinito. Esta aproximación, que se muestra en la figura 21-7a, resulta ser muy útil en el análisis de dispositivos tales como los reactores saturables, que operan bastante adentro de la región saturada de la curva B-H.

Algunas veces se justifica la simplificación extra de igualar a cero la permeabilidad relativa saturada μ_s . En términos físicos, se sabe que ni siquiera un material con grano perfectamente orientado puede tener un valor de μ_s menor que la unidad. Esta aproximación, que se muestra en la figura 21-7b, es aplicable en aquellas situaciones en las cuales la inductancia saturada L_s de la ecuación 21-12 es despreciable respecto a los otros parámetros del sistema que se analiza.

Para demostrar el uso de estos modelos linealizados simples considérese el circuito de la figura 21-8a, en el cual el voltaje $v = \hat{V} \cos \omega t$ se aplica a una bobina en $t = 0$. Supóngase que la característica $\lambda-i$ de la bobina

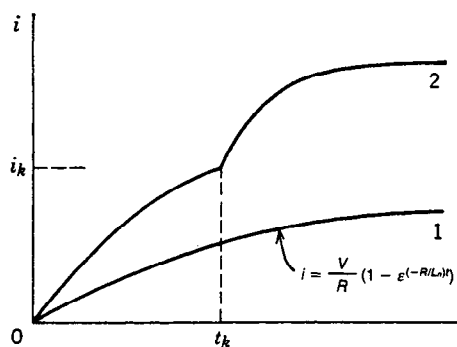


Fig. 21-6. Curvas corriente-tiempo del circuito de la figura 21-4a. 1) $V/R < i_k$. La corriente es insuficiente para alcanzar la región saturada. 2) Con un mayor voltaje aplicado, $V/R > i_k$.

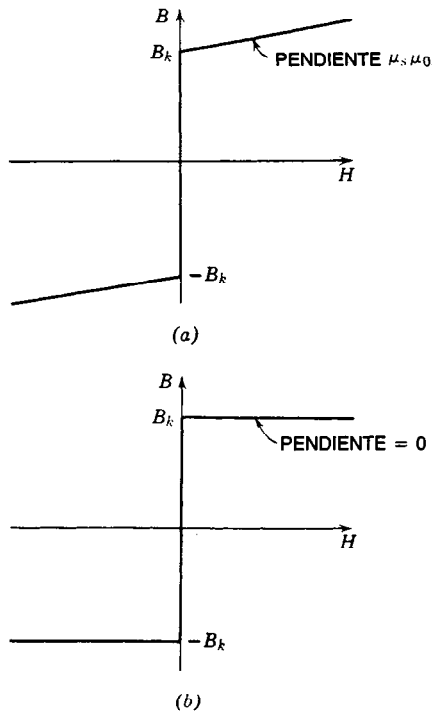


Fig. 21-7. Linealización de curvas B - H para un caso similar al de la figura 21-6: a) con $\mu_r = \infty$; b) $\mu_r = \infty$ y $\mu_n = 0$.

se representa por medio del modelo idealizado de la figura 21-8b. La relación voltaje-corriente está dada por la ecuación:

$$Ri + \frac{d\lambda}{dt} = v$$

$$= \hat{V} \cos \omega t \quad V \quad (21-13)$$

Para $\lambda_k > \lambda > -\lambda_k$, la corriente i es cero y todo el voltaje aplicado en la ecuación 21-13 se absorbe a una velocidad que depende de la tasa de cambio del acoplamiento inductivo. Si $\lambda = 0$ en $t = 0$, el acoplamiento inductivo puede representarse inicialmente como:

$$\lambda = \int_0^t \hat{V} \cos \omega t \, dt \quad (21-14)$$

$$= \frac{\hat{V}}{\omega} \sin \omega t \quad \text{Wb}$$

La ecuación 21-14 describe el acoplamiento inductivo λ hasta que $\omega t = \alpha$, cuando λ alcanza su valor crítico λ_k . De este modo:

$$\alpha = \sin^{-1} \frac{\omega \lambda_k}{\hat{V}} \quad (21-15)$$

Dado que no puede ocurrir mayor incremento en el acoplamiento inductivo, $d\lambda/dt$ es cero para el resto del

intervalo durante el cual v es positivo. De este modo, $\alpha < \omega t < \pi/2$, con lo que la corriente será:

$$i = \frac{\hat{V}}{V} \cos \omega t \quad (21-16)$$

Después de $\omega t = \pi/2$, el acoplamiento inductivo será:

$$\lambda = \lambda_k + \int_{\pi/2\omega}^t v \, dt \quad (21-17)$$

hasta que λ alcanza su valor negativo de $-\lambda_k$ en $\omega t = \beta$. A partir de este punto y hasta el final del periodo de voltaje aplicado negativo, la corriente vuelve a estar dada por la ecuación 21-16. En la figura 21-8b se presentan las formas de onda del voltaje aplicado V , la fuerza electromotriz (fem) $d\lambda/dt$ y la corriente i .

Este ejemplo demuestra una de las propiedades útiles de un núcleo magnético saturable. Si el núcleo puede representarse por medio de la relación B - H idealizada de la figura 21-7b y la resistencia de la bobina es despreciable, todo el voltaje aplicado es absorbido por la bobina hasta que el núcleo alcanza la saturación. La bobina se convierte entonces en un cortocircuito, y conmuta todo el voltaje aplicado al elemento conectado en serie. Esta propiedad se aprovecha en reactores saturables, amplificadores magnéticos y multiplicadores de frecuencia magnéticos.

21.1.2 Modelos lineales que preservan el efecto de histéresis

La operación de muchos dispositivos, tales como máquinas de imán permanente, máquinas de histéresis y amplificadores magnéticos, depende de la propiedad de histéresis del material magnético. El análisis de estos dispositivos se facilita mediante el empleo de modelos lineales por tramos.

En la figura 21-9 se muestran ciclos de histéresis que podrían aplicarse ya sea a un material magnético permanente o a un material magnético suave o "temporal". Como se muestra, el ciclo externo puede aproximarse mediante cuatro líneas rectas, dos con pendiente $\mu_r \mu_0$ y dos con pendiente $\mu_s \mu_0$. La aproximación es razonablemente exacta, excepto en las esquinas del ciclo. Las áreas incluidas por el ciclo real y por su modelo linealizado pueden hacerse aproximadamente iguales por medio de un modelo idóneo que tenga la misma pérdida por histéresis que el ciclo real.

A medida que decrece la densidad de flujo máxima, a menudo el ciclo de histéresis sólo disminuye ligeramente. En tales circunstancias, para representar los ciclos más pequeños puede emplearse un modelo linealizado con líneas de igual pendiente que para el ciclo mayor (véase la figura 21-9).

Con buenos materiales magnéticos de grano orientado, los lados del ciclo de histéresis son esencialmente verticales, y las porciones saturadas tienden a una pendiente incremental de μ_0 . A menudo es posible representar tal ciclo empleando el modelo linealizado simple de la figura 21-10, similar al de la figura 21-7b, salvo que se ha retenido la histéresis. Se supone que cual-

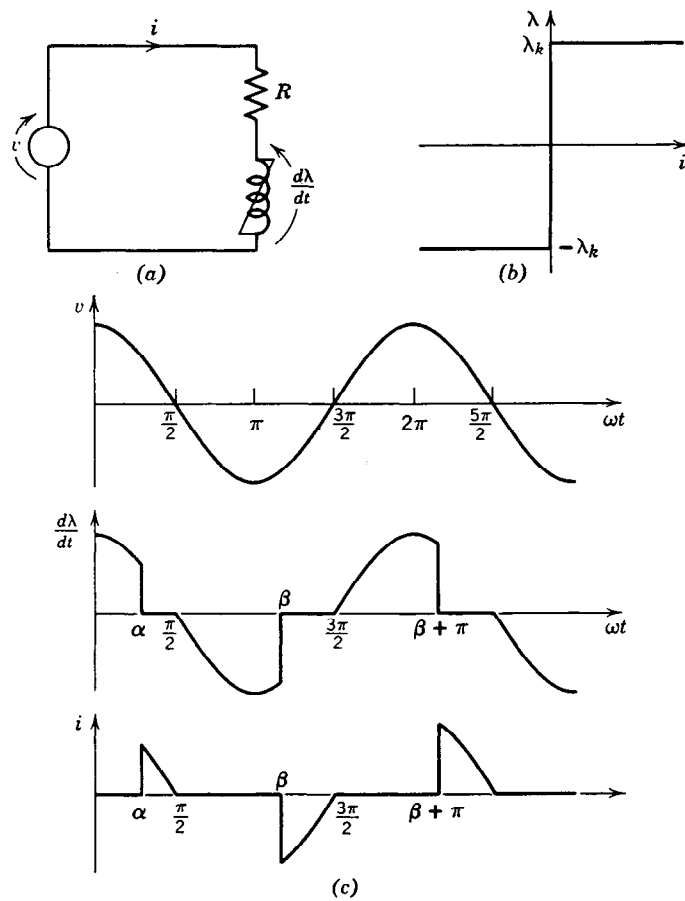


Fig. 21-8. a) Circuito con $v = \hat{V} \cos \omega t$. b) Relación idealizada entre acoplamiento inductivo λ y corriente i . c) Formas de onda de v , $d\lambda/dt$, e i .

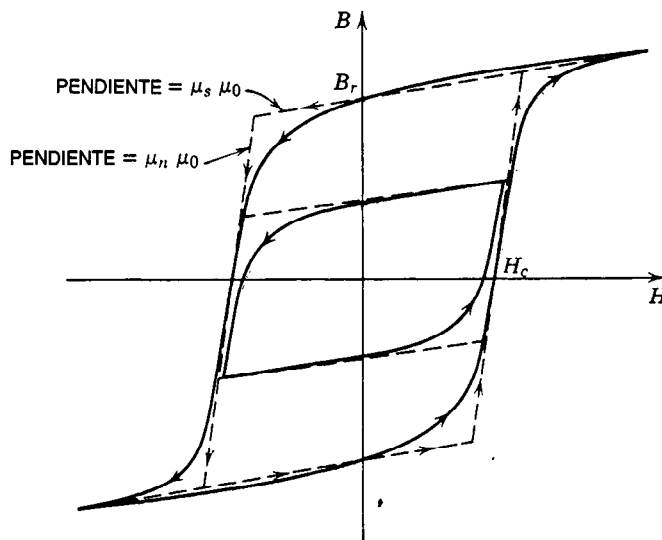


Fig. 21-9. Ciclos de histéresis y modelo linealizado aproximado de esos ciclos.

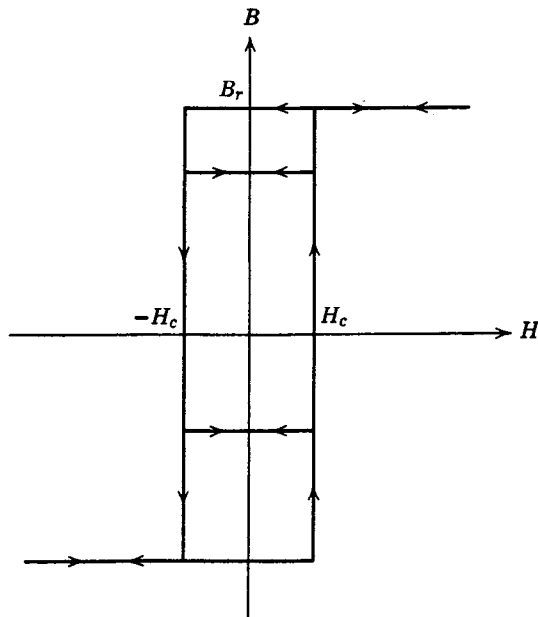


Fig. 21-10. Modelo idealizado para los ciclos B - H de un material con grano orientado, incluyendo el efecto de histéresis.

quier excursión de la intensidad del campo magnético en el intervalo $-H_c < H < H_c$ ocurre a lo largo de un lugar geométrico horizontal de densidad de flujo constante, mientras que un cambio de densidad de flujo sólo ocurre en $H = \pm H_c$.

Para demostrar el uso de este modelo considérese el sistema de la figura 21-11a, que actúa como contador de pulsos. Supóngase que un número de pulsos irregularmente espaciados de amplitud V y duración τ se aplican a una resistencia de carga R_L en serie con una bobina que tiene un núcleo de ciclo rectangular. Se considera que la resistencia de la bobina es despreciable comparada con R_L . Supóngase que se hace que inicialmente el núcleo tenga una densidad de flujo residual B_r negativa mediante el uso de una corriente negativa en la bobina. Cuando se aplica un pulso de voltaje, la corriente i alcanza el valor:

$$i_c = \frac{H_c \bar{l}}{N} \quad \text{A} \quad (21-18)$$

donde \bar{l} es la longitud de trayectoria media del núcleo y N es el número de vueltas o espiras de la bobina. La velocidad de cambio del acoplamiento inductivo de la bobina λ está dada por:

$$\frac{d\lambda}{dt} = V - R_L i_c \quad (21-19)$$

Integrando la ecuación 21-19 se obtiene el acoplamiento inductivo λ_1 al final del primer pulso:

$$\lambda_1 = -NAB_r + (V - R_L i_c)\tau \quad \text{Wb} \quad (21-20)$$

Al cesar el pulso, la corriente y la intensidad de campo magnético regresan a cero. Pulsos posteriores hacen que el acoplamiento inductivo λ aumente en una cantidad $(V - R_L i_c)\tau$ por cada pulso. Cuando λ alcanza su valor de saturación NAB_r positivo, todo el voltaje aplicado se encuentra de un lado a otro de la resistencia de carga R_L , como se observa en la figura 21-11d. Mediante la elección adecuada de las dimensiones del núcleo y las espiras, este sistema produce un pulso de salida después de la aplicación de cualquier número (p. ej., 10) de pulsos de entrada.

21.1.3 Modelo de impedancia

La mayor parte de los aparatos de CA operan con un voltaje que es aproximadamente sinusoidal. Por tanto, sería útil contar con una representación simple de un inductor no lineal que operara en esta condición. Supóngase que un voltaje sinusoidal de:

$$v = \hat{V} \sin \omega t \quad V \quad (21-21)$$

se aplica a una bobina cuya resistencia es despreciable y cuyo núcleo tiene la característica acoplamiento inductivo-corriente de la figura 21-12a. Esta característica se obtiene normalizando de nuevo un ciclo B - H del material por medio de las ecuaciones 21-2 y 21-3. El acoplamiento inductivo de esta bobina es:

$$\begin{aligned} \lambda &= \int e \, dt \\ &= \frac{\hat{V}}{\omega} \sin \left(\omega t - \frac{\pi}{2} \right) \quad \text{Wb} \end{aligned} \quad (21-22)$$

La corriente i de la bobina tiene la forma periódica, pero no sinusoidal, de la figura 21-12b. Esta corriente puede expresarse como una serie de Fourier:

$$\begin{aligned} i &= \hat{I}_1 \sin(\omega t - \theta) + \text{términos armónicos impares} \\ &= \hat{I}_r \sin \omega t + \hat{I}_x \sin \left(\omega t - \frac{\pi}{2} \right) + \text{términos armónicos impares} \end{aligned} \quad (21-23)$$

En muchos análisis es posible ignorar las componentes armónicas de la corriente, preservando sólo la componente de la frecuencia fundamental. Una razón es que si el voltaje es sinusoidal, las corrientes armónicas no suministran potencia neta. Si es necesario, el comportamiento de los armónicos puede estudiarse por separado después de que se ha obtenido una primera aproximación a la solución empleando sólo cantidades correspondientes a la frecuencia fundamental.

En la ecuación 21-23, la componente fundamental i_1 de la corriente i se ha separado en la componente i_r en fase con el voltaje v y una componente i_x atrasada con respecto al voltaje v en $\pi/2$ radianes. La relación entre las componentes de la frecuencia fundamental del voltaje y la corriente pueden representarse con el circuito equivalente de la figura 21-12c. En esta figura V_1 , I_1 , I_r e I_x son los fasores correspondientes a v , i_1 , i_r e i_x .

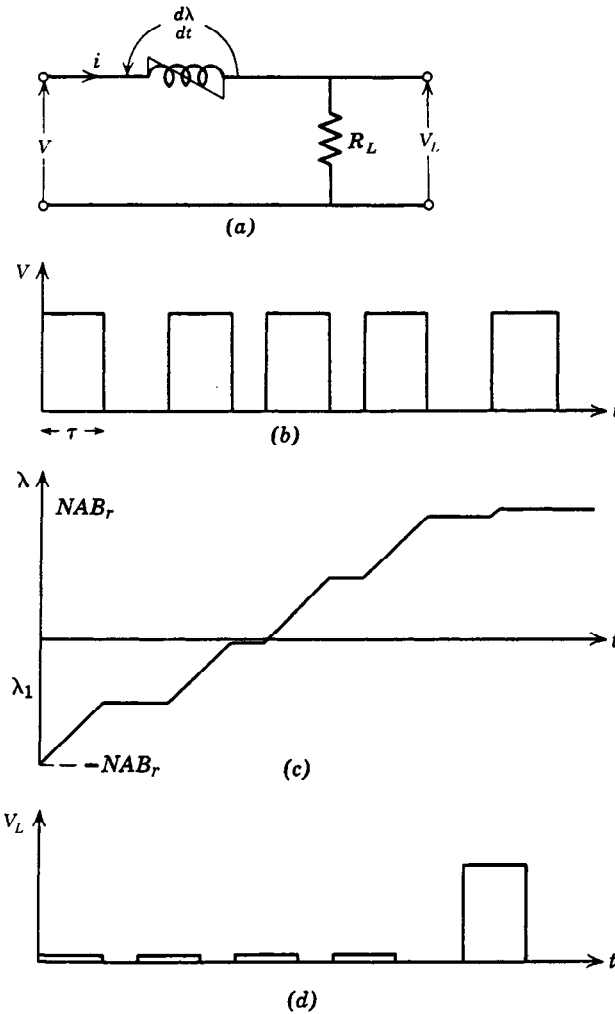


Fig. 21-11. a) Circuito contador de pulsos. b) Pulsos de voltaje aplicado. c) Acoplamiento inductivo. d) Voltaje de salida.

respectivamente. Las pérdidas por histéresis en el núcleo son iguales a la pérdida en la resistencia R_h :

$$R_h = \frac{V_1}{I_r} = \frac{\hat{V}}{\hat{I}_r} \quad \Omega \quad (21-24)$$

La reactancia magnetizante X_0 está dada por:

$$X_0 = \frac{V_1}{I_x} = \frac{\hat{V}}{\hat{I}_x} \quad \Omega \quad (21-25)$$

El ciclo de histéresis y las formas de onda de las figuras 21-12a y b corresponden a un valor del voltaje aplicado. Cuando la magnitud del voltaje varía, también lo hacen los parámetros del circuito equivalente R_h y X_0 . El valor de la reactancia X_0 disminuye cuando el núcleo entra en su región saturada. La resistencia R_h tiende a aumentar con el voltaje aplicado, lo cual in-

dica que las pérdidas por histéresis son proporcionales a una potencia menor que 2 del voltaje aplicado. En un núcleo con el ciclo $B-H$ idealizado de la figura 21-10 las pérdidas por histéresis a una frecuencia dada son directamente proporcionales al voltaje aplicado hasta que se alcanza la saturación. Para esto, R_h es directamente proporcional a V_1 .

Los valores de los parámetros R_h y X_0 podrían deducirse a partir de los ciclos $B-H$ del material (fig. 21-12). Sin embargo, este proceso es muy tedioso. Suele ser posible deducir tales parámetros directamente a partir de datos publicados de pérdida de potencia y potencia reactiva (volts-amperes reactivos, var) por unidad de volumen del material probado a frecuencia constante y densidad de flujo sinusoidal variable.

Cuando se emplea el circuito equivalente de la figura 21-12c para representar un elemento magnético no lineal, los parámetros R_h y X_0 deben ajustarse a los va-

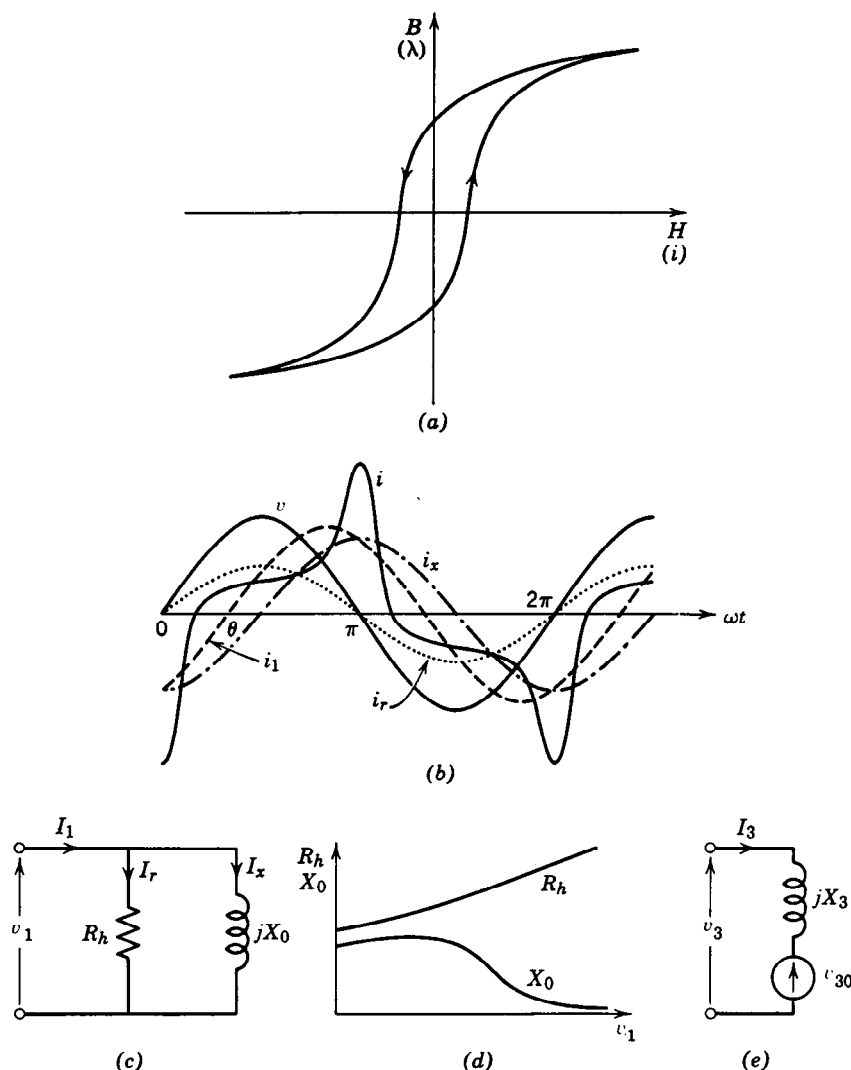


Fig. 21-12. *a)* Ciclo B - H o λ - i . *b)* Formas de onda de voltaje aplicado v , corriente i , componente fundamental i_1 , componente en fase i_r y componente de cuadratura i_x . *c)* Circuito equivalente de frecuencia fundamental. *d)* Variación de los parámetros del circuito equivalente con el voltaje aplicado v_1 . *e)* Circuito equivalente de tercer armónico.

lores apropiados para el voltaje aplicado V_1 . Si este voltaje varía, a menudo es posible suponer que R_h y X_0 son valores promedio constantes adecuados.

El circuito equivalente de la figura 21-12c representa sólo el comportamiento del elemento a la frecuencia fundamental. La figura 21-12b revela que si el voltaje aplicado v es sinusoidal, la corriente i consta de un término de frecuencia fundamental más una serie de términos armónicos impares. El más importante de éstos es el *tercer armónico*, cuya magnitud puede ser hasta el 70% de la componente fundamental.

Dado que el tercer armónico es el más importante, es útil contar con algún modelo circuital que permita analizar cualitativamente del comportamiento de dicho

armónico en operación con CA de estado estable. Supóngase que el elemento magnético no lineal se considera una fuente de terceros armónicos. Cuando el voltaje aplicado al elemento no lineal es sinusoidal, la fuente de terceros armónicos puede considerarse en cortocircuito. Cuando la corriente que pasa por el elemento no lineal es sinusoidal, la fuente de terceros armónicos está en circuito abierto.

En la figura 21-12e se muestra un circuito equivalente de terceros armónicos simple que puede emplearse para representar el comportamiento del tercer armónico del elemento no lineal. Dicho circuito consta de un voltaje fuente V_{30} igual al voltaje del tercer armónico con corriente sinusoidal en el elemento, en serie con

una impedancia inductiva jX_3 , donde X_3 es la razón de V_{30} sobre la corriente del tercer armónico con el voltaje sinusoidal aplicado al elemento.

El circuito equivalente de terceros armónicos también puede emplearse en grado limitado para el análisis cuantitativo. El valor de V_{30} suele estar en el intervalo de 0.3 a 0.7 V_1 , dependiendo del grado de saturación en el elemento magnético. El valor de X_3 suele ser del mismo orden de X_0 de la figura 21-12c.

21.2 CORRIENTES PARÁSITAS

Cuando un flujo magnético cambia con el tiempo, alrededor de la región de ese flujo cambiante se produce un campo magnético inducido. Suele interesar más esta fuerza electromotriz en los devanados que rodean a las trayectorias magnéticas. Sin embargo, este campo eléctrico también se produce dentro del material magnético y, si dicho material es conductor, se establecen corrientes denominadas parásitas.

Considérese el largo solenoide cilíndrico de la figura 21-13, y supóngase que la corriente i que pasa por la bobina es positiva y va en aumento. Sería de esperar una densidad de flujo B positiva y creciente en el material, dirigida a lo largo del eje de éste. La trayectoria circular mostrada rodea un flujo magnético ϕ de:

$$\phi_{\text{circund.}} = \int \vec{B} \cdot d\vec{A} \quad \text{Wb} \quad (21-26)$$

Por la ley de Faraday, la integral de la intensidad de campo eléctrico \mathcal{E} en dirección antihoraria alrededor de esta trayectoria es igual a la rapidez de cambio del flujo. Debido a la simetría radial:

$$\mathcal{E} = \frac{1}{2\pi r} \frac{d\phi_{\text{circund.}}}{dt} \quad \text{V/m} \quad (21-27)$$

Si el material tiene una resistividad ρ , esta intensidad de campo eléctrico establece una densidad de corriente colineal:

$$J = \frac{\mathcal{E}}{\rho} \quad \text{A/m}^2 \quad (21-28)$$

La dirección de esta densidad de corriente parásita la hace oponerse al cambio en el flujo magnético circundado. La oposición al cambio de flujo es mayor a lo largo del eje del solenoide ($r = 0$), puesto que toda la corriente parásita rodea o circunda este eje. El efecto se hace cero en la periferia del solenoide, donde $r = r_c$.

De este modo, un efecto de las corrientes parásitas es hacer que la densidad de flujo magnético, variante en el tiempo, no sea uniforme en el interior del material. Un flujo magnético alternante tiende a concentrarse en la superficie externa del material, puesto que el efecto de las corrientes parásitas de impedir la variación del flujo magnético es máximo cerca del eje central. Esto se conoce como *efecto superficial magnético*. Para aprovechar al máximo un material magnético, la densidad de flujo magnético debe ser razonablemente uniforme en el área transversal. Así, existe un límite práctico al grosor de un material conductor magnético macizo que puede usarse a una frecuencia de operación dada.

Un segundo efecto de las corrientes parásitas es el de producir pérdida de potencia en el material. La pérdida por corriente parásita por unidad de volumen de material es:

$$p = \rho J^2 \quad \text{W/m}^3 \quad (21-29)$$

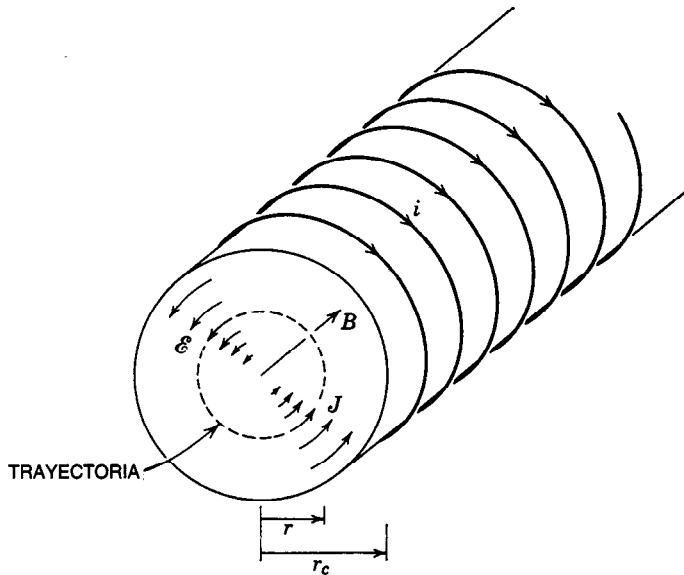


Fig. 21-13. Corrientes parásitas en un núcleo magnético. (La corriente i aumenta con el tiempo.)

Una forma de controlar los efectos de las corrientes parásitas consiste en emplear materiales de alta resistividad. El hierro puro tiene resistividad aproximada de $10^{-7} \Omega\cdot\text{m}$. La adición de alrededor del 4% de silicio al hierro incrementa esa cifra a unos $6 \times 10^{-7} \Omega\cdot\text{m}$. Los materiales compuestos de ferritas no son metales, sino óxidos, y presentan resistividades muy altas. Por ejemplo, la ferrita de níquel-cinc tiene una resistividad de aproximadamente $10^{-4} \Omega\cdot\text{m}$.

Con materiales magnéticos metálicos; la principal forma de controlar las corrientes parásitas consiste en emplear laminaciones delgadas. En la figura 21-14 se muestra el modo en que puede formarse un núcleo toroidal a partir de una tira larga y delgada (fleje) de material magnético. A las superficies del material se aplica un fino recubrimiento aislante. Al cambiar el flujo magnético en el núcleo se establece un campo eléctrico en el material, como en la figura 21-13. Sin embargo, ahora las corrientes parásitas resultantes no pueden fluir de una capa a otra, y se restringen a trayectorias contenidas dentro del área transversal del fleje.

A continuación se deduce una expresión aproximada para las pérdidas por corrientes parásitas dentro de un material magnético laminado. En la figura 21-15 se muestra un corte transversal amplificado de la tira o fleje usados en el núcleo toroidal de la figura 21-14. Se supone que las corrientes parásitas no son lo suficientemente grandes para afectar de manera significativa el campo magnético dentro de la laminación. La densidad de flujo se considera uniforme, y también se toma en cuenta la trayectoria cerrada que se muestra dentro de la laminación en la figura 21-15. Los lados de esta trayectoria se encuentran a una distancia x respecto a la línea central de la laminación. Esta trayectoria circunda un flujo magnético de:

$$\phi_x = 2xyB \quad \text{Wb} \quad (21-30)$$

Dado que $y \gg x$, puede suponerse que el cambio de este flujo magnético produce un campo eléctrico de magnitud constante hasta un lado y otro de la trayectoria.

Por la ley de Faraday:

$$\mathcal{E}_x 2y = \frac{d\phi_x}{dt} \quad \text{V} \quad (21-31)$$

Combinando las ecuaciones 21-30 y 21-31, se obtiene:

$$\mathcal{E}_x = x \frac{dB}{dt} \quad \text{V/m} \quad (21-32)$$

Por tanto, la densidad de corriente a una distancia x del plano central de la laminación es:

$$\begin{aligned} J_x &= \frac{\mathcal{E}_x}{\rho} \\ &= \frac{x}{\rho} \frac{dB}{dt} \quad \text{A/m}^2 \end{aligned} \quad (21-33)$$

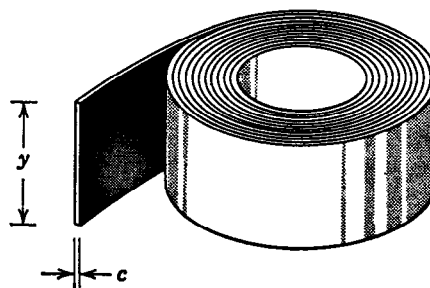


Fig. 21-14. Núcleo toroidal hecho con un material laminado delgado.

La pérdida de potencia total en la laminación de grosor c , altura y y longitud z se encuentra integrando la densidad de pérdida de la ecuación 21-29 con respecto al volumen V de la laminación:

$$\begin{aligned} P &= \int \rho J^2 dV \\ &= \int_{-c/2}^{c/2} \rho \left(\frac{x}{\rho} \frac{dB}{dt} \right)^2 yz dx \quad (21-34) \\ &= \frac{c^3 yz}{12\rho} \left(\frac{dB}{dt} \right)^2 \quad \text{W} \end{aligned}$$

Promediada en el volumen cyz de la laminación, la pérdida de potencia instantánea por corriente parásita por unidad de volumen es:

$$p = \frac{c^2}{12\rho} \left(\frac{dB}{dt} \right)^2 \quad \text{W/m}^3 \quad (21-35)$$

Si la densidad de flujo B está alternando a la frecuencia angular ω conforme a:

$$B = B \sin \omega t \quad (21-36)$$

la pérdida de potencia promedio por corriente parásita por unidad de volumen es:

$$\begin{aligned} \bar{p} &= \frac{1}{2\pi} \int_0^{2\pi} \frac{c^2 \omega^2 B^2}{12\rho} \cos^2 \omega t d\omega t \\ &= \frac{c^2 \omega^2 B^2}{24\rho} \quad \text{W/m}^3 \end{aligned} \quad (21-37)$$

Esta pérdida es proporcional al cuadrado del grosor de la laminación, al cuadrado de la frecuencia y al cuadrado de la máxima densidad de flujo.

A las frecuencias de la red eléctrica pública, a menudo se emplean laminaciones con grosor aproximado de 0.3 a 0.6 mm. A medida que aumenta la frecuencia de operación por lo general se reduce el grosor de las laminaciones. Para aparatos de audiofrecuencia se emplea un grosor de laminación de aproximadamente 0.02 a 0.05 mm. Para frecuencias todavía mayores los

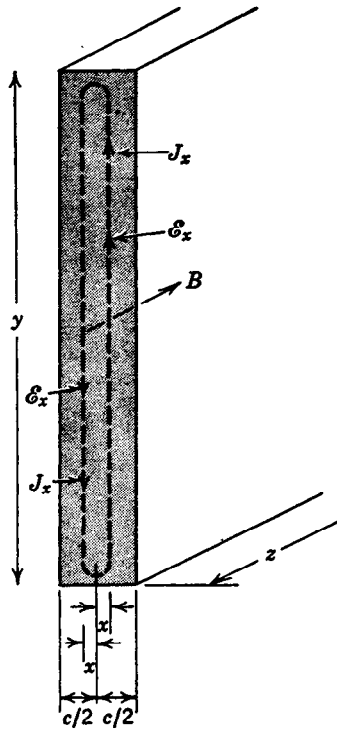


Fig. 21-15. Determinación de la pérdida por corrientes parásitas de una laminación.

núcleos se hacen muchas veces de hierro y níquel pulverizados moldeados con un adhesivo aislante.

En la sección 21.1 se desarrolló un modelo de impedancia para representar las propiedades de CA de una bobina con núcleo ferromagnético. Es conveniente incluir las propiedades de las corrientes parásitas en este modelo.

Para un núcleo de área transversal A , longitud media de la trayectoria de flujo \bar{l} , grosor de la laminación c y número de espiras N , la pérdida total de potencia por corriente parásita, basándose en la ecuación 21-35, está dada por:

$$P = \frac{c^2}{12\rho} \left(\frac{dB}{dt} \right)^2 A \bar{l} \quad \text{W} \quad (21-38)$$

La fem inducida presente en la bobina es:

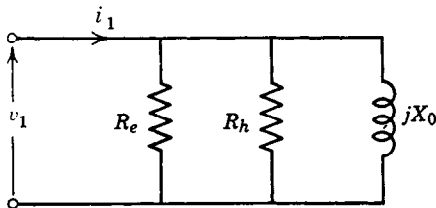


Fig. 21-16. Circuito equivalente de un elemento magnético similar al de la figura 21-12c, pero con una resistencia R_e que representa el efecto de las corrientes parásitas.

$$\begin{aligned} e &= \frac{d\lambda}{dt} \\ &= NA \frac{dB}{dt} \quad \text{V} \end{aligned} \quad (21-39)$$

Sustituyendo la ecuación 21-39 en la 21-38, la pérdida de potencia puede expresarse en términos del voltaje inducido como:

$$\begin{aligned} P &= \frac{c^2}{12\rho} \frac{\bar{l}}{N^2 A} e^2 \\ &= \frac{e^2}{R_e} \quad \text{W} \end{aligned} \quad (21-40)$$

Así, como se muestra en la figura 21-16, el efecto de la corriente parásita puede incluirse en el modelo como una resistencia:

$$R_e = \frac{N^2 A}{\bar{l}} \frac{12\rho}{c^2} \quad \Omega \quad (21-41)$$

Esta resistencia es válida para cualquier valor de la frecuencia para el que se cumpla la suposición de densidad de flujo uniforme en el material.

Las resistencias R_e y R_h de la figura 21-16, que representan las pérdidas por corrientes parásitas y por histéresis, suelen combinarse en un solo elemento de pérdida R_0 . Esta resistencia normalmente se determina a partir de los valores publicados de pérdida total de potencia por volumen o peso de material a una frecuencia y una densidad de flujo dados.

El análisis anterior de las corrientes parásitas se basa en la suposición de densidad de flujo uniforme en el corte transversal del material. Esta hipótesis suele ser válida desde un punto de vista macroscópico. Sin embargo, un cambio en la densidad de flujo realmente es resultado de un complejo desplazamiento de paredes en el dominio microscópico. Las predicciones de la ecuación 21-37 de que las pérdidas por corrientes parásitas varían con el cuadrado del grosor de las laminaciones, el cuadrado de la frecuencia y el cuadrado de la densidad de flujo a menudo resultan inexactas si se comparan con los valores medidos de la pérdida.

21.3 CIRCUITOS EQUIVALENTES DE SISTEMAS MAGNÉTICOS COMPLEJOS

Cuando se encuentra un sistema complejo de elementos eléctricos y se desea analizar su funcionamiento, el procedimiento normal consiste en desarrollar un circuito equivalente eléctrico del sistema, incluyendo en él sólo aquellos parámetros cuyo efecto en el funcionamiento se considere significativo. De este modo, el circuito equivalente es un modelo matemático simplificado del sistema real. Una vez desarrollado un circuito equivalente adecuado, para dilucidar su comportamiento se utilizan las bien conocidas técnicas del análisis de circuitos eléctricos. La exactitud con que la solución del comportamiento del circuito eléctrico repre-

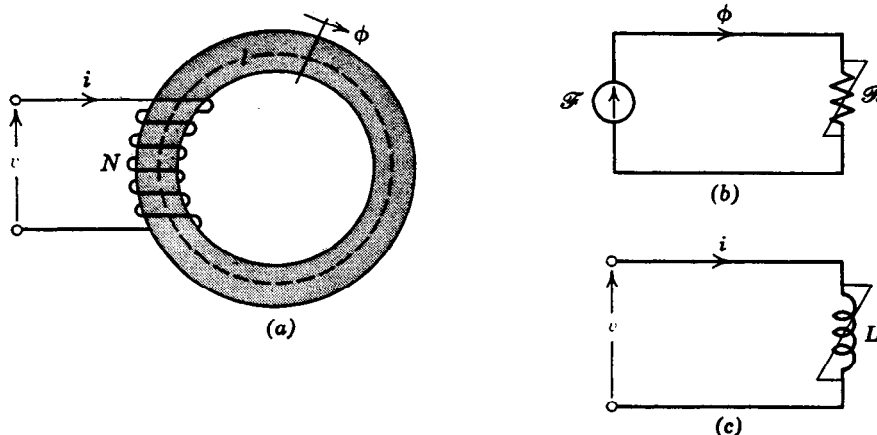


Fig. 21-17. a) Elemento magnético simple. b) Circuito equivalente magnético del elemento. c) Circuito equivalente eléctrico del elemento.

senta el funcionamiento del sistema real sólo es limitada por la idoneidad del modelo circuital equivalente.

En máquinas eléctricas, transformadores y otros dispositivos eléctricos, los materiales ferromagnéticos se emplean en diversas formas. Diversas partes de estructuras magnéticas con núcleos múltiples están circundadas por bobinas. En esta sección se muestra la forma en que tales sistemas magnéticos complejos pueden representarse por medio de circuitos equivalentes. El sistema se representa primero por un circuito equivalente magnético, que se transforma entonces en un circuito equivalente eléctrico con lo que son aplicables los métodos del análisis de éstos.

21.3.1 Deducción de circuitos equivalentes magnéticos

Se deduce en primer lugar un circuito equivalente magnético para un sistema magnético simple. En la figura 22-17a se muestra un toro de material magnético con devanado de N espiras. La fuerza magnetomotriz alrededor de la trayectoria magnética es:

$$\mathcal{F} = Ni \quad \text{A} \quad (21-42)$$

Esta fuerza magnetomotriz establece una intensidad de campo magnético H , que a su vez produce una densidad de flujo magnético B en el material. Integrando esta densidad de flujo respecto al área transversal A del núcleo se obtiene el flujo magnético ϕ . La relación de causa-efecto entre la fuerza magnetomotriz \mathcal{F} y el flujo magnético ϕ puede expresarse simbólicamente por medio del circuito equivalente magnético de la figura 21-17b. Las propiedades magnéticas del material y las dimensiones del núcleo determinan su reluctancia \mathcal{R} . En las condiciones idealizadas en que la permeabilidad relativa puede considerarse constante; esto es:

$$B = \mu_r \mu_0 H \quad (21-43)$$

la reluctancia puede expresarse como:

$$\begin{aligned} \mathcal{R} &= \frac{\mathcal{F}}{\phi} \\ &= \frac{l}{\mu_r \mu_0 A} \quad \text{A/Wb} \end{aligned} \quad (21-44)$$

En general, la reluctancia de un núcleo ferromagnético no es lineal. De este modo, en un circuito equivalente magnético el símbolo de reluctancia se emplea simplemente para denotar un elemento magnético para el cual existe una relación \mathcal{F} - ϕ . Esta relación puede obtenerse normalizando una vez más la característica B - H del material mediante las expresiones:

$$\phi = BA \quad \text{Wb} \quad (21-45)$$

y

$$\mathcal{F} = Hl \quad \text{A} \quad (21-46)$$

Con fines de análisis es posible emplear cualquiera de los modelos aproximados de la característica B - H desarrollados en la sección 21.1.

Considérese ahora, a manera de ejemplo, el sistema magnético de la figura 21-18a. Este sistema consta de un núcleo magnético de tres miembros, dos con devanados y uno con entrehierro. Básicamente, éste es un problema complejo de campo magnético tridimensional. Sin embargo, simplificando mediante suposiciones el campo magnético puede reducirse a un circuito magnético de reluctancias concentradas (agrupadas). Supóngase que, excepto en el entrehierro, todo el flujo magnético está confinado en el material magnético. El flujo de fuga en las trayectorias que pasan por el aire alrededor de los devanados se considera despreciable.

El sistema magnético puede dividirse ahora en cuatro secciones, cada una con flujo uniforme en toda su longitud. Tres de estas secciones representan trayectorias magnéticas por el material, y la cuarta represen-

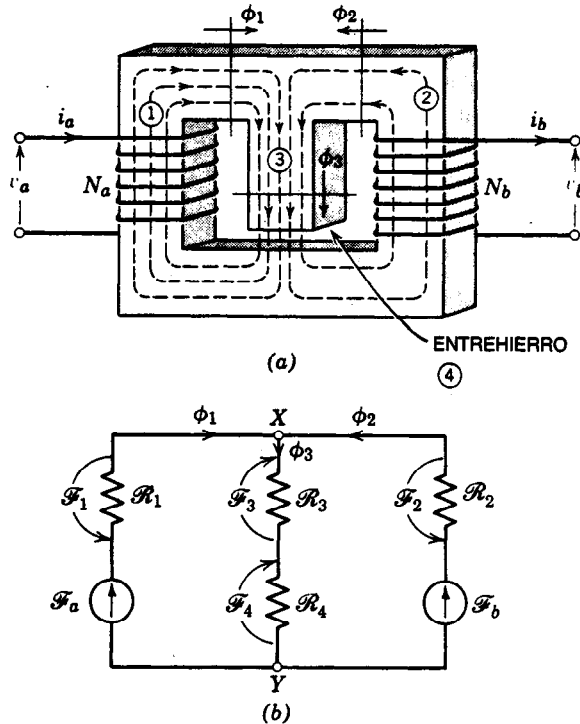


Fig. 21-18. a) Sistema magnético. b) Circuito equivalente magnético del sistema.

ta la trayectoria por el entrehierro o intervalo de aire. Cada sección puede representarse por medio de una reluctancia que relaciona el flujo con la fuerza magnetomotriz requerida para establecer el flujo en toda la longitud de la sección.

En la figura 21-18b se muestra el circuito equivalente magnético que resulta de las suposiciones anteriores. Las reluctancias \mathcal{R}_1 , \mathcal{R}_2 y \mathcal{R}_3 representan las tres trayectorias en el material magnético portadoras de los flujos magnéticos ϕ_1 , ϕ_2 y ϕ_3 , respectivamente. El intervalo de aire se representa por medio de la reluctancia lineal \mathcal{R}_4 , y su flujo magnético es ϕ_3 . La ley circuital se aplica a cualquier trayectoria cerrada de un sistema de campos magnéticos. En un circuito equivalente magnético esta ley se representa por medio de la siguiente relación: Alrededor de cualquier trayectoria cerrada, la fuerza magnetomotriz total de los devanados es igual a la suma de los productos de reluctancia y flujo:

$$\sum \mathcal{F} = \sum \mathcal{R} \phi \text{ en una trayectoria cerrada} \quad (21-47)$$

La continuidad del flujo magnético en el campo magnético se representa igualando a cero la suma de los flujos que entran a cualquier unión de trayectorias magnéticas en el circuito equivalente:

$$\sum \phi_{\text{en la unión}} = 0 \quad (21-48)$$

Ahora es posible emplear los métodos normales del análisis circuital a fin de determinar los flujos en la

figura 21-18b para un conjunto de fuerzas magnetomotrices. Si la permeabilidad relativa del material magnético puede considerarse constante, es posible determinar la reluctancia de las secciones empleando la ecuación 21-44, donde l es la longitud media de la trayectoria del flujo en cada sección y A es el área transversal. Si no puede considerarse constante, es posible representar cada elemento de reluctancia mediante una gráfica de la relación entre su flujo y su fuerza magnetomotriz. Se emplean métodos gráficos o de tanteo para el análisis del circuito equivalente.

Nótese que todas las suposiciones se introducen en el proceso de deducir el circuito equivalente magnético a partir del sistema magnético, de lo contrario se obtiene un circuito equivalente distinto. Por ejemplo, si los flujos de fuga en las trayectorias de aire alrededor de los devanados de la figura 21-18a no se desprecian, las reluctancias de esas trayectorias se conectarían de un lado a otro de las fuerzas magnetomotrices respectivas en la figura 21-18b. No existe, por tanto, un circuito equivalente magnético único para un sistema magnético. El circuito elegido debe contener sólo la información necesaria para el problema por resolver.

21.3.2 Deducción de circuitos equivalentes eléctricos

Un circuito equivalente magnético, como el que se muestra en la figura 21-18b, es de la mayor utilidad en el análisis y el diseño de un dispositivo. Sin embargo,

si el dispositivo está conectado a otros elementos eléctricos, es deseable contar con un circuito equivalente para el dispositivo del que pueden obtenerse directamente las relaciones entre los voltajes y corrientes de la terminal. En esta sección se demuestra que el circuito equivalente eléctrico puede deducirse de manera directa y única a partir del circuito equivalente magnético.

Considérese primero el circuito magnético simple de la figura 21-17b, en el que el parámetro reluctancia \mathcal{R} relaciona dos variables, la fuerza magnetomotriz \mathcal{F} y el flujo ϕ de la bobina:

$$\mathcal{F} = \mathcal{R}\phi \quad \text{A} \quad (21-49)$$

En el circuito equivalente eléctrico, las variables son el voltaje v entre las terminales de la bobina y la corriente i que fluye por esta última. Supóngase que la reluctancia del núcleo es constante y que la resistencia de la bobina es despreciable. Las variables del circuito eléctrico se relacionan con las variables del circuito magnético por medio de las dos expresiones que siguen:

$$i = \frac{\mathcal{F}}{N} \quad \text{A} \quad (21-50)$$

y

$$v = N \frac{d\phi}{dt} \quad \text{V} \quad (21-51)$$

Sustituyendo las ecuaciones 21-49 y 21-50 en la 21-51, la relación entre las dos variables del circuito eléctrico es:

$$\begin{aligned} v &= N \frac{d}{dt} \left(\frac{\mathcal{F}}{N} \right) \\ &= \frac{N}{\mathcal{R}} \frac{d\mathcal{F}}{dt} = \frac{N^2}{\mathcal{R}} \frac{di}{dt} \\ &= L \frac{di}{dt} \quad \text{V} \end{aligned} \quad (21-52)$$

De este modo, el parámetro de la reluctancia \mathcal{R} del circuito magnético es sustituido por un parámetro de la inductancia L en el circuito equivalente eléctrico de la figura 21-17c. El valor de la inductancia es inversamente proporcional al valor de la reluctancia.

Si el parámetro de la reluctancia no es constante, puede representarse por medio de una curva que relaciona la fuerza magnetomotriz y el flujo. La inductancia no lineal correspondiente puede representarse por medio de una curva que relacione el acoplamiento inductivo de la bobina $\lambda = N\phi$ con la correspondiente i . Cuando sea apropiado pueden emplearse para esta relación aproximaciones como las que se muestran en las figuras 21-4b, 21-7, 21-8b, 21-9 y 21-10.

Considérese ahora el circuito magnético más complejo de la figura 21-18b. Supóngase, por el momento, que cada uno de los flujos ϕ_1 , ϕ_2 y ϕ_3 "enlaza" (acopla

inductivamente) una bobina de N espiras. Los voltajes correspondientes v_1 , v_2 y v_3 producidos en estas bobinas están dados por:

$$v_1 = N \frac{d\phi_1}{dt}, \quad v_2 = N \frac{d\phi_2}{dt}, \quad v_3 = N \frac{d\phi_3}{dt} \quad (21-53)$$

En el nodo X de la figura 21-18b, según la ecuación 21-48, las variables de flujo se relacionan por:

$$\sum_{\text{en el nodo}} \phi = \phi_1 + \phi_2 - \phi_3 = 0 \quad (21-54)$$

En el nodo Y las variables de los flujos están relacionadas por la misma ecuación. Basándose en la ecuación 21-53, las variables de los voltajes correspondientes deben relacionarse por medio de la expresión:

$$v_1 + v_2 - v_3 = 0 \quad (21-55)$$

Considérese ahora la malla izquierda del circuito magnético de la figura 21-18b. A partir de la ecuación 21-47, las variables de las fuerzas magnetomotrices están relacionadas por:

$$\mathcal{F}_a = \mathcal{F}_1 + \mathcal{F}_3 + \mathcal{F}_4 \quad (21-56)$$

Si se considera que cada una de estas componentes de la fuerza magnetomotriz es producida por las componentes correspondientes de la corriente en las bobinas de N espiras, estas componentes de i están relacionadas por la expresión:

$$i'_a = i_1 + i_3 + i_4 \quad (21-57)$$

En el caso de la malla derecha de la figura 21-18b la relación para la fuerza magnetomotriz es:

$$\mathcal{F}_b = \mathcal{F}_2 + \mathcal{F}_3 + \mathcal{F}_4 \quad (21-58)$$

La relación entre las variables de las corrientes correspondientes es:

$$i'_b = i_2 + i_3 + i_4 \quad (21-59)$$

Las primas de i'_a e i'_b son para distinguir estos términos de i_a e i_b de la figura 21-18a.

Cada reluctancia del circuito magnético relaciona una variable del flujo magnético ϕ y una variable de la fuerza magnetomotriz \mathcal{F} . Basándose en las ecuaciones 21-50, 21-51 y 21-52, las variables de los voltajes v y de las corrientes i correspondientes pueden relacionarse por medio de un parámetro de la inductancia. Por ejemplo, la relación $\mathcal{F}_1 = \mathcal{R}_1\phi_1$ en el circuito magnético corresponde a la relación:

$$v_1 = L_1 \frac{di_1}{dt} \quad (21-60)$$

Las ecuaciones 21-55, 21-57, 21-59 y 21-60 describen el circuito equivalente eléctrico que se muestra en la figura 21-19a. Por cada una de las dos mallas indepen-

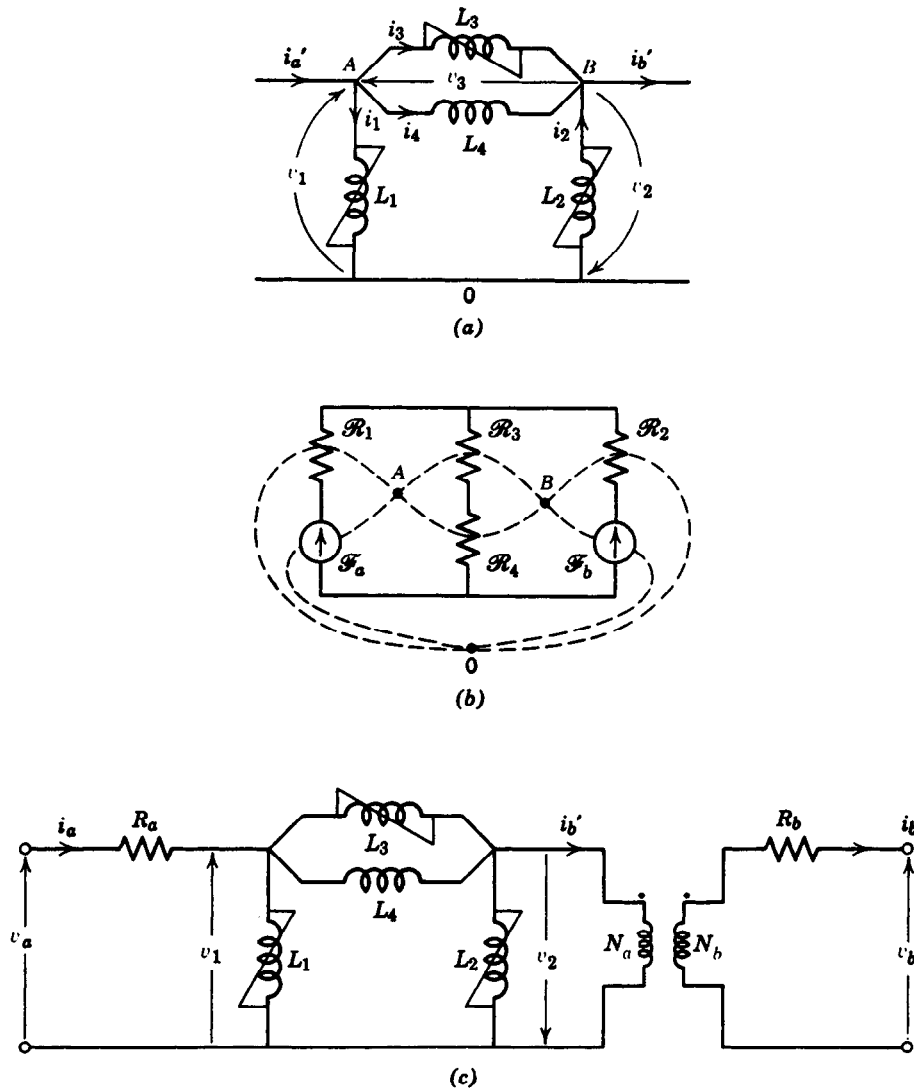


Fig. 21-19. Circuito eléctrico equivalente del circuito magnético de la figura 21-18: a) forma elemental del circuito; b) técnica topológica de deducción; c) circuito con el transformador ideal y las resistencias del devanado.

dientes del circuito magnético existe un nodo independiente en el circuito eléctrico. Las corrientes de rama que entran a estos dos nodos (designados A y B) se relacionan mediante las ecuaciones 21-57 y 21-59. Por cada nodo independiente en el circuito magnético existe una malla correspondiente en el circuito eléctrico. Los voltajes de rama alrededor de la malla independiente del circuito eléctrico están relacionados por la ecuación 21-55. Por cada rama de reluctancia del circuito magnético existe una rama de inductancia correspondiente en el circuito eléctrico. Por cada fuente de fuerza magnetomotriz del circuito magnético existe una corriente de bobina correspondiente en el circuito eléctrico.

La forma del circuito eléctrico de la figura 21-19a puede deducirse directamente del circuito magnético de la figura 21-18b mediante el uso del principio topológico de la dualidad. Esta técnica topológica se ilustra en la figura 21-19b. Se marca un nodo dentro de cada malla del circuito magnético, y otro nodo de referencia fuera. Estos nodos se conectan por medio de ramas, una de las cuales pasa por cada elemento del circuito magnético. Se observa que la forma de la red de ramas resultante es idéntica a la forma del circuito eléctrico de la figura 21-19a. Por cada reluctancia en una malla del circuito magnético existe una inductancia conectada al nodo correspondiente del circuito eléctrico. Cuando una reluctancia es común a dos mallas del

circuito magnético, la inductancia correspondiente interconecta los nodos correspondientes del circuito eléctrico. Por cada fuerza magnetomotriz existe una corriente excitadora correspondiente; por cada flujo, hay un voltaje correspondiente entre nodos.

Las reluctancias correspondientes a partes ferromagnéticas del sistema magnético pueden representar relaciones no lineales entre sus flujos y fuerzas magnetomotrices. Cada elemento de reluctancia del circuito magnético tiene un elemento de inductancia correspondiente en el circuito eléctrico. De este modo, cada elemento de inductancia puede representar una relación no lineal semejante entre el acoplamiento inductivo λ en una bobina de N espiras que circunda la rama particular del sistema magnético y la corriente i en una bobina de N espiras que produce la fuerza magnetomotriz para la rama. La rapidez de cambio del acoplamiento inductivo produce la variable del voltaje en el circuito eléctrico. Por tanto, las no linealidades del circuito magnético se preservan en el circuito equivalente eléctrico.

Cualquiera de los modelos no lineales sugeridos en las figuras 21-4b, 21-7, 21-8b, 21-9 y 21-10 puede emplearse para representar estos elementos de inductancia no lineales. La elección depende del problema que se esté estudiando. Para el uso con voltajes alternantes, cada elemento de inductancia no lineal puede representarse por medio de un modelo circuital como el de la figura 21-16. Este consta de una reactancia inductiva en paralelo con una resistencia que represente las pérdidas por histéresis y por corrientes parásitas del elemento. Tanto la reactancia como la resistencia suelen ser funciones no lineales del voltaje de la rama.

El circuito equivalente eléctrico de la figura 21-19a se desarrolló suponiendo que todos los devanados tienen N espiras. Dado que dicho número suele ser distinto en los diversos devanados, es necesario agregar transformadores ideales en las terminales del circuito equivalente eléctrico para obtener los voltajes inducidos reales y las corrientes reales en los devanados. N normalmente se hace igual al número de espiras de uno de los devanados; entonces no se requiere transformador ideal alguno para este devanado. En la figura 21-19c, N se ha hecho igual a N_a .

Las resistencias R_a y R_b de los dos devanados también se han sumado al circuito equivalente en la figura 21-19c. Los voltajes de terminal de los dos devanados son v_a y v_b ; los voltajes inducidos en los devanados son v_1 y v_2 (N_b/N_a).

Cuando se ha desarrollado un circuito equivalente adecuado para un dispositivo magnético, el funcionamiento de este último puede predecirse con las técnicas del análisis de circuitos.

21.4 ANÁLISIS DE SISTEMAS DE IMÁN PERMANENTE

Un material de imán permanente es aquel que puede conservar una orientación magnética constante de sus dominios a pesar de un campo sustancial aplicado externamente. En la figura 21-20 se muestra el lugar

geométrico B - H que podría seguir una trayectoria cerrada de material de imán permanente al ser éste magnetizado desde un estado inicialmente no magnetizado. Se aplica a la trayectoria un gran pulso de intensidad de campo magnético H , y al suspenderlo la densidad de flujo queda en el valor residual B_r . Supóngase que ahora se aplica a la trayectoria una intensidad de campo magnético invertida de magnitud H_s . Al suprimirla y reaplicarla, el lugar geométrico B - H describe un ciclo menor, como se muestra. En la mayor parte de los análisis este ciclo menor puede considerarse una sola línea recta. La aplicación de una intensidad de campo magnético invertida de magnitud menor que H_s provoca una excursión a lo largo de esta línea. Si esa magnitud es mayor que H_s , el lugar geométrico de operación desciende a una línea más baja y más o menos paralela. La pendiente incremental de estas líneas que representan ciclos menores se conoce como *permeabilidad de retroceso*. En el caso de los imanes de alnico su valor se encuentra entre 3 y $5\mu_0$, mientras que para los imanes de ferrita puede ser de $1.1\mu_0$.

Después de que un imán se ha magnetizado inicialmente, se suele estabilizar sometiéndolo a una intensidad de campo magnético desmagnetizante H_d un tanto mayor que aquella que se espera que el imán encuentre en su vida de servicio. Mientras esta intensidad desmagnetizante no se exceda posteriormente, el imán operará a lo largo de un ciclo menor, que esencialmente puede considerarse una línea recta.

21.4.1 Sistemas de imán permanente con entrehierro

En la figura 21-21a se presenta un imán permanente con un entrehierro o intervalo de aire. Supóngase que este imán se ha magnetizado con una armadura de hierro dulce en el entrehierro, dejándolo en su estado residualmente magnetizado, que se denota como a en la figura 21-21b. ¿Cuál será la densidad de flujo en el imán y en el entrehierro si ahora se retira la armadura?

Supóngase que el flujo magnético está confinado al área A_m del imán y a un área efectiva del entrehierro A_g (permitiendo alguna tolerancia por expansión del flujo y alrededor del entrehierro). Aplicando la ley circuital al sistema se tiene que $H_m l_m + H_g l_g = 0$, o bien:

$$H_m = - H_g \frac{l_g}{l_m} \quad \text{A/m} \quad (21-61)$$

Para la continuidad del flujo alrededor de la trayectoria se requiere que $B_m A_m = B_g A_g$, o bien:

$$B_m = B_g \frac{A_g}{A_m} \quad \text{T} \quad (21-62)$$

Dado que $B_g = \mu_0 H_g$ y sustituyendo la ecuación 21-61 en la 21-62 se llega a la siguiente relación entre la densidad de flujo y la intensidad de campo en el material:

$$B_m = - \mu_0 \frac{A_g}{A_m} \frac{l_m}{l_g} H_m \quad \text{T} \quad (21-63)$$

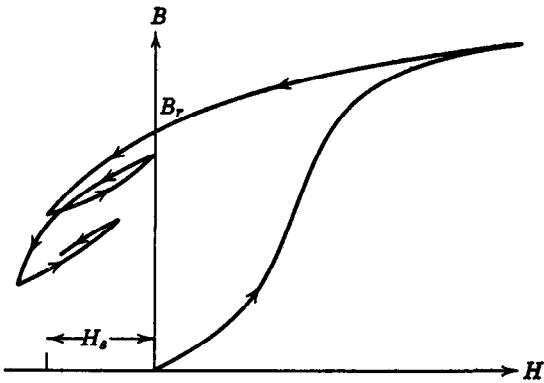


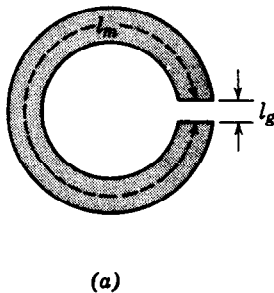
Fig. 21-20. Lugar geométrico B - H de un material de imán permanente durante la magnetización inicial y la posterior aplicación de una intensidad de campo de desmagnetización.

La segunda relación entre B_m y H_m es la curva B - H de la figura 21-21b. Como se muestra, el punto de operación del material se encuentra en la intersección de la curva B - H y la recta que representa la ecuación 21-63. Cuando se retira la armadura del imán, el punto de operación del material se desplaza a lo largo del lugar geométrico a - b . Si se reinserta la armadura, dicho punto se mueve a lo largo del lugar geométrico de retroceso b - c , que esencialmente es una línea recta.

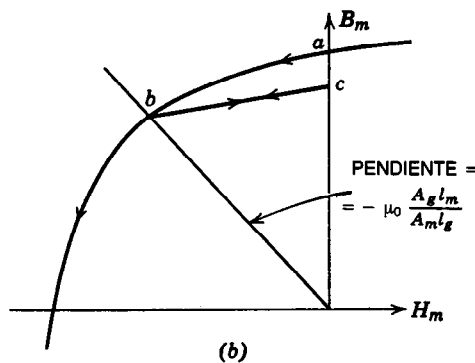
El análisis anterior demuestra que el punto de operación de un imán con entrehierro es determinado por la porción de desmagnetización de su ciclo B - H y por las dimensiones del imán. El problema de diseño correspondiente es elegir el punto de operación y las dimensiones del material de modo que se pueda producir un campo de entrehierro dado con un mínimo de material de imán. Supóngase que se desea obtener una densidad de flujo B_g en un entrehierro de longitud l_g y área transversal A_g . Basándose en las ecuaciones 21-61 y 21-62, el volumen requerido de material de imán es:

$$V_m = A_m l_m$$

$$= \left(\frac{B_g A_g}{B_m} \right) \left(\frac{-H_g l_g}{H_m} \right)$$



(a)



(b)

Fig. 21-21. a) Imán permanente con un entrehierro. b) Análisis gráfico de un imán con entrehierro.

$$= \frac{B_g^2 V_g}{\mu_0 B_m H_m} \quad \text{m}^3 \quad (21-64)$$

Así, para producir una densidad de flujo B_g en un entrehierro con volumen V_g se requiere un volumen mínimo de material de imán si dicho material se opera en el punto en que la magnitud del producto $B_m H_m$ es máxima. Este producto es una medida de la energía que puede suministrarse por unidad de volumen de material a un campo de entrehierro. Se conoce como producto de energía del material y su valor se encuentra en el intervalo de 5 000 a 50 000 J/m³ en los mejores materiales de imanes permanentes.

Cuando se ha elegido un punto de operación como el b de la figura 21-21b, la longitud l_m y el área A_m del material de imán pueden elegirse de modo que la intersección de líneas ocurra en ese punto. En el imán sencillo de la figura 21-21a, las áreas A_g del entrehierro y A_m del material son aproximadamente iguales. La densidad de flujo del entrehierro debe por tanto ser esencialmente la misma que la del flujo del material, de lo contrario, el imán puede ajustarse con expansiones (zapatas) polares de material magnético suave para incrementar o reducir el área de entrehierro.

21.4.2 Modelos lineales de imanes permanentes

El hecho de que el lugar geométrico de operación de un imán permanente sea en esencia una línea recta, como se observa en el lugar geométrico b - c de la figura 21-21b, sugiere que el imán podría representarse por medio de un modelo lineal. Dicho modelo facilitaría los cálculos, en particular en el caso de sistemas complejos con imanes permanentes.

En la figura 21-22a, se muestra un imán permanente con área A_m y longitud l_m , que forma parte de una trayectoria magnética cerrada circundada por una bobina. Supóngase que el material magnético suave requiere una intensidad de campo magnético despreciable. En la figura 21-22b se presenta la relación entre el flujo magnético ϕ_m y la fuerza magnetomotriz \mathcal{F}_m del bloque de material de imán permanente. Esta curva puede obtenerse normalizando la porción de desmagnetización de la curva B - H del material por medio de:

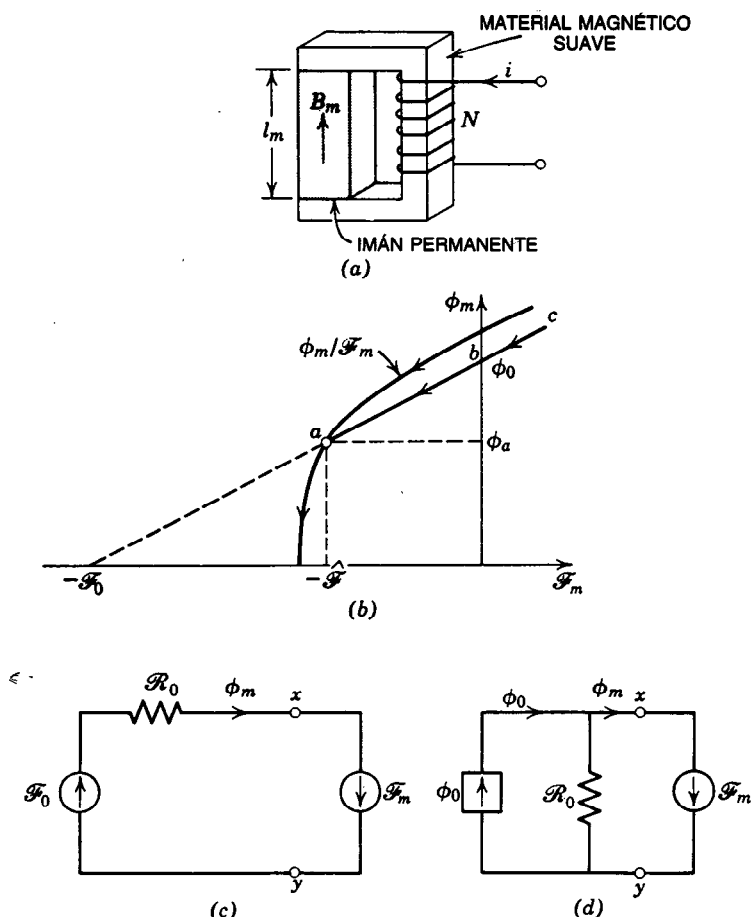


Fig. 21-22. a) Sistema cerrado con un imán permanente y una bobina. b) Análisis gráfico. c) Circuito equivalente con una fuente de fuerza magnetomotriz. d) Circuito equivalente con una fuente de flujo magnético.

$$\phi_m = B_m A_m \quad \text{Wb} \quad (21-65)$$

y

$$\mathcal{F}_m = H_m l_m \quad \text{A} \quad (21-66)$$

Supóngase que el imán se magnetiza inicialmente empleando una corriente positiva i y que después se estabiliza aplicándole una corriente negativa suficiente para hacer que $\mathcal{F}_m = Ni = -\mathcal{F}$. Esto lleva al punto a el punto de operación situado en el lugar geométrico $\phi_m - \mathcal{F}_m$; en el punto a el flujo magnético es ϕ_a . Si en la operación posterior de este imán, la magnitud de la fuerza magnetomotriz aplicada en la dirección negativa no excede de \mathcal{F} , el imán opera a lo largo del lugar geométrico $a-b-c$.

Una buena aproximación a este lugar geométrico es una línea recta con pendiente $1/\mathcal{R}_0$, denotada por la expresión:

$$\mathcal{F}_m = -\mathcal{F}_0 + \mathcal{R}_0 \phi_m \quad \text{A (para } \mathcal{F}_m > -\mathcal{F}) \quad (21-67)$$

Esta ecuación describe el circuito equivalente magnético de la figura 21-22c. El imán se representa como una fuente de fuerza magnetomotriz \mathcal{F}_0 en serie con una reluctancia \mathcal{R}_0 . La parte del sistema externa al imán es simplemente una fuerza magnetomotriz $\mathcal{F}_m = Ni$ en este caso.

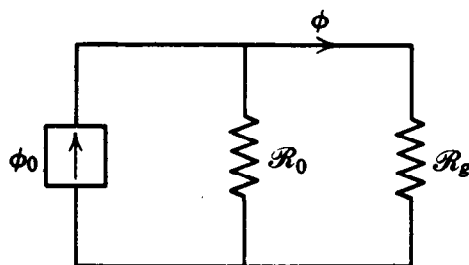


Fig. 21-23. Circuito equivalente magnético del imán con entrehierro de la figura 21-21a.

La ecuación 21-67 puede dividirse entre \mathcal{R}_0 y volver a expresarse de la siguiente forma:

$$\phi_m = \phi_0 + \frac{\mathcal{F}_m}{\mathcal{R}_0} \quad \text{Wb (para } \phi_m > \phi_a) \quad (21-68)$$

Esta ecuación representa la forma alternativa del circuito equivalente magnético que describe la figura 21-22d. En este circuito el imán se representa como una fuente de flujo ϕ_0 en paralelo con una reluctancia \mathcal{R}_0 .

Esta forma de circuito equivalente es preferible a la de la figura 21-22c para imanes cuyo comportamiento se aproxima al ideal de flujo constante y muy elevada reluctancia equivalente \mathcal{R}_0 .

Los dos circuitos equivalentes correspondientes a las figuras 21-22c y d pueden considerarse análogos a las formas de Thévenin y de Norton de circuito equivalente eléctrico.

Cuando el imán es encerrado por una trayectoria de reluctancia cero, su flujo "de cortocircuito" es ϕ_0 . La reluctancia incremental encontrada por una fuerza magnetomotriz aplicada al imán es \mathcal{R}_0 .

Por supuesto, el imán no puede colocarse en "circuito abierto", en virtud de que la trayectoria de aire entre los extremos del imán siempre tiene reluctancia finita. Además, el modelo sólo es válido para $\mathcal{F}_m > -\mathcal{F}$.

Como un ejemplo del empleo de estos modelos lineales, determínese el flujo magnético en el imán con entrehierro de la figura 21-21a.

Supóngase que el imán ha sido estabilizado para que opere a lo largo del lugar geométrico b-c de la figura 21-21b. Dicho imán puede representarse por medio de una fuente de flujo ϕ_0 en paralelo con una reluctancia \mathcal{R}_0 .

Si B_0 es la densidad de flujo en el punto c de la figura 21-21b, y si la pendiente de la línea b-c es la permeabilidad de retroceso $\mu_r \mu_0$:

$$\phi_0 = B_0 A_m \quad \text{Wb} \quad (21-69)$$

y

$$\mathcal{R}_0 = \frac{l_m}{\mu_r \mu_0 A_m} \quad \text{A/Wb} \quad (21-70)$$

El sistema magnético externo al imán consta de la reluctancia \mathcal{R}_g del entrehierro, donde:

$$\mathcal{R}_g = \frac{l_g}{\mu_0 A_g} \quad \text{A/Wb} \quad (21-71)$$

De este modo, el sistema puede representarse por medio del circuito equivalente de la figura 21-23. El flujo magnético ϕ en el entrehierro está dado por:

$$\phi = \frac{\mathcal{R}_0}{\mathcal{R}_0 + \mathcal{R}_g} \phi_0 \quad \text{Wb} \quad (21-72)$$

LIBROS Y REVISTAS

- W. B. Boast, *Principles of Electric and Magnetic Fields*, Harper and Row, Nueva York. (Incluye capítulos sobre el trazado del flujo y la estimación de la reluctancia.)
- W. J. Cunningham, *Introduction to Nonlinear Analysis*, McGraw-Hill, Nueva York.
- S. S. L. Chang, *Energy Conversion*, Prentice-Hall, Englewood Cliffs, NJ.
- A. J. Dekker, *Electrical Engineering Materials*, Prentice-Hall, Englewood, Cliffs, NJ.
- D. Hadfield, *Permanent Magnets and Magnetism*, Swift Levick, Londres, and Wiley, Nueva York.
- D. Halliday y R. Resnick, *Physics for Students of Science and Engineering*, Parte II, Wiley, Nueva York.
- J. M. Ham y G. R. Slemon, *Scientific Basis of Electrical Engineering*, Wiley, Nueva York.
- W. Jackson, *The Insulation of Electrical Equipment*, Chapman and Hall, Londres.
- H. W. Katz, *Solid State Magnetic and Dielectric Devices*, Wiley, Nueva York.
- H. K. Messerle, "Dynamic Circuit Theory", *Trans. Am. Inst. Elec. Eng.* 59:567.
- A. H. Morrish, *The Physical Principles of Magnetism*, Wiley, Nueva York.
- V. L. Newhouse, *Applied Superconductivity*, Wiley, Nueva York.
- R. J. Parker y R. J. Studders, *Permanent Magnets and Their Applications*, Wiley, Nueva York.
- H. C. Roters, *Electromagnetic Devices*, Wiley, Nueva York.
- H. H. Skilling, *Electromechanics: A First Course in Electromechanical Energy Conversion*, Wiley, Nueva York.
- G. R. Slemon, "A Method of Approximate Steady-State Analysis for Nonlinear Networks", *Proc. Inst. Elec. Eng.* 100(1):275.
- R. L. Sproull, *Modern Physics*, 2.^a ed., Wiley, Nueva York.
- R. G. Stanton, *Numerical Methods for Science and Engineering*, Prentice-Hall, Englewood Cliffs NJ.
- S. Whitehead, *Dielectric Breakdown of Solids*, Oxford University Press, Londres.

CAPÍTULO 22

Análisis de circuitos auxiliado por computadora

Milton Rosenstein

New York Institute of Technology
Old Westbury, Nueva York

22.1 Introducción

22.2 Análisis por computadora: redes de CD

- 22.2.1 Matriz de incidencia
- 22.2.2 Matriz de conductancia de ramas
- 22.2.3 Matriz de excitación de ramas
- 22.2.4 Despeje de voltajes nodales
- 22.2.5 Rama general
- 22.2.6 Soluciones por computadora

22.3 Conjunto de programas para la solución de redes

- 22.3.1 Forma 1
- 22.3.2 Forma 2

22.4 Revisión de la sensibilidad

- 22.4.1 Teorema de Tellegen

22.5 Otros temas

- 22.5.1 Análisis de los fenómenos transitorios
- 22.5.2 Análisis de tolerancia
- 22.5.3 Análisis de redes no lineales
- 22.5.4 Diseño automático
- 22.5.5 Programas para macrocomputadoras (ECAP)
- 22.5.6 Planteamiento de ecuaciones

22.1 INTRODUCCIÓN

El uso de una computadora amplía de manera extraordinaria la capacidad del ingeniero de analizar (y diseñar) redes complejas. Aunque en teoría todas las redes se pueden resolver en forma manual, la labor monótona y la probabilidad de error hacen imprácticas las soluciones analíticas a gran escala. La computadora elimina estas limitaciones y puede efectuar un cambio cualitativo y cuantitativo.

Virtualmente en todos los entornos de ingeniería modernos los ingenieros tienen acceso a instalaciones de cómputo, ya sea una macrocomputadora, una microcomputadora o ambas. Está saliendo al mercado software para el análisis de redes cada vez más elaborado, conforme se mejora el hardware. Los ingenieros no tienen más elección que integrar estas herramientas a su trabajo. La recompensa es un aumento importante en la productividad, exactitud y creatividad.

Los principales problemas que implica la integración de la tecnología de computación al sitio de trabajo son el uso inteligente del software disponible y el uso eficiente de la computadora. Si bien algunos programas de análisis de redes complejos pueden ser aplicados por usuarios inexpertos, este uso puede resultar tan peligroso como el uso de fórmulas no compren-

didadas por completo. Asimismo, el uso de programas grandes para realizar pequeñas tareas puede ser ineficiente. Para hacer más efectivo el uso de la computadora, los ingenieros deben entender totalmente los programas que utilicen, emplear programas comerciales grandes para el análisis de redes cuando sea apropiado y hacer sus propios programas cuando sea necesario. En consecuencia, en este capítulo se ponen de relieve los conceptos y principios que sirven de fundamento al análisis por computadora en vez de presentar una descripción detallada del software disponible.

22.2 ANÁLISIS POR COMPUTADORA: REDES DE CD

El análisis por computadora de redes multinodales (de CD o CA) se basa en el álgebra de matrices. Típicamente, con el software comercial se introduce información en la computadora que permite formar una matriz de incidencia, la cual describe la topología de la red, una matriz de conductancia de ramas que describe los elementos contenidos en cada rama, y los vectores de fuentes de ramas que describen las fuentes de corriente y voltaje en cada rama. Después se utilizan estos resultados para establecer las matrices de conduc-

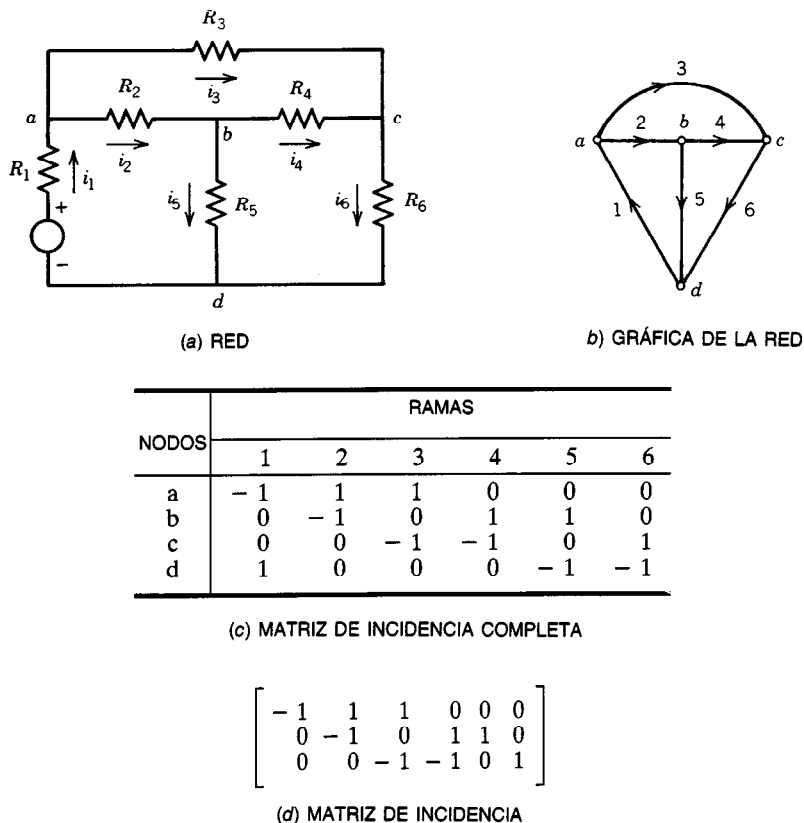


Fig. 22-1. Deducción de la matriz de incidencia: a) red; b) gráfica de la red; c) matriz de incidencia completa; d) matriz de incidencia.

tancia y excitación nodales. Estas matrices se resuelven a su vez por medio del álgebra de matrices, a fin de obtener las deseadas soluciones a los circuitos.

Con frecuencia los procedimientos de introducción de datos de software comercial son tediosos y lentos, diseñados aparentemente para el usuario más inexperto. El ingeniero suele poder iniciarse en el uso de la computadora a un nivel más alto, introduciendo matrices circuitales en forma completa y no en fragmentos. Ésta es una de las ventajas de tener un conocimiento más profundo del análisis de redes por computadora.

22.2.1 Matriz de incidencia

La matriz de incidencia describe la topología de la red. Es una representación matricial de las ramas entre nodos y no proporciona información acerca de la conformación de cada rama. La matriz representa el circuito como una gráfica orientada, que especifica la orientación de cada rama y los nodos en los cuales incide la rama.

En relación con una gráfica que tiene n nodos y b ramas, la matriz de incidencia completa A es una matriz rectangular de $n \times b$ que se define como sigue:

$$a_{ij} = \begin{cases} 1 & \text{si la rama } j \text{ incide en el nodo } i \text{ y está orientada hacia fuera} \\ -1 & \text{si la rama } j \text{ incide en el nodo } i \text{ y está orientada hacia dentro} \\ 0 & \text{si la rama } j \text{ no incide en el nodo } i \end{cases}$$

En términos circuitales, la orientación puede interpretarse como la dirección supuesta del flujo de corriente. En la figura 22-1 se muestra un circuito, su topología y dos matrices: una matriz de incidencia completa y una matriz de incidencia. Dado que la suma de cada columna de la matriz de incidencia completa es cero, todos los renglones son no independientes. El último renglón de la figura 22-1c puede omitirse sin que por ello se pierda información. La matriz de incidencia completa menos un renglón (por lo general el renglón del nodo de tierra) se llama matriz de incidencia (fig. 22-1d).

Algunas relaciones circuitales importantes (leyes de Kirchhoff) se pueden verificar en términos de la matriz de incidencia. La ley de las corrientes de Kirchhoff (las corrientes en un nodo suman cero) se expresa por medio de:

$$A_i = 0 \quad (22-1)$$

y se verifica como sigue mediante el uso de la figura 22-1:

$$\begin{bmatrix} -1 & 1 & 1 & 0 & 0 & 0 \\ 0 & -1 & 0 & 1 & 1 & 0 \\ 0 & 0 & -1 & -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \\ i_5 \\ i_6 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (22-2)$$

También es posible convertir los voltajes de los nodos v_n en voltajes de las ramas v_b , medidos respecto a tierra o el nodo de referencia por medio de la ecuación:

$$V_b = A^T V_n \quad (22-3)$$

Esta conversión se verifica como se indica a continuación:

$$A^T = \begin{bmatrix} -1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & 0 & -1 \\ 0 & 1 & -1 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \quad (22-4a)$$

Aplicando la ecuación 22-3 se obtiene la siguiente expresión:

$$V_b = \begin{bmatrix} -1 & 0 & 0 \\ 1 & -1 & 0 \\ 1 & 0 & -1 \\ 0 & 1 & -1 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} v_{n1} \\ v_{n2} \\ v_{n3} \end{bmatrix} \quad (22-4b)$$

que es igual a:

$$v_{b1} = -v_{n1} \quad (22-5)$$

$$v_{b2} = v_{n1} - v_{n2} \quad (22-6)$$

$$v_{b3} = v_{n1} - v_{n3} \quad (22-7)$$

$$v_{b4} = v_{n2} - v_{n3} \quad (22-8)$$

$$v_{b5} = v_{n2} \quad (22-9)$$

$$v_{b6} = v_{n3} \quad (22-10)$$

22.2.2 Matriz de conductancia de ramas

La matriz de conductancia de ramas es una matriz cuadrada de orden $b \times b$. Los elementos que la componen especifican la conductancia total en cada rama de la red.

La matriz de conductancia de ramas G del circuito de la figura 22-1a está dada por:

$$G = \begin{bmatrix} G1 & 0 & 0 & 0 & 0 & 0 \\ 0 & G2 & 0 & 0 & 0 & 0 \\ 0 & 0 & G3 & 0 & 0 & 0 \\ 0 & 0 & 0 & G4 & 0 & 0 \\ 0 & 0 & 0 & 0 & G5 & 0 \\ 0 & 0 & 0 & 0 & 0 & G6 \end{bmatrix} \quad (22-11)$$

donde $G = 1/R$.

22.2.3 Matriz de excitación de ramas

Una rama simple puede contener fuentes de voltaje y corriente, así como conductancias. Esta rama se muestra en la figura 22-2.

La corriente total de la rama (i_{bk}) está dada por las expresiones:

$$i_{bk} = i_{ek} - J_k \quad (22-12)$$

$$= G_k v_{ek} - J_k \quad (22-13)$$

$$= G_k(v_{bk} + E_k) - J_k \quad (22-14)$$

$$= G_k v_{bk} - J_k + G_k E_k \quad (22-15)$$

donde E_k = fuente de voltaje de la rama

J_k = fuente de corriente de la rama

i_{bk} = corriente de la rama

v_{bk} = voltaje de la rama

Estos valores se ilustran gráficamente en la figura 22-2.

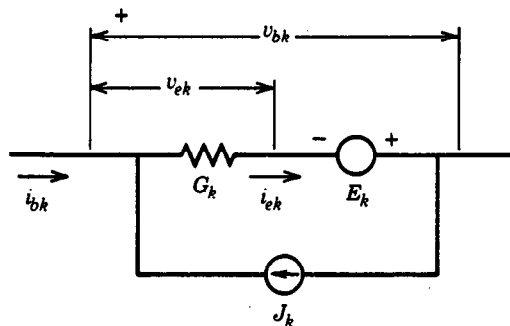


Fig. 22-2. Una rama simple.

En notación matricial la ecuación 22-15 se convierte en:

$$I_b = G V_b - J + G E \quad (22-16)$$

donde I_b = matriz columna de corrientes de la rama

E = matriz columna de fuentes de voltaje de la rama

G = matriz de conductancias de la rama

J = matriz columna de fuentes de corriente de la rama.

22.2.4 Despeje de voltajes nodales

Las ecuaciones 22-1, 22-3 y 22-16 pueden combinarse para obtener la solución en términos de voltajes nodales (Jensen y Watkins). Este resultado está dado por:

$$V_n = (A G A^T)^{-1} A (J - G E) \quad (22-17)$$

Si se reconoce que $A G A^T$ es la matriz de conductancia nodal G_n y $A (J - G E)$ es el vector corriente equivalente J_n , la ecuación 22-17 se transforma en:

$$V_n = G_n J_n \quad (22-18)$$

Las soluciones manuales de redes nodales suelen partir de la ecuación 22-18. Es evidente que si G_n puede deducirse con facilidad, es posible ahorrar tiempo de computación comenzando con G_n y J_n y empleando la computadora para realizar las tediosas inversiones y multiplicaciones de matrices.

Ejemplo 22.1. Solución completa por computadora. Dado el circuito de la figura 22-3a, determinar los voltajes nodales V_1 y V_2 . (Este ejemplo se hace a mano.) A partir de una gráfica orientada (fig. 22-3b), se determina la matriz de incidencia A :

$$A = \begin{bmatrix} -1 & 1 & 1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix}$$

Después se obtiene la matriz de conductancia de ramas G :

$$G = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix}$$

Los vectores de fuentes de ramas están dados por:

$$J = \begin{bmatrix} 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} \quad E = \begin{bmatrix} 0 \\ 0 \\ 5 \\ 10 \end{bmatrix}$$

Se determina la matriz de conductancia nodal G :

$$G = A G A^T = \begin{bmatrix} -1 & 1 & 1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix} \begin{bmatrix} -1 & 0 \\ 1 & 0 \\ 1 & -1 \\ 0 & 1 \end{bmatrix}$$

$$G = \begin{bmatrix} 5 & -1 \\ -1 & 3 \end{bmatrix}$$

El vector corriente equivalente \mathbf{J}_n se computa a partir de $\mathbf{J}_n = \mathbf{A}(\mathbf{J} - \mathbf{GE})$:

$$\mathbf{J}_n = \begin{bmatrix} -1 & 1 & -1 & 0 \\ 0 & 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} - \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 2 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ 5 \\ 10 \end{bmatrix}$$

$$\mathbf{J}_n = \begin{bmatrix} -4 \\ -15 \end{bmatrix}$$

Finalmente, los voltajes nodales se computan a partir de:

$$\mathbf{V}_n = \mathbf{G}_n \mathbf{J}_n$$

$$1/14 \times \begin{bmatrix} 3 & 1 \\ 1 & 5 \end{bmatrix} \begin{bmatrix} -4 \\ -15 \end{bmatrix} = \begin{bmatrix} -1.92 \\ -5.64 \end{bmatrix}$$

22.2.5 Rama general

La rama general (fig. 22-4) incluye una fuente de corriente dependiente J_{dk} y una fuente de voltaje dependiente E_{dk} . J_{dk} es una corriente introducida en la rama k por un voltaje en la rama j y está dada por la expresión:

$$J_{dk} = gm_{kj} V_{ej} \quad (22-19)$$

El efecto que tiene la rama j sobre la rama k se representa por medio de una transconductancia fuera de la diagonal gm_{kj} introducida en la matriz de conductancia de ramas en la posición k, j . De modo similar, E_{dk} es un voltaje en la rama k debido a un voltaje en la rama j y está dado por:

$$E_{dk} = \mu_{kj} V_{ej} \quad (22-20)$$

Realizando una transformación de Norton en la rama que contiene a G_k y E_{dk} se obtiene:

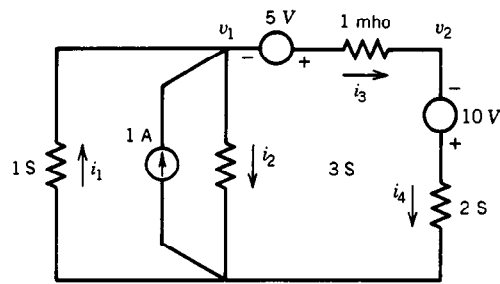
$$J_{ek} = \mu_{kj} G_k V_{ej}$$

El efecto que describe la anterior expresión se puede representar mediante la introducción de una $\mu_{kj} G_k$ fuera de la diagonal en la matriz de conductancia de ramas en la posición k, j .

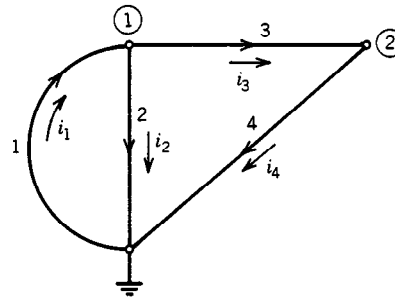
De aquí en adelante el procedimiento es como se ilustró en el ejemplo 22.1.

Ejemplo 22.2. Para el circuito de la figura 22-5, determinar la matriz de conductancia de ramas.

La matriz de conductancia de ramas se compone de la matriz de conductancia de ramas de la figura 22-3 más los dos elementos no diagonales introducidos por las dos fuentes dependientes, $gm_{2,1} V_1$ y $\mu_{4,3} G_2 V_3$, como se muestra a continuación:



(a)



(b)

Fig. 22-3. Circuito del ejemplo 22.1: a) circuito; b) gráfica orientada.

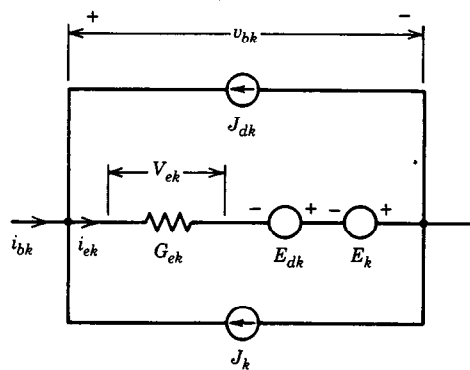


Fig. 22-4. Una rama general.

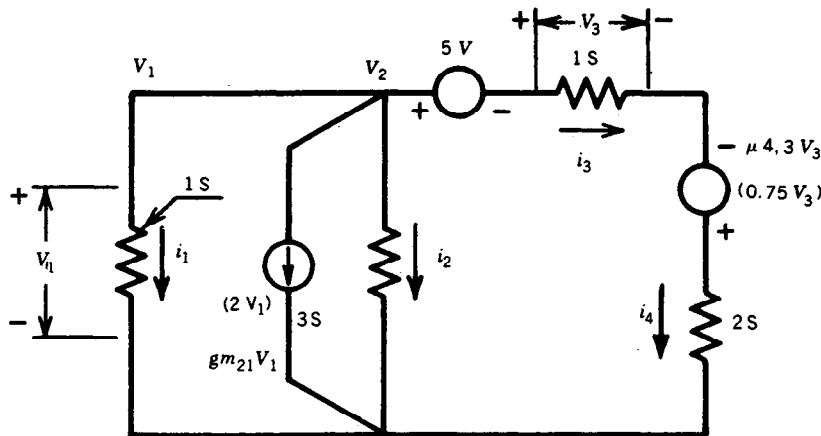


Fig. 22-5. Circuito con fuentes dependientes.

$$G_1 = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 2 & 3 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 1.5 & 2 \end{bmatrix}$$

22.2.6 Soluciones por computadora

La solución de la red de CD general está dada por:

$$V_n = (AG_1A^T)^{-1}A(J - G_1E) \quad (22-21)$$

En esta solución intervienen varias operaciones matriciales: multiplicación, transposición, sustracción e inversión. De las cuatro, la inversión es la que más tiempo consume, seguida por la multiplicación. La inversión y la multiplicación de matrices se pueden simplificar mediante técnicas numéricas especiales. Para que la computadora opere en forma eficiente estas técnicas especiales son esenciales.

Entre los procedimientos numéricos de que se dispone para resolver sistemas de matrices se cuentan el procedimiento de eliminación de Gauss, el procedimiento de Gauss-Jordan, la factorización LU (inferior-superior, de *lower-upper*) y otros. El análisis de dichas técnicas escapa a los objetivos de este capítulo (véanse Jensen y Watkins, cap. 7; Calahan, cap. 2). Sin embargo, para ilustrar un método automatizado de solución de redes, se presenta un conjunto de subprogramas que se pueden utilizar para resolver redes por separado o en combinación.

22.3 CONJUNTO DE PROGRAMAS PARA LA SOLUCIÓN DE REDES

BNET es un subprograma que construye la matriz de conductancia nodal a partir de las matrices de incidencia y de conductancia de ramas. Este subprograma se presenta en dos formas:

1. Una forma adecuada para una computadora que acepte BASIC PLUS y subprogramas independientes (p. ej., VAX 11).
2. Una forma adecuada para la computadora personal (PC) típica.

22.3.1 Forma 1

Esta versión es un subprograma que debe ser llamado por un programa principal que contenga la matriz de incidencia (INCMAT) y la matriz de conductancia de ramas (CMAT). La matriz de conductancia nodal resultante es GMAT.

```

10 SUB BNET(CMAT(I), INCMAT(I), GMAT(I)
20 REM CONSTRUYE LA MATRIZ DE CONDUCTANCIA
   NODAL
30 REM TRANSPONE LA MATRIZ DE INCIDENCIA; EL
   RESULTADO SE PONE EN INCT
40 MAT INCT = TRN(INCMAT)
50 REM CMAT * INCT (G * A-1) EL RESULTADO SE
   COLOCA EN TEMP
60 MAT TEMP = CMAT * INCT
70 REM INCMAT * TEMP (A * G * TRN(A))
80 MAT GMAT = INCMAT * TEMP
90 SUBEND

```

22.3.2 Forma 2

Esta versión es un programa completo que imprime la matriz de conductancia nodal. Deberá concatenarse o combinarse con otros programas para producir un método de solución de redes completo.

```

10 REM BNET: CONSTRUYE LA MATRIZ DE
   CONDUCTANCIA NODAL
20 REM CMAT; MATRIZ DE CONDUCTANCIA DE RAMAS.
   INC; MATRIZ DE INCIDENCIA
30 REM TMAT; MATRIZ DE INCIDENCIA TRANSPUESTA.
   GMAT; MATRIZ DE CONDUCTANCIA NODAL
35 DIM CMAT(10,10), INC(9,10), TMAT(10,9), Z(10,10),
   X(10,10), Y(10,10)

```

```

40 REM SECCIÓN DE ENTRADA
50 INPUT "ORDEN DE CMAT, NÚMERO DE RENGLONES
DE LA MATRIZ DE INCIDENCIA"; ORD, RENG
60 PRINT "INTRODUCIR CMAT; ORDEN DE
RENGLONES"
70 FOR I = 1 TO ORD: FOR K = 1 TO ORD: INPUT CMAT
(I, K): NEXT K, I
80 PRINT "INTRODUCIR INC; RENGLÓN, ORDEN"
90 FOR I = 1 TO ROW: FOR K = 1 TO ORD: INPUT INC
(I, K): NEXT K, I
100 REM TRANSPONER INC A TMAT
110 FOR I = 1 TO ROW: FOR K = 1 TO ORD: TMAT(K, I)
= INC(I, K): NEXT K, I
120 REM CMAT x TMAT
130 L1 = ORD: L2 = ROW: L3 = ORD
140 FOR I = 1 TO L1: FOR K = 1 TO L1: X(I, K) = CMAT
(I, K): NEXT K, I
150 FOR I = 1 TO L3: FOR K = 1 TO L2: Y(I, K) = TMAT
(I, K): NEXT K, I
160 GOSUB 1000
170 REM INC x (CMAT x TMAT)
180 FOR I = 1 TO L2: FOR K = 1 TO ORD: X(I, K) = INC
(I, K): NEXT K, I
190 FOR I = 1 TO L2: FOR K = 1 TO L2: Y(I, K) = Z
(I, K): NEXT K, I
200 GOSUB 1000
210 REM AL SALIR DE SUB 1000, Z CONTIENE GMAT
220 FOR I = 1 TO L2: FOR K = 1 TO L2: PRINT Z(I, K):
NEXT K, I
230 END

1000 REM SUBROUTINA: MULTIPLICACIÓN INTERNA
1010 REM L1; COLUMNAS DE MAT1. L2; RENGLONES DE
MAT2. L3 = L1
1020 REM X; MAT1. Y; MAT2. Z; RESULTADO
1030 FOR I = 1 TO L1: FOR K = 1 TO L2
1040 SUM = 0
1050 FOR J = 1 TO L3: SUM = SUM + X(I, J) * Y(J, K):
NEXT J
1060 Z(I, K) = SUM
1070 NEXT K, I
1080 RETURN

```

XMAT es un subprograma que calcula la matriz de excitación total J_n (vector corriente) a partir de las excitaciones de las ramas J_k y E_k . Se presentan las versiones BASIC PLUS y PC. Para la versión BASIC PLUS el programa principal deberá proporcionar las matrices de incidencia, conductancia de ramas y excitación. El programa PC es completo.

Versión BASIC PLUS

```

10 SUB XMAT(JMAT(), EMAT(), INCMAT(), JNMAT(),
CMAT())
20 REM SOLVES  $J_n = A(J - GE)$ 
30 MAT TEMP1 = CMAT * EMAT
40 MAT TEMP2 = JMAT - TEMP1
50 MAT JNMAT = INCMAT * TEMP2
60 SUBEND

```

Programa PC

El programa PC se muestra en la figura 22-6. La entrada consta de las matrices de conductancia de ramas, incidencia, corriente de ramas y voltaje de ramas. La salida es el vector corriente equivalente.

```

10 REM CALCULA EL VECTOR CORRIENTE
EQUIVALENTE:
20 DIM INC (9, 10), GMAT (10, 10) JMAT (10, 1) EMAT
(10, 1), Z (10, 1)
25 REM INC: MAT. DE INCIDENCIA G:MAT. DE COND.
DE RAMAS JMAT:MAT. DE CORRIENTE EN LAS
RAMAS
26 REM JN:VECTOR CORRIENTE EQUIVALENTE
30 REM SECCIÓN DE ENTRADA
40 INPUT "ORDEN, NO.-NODOS, NO.-RAMAS"; XOD,
NN, NB
50 PRINT "MAT DE INCIDENCIA": FOR I = 1 TO NN:
FOR K = 1 TO NB: INPUT INC (I, K): NEXTK, I
60 PRINT "MAT DE COND.": FOR I = 1 TO XOD: FOR
K = 1 TO XOD: INPUT G (I, K): NEXT K, I
70 PRINT "MAT DE EXCIT. DE CORRIENTE" FOR I = 1
TO XOD: INPUT JMAT (I, 1): NEXT I
75 PRINT "EXCIT. DE VOLTAJE": FOR I = 1 TO XOD:
INPUT EMAT (I, 1): NEXT I
80 REM CALCULAR JN = INC (JMAT-G * EMAT)
85 REM G * EMAT
90 FOR I = 1 TO XOD: FOR K = 1 TO XOD: X (K, K) =
G (I, K): NEXT K, I
100 FOR I = 1 TO XOD: Y (I, 1) = EMAT (I, 1): NEXT I: L1=
XOD: L2 = 1: L3 = XOD
110 GOSUB 1000
120 REM JMAT-G * EMAT
130 FOR I = 1 TO XOD: JMAT (I, 1) = JMAT (I, 1) - Z
(I, 1): NEXT I
140 REM INC * REST
150 FOR I = 1 TO NN: FOR K = 1 TO NB: X (I, K) = INC
(I, K): NEXT K, I
160 FOR I = 1 TO XOD: Y (I, 1) = JMAT (I, 1): NEXT I: L1=
NN: L2 = 1: L3 = XOD
170 GOSUB 1000
180 PRINTOUT
190 FOR I = 1 TO NN: PRINT Z (I, 1): NEXT I
200 END

1000 REM SUBROUTINA DE MULTIPLICACIÓN MATRICIAL
1010 REM X:MAT 1, Y:MAT 2, Z: RESULT
1020 FOR I = 1 TO L1: FOR K = 1 TO L2: SUM = 0
1030 FOR J = 1 TO L3: SUM = SUM + X (I, J) * Y (J, K):
NEXT J
1050 RETURN

```

Fig. 22-6. Programa para calcular el vector corriente equivalente.

Una vez se conocen la matriz de conductancia nodal G_n y el vector corriente equivalente, es posible despejar los voltajes nodales V_n del circuito. El siguiente subprograma escrito en BASIC PLUS determina los voltajes nodales mediante la inversión de la matriz G_n y la multiplicación de J_n por ella.

```

10 SUB REALMAT(GN(), JN(), VN())
20 REM GN: MAT DE COND DE RAMAS, JN: VECTOR
CORRIENTE: VN: VOLTAJES NODALES
30 REM INVERTIR GN
40 MAT TEMP = INV(GN)
50 REM RESOLVER
60 MAT VN = TEMP * JN
70 SUBEND

```

En la versión PC (fig. 22-7) se aplica el método de Gauss-Jordan para resolver el conjunto de matrices. J_n

```

10 REM REALMAT: RESUELVE CONJUNTOS DE
   MATRICES REALES
20 DIM REAL (4, 5)
30 INPUT "ORDEN": XOD
40 PRINT "INTRODUCIR LA MATRIZ AUMENTADA"
50 FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: INPUT
   REAL (I, K): NEXTK, I
60 GOSUB 1000
70 PRINT "MATRIZ DE VOLTAJE NODAL"
80 FOR I = 1 TO XOD: PRINTREAL (I, XOD + 1):
   NEXT I
90 END

1000 REM SUBROUTINA: CALCULA LOS VOLTAJES
   NODALES
1010 REM REVISAR SI LA DIAGONAL PRINCIPAL ES
   CERO
1020 FOR I = 1 TO XOD: AR = REAL (I, I): IF AR = 0
   THEN PRINT "MAIN DIAG-O": RETURN
1040 REM ALGORITMO DE GAUSS-JORDAN
1050 FOR J = 1 TO XOD + 1: REAL (I, J) = REAL (I, J) /
   AR: NEXT J
1060 REM OMITI CERO ELEMENTOS
1070 FOR K = 1 TO XOD: IF K-I = 0 GOTO 1100
1080 BR = REAL (K, I)
1090 FOR J = 1 TO XOD + 1: REAL (K, J) = REAL (K, J)
   -BR * REAL (I, J): NEXT J
1100 NEXT K
1110 NEXT I
1120 REM RESULTADO DE LA ÚLTIMA COLUMNA DE LA
   MATRIZ REAL

```

Fig. 22-7. Programa REALMAT para computadora personal (PC).

se suma a G_n , lo que produce una matriz aumentada de orden n por $n + 1$. La sección G_n de la matriz aumentada se reduce a la matriz identidad (una matriz cuadrada con los elementos de la diagonal principal = 1 y los elementos no diagonales = 0).

Dado que:

$$J_n = G_n V_n$$

entonces:

$$X = IV_n = V_n \quad (22-22)$$

donde I es la matriz identidad y X es la matriz J_n transformada por operaciones que convierten G_n en I (Calahan, Jacques).

Los procedimientos que se han descrito hasta ahora para el análisis de redes de CD son válidos también para redes de CA de estado estable, aplicando algunas otras consideraciones. La matriz de conductancia de ramas se convierte en una matriz de admitancia de ramas completa $Y_n(j\omega)$. Esto da por resultado una matriz de admittancia nodal posiblemente compleja y sensible a la frecuencia, dada por:

$$Y_n(j\omega) = [AY_1(j\omega)A^T] \quad (22-23)$$

El vector corriente equivalente $J_n(j\omega)$ también puede ser complejo y sensible a la frecuencia. Está dado por:

$$J_n(j\omega) = A[J - Y_1(j\omega) \times E] \quad (22-24)$$

donde los vectores fuente J y E pueden ser complejos y sensibles a la frecuencia. La matriz de incidencia A queda sin cambio en el caso de CD. Además, puede existir acoplamiento inductivo mutuo, que dé por resultado elementos no diagonales en Y_1 sin la presencia de fuentes dependientes. Estos factores complicantes significan que las redes solamente pueden resolverse (por computadora) para un elemento $j\omega$ a la vez y que es deseable un lenguaje aplicable a aritmética compleja. En Jensen y Watkins se presenta un programa de análisis de CA en el que se emplea aritmética compleja.

Sin embargo, es posible manipular matrices complejas en un lenguaje que no lo permita en forma directa. En la figura 22-8 se muestra un programa PC (en BASIC) que resuelve redes de CA. La matriz de admitan-

```

5 REM RESUELVE MATRICES COMPLEJAS-COMPMAT
   DISCA
10 DIM R (4, 5), M (4, 5)
20 INPUT "ORDEN": LIM
30 PRINT "LÍMITE REAL E IMAG. DE LA ÚLTIMA COL."
40 FOR I = 1 TOLIM: FOR K = 1 TOLIM + 1: INPUT R
   (I, K): NEXTK, I
70 FOR I = 1 TOLIM: FOR K = 1 TOLIM + 1: INPUT M
   (I, K): NEXTK, I
90 GOSUB 1000
95 PRINT "RESULTADO DE LA MAT REAL"
100 FOR I = 1 TOLIM: PRINT: FOR K = 1 TOLIM + 1: PRINTR
   (I, K): NEXTK, I
105 PRINT
110 PRINT "RESULTADO DE LA MAT IMAG"
120 FOR I = 1 TOLIM: PRINT: FOR K = 1 TOLIM + 1: PRINTM
   (I, K): NEXTK, I
130 END

1000 REM COMPMAT RESUELVE MATRICES COMPLEJAS
1010 REM VERIFICA LA DIAGONAL PRINCIPAL 0
1020 FLAG = 1
1030 FOR I = 1 TOLIM: AR = R (I, I) AI = M (I, I): AA =
   (AR^2 + AI^2)
1040 IF AA = 0 THENPRINT "O MAIN DIAG": FLAG = 0:
   RETURN
1050 REM ALGORITMO DE GAUS-JORDAN
1060 FOR J = 1 TOLIM + 1
1070 R (I, J) = (R (I, J) * AR + M (I, J) * AI) / AA
1080 M (I, J) = (M (I, J) * AR / AA - R (I, J) * AI / AR + M (I, J) * AI^2) /
   (AA * AR)
1090 NEXT J
1100 FOR K = 1 TOLIM
1110 IF (K-I) = 0 THEN 1165
1120 BR = R (K, I): BI = M (K, I)
1130 FOR J = 1 TOLIM + 1
1140 R (K, J) = R (K, J) - (BR * R (I, J) - BI * M (I, J))
1150 M (K, J) = M (K, J) - (BR * M (I, J) + BI * R (I, J))
1160 NEXT J
1165 NEXT K
1167 NEXT I
1170 REM REAL-ÚLTIMA COLUMNA DE MAT R, IMAG-
   ÚLTIMA COLUMNA DE MAT M
1180 RETURN

```

Fig. 22-8. Programa COMPMAT para computadora personal (PC).

cia nodal y los vectores corriente equivalentes se introducen como dos matrices aumentadas, una real y otra que contiene los elementos imaginarios. A continuación se aplica una modificación del método de Gauss-Jordan.

22.4 REVISIÓN DE LA SENSIBILIDAD

La sensibilidad de un parámetro de salida (por lo general voltaje) a perturbaciones en los valores de componentes internas es una medida circuital importante. Es definida por el coeficiente de sensibilidad S dado por:

$$S = \partial v_0 / \partial P_j \quad (22-25)$$

donde v_0 es el voltaje de salida y P_j es un componente cualquiera del circuito.

A primera vista, parece que el uso de la computadora hace factible un procedimiento directo que meramente requiere el cálculo de v_0 para pequeñas variaciones internas de los valores de los componentes por los métodos que ya se han expuesto. Este método, que se conoce como método de perturbaciones, es práctico para redes pequeñas, pero se vuelve impráctico para redes de mayor tamaño.

Se dispone de dos métodos más eficientes. Uno, que implica la diferenciación de matrices en base a las ecuaciones ya desarrolladas (Jensen y Watkins), es matemáticamente complicado, pero simple en concepto. El segundo, más compatible, está basado en el teorema de Tellegen (Calahan). Aquí sólo se analiza el segundo método.

22.4.1 Teorema de Tellegen

El teorema de Tellegen está definido por:

$$\sum_{k=1}^{n_b} i_k \hat{v}_k = 0 \quad \sum_{k=1}^{n_b} \hat{i}_k v_k = 0 \quad (22-26)$$

donde n_b = número de ramas en cada uno de dos circuitos (a, b)

i_k, v_k = corrientes y voltajes de ramas del circuito "a"

\hat{i}_k, \hat{v}_k = corrientes y voltajes de ramas del circuito "b"

El teorema se aplica a dos circuitos cualesquiera con topologías idénticas. Un caso especial ocurre cuando el teorema se aplica a un solo circuito ($\hat{i}_k = i_k$ y $v = \hat{v}_k$). Por tanto:

$$\sum_{k=1}^{n_b} i_k v_k = 0 \quad (22-27)$$

que es la expresión de conservación de la potencia instantánea en una red.

Aplicación al análisis de la sensibilidad

Considérense dos redes (a, b) con gráficas idénticas, donde i_k, v_k son las variables de "a", e \hat{i}_k, \hat{v}_k son las

variables de "b". Si se perturban los términos i y los v en a , se cumple el teorema de Tellegen, que produce las expresiones:

$$(v_k \text{ perturbada}) \quad \sum_k [v_k(t) + dv_k(t)] \hat{i}_k(t) = 0 \quad (22-28)$$

y

$$(i_k \text{ perturbada}) \quad \sum_k [\hat{v}_k(t)(i_k(t) + di_k(t))] = 0 \quad (22-29)$$

Las ecuaciones 22-28 y 22-29 requieren que:

$$\sum_k dv_k(t) \hat{i}_k(t) = 0 \quad (22-30)$$

$$\sum_k \hat{v}_k(t) di_k(t) = 0 \quad (22-31)$$

Al aplicar el teorema de Tellegen a redes resistivas con fuentes de voltaje de entrada exclusivamente se produce:

$$(dv_s \hat{i}_s - di_s \hat{v}_s) + (dv_{R1} \hat{i}_{R1} - di_{R1} \hat{v}_{R1}) + (dv_{R2} \hat{i}_{R2} - di_{R2} \hat{v}_{R2}) + \dots (dv_0 \hat{i}_0 - di_0 \hat{v}_0) = 0 \quad (22-32)$$

donde v_0 es el voltaje de salida. Cuando v_s se hace igual a cero, i_0 se hace igual a -1 , y todas las resistencias de ramas correspondientes en "b" se hacen iguales a las de "a", de modo que la ecuación 22-32 se reduce a (Calahan):

$$dv_0/dR_p = -i_{Rp} \hat{i}_{Rp} \quad (22-33)$$

Se puede realizar un análisis eficiente de la sensibilidad empleando la ecuación 22-33. Primero se establece un circuito adjunto sustituyendo v_s por un cortocircuito y agregando una fuente de corriente ideal, $i = -1$ A, de un lado a otro de la resistencia de salida. Con los métodos anteriores, se despejan las corrientes de las ramas para ambos circuitos. Los productos negativos de las corrientes que pasan por las ramas correspondientes de las redes primaria y adjunta son los coeficientes de sensibilidad de la red primaria.

Ejemplo 22.3. Revisión de la sensibilidad. Despejando las corrientes de las ramas de la red A y la red adjunta B de la figura 22-9, se obtiene:

	Red A	Red B	Coefficiente
I_1	1.78 A	0.285 A	- 0.507
I_2	1.43 A	- 0.815 A	1.17
I_3	0.357 A	0.285 A	- 0.102
I_4	0.357 A	- 0.570 A	0.203

En la figura 22-10 se presenta un programa PC que imprime un vector de sensibilidades de las ramas de un

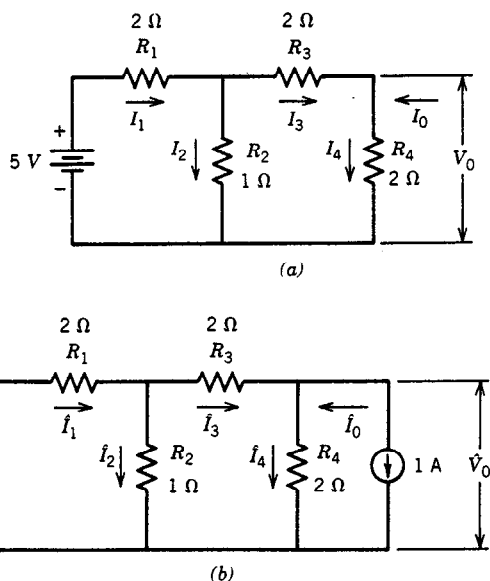


Fig. 22-9. Circuito del ejemplo 22.3: a) red primaria, A; b) red adjunta, B.

circuito de CD con un voltaje de entrada. El programa aprovecha el que la matriz de conductancia nodal es la misma para las redes primaria y adjunta de este tipo. Por tanto, sólo se necesita introducir la matriz primaria aumentada, despejar los voltajes nodales, convertir éstos en voltajes de ramas y repetir el procedimiento para la red adjunta, pero con el vector corriente cambiado.

Después de hacer una corrección de la rama 1 volviendo a insertar V_s , las sensibilidades de las ramas se calculan a partir de:

$$dv_0/dR_p = -V_p \hat{V}_p / R_p^2 \quad (22-34)$$

22.5 OTROS TEMAS

Aquí se describen otros temas de interés para el diseñador de redes.

22.5.1 Análisis de los fenómenos transitorios

Las soluciones analíticas de redes dinámicas generan conjuntos de ecuaciones diferenciales. Las computadoras por lo general son incapaces de determinar expresiones analíticas con facilidad porque se limitan a producir resultados numéricos. Sin embargo, suele bastar una solución numérica o una gráfica de salida en función del tiempo. Existen varios algoritmos para obtener soluciones numéricas. Entre éstos se cuentan los métodos de Euler, Milne, Runge-Kutta y otros. Stark, Jacquez, y Jensen y Watkins ofrecen exposiciones fáciles de seguir.

Pueden consultarse técnicas numéricas avanzadas en Calahan.

```

10  REM SENSHECK-REVISIÓN DE LA SENSIBILIDAD
    CD
20  REM INTRODUCIR LAS MATRICES DE
    CONDUCTANCIA NODAL AUMENTADA, GN (I) Y DE
    INCIDENCIA, IN (I)
30  REM VECTOR DE CONDUCTANCIA DE RAMAS-G (I)
40  REM OBTENER EL VECTOR DE SENSIBILIDAD
50  REM SECCIÓN DE ENTRADA
60  INPUT "ORDEN, NODOS + VS, RAMAS-VS"; XOD,
    NN, NB
70  PRINT "MATRIZ DE CONDUCTANCIA AUMENTADA"
80  FOR I = 1 TO XOD: FOR K = 1 TO XOD + 1: INPUT
    GN (I, K): NEXTK, I
90  PRINT "VECTOR DE CONDUCTANCIA DE RAMAS"
100 FOR I = 1 TO NB: INPUT G (I): NEXT
110 PRINT "PRIMARY INCIDENCE MATRIX"
120 FOR I = 1 TO NN: FOR K = 1 TO NB: INPUT IN (I, K):
    NEXTK, I
130 REM CALCULAR LOS VOLTAJES NODALES DEL
    CIRCUITO PRIMARIO
140 FOR I = 1 TO XOD: FORK = 1 TO XOD + 1: GS (I, K)
    = GN (I, K): NEXTK, I: GOSUB 1000
150 REM TRANSFORMAR LOS VOLTAJES NODALES EN
    VOLTAJES DE LAS RAMAS
160 GOSUB 2000
170 FOR I = 1 TO NB: VP (I) = VB (I): NEXT
180 REM CALCULAR LOS VOLTAJES NODALES DEL
    CIRCUITO ADJUNTO
190 REM CAMBIAR LA COLUMNA J DE LA MATRIZ DE
    CONDUCTANCIA AUMENTADA
200 FOR I = 1 TO XOD-1: GN (I, XOD + 1) = 0: NEXT
210 GN (XOD, XOD + 1) = -1
220 FOR I = 1 TO XOD: FORK = 1 TO XOD + 1: GS (I, K)
    = GN (I, K): NEXTK, I: GOSUB 1000
230 REM TRANSFORMAR LOS VOLTAJES NODALES EN
    VOLTAJES DE LAS RAMAS
240 GOSUB 2000
250 REM CALCULAR EL VECTOR DE SENSIBILIDAD
255 PRINT: PRINT "SENSIBILIDADES EN ORDEN DE
    RAMAS"
260 FOR I = 1 TO NB: S (I) = -G (I) ^2*VP (I)*VB (I):
    PRINTS (I): NEXT
270 END

1000 REM SUBROUTINA: CALCULA LOS VOLTAJES
    NODALES
1010 REM REVISAS SI LA DIAGONAL PRINCIPAL ES CERO
1020 FOR I = 1 TO XOD: AR = GS (I, I): IF AR = 0 THEN
    PRINT "MAIN DIAG-0": RETURN
1040 REM ALGORITMO DE GAUSS-JORDAN
1050 FOR J = 1 TO XOD + 1: GS (I, J) = GS (I, J) / AR:
    NEXT J
1060 REM OMITIR CERO ELEMENTOS
1070 FOR K = 1 TO XOD: IF K-I = 0 GOTO 1100
1080 BR = GS (K, I)
1090 FOR J = 1 TO XOD + 1: GS (K, J) = GS
    (K, J)-BR*GS (I, J): NEXT J
1100 NEXT K
1110 NEXT I
1120 REM RESULTADO DE LA ÚLTIMA COLUMNA DE LA
    MATRIZ REAL
1130 FOR I = 1 TO XOD: VN (I, 1) = GS (I, XOD + 1):
    NEXT I
1140 REM RESULT IN VN
1150 RETURN
    
```

Fig. 22-10. Programa SENSHECK para computadora personal (PC).

```

2000 REM LA SUBROUTINA TRANSFORMA VOLTAJES
      NODALES EN VOLTAJES DE LAS RAMAS
2010 REM TRANSPOSE LA MATRIZ DE INCIDENCIA
2020 FOR I = 1 TO NB: FOR K = 1 TO NN: IT (I, K) = IN (K, I):
      NEXT K, I
2030 REM MULTIPLIES TRANSPOSED IN AND VN
2032 FOR J = 1 TOXOD: TEM (J, 1) = VN (J, 1): NEXT: FOR J
      = 1 TOXOD: VN (J + 1, 1) = TEMP (J, 1): NEXT
2035 VN (1, 1) = GN (1, XOD + 1) / G (1)
2040 FOR I = 1 TO NB: SUM = 0: FOR K = 1 TO NN: SUM =
      SUM + IT (I, K) * VN (K, 1): NEXT K
2050 VB (I) = SUM: NEXT I
2060 RETURN

```

Fig. 22-10 (cont.). Programa SENSHECK para computadora personal (PC).

22.5.2 Análisis de tolerancia

Puede emplearse el análisis de sensibilidad con objeto de determinar las tolerancias máximas en componentes circuitales para una variación permitida de la salida (Calahan, Dantzig, Butler).

22.5.3 Análisis de redes no lineales

El análisis de redes no lineales se basa en procedimientos iterativos. Por naturaleza, la computadora es adecuada para realizar estas tareas. Existen algoritmos eficientes para realizar el análisis de redes no lineales (Calahan, Carnahan, Luther y Wilkes, Katzenelson).

22.5.4 Diseño automático

Las metas del diseño de redes se pueden lograr por métodos iterativos que se hacen converger hacia las metas por ajuste repetido de parámetros. El diseñador debe elegir la configuración de la red, pero la computadora se encarga de las operaciones después de cada ajuste. La optimización se realiza en el plano s o en el dominio de la frecuencia (Calahan y Temes).

22.5.5 Programas para macrocomputadoras (ECAP)

Se dispone de programas para la solución de redes en la mayor parte de las macrocomputadoras (ECAP, IBM; CIRC, Xerox; SCEPTRE, VAX). Para poner un ejemplo típico de estos programas, se resumen a continuación las características de la ECAP.

La ECAP se divide en cuatro secciones: una sección de lenguaje que se utiliza para describir la red que se analizará y secciones de análisis de CD, CA y efectos transitorios. El análisis siempre es lineal. Los dispositivos no lineales deberán transformarse en circuitos lineales fragmentados antes de su introducción. La ECAP realiza el análisis de sensibilidad y tolerancia, calcula y grafica la respuesta de frecuencia, y permite la modificación de elementos del circuito.

La descripción del circuito se introduce como sigue: se rotulan los nodos del circuito comenzando con el nodo de tierra como N0. También se rotulan las ramas. El usuario deberá proporcionar la siguiente información a la sección de lenguaje del programa:

1. Tipo de análisis deseado.
2. Descripción del circuito.
3. Parámetros que se resolverán.

La descripción del circuito contiene el número de la rama, los nodos entre los cuales está conectado el componente, y el valor del componente y su tolerancia. Para el análisis de CD y CA, un valor único especifica cada excitación. En el análisis de los fenómenos transitorios pueden especificarse formas de onda mediante la introducción del incremento de tiempo y las amplitudes en incrementos sucesivos.

22.5.6 Planteamiento de ecuaciones

A pesar de que se han descrito algunas técnicas para el planteamiento de ecuaciones, existen muchas técnicas avanzadas y más generales. Éstas se basan en las aplicaciones más avanzadas de la teoría de gráficas y en ellas se emplea el análisis de las variables de estado (Calahan, Pottle, Seshu y Reed, Branin y Wang).

LIBROS Y REVISTAS

- F. H. Branin y K. U. Wang, "A New Hybrid Formulation of the Network Equations", IBM Informe TR21.409, Kingston, NY.
- E. M. Butler, "Large Change Sensitivities for Statistical Design", *Bell Syst. Tech. J.* **50**(4):1209-1224.
- D. A. Calahan, "Computer Solution of the Network Realization Problem", Proc. 2.º Allerton Conference, University of Illinois, pp. 175-200.
- D. A. Calahan, *Computer Aided Network Design*, McGraw-Hill, Nueva York.
- B. H. Carnahan, A. Luther y J. O. Wilkes, *Applied Numerical Methods*.
- G. B. Dantzig, *Linear Programming and Extensions*, Princeton University Press, Princeton, NJ.
- J. A. Jaquez, *A First Course in Computing and Numerical Methods*, Addison-Wesley, Reading, MA.
- R. W. Jensen y B. O. Watkins, *Network Analysis Theory and Computer Methods*, Prentice-Hall, Englewood Cliffs, NJ.
- J. Katzenelson, "An Algorithm for Solving Non-Linear Resistive Networks", *Bell Syst. Tech. J.* **44**:1605-1620.
- H. Levin, *Introduction to Computer Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- C. Pottle, "State Space Techniques for General Active Network Analysis", cap. 3 en Kuo y Kaiser, eds., *System Analysis by Digital Computer*, Wiley, Nueva York.
- S. Seshu y M. B. Reed, *Linear Graphs and Electrical Networks*, Addison-Wesley, Reading, MA.
- P. A. Stark, *Introduction to Numerical Methods*, Macmillan, Nueva York.
- B. D. H. Tellegen, "A General Network Theorem with Applications", *Philips Res. Informe*, n.º 7, pp. 259-269.
- G. C. Temes y D. A. Calahan, "Computer Aided Network Optimization—The State of the Art", *Proc. IEEE*.

QUINTA PARTE

Circuitos activos

CAPÍTULO 23

Amplificadores operacionales

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

23.1 Amplificadores operacionales ideales

23.2 Configuraciones básicas de los amplificadores operacionales

- 23.2.1 Inversor
- 23.2.2 No inversor
- 23.2.3 Amplificador diferencial

23.3 Aplicaciones de las configuraciones básicas

- 23.3.1 Amplificador sumador inversor
- 23.3.2 Mezclador de audio
- 23.3.3 Amplificador promediador inversor

23.4 Características de los amplificadores operacionales

- 23.4.1 Características de CD
- 23.4.2 Características de CA

23.5 Amplificador de instrumentación

23.6 Aplicaciones lineales

- 23.6.1 Diferenciador
- 23.6.2 Integrador

23.7 Aplicaciones no lineales

- 23.7.1 Comparador
- 23.7.2 Detector de paso por cero
- 23.7.3 Amplificador logarítmico
- 23.7.4 Circuitos antilogarítmicos

23.1 AMPLIFICADORES OPERACIONALES IDEALES

Los amplificadores operacionales fueron lanzados al mercado a principios de la década de 1940. Se diseñaron con tubos de vacío y se utilizaron para realizar adiciones, sustracciones y otras operaciones matemáticas; de aquí el nombre "amplificador operacional" o "amp op".

El **amplificador operacional** es un amplificador de acoplamiento directo de alta ganancia que tiene asimismo la capacidad de retroalimentación externa. A través de esta última se puede controlar la respuesta del amplificador en forma virtualmente independiente de sus parámetros internos. En la figura 23-1a se representa un amp op típico.

Las terminales de entrada rotuladas como $(-)$ y $(+)$ se denominan *terminales de inversión y de no inversión*, respectivamente. Estas terminales se conocen también como terminales de entrada diferencial porque el voltaje de salida v_0 depende de la diferencia de voltaje entre ellas. Esto es:

$$v_0 = A_0(v_2 - v_1) \quad (23-1)$$

donde A_0 es la ganancia de voltaje de ciclo abierto del amp op.

El modelo de circuito equivalente del amp op se muestra en la figura 23-1b, donde r_i representa la resistencia de entrada y r_0 la resistencia de salida del amplificador operacional. Algunos valores típicos son $A_0 > 100\,000$, $r_i > 100\text{ k}\Omega$, $r_0 < 100\text{ }\Omega$.

El amplificador operacional ideal posee las siguientes características:

1. Ganancia de ciclo abierto $A_0 = \infty$.
2. Resistencia de entrada $r_i = \infty$.
3. Resistencia de salida $r_0 = 0$.
4. Ancho de banda $BW = 0$.
5. El voltaje de salida es cero cuando el voltaje de entrada es cero; esto es, $v_0 = 0$ cuando $v_i = 0$.

Tomando como base estas características ideales se pueden deducir otras dos propiedades muy importantes:

6. Dado que la resistencia de entrada es infinita, no fluye corriente en las terminales de entrada del amplificador.
7. Cuando se emplea la retroalimentación, el voltaje de entrada diferencial se reduce a cero.

23.2 CONFIGURACIONES BÁSICAS DE LOS AMPLIFICADORES OPERACIONALES

Las tres configuraciones básicas de los amplificadores operacionales son:

1. La configuración de inversión, el *inversor*.
2. La configuración de no inversión, el *no inversor*.
3. La configuración diferencial.

Prácticamente todos los otros circuitos de amp op se basan de alguna forma en estas configuraciones^{1,4}.

23.2.1 Inversor

La señal de entrada se aplica a la terminal de inversión a través de una resistencia R_1 , y la salida se suministra en retroalimentación a esta terminal a través de R_2 (véase la figura 23-2). Aplicando la ley de las corrientes de Kirchhoff (KCL) en el nodo v_x , se tiene:

$$\frac{v_i - v_x}{R_1} + \frac{v_0 - v_x}{R_2} = i_b \quad (23-2)$$

Para un amp op ideal (o con características similares), $i_b = 0$. Esto significa que el voltaje de un lado a otro de la resistencia de entrada r_i es cero o que puede ser aproximadamente igual a cero. Es decir, la terminal de entrada $(-)$ se considera internamente conectada a tierra, una tierra virtual. Con estas aproximaciones, la ecuación 23-2 se convierte en:

$$\frac{v_i}{R_1} + \frac{v_0}{R_2} = 0 \quad (23-3)$$

Por tanto, la ganancia de voltaje con retroalimentación A_{CL} , llamada *ganancia de ciclo cerrado*, resulta ser:

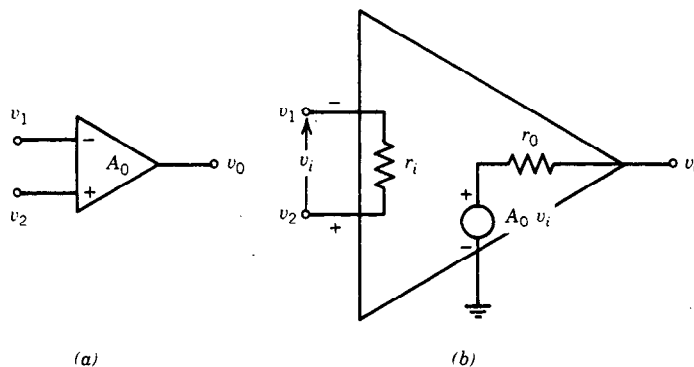


Fig. 23-1. Amplificador operacional: a) símbolo; b) circuito equivalente.

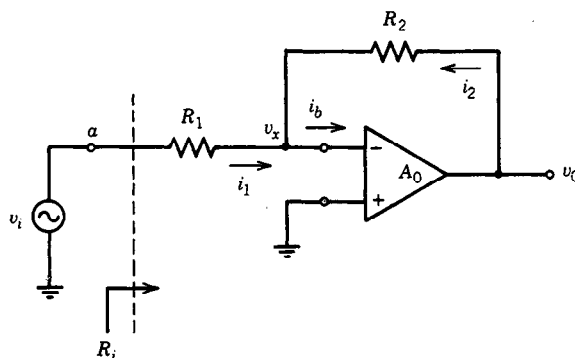


Fig. 23-2. Amplificador operacional de inversión.

$$A_{CL} = \frac{v_o}{v_i} = -\frac{R_2}{R_1} \quad (23-4)$$

Obsérvese que cuando $A_0 = \infty$ o bien $r_0 = 0$, la resistencia de salida se reduce a cero (como se esperaba).

donde el signo (-) indica la propiedad de inversión del circuito.

La resistencia de entrada R_i se determina entonces como (recuérdese que $v_x = 0$):

$$R_i = \frac{v_i}{i_1} = R_1 \quad (23-5)$$

Amplificador operacional de inversión práctico. Las ecuaciones 23-4 y 23-5 son válidas sólo si $A_0 = \infty$. Sin embargo, en un amp op práctico, $A_0 \neq \infty$, $r_i \neq \infty$ y $r_0 \neq 0$. En este caso el amplificador operacional de la figura 23-2 se sustituye por su circuito equivalente, que se ilustra en la figura 23-1b.

Basándose en el hecho de que $i_b = v_x/r_i$, $A_0 = v_o/v_x$ y $A_{CL} = v_o/v_i$, y modificando la ecuación 23-2, se determina que la ganancia de ciclo cerrado global es:

$$A_{CL} = \frac{G_1 A_0}{G_i + G_2(1 - A_0) + g_i} \quad (23-6)$$

donde $G_1 = 1/R_1$
 $G_2 = 1/R_2$
 $g_i = 1/r_i$.

Resistencias de entrada y salida. La resistencia de entrada entre la terminal a y tierra se obtiene como:

$$R_i = R_1 + r_i \parallel R_2 \quad (23-7)$$

donde:

$$R_i = \frac{R_2 + r_0}{1 + A_0}$$

La resistencia de salida R_0 entre la terminal de salida y tierra es:

$$R_0 = \frac{v_o}{i_o} = 1 \left[\frac{1 + R_1 A_0 / (R_1 + R_2)}{r_0} + \frac{1}{R_1 + R_2} \right] \quad (23-8)$$

23.2.2 No inversor

La señal de entrada se aplica a la terminal de no inversión (fig. 23-3). Dado que en ninguna de las terminales de entrada fluye corriente de entrada; es decir, puesto que $r_i = \infty$ y $v_i - v_x = 0$, entonces:

$$v_i = v_x = \frac{R_1}{R_1 + R_2} v_o$$

y

$$A_{CL} = \frac{v_o}{v_i} = 1 + \frac{R_2}{R_1} \quad (23-9)$$

Por tanto, $1 \leq A_{CL} \leq \infty$ para un amplificador de no inversión (no inversor). $A_{CL} = 1$ cuando $R_2 = 0$. En esta condición se puede suprimir R_1 , y por tanto el circuito se denomina *seguidor de voltaje*.

La resistencia de entrada del amplificador de no inversión es $R_i = v_i/i_i = \infty$, ya que $i_i = 0$.

Amplificador operacional de no inversión práctico. La ecuación 23-9 es válida solamente si $A_0 = \infty$. En el caso de un amp op práctico, la ganancia de ciclo cerrado global es:

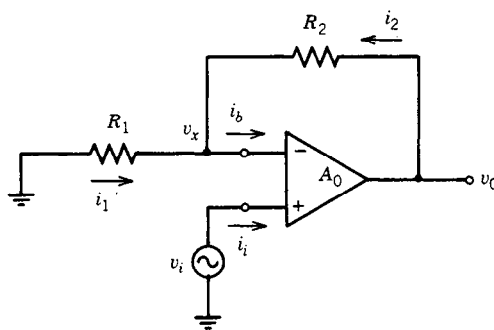


Fig. 23-3. Amplificador operacional de no inversión.

$$A_{CL} = \frac{A_0}{1 + A_0 R_1 / (R_1 + R_2)} \quad (23-10)$$

que da A_{CL} en la ecuación 23-9 cuando $A_0 \rightarrow \infty$.

Resistencias de entrada y salida. La resistencia de entrada definida como $R_i = v_i / i_i$ es:

$$R_i = \frac{A_0 r_i R_1}{R_1 + R_2} \quad (23-11)$$

y la resistencia de salida es:

$$R_o = \frac{v_o}{i_o} = 1 \left[\frac{R_1 + R_2 + r_i A_0}{r_o (R_1 + R_2)} + \frac{1}{R_1 + R_2} \right] \quad (23-12)$$

Obsérvese que cuando A_0 o r_i tienden a infinito, $R_i \rightarrow \infty$ y $R_o \rightarrow 0$ (como se esperaba).

23.2.3 Amplificador diferencial

El amp op diferencial es una combinación de las dos configuraciones anteriores (véase la figura 23-4). Mediante la superposición se puede demostrar que:

$$v_o = \frac{R_{22}}{R_{21}} v_2 - \frac{R_{12}}{R_{11}} v_1 \quad (23-13)$$

Ajustando R_{21} y R_{22} de manera que $R_{22} = R_{12} = R_2$ y $R_{21} = R_{11} = R_1$, la ecuación 23-13 produce:

$$A_{CL} = \frac{v_o}{v_2 - v_1} = \frac{R_2}{R_1} \quad (23-14)$$

Ésta es la ganancia del amplificador para señales de modo diferencial; es decir, para $v_1 \neq v_2$.

En teoría, la salida de un amplificador diferencial ideal debe estar dada por:

$$v_o = A_{CL}(v_2 - v_1) \quad (23-15)$$

Es decir, una señal cualquiera común a ambas entradas no deberá tener efecto sobre v_o . La cantidad que se utiliza para medir cuánto se suprime la señal de modo común respecto al voltaje diferencial de entrada se llama *razón de rechazo de modo común* (CMRR, de *common mode rejection ratio*). Sean $A_1 = -(R_{12})/(R_{11})$ y $A_2 = (R_{22})/(R_{21})$ y sean $A_d = (A_2 - A_1)/2$ y $A_c = A_1 + A_2$. La CMRR se define como:

$$CMRR = \left| \frac{A_d}{A_c} \right| \text{ o bien } CMRR_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| \quad (23-16)$$

y se puede demostrar que:

$$v_o = A_d v_d \left(1 + \frac{1}{CMRR} \cdot \frac{v_c}{v_d} \right) \quad (23-17)$$

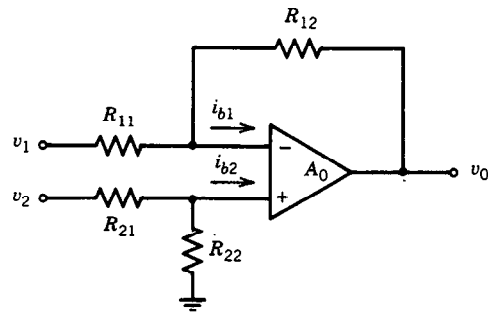


Fig. 23-4. Amplificador operacional diferencial.

donde $v_d = v_2 - v_1$ y $v_c = (v_1 + v_2)/2$. Se puede observar de la ecuación 23-17 que el amplificador debe diseñarse de modo que $CMRR \gg v_c/v_d$ a fin de que la señal de modo común se pueda rechazar en forma efectiva.

Resistencia de entrada. Las resistencias de entrada de las terminales de inversión y de no inversión no son las mismas. Están dadas por:

$$R_i \text{ [para (-) entrada]} = R_{11} \quad (23-18)$$

$$R_i \text{ [para (+) entrada]} = R_{21} + R_{22} \quad (23-19)$$

23.3 APLICACIONES DE LAS CONFIGURACIONES BÁSICAS

Las aplicaciones de las configuraciones básicas son incontables. Aquí sólo se estudiarán algunos circuitos.

23.3.1 Amplificador sumador inversor

La salida de un amplificador sumador inversor (fig. 23-5) es proporcional a la suma lineal de los voltajes de entrada.

Dado que $v_x = 0$, la aplicación de la KCL al nodo x da como resultado:

$$\frac{v_1}{R_{11}} + \frac{v_2}{R_{12}} + \frac{v_3}{R_{13}} = - \frac{v_o}{R_2}$$

o bien:

$$v_o = - \left(\frac{R_2}{R_{11}} v_1 + \frac{R_2}{R_{12}} v_2 + \frac{R_2}{R_{13}} v_3 \right) \quad (23-20)$$

Obsérvese que cada entrada es escalada en forma independiente por R_2 , R_{11} , R_{12} , R_{13} .

23.3.2 Mezclador de audio

El aislamiento es una característica importante de la configuración que se muestra en la figura 23-5. El aislamiento es el resultado del hecho de que cada fuente de señales busca el potencial de tierra virtual en el nodo de suma x . Por tanto, las señales de entrada v_1 ,

v_2 , v_3 no interactúan. Ésta es una característica muy deseable, en particular para un mezclador de audio. Así, la intensidad de cada señal puede controlarse en forma independiente de las otras ajustando la resistencia en la trayectoria de la señal.

23.3.3 Amplificador promediador inversor

La salida de un amplificador promediador es proporcional al promedio de todas las señales de entrada. Este proceso de promediación se realiza mediante el ajuste de las resistencias de entrada R_{11} , R_{12} , R_{13} y R_2 , como en la figura 23-5. Por ejemplo, si $R_{11} = R_{12} = R_{13} = R$ y $R_2 = R/3$, entonces la ecuación 23-20 produce:

$$v_0 = -(v_1 + v_2 + v_3)/3 \quad (23-21)$$

que es el resultado que se buscaba.

23.4 CARACTERÍSTICAS DE LOS AMPLIFICADORES OPERACIONALES

Los fabricantes especifican las características eléctricas pertinentes de sus amplificadores operacionales. Por lo general ofrecen esta información en hojas de datos como valores nominales máximos o mínimos, o valores típicos. Estas características se pueden dividir en características de CD y CA. Los dos tipos se repasan en esta sección.

23.4.1 Características de CD

Resulta muy aconsejable el conocimiento de las siguientes características de CD para comprender el comportamiento de un amplificador operacional en un circuito, a fin de eliminar o reducir en todo lo posible los errores que provocan.

Voltaje de desnivel. El amplificador operacional ideal produce un voltaje de salida cero para una entrada diferencial cero. Sin embargo, las imperfecciones inevitables en los componentes del circuito contenidos en los amplificadores reales producen un voltaje en la salida cuando el voltaje de entrada es cero. Esta tensión recibe el nombre de voltaje de desnivel (o de error) de salida. La tensión de entrada diferencial que se requiere entre las terminales de entrada para obtener una salida cero se conoce como voltaje de desni-

vel (o de error) de entrada, V_{os} . El efecto que tiene este voltaje en un inversor se puede observar a partir de la siguiente ecuación:

$$v_0 = \left(1 + \frac{R_2}{R_1}\right)V_{os} - \frac{R_2}{R_1}v_i \quad (23-22)$$

donde $(1 + R_2/R_1)$ se denomina *ganancia de ruido*. El efecto del voltaje de desnivel de entrada se puede reducir agregando un pequeño voltaje de CD en la entrada y ajustando su magnitud y polaridad para producir un voltaje de salida cero cuando $v_i = 0$. Este proceso se conoce como anulación del voltaje de desnivel de salida. En algunos amp op se incorporan terminales especiales para anular el voltaje de desnivel de salida. Si no se dispone de estas terminales se pueden aplicar las técnicas de anulación, conocidas como técnicas de anulación universal, que se muestran en la figura 23-6 para amplificadores de inversión y de no inversión.

Corriente de polarización de entrada. En un amp op ideal, las corrientes de entrada son cero. En realidad, las terminales de entrada conducen pequeñas cantidades de corrientes CD I_{b1} e I_{b2} para polarizar los transistores internos. La corriente de polarización de entrada de un amplificador operacional se define como el promedio de dos corrientes de entrada cuando la salida se anula a cero; es decir:

$$I_b = (I_{b1} + I_{b2})/2 \quad (23-23)$$

Para un amp op típico esta corriente se encuentra en el intervalo de 10 a 100 nA. En la figura 23-7 se presenta la cancelación del efecto que tiene la corriente de polarización de entrada sobre la salida.

Como sucede con el voltaje de desnivel de entrada, la corriente de polarización de entrada varía con la temperatura. Sin embargo, si se hacen idénticas las resistencias "vistas" por ambas entradas, se pueden despreciar los cambios de la corriente de polarización de entrada con la temperatura.

Corriente de desnivel de entrada. La diferencia en magnitudes entre I_{b1} e I_{b2} se denomina corriente de desnivel de entrada, I_{os} :

$$I_{os} = |I_{b1} - I_{b2}| \quad (23-24)$$

Para minimizar el error en el voltaje de salida debido a la corriente de desnivel se conecta un resistor R_b , que

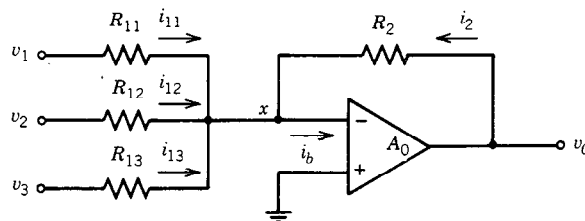


Fig. 23-5. Amplificador sumador inversor.

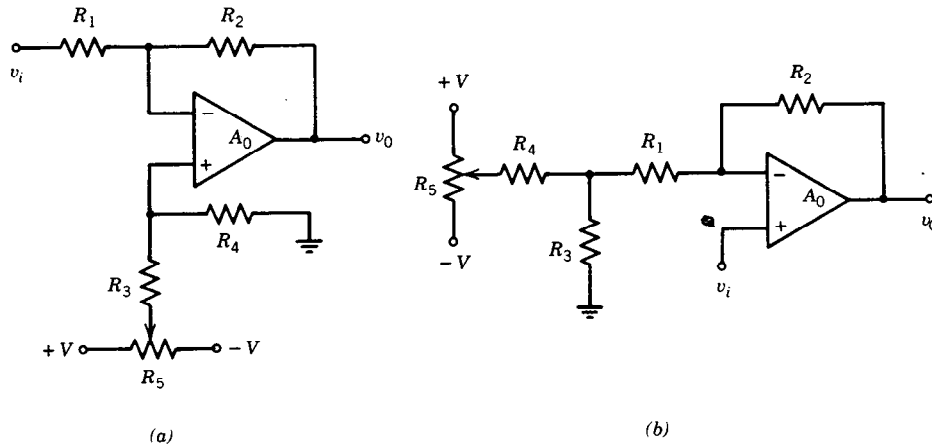


Fig. 23-6. Circuitos de anulación universal de voltajes de desnivel: a) amp op de inversión; b) amp op de no inversión.

se muestra en la figura 23-7. La I_{os} típica es menor del 25% de la corriente de polarización de entrada I_b , que se define en la ecuación 23-23.

23.4.2 Características de CA

La operación de CA de un amplificador operacional no está libre de error. Los errores dependen de si el voltaje de salida de CA es una señal pequeña o grande. Si sólo están presentes señales de salida de CA pequeñas, el desempeño del circuito se ve limitado por el ruido y la respuesta a la frecuencia del amp op. Si están presentes señales de salida de CA grandes, entonces la característica del amp op, llamada velocidad de respuesta, afecta el desempeño del amp op.

Respuesta a la frecuencia. La ganancia de ciclo abierto de un amp op varía con la frecuencia, lo que hace que el dispositivo sea útil solamente en un intervalo finito de frecuencias.

En la figura 23-8 se presenta una respuesta típica de ganancia de ciclo abierto en función de la frecuencia y fase de un amp op. Obsérvese que la ganancia de ciclo abierto es prácticamente constante en bajas frecuencias. Esta ganancia constante recibe el nombre de ganancia de CD, o A_{CD} . A medida que aumenta la frecuencia disminuye la ganancia del amplificador operacional, lo que hace que el ancho de banda del dispositivo sea limitado. Esta limitación se debe a las inevitables capacitancias parásitas inherentemente internas en el amplificador operacional.

Obsérvese que la respuesta a la ganancia tiene dos puntos de esquina (B y C) y en 10 y 10^6 Hz. Se dice que estos puntos corresponden a polos de la función de transferencia del amplificador operacional y que se determinan mediante el cálculo aproximado de la gráfica de ganancia por medio de líneas asintóticas rectas (aproximación de Bode). En los casos en los cuales la respuesta a la frecuencia de ganancia de ciclo abierto $A_o(f)$ contiene uno o dos polos, la ganancia se puede expresar, respectivamente, como:

$$A_o(f) = \frac{A_{DC}}{1 + j \frac{f}{f_p}} \quad (23-25)$$

y

$$A_o(f) = \frac{A_{DC}}{\left(1 + j \frac{f}{f_{p1}}\right)\left(1 + j \frac{f}{f_{p2}}\right)} \quad (23-26)$$

Ancho de banda, BW. El punto de baja frecuencia (E en la fig. 23-8), donde la ganancia está 3 dB por debajo del valor de CD, se denomina ancho de banda de -3dB de ciclo abierto, o frecuencia de corte, f_c . La ganancia en f_c está dada por:

$$A_c = \frac{A_{CD}}{\sqrt{2}} \quad (23-27)$$

$f_c = 10$ Hz en la figura 23-8a.

Ancho de banda de ganancia unitaria, B_u . La frecuencia a la cual la ganancia es la unidad se llama ancho de banda de ganancia unitaria. $B_u = 10^6$ Hz = 1 MHz en la figura 23-8a. Si no está dado el ancho de banda de ganancia unitaria, se puede calcular por medio de:

$$B_u = \frac{0.35}{t_r} \quad (23-28)$$

donde t_r es el tiempo de ascenso transitorio en segundos y B_u está en hertz.

Velocidad de respuesta. En el comportamiento dinámico de señal fuerte (gran amplitud) del amplificador, es importante saber con qué velocidad puede cambiar la salida cuando se aplica una señal fuerte a sus entradas. La máxima velocidad de cambio del voltaje de salida del amp op se llama velocidad de respuesta. La velocidad de respuesta de un amplificador operacional representa la máxima pendiente que

puede tener la respuesta transitoria. Sus valores típicos van de 0.1 V/ μ s a más de 1 000 V/ μ s. En el apéndice de este capítulo se muestra una hoja de datos típica de un amp op, del μ A741.

23.5 AMPLIFICADOR DE INSTRUMENTACIÓN

El amplificador de instrumentación es un amp op diferencial de alta exactitud que puede amplificar fielmente señales de bajo nivel en presencia de ruido intenso de modo común. Otras características son alta impedancia de entrada, bajos desnivel (desequilibrio global) y deriva, baja no linealidad, ganancia estable y baja impedancia de salida.

El amplificador de instrumentación que se ilustra en la figura 23-9 tiene estas propiedades. La alta impedancia de entrada en ambas entradas es garantizada por el uso de amplificadores operacionales A_1 y A_2 en configuraciones no inversoras. Cuando el amplificador diferencial A_3 está equilibrado, se obtiene una CMRR alta. Mediante el uso de la superposición, se encuentra que los voltajes en a y b debidos a las entradas v_1 y v_2 son:

$$v_a = \left(1 + \frac{R_1}{R_G}\right) v_1 - \frac{R_1}{R_G} v_2 \quad (23-29)$$

$$v_b = \left(1 + \frac{R_3}{R_G}\right) v_2 - \frac{R_3}{R_G} v_1 \quad (23-30)$$

Si el amplificador operacional A_3 está equilibrado, es decir, si $R_5 R_6 = R_4 R_7$ y si $R_1 = R_3$, entonces la salida v_0 es:

$$v_0 = \frac{R_5}{R_6} \left(1 + \frac{2R_1}{R_G}\right) (v_2 - v_1) \quad (23-31)$$

Por tanto, la ganancia del amplificador completo puede ser modificada por un solo resistor R_G , como lo indica la línea discontinua de la figura 23-9. Sin embargo, obsérvese que la variación de la ganancia no es

lineal con respecto a R_G . La ganancia del amplificador de instrumentación que se ilustra en la figura 23-10 se puede modificar en forma lineal con respecto a R_G . En este caso, la entrada de los amp op A_1 y A_2 está en ganancia unitaria.

La ganancia del amplificador es controlada por el amp op extra A_4 , y puede demostrarse que la salida está dada por:

$$v_0 = -\frac{R_G}{R_2} (v_1 - v_2) \quad (23-32)$$

Por tanto, la ganancia del circuito se ajusta linealmente por medio del potenciómetro R_G . No obstante, la resistencia de salida de A_4 provoca un desacoplamiento en los resistores, que degrada la CMRR. El efecto de esta resistencia de salida se minimiza con la retroalimentación a bajas frecuencias, pero tiene un efecto significativo a altas frecuencias.

23.6 APLICACIONES LINEALES

En muchos circuitos de amplificadores operacionales el objetivo consiste en obtener una relación lineal entre señales de entrada y salida. Aquí solamente se presentarán el diferenciador y el integrador como aplicaciones lineales de amp op.

23.6.1 Diferenciador

Un diferenciador ideal produce un voltaje de salida proporcional a la derivada del voltaje de entrada. El circuito diferenciador básico se ilustra en la figura 23-11a. Dado que la corriente de entrada del amp op ideal es cero y la retroalimentación a través de R_f mantiene una conexión a tierra virtual en la terminal de inversión, entonces:

$$i(t) = C_1 \frac{dv_i(t)}{dt} \quad \text{y} \quad v_0(t) = -i(t)R_f \quad (23-33)$$

Por tanto:

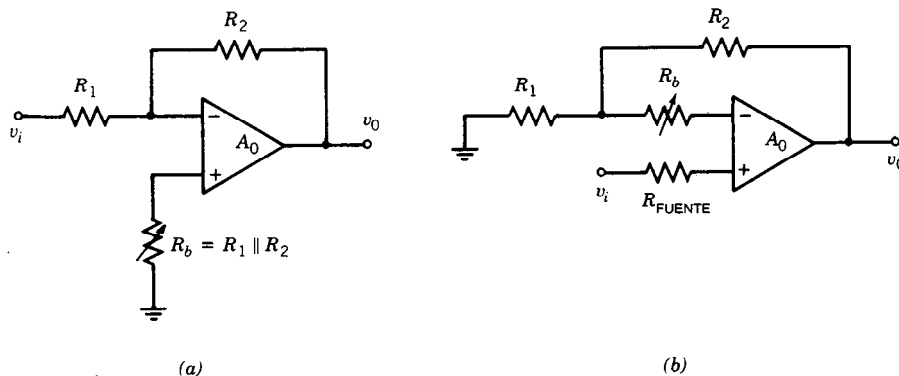


Fig. 23-7. Cancelación del efecto de la corriente de polarización de entrada en la salida de un a) amp op de inversión, b) amp op de no inversión.

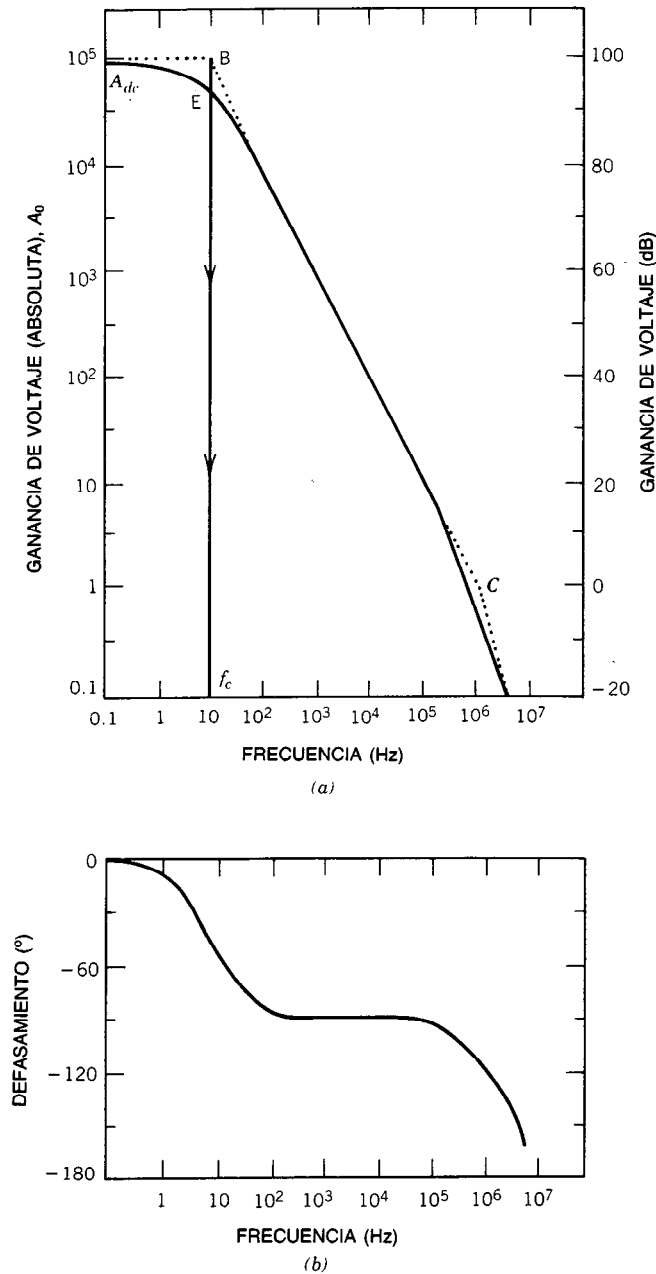


Fig. 23-8. Respuesta a la frecuencia de un amp op: a) gráfica de ganancia de ciclo abierto; b) gráfica de defasamiento.

$$v_0(t) = -R_f C_1 \frac{dv_i(t)}{dt} \quad (23-34)$$

La magnitud de la ganancia de este diferenciador ideal en el dominio de la frecuencia está dada por:

$$|A_{CL}(f)| = \left| \frac{v_0(f)}{v_i(f)} \right| = 2\pi R_f C_1 f \quad (23-35)$$

De este modo, la ganancia de ciclo cerrado varía linealmente con la frecuencia. El problema que se tiene con este diferenciador básico, pese a ello, es la impedancia de entrada del circuito. Es una capacitancia pura, que no es aceptable para la mayor parte de las fuentes de señales. Por otra parte, el ruido de alta frecuencia opacaría la señal diferenciada, y el circuito podría presentar una tendencia a la inestabilidad.

El circuito modificado de la figura 23-11b es el medio predilecto para eliminar estos problemas. Se incluye R_2 para evitar que la corriente de polarización de entrada produzca un desnivel de CD en la salida del amp op. El capacitor C_2 es necesario para derivar el ruido térmico de R_2 a tierra. Si no se incluye C_f , la ganancia de ciclo cerrado resulta ser:

$$A_{CL}(f) = \frac{-j(f/f_d)}{1 + j(f/f_1)} \quad (23-36)$$

donde:

$$f_d = 1/(2\pi R_f C_1), \quad f_1 = 1/(2\pi R_1 C_1) \quad (23-37)$$

La verdadera diferenciación se logra con las frecuencias $f_d \leq f \leq f_1$. Fuera de este intervalo el circuito actúa como amplificador de voltaje.

Cuando se incluye C_f , la respuesta a la frecuencia de la ganancia de ciclo cerrado es:

$$A_{CL}(f) = \frac{-i(f/f_d)}{[1 + i(f/f_1)][1 + i(f/f_2)]} \quad (23-38)$$

donde $f_2 = 1/2\pi R_f C_f$.

Obsérvese que la inclusión de R_1 y C_f introdujo dos polos, uno debido a R_1 y el otro debido a C_f . Esto da por resultado un sistema estable y reduce el ruido de alta frecuencia.

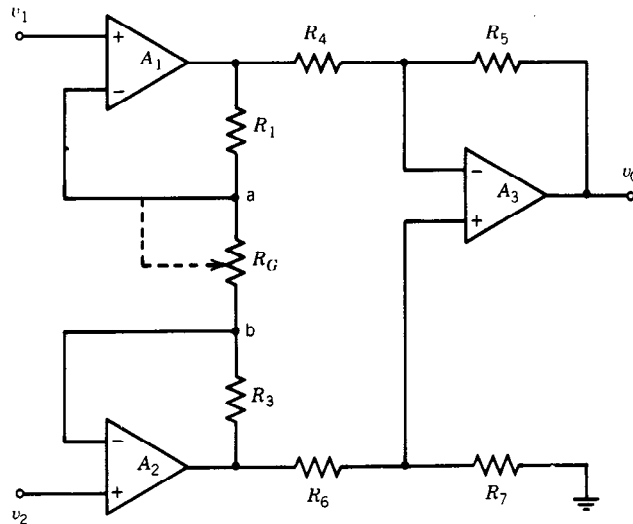


Fig. 23-9. Amplificador de instrumentación de entrada diferencial de ganancia variable.

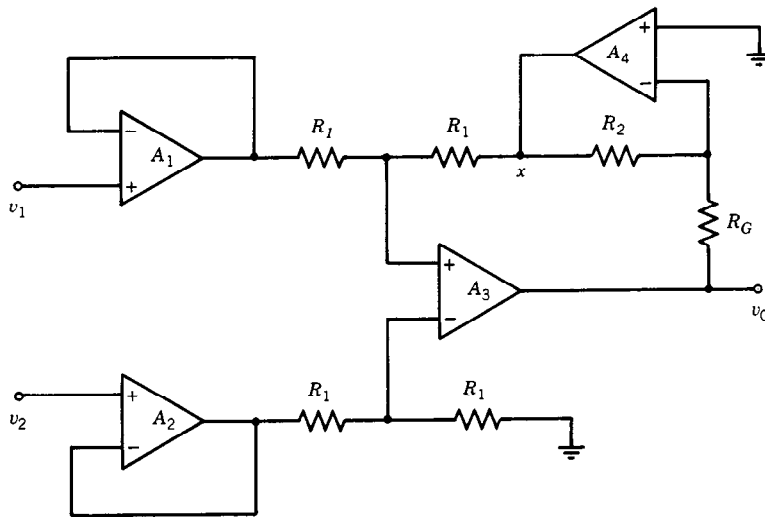


Fig. 23-10. Amplificador de instrumentación de ganancia lineal controlada.

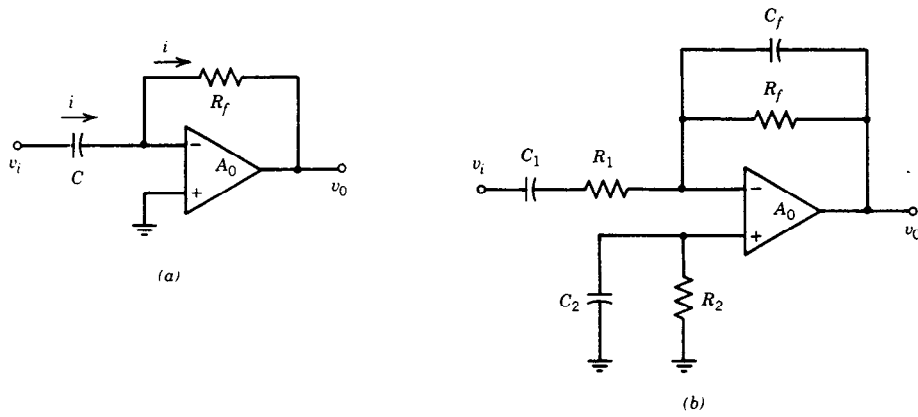


Fig. 23-11. Circuito diferenciador: a) básico; b) modificado.

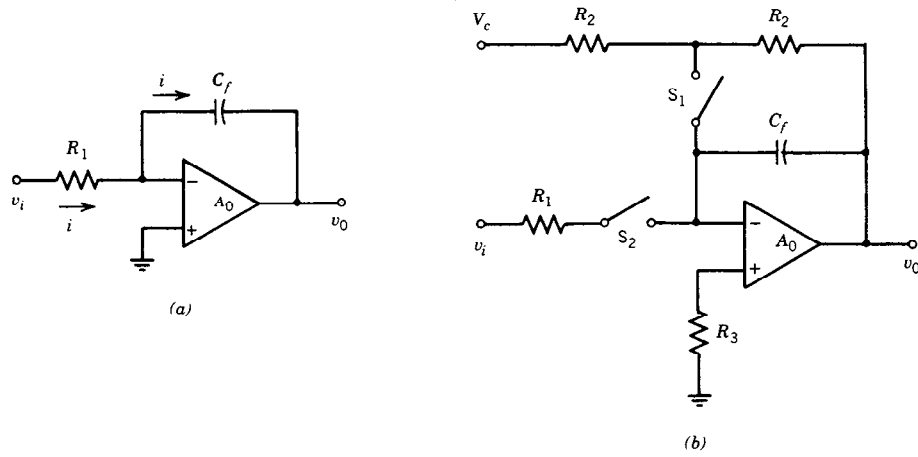


Fig. 23-12. Circuito integrador: a) básico; b) con recolocación manual.

23.6.2 Integrador

Un integrador ideal produce un voltaje de salida proporcional a la integral de la señal de voltaje de entrada. El circuito integrador básico se ilustra en la figura 23-12a. La retroalimentación hacia el amp op es debida al capacitor C_f , que mantiene una conexión a tierra virtual en la entrada de inversión del amp op. Por tanto:

$$v_0(t) = -\frac{1}{C_f} \int_0^t i(\tau) d\tau + v_0(0) \quad (23-39)$$

donde:

$$i(t) = -\frac{v_i(t)}{R_1}$$

y de este modo:

$$v_0(t) = -\frac{1}{R_1 C_f} \int_0^t v_i(\tau) d\tau + v_0(0) \quad (23-40)$$

La magnitud de la ganancia en el dominio de la frecuencia está dada entonces por:

$$|A_{CL}(f)| = \left| \frac{V_0(f)}{V_i(f)} \right| = \frac{1}{2\pi R_1 C_f f} \quad (23-41)$$

La ganancia y el ancho de banda finitos afectan la respuesta del integrador. Las fuentes de error de un integrador son el voltaje de desnivel de entrada V_{os} y la corriente de desnivel de entrada I_{os} . Debido a estos errores de CD, la salida del integrador consta de dos componentes, como se indica en la ecuación 23-42:

$$v_0(t) = \underbrace{-\frac{1}{R_1 C_f} \int v_i(t) dt}_{\text{término de la señal}} + \underbrace{\frac{1}{R_1 C_f} \int V_{os} dt + \frac{1}{C_f} \int I_{os} dt + V_{os}}_{\text{término de error}} \quad (23-42)$$

Los errores de voltaje de rampa producidos por V_{os} e I_{os} en el segundo y tercer términos de esta ecuación seguirán aumentando hasta que el amplificador alcance su voltaje de saturación (o el límite impuesto por los circuitos externos). Si no se incluye la resistencia R_3 de la figura 23-12b, el error provocado por I_{os} será sustituido por un error más grande debido a la corriente de polarización de entrada I_b .

El proceso de integración en un integrador se puede iniciar y terminar por medio de un circuito conmutador simple, en forma manual, como se ilustra en la figura 23-12b. Cuando está cerrado el interruptor S_1 , el capacitor C_f se carga y el voltaje de salida aumenta hasta el valor negativo de V_c (modo de recolocación). Si S_1 está abierto y S_2 cerrado, el circuito da inicio a la integración de la señal $v_i(t)$ comenzando en el valor de $-V_c$ (modo de integración). Si ambos interruptores se mantienen abiertos, el voltaje de salida conservará su último valor (modo de retención).

$$\frac{dv(0)}{dt} = 2, \quad v(0) = 4 \quad (23-44)$$

Se puede probar que el circuito de la figura 23-13 realizará esta ecuación diferencial.

Obsérvese que los amp op A_1 y A_2 operan como integradores y los amp op A_3 y A_4 como sumadores.

23.7 APLICACIONES NO LINEALES

A pesar de que en muchas aplicaciones analógicas se buscan relaciones lineales, la mayor parte de las operaciones de cálculo analógicas requieren características no lineales. Para que sean de utilidad, éstas se consideran lineales en ciertos intervalos limitados. Entre las aplicaciones no lineales de procesamiento de señales se cuentan los comparadores, amplificadores logarítmicos y antilogarítmicos, etc. Si se emplean elementos no

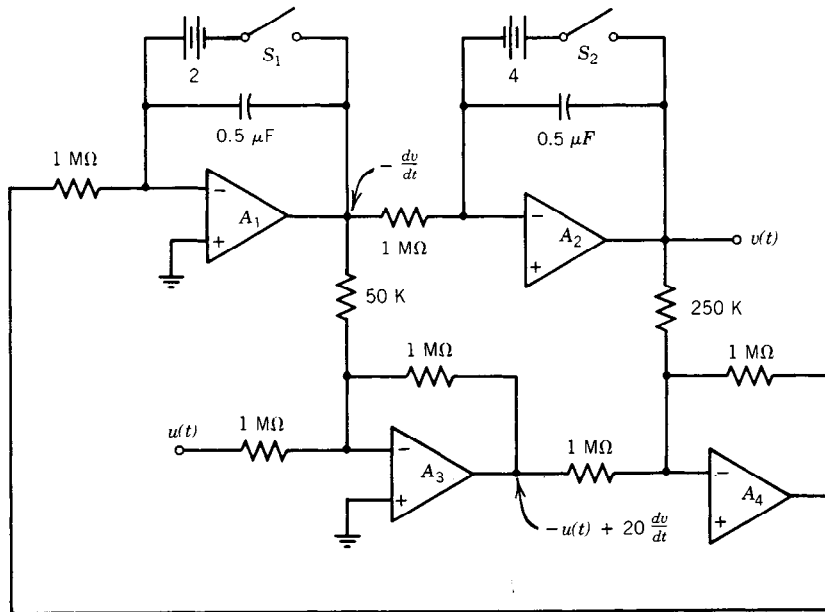


Fig. 23-13. Computadora analógica que resuelve la ecuación 23-43.

Para que un integrador sea óptimo, el capacitor de retroalimentación se debe elegir con una corriente de fuga por el dieléctrico menor que la corriente de polarización del amp op. Asimismo, en la integración a largo plazo se utilizan amp op estabilizados por un interruptor (cortador) periódico.

A modo de ejemplo considérese la implementación de una ecuación diferencial de segundo orden en una computadora analógica:

$$\frac{d^2v(t)}{dt^2} + 20 \frac{dv(t)}{dt} + 4v(t) = u(t) \quad (23-43)$$

Sean las condiciones iniciales:

lineales en la trayectoria de corrección anticipante, la de retroalimentación o ambas, es posible construir familias completas de circuitos no lineales. Por tanto, se utilizan bloques fundamentales básicos de funciones matemáticas en infinidad de aplicaciones del procesamiento de señales.

23.7.1 Comparador

Los comparadores se utilizan para comparar una señal con respecto a otra de referencia. En la figura 23-14 se muestran un comparador ideal y su característica de transferencia. La señal se aplica a la terminal de inversión (comparador de inversión).

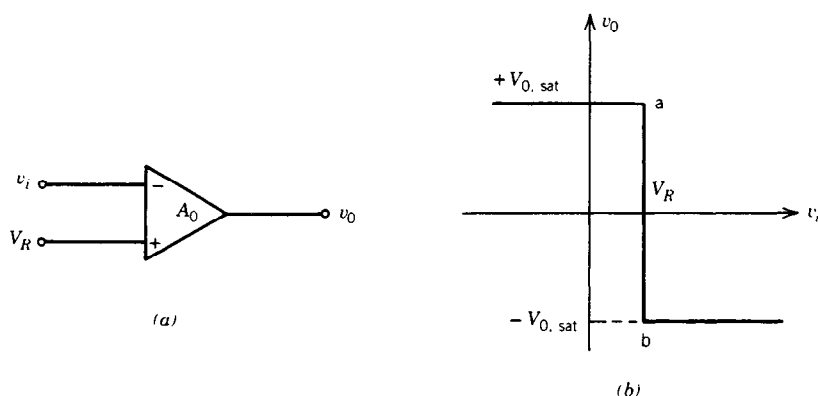


Fig. 23-14. Comparador básico: a) símbolo; b) característica de transferencia.

Por tanto:

$$v_o = \begin{cases} V_{0, \text{sat}} & \text{para } v_i < V_R \\ 0 & \text{para } v_i = V_R \\ -V_{0, \text{sat}} & \text{para } v_i > V_R \end{cases} \quad (23-45)$$

Si se intercambian v_i y V_R en la figura 23-14a, se produce un comparador de no inversión. El amp op se opera en una condición de ciclo abierto. Por tanto, la pendiente de la recta ab es infinita para un amp op ideal y A_0 para un amp op práctico. La salida está limitada por los niveles de saturación $+V_{0, \text{sat}}$ y $-V_{0, \text{sat}}$. Estos voltajes de saturación pueden ser modificados por los voltajes alimentadores que se aplican al amplificador operacional.

Por lo general se desea controlar la oscilación de la salida independientemente de los voltajes de la fuente de alimentación. En la figura 23-15 se ilustran dos de estos circuitos y sus características de transferencia.

23.7.2 Detector de paso por cero

Si V_R se hace igual a cero, la salida responderá cada vez que la entrada pase por cero. Este circuito comparador se conoce como detector de paso por cero.

23.7.3 Amplificador logarítmico

Si un dispositivo no lineal se conecta en la trayectoria de retroalimentación de un amp op, la salida del circuito es proporcional al logaritmo de la señal de entrada.

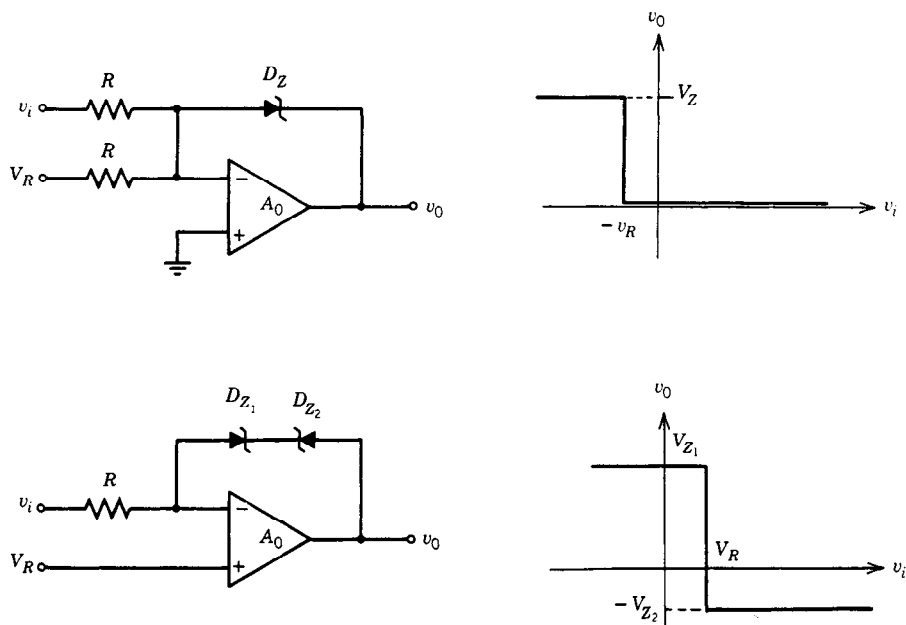


Fig. 23-15. Comparadores con limitadores de retroalimentación.

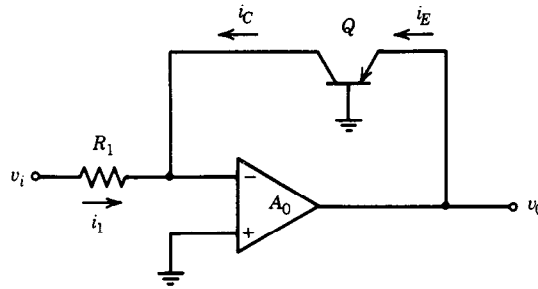


Fig. 23-16. Circuito amplificador logarítmico.

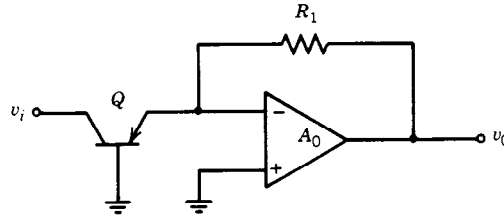


Fig. 23-17. Circuito amplificador antilogarítmico.

da (fig. 23-16). En esta configuración, el voltaje (o la corriente) de entrada determina la corriente de colector. En esencia $i_1 = -i_C$, el colector de Q está virtualmente conectado a tierra, y $v_o = v_{BE}$. El amp op proporciona la corriente i_E que se necesita. Para $h_{FE} \gg 1$, $i_C \cong i_E$ y la ecuación de Eber-Moll para un modelo de transistor bipolar produce:

$$i_C = \alpha_N I_{ES} \left[\exp\left(-\frac{qV_{EB}}{kT}\right) - 1 \right] \quad (23-46)$$

donde $v_{EB} = v_o$

α_N = ganancia de corriente normal (en sentido directo)

I_{ES} = corriente de saturación inversa

$k = 1.380 \times 10^{-23} \text{ J}^\circ\text{K}$ (constante de Boltzmann)

T = temperatura absoluta, K

Para $v_{BE} < 100 \text{ mV}$, se tiene:

$$i_C \cong \alpha_N I_{ES} \exp\left(-\frac{qV_{EB}}{kT}\right) \quad (23-47)$$

El amp op cumple $i_C = -i_1 = -(v_i)/(R_1)$, y:

$$v_o = -\frac{kT}{q} \ln\left(-\frac{v_i}{R_1 \alpha_N I_{ES}}\right) \quad (23-48)$$

Por tanto, el voltaje de salida es proporcional al logaritmo del voltaje de entrada. Se puede lograr un intervalo dinámico de seis a ocho décadas con este circuito. Se debe observar que el voltaje de salida v_o depende de la temperatura en virtud del factor de escala kT/q y la corriente de saturación inversa I_{ES} . Estos efectos de la temperatura se pueden reducir mediante el uso de circuitos de compensación de temperatura.

23.7.4 Circuitos antilogarítmicos

Si se intercambian las posiciones de resistor y transistor de entrada de la figura 23-16, se puede utilizar el circuito de la figura 23-17 como amplificador logarítmico inverso (antilogarítmico). Una vez más, este circuito adolece de sensibilidad a la temperatura. También se busca una salida v_o tal que:

$$v_o = K_1 e^{K_2 v_i} \quad (23-49)$$

donde K_1 y K_2 son constantes. Sin embargo, el circuito que se muestra no produce $v_o = K_1$ para $v_i = 0$. Si el amp op se compensa (balancea) con cuidado, $v_o = 0$ para $v_i = 0$. Por tanto, si el amp op se polariza adecuadamente, v_o puede hacerse igual a K_1 para $v_i = 0$. Después se deberá garantizar que la operación no sea afectada por kT/q de Q .

Entre otras aplicaciones no lineales se cuentan los multiplicadores, divisores, circuitos de ley cuadrática, etcétera. Por razones de espacio, estas aplicaciones no se considerarán aquí. El lector interesado en ellas puede consultar las referencias bibliográficas.

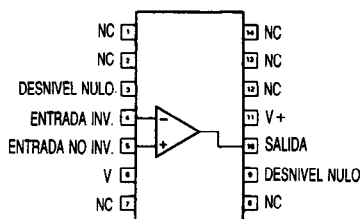
REFERENCIAS BIBLIOGRÁFICAS

1. J. G. Graeme, G.E. Tobey y L. P. Huelsman, *Operational Amplifiers, Design and Applications*, McGraw-Hill, Nueva York.
2. J. G. Graeme, *Application of Operational Amplifiers*, McGraw-Hill, Nueva York.
3. J. V. Wait, L. P. Huelsman y G. A. Korn, *Introduction to Operational Amplifier Theory and Applications*, McGraw-Hill, Nueva York.
4. J. K. Roberge, *Operational Amplifiers, Theory and Practice*, Wiley, Nueva York.

APÉNDICE 23-1. AMPLIFICADOR OPERACIONAL DE USO GENERAL (MC1458/MC1558/ μ A741/ μ A741C)

CONFIGURACIONES DE PUNTAS DE CONTACTO

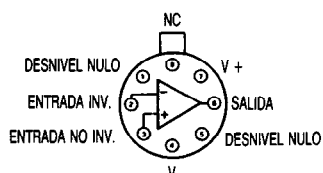
ENCAPSULADO F,N-14



NÚM. DE PIEZA

μ A741F
 μ A741N-14
 μ A741CF
 μ A741CN-14

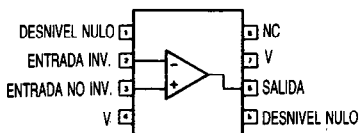
ENCAPSULADO H



NÚM. DE PIEZA

μ A741H
 μ A741CH

ENCAPSULADO N

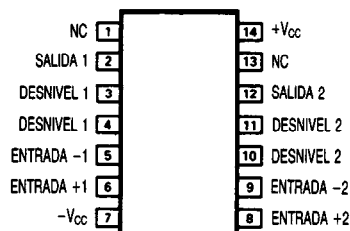


NÚM. DE PIEZA

μ A741N
 μ A741CN

μ A741/741C,
MC1458/1558-F,N,H

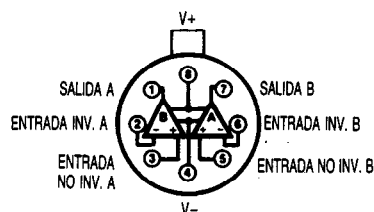
ENCAPSULADO F,N-14



NÚM. DE PIEZA

MC1458F
MC1558F
MC1458N-14
MC1558N-14

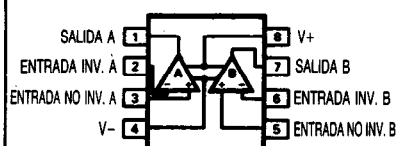
ENCAPSULADO H



NÚM. DE PIEZA

MC1458H
MC1558H

ENCAPSULADO N



NÚM. DE PIEZA

MC1458N
MC1558N

Descripción

El μ A741 es un amplificador operacional de alto rendimiento con alta ganancia de ciclo abierto, compensación interna, amplio intervalo de modo común y estabilidad térmica excepcional.

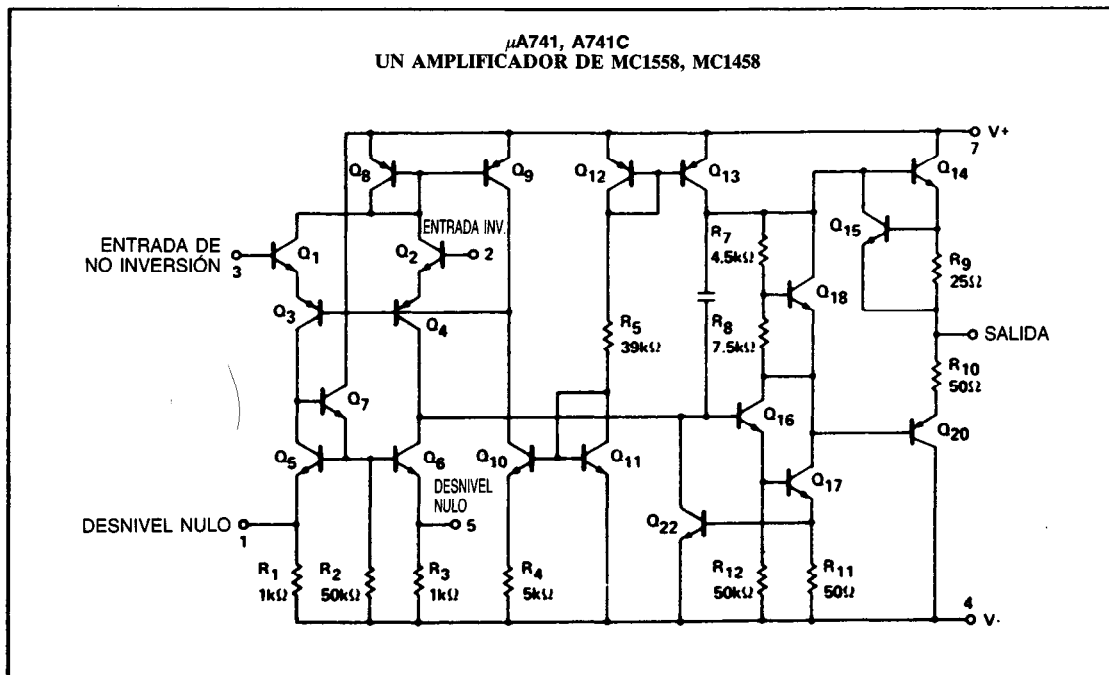
Este tipo de amplificador operacional está protegido contra cortocircuitos y hace posible la anulación del voltaje de desnivel.

El MC1558/MC1458/5A1458 consta de un par de amp op 741 en una sola pastilla.

Características

- Compensación de frecuencia interna
- Protección contra cortocircuitos
- Excelente estabilidad térmica
- Amplio intervalo de voltaje de entrada
- No hay enganche
- 1558/1458 son dos "amp op" en el espacio de un paquete 741
- MC1558 Mil std 883A,B,C disponible
- μ A741 Mil std 883A,B,C disponible

ESQUEMA EQUIVALENTE



VALORES NOMINALES MÁXIMOS ABSOLUTOS

Parámetro	Valor nominal	Unidad
Voltaje alimentador		
$\mu A741C$	± 18	V
MC1458		
$\mu A741, MC1558$	± 22	V
Disipación de energía		
interna, N-14	600	mW
Encapsulado N	500	mW
Encapsulado H ¹	800	mW
Encapsulado F	1 000	mW
Voltaje de entrada diferencial	± 30	V
Voltaje de entrada ²	± 15	V
Duración del cortocircuito de salida	Continua	
Intervalo de temperatura de operación		
$\mu A741C, MC1458$	0 a +70	°C
	-40 a +85	°C
$\mu A741, MC1558$	-55 a +125	°C
Intervalo de temperatura de almacenamiento	-65 a +150	°C
Temperatura del plomo (soldadura en 60 s)	300	°C

NOTAS

- Valores nominales basados en resistencias térmicas y exposición de la unión al ambiente de 208 °C/W, 240 °C/W, 150 °C/W, 110 °C/W para los encapsulados N-14, N, H y F, respectivamente, y una temperatura de unión máxima de 150 °C.
- Para voltajes alimentadores menores de ± 15 V, el voltaje de entrada máximo absoluto es igual al voltaje alimentador.

CARACTERÍSTICAS ELÉCTRICAS DE CD

Parámetro	Condiciones de prueba	$\mu A741$			$\mu A741C$			Unidad
		Mín	Tipo	Máx	Mín	Tipo	Máx	
V_{DES}	Voltaje de desnivel $R_S = 10k\Omega$, recalentamiento		1.0 1.0	5.0 6.0		2.0	6.0 7.5	mV mV
I_{DES}	Corriente de desnivel		20	200		20	200 300	nA nA
I_{BIAS}	Corriente de polarización de entrada Recalentamiento $T_A = +125^\circ C$ $T_A = -55^\circ C$		7.0 20	200 500				nA nA nA
V_{SAL}	Oscilación del voltaje de salida Recalentamiento $T_A = +125^\circ C$ $T_A = -55^\circ C$		80 30 300	500 500 1 500		80	500 800	nA nA nA
A_{VOL}	Ganancia de voltaje de señal fuerte $R_L = 10k\Omega$, recalentamiento $R_L = 2k\Omega$, $V_O = \pm 10V$, $R_L = 2k\Omega$, $V_O = \pm 10V$, recalentamiento	± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
	Intervalo de ajuste del voltaje de desnivel		200		20 15	200		V/mV V/mV
P_{SRR}	Razón de rechazo del voltaje alimentador		± 30			± 30		mV
$CMRR$	Razón de rechazo de modo común		10	150		10	150	$\mu V/V$ $\mu V/V$
I_{CC}	Corriente alimentadora	70	90					dB dB
			1.4 1.5 2.0	2.8 2.5 3.3		1.4	2.8	mA mA mA
V_{ENT} R_{ENT}	Intervalo de voltaje de entrada Resistencia de entrada	± 12 0.3	± 13 2.0		± 12 0.3	± 13 2.0		V M Ω
P_d	Consumo de energía		50 45 45	85 75 100		50	85	mW mW mW
R_{SAL} I_{SC}	Resistencia de salida Corriente de cortocircuito de salida		75 25			75 25		Ω mA

$T_A = 25^\circ C$, $V_S = \pm 15V$, a menos que se especifique otra cosa.

CARACTERÍSTICAS ELÉCTRICAS DE CD (continuación)

Parámetro	Condiciones de prueba	MC1558			Unidad
		Mín	Tipo	Máx	
V_{DES}	Voltaje de desnivel $R_S = 10k\Omega$, recalentamiento		1.0	5.0 6.0	mV mV
I_{DES}	Corriente de desnivel Recalentamiento		20	200 500	nA nA
I_{BIAS}	Corriente de polarización de entrada Recalentamiento		80	500 1 500	nA nA
V_{SAL}	Oscilación del voltaje de salida $R_L = 10k\Omega$, recalentamiento	± 12 ± 10	± 14 ± 13		V V
A_{VOL}	Ganancia de voltaje de señal fuerte $R_L = 2k\Omega$, $V_O = \pm 10V$, recalentamiento	50 25	100		V/mV V/mV
	Intervalo de ajuste del voltaje de desnivel		± 30		mV
P_{SRR}	Razón de rechazo del voltaje alimentador $R_S \leq 10k\Omega$		30	150	$\mu V/V$
CMRR	Razón de rechazo de modo común		70	90	dB
I_{CC}	Corriente alimentadora		2.3	5.6	mA
V_{ENT} R_{ENT}	Intervalo de voltaje de entrada Resistencia de entrada ($\mu A741$, recalentamiento)	± 12	± 13		V MQ
P_d	Consumo de energía		70	150	mW
R_{SAL} I_{SC}	Separación de canales Resistencia de salida Corriente de cortocircuito de salida		120 25		dB Ω mA

$T_A = 25^\circ C$, $V_S = \pm 15 V$, a menos que se especifique otra cosa.

CARACTERÍSTICAS ELÉCTRICAS DE CD (continuación)

Parámetro	Condiciones de prueba	MC1458			Unidad
		Mín	Tipo	Máx	
V _{DES} Voltaje de desnivel	R _S = 10kΩ R _S = 10kΩ, recalentamiento		2.0	6.0 7.5	mV mV
I _{DES} Corriente de desnivel	Recalentamiento		20	200 300	nA nA
I _{BIAS} Corriente de polarización de entrada	Recalentamiento		80	500 800	nA nA
V _{SAL} Oscilación del voltaje de salida	R _L = 10kΩ R _L = 2kΩ, recalentamiento	±12 ±10	±14 ±13		V V
A _{VOL} Ganancia de voltaje de señal fuerte	R _L = 2kΩ, V _O = ±10V R _L = 2kΩ, V _O = ±10V, recalentamiento	25 15	200		V/mV V/mV
	Intervalo de ajuste del voltaje de desnivel		±30		mV
P _{SRR} Razón de rechazo del voltaje alimentador	R _S ≤ 10kΩ		30	170	μV/V
CMRR Razón de rechazo de modo común			70	90	dB
I _{CC} Corriente alimentadora			2.3	5.0	mA
V _{ENT} Intervalo del voltaje de entrada	(μA741, recalentamiento)	±12	±13		V
R _{ENT} Resistencia de entrada					MΩ
P _d Consumo de energía			70	170	mW
I _{SC} Separación de canales Corriente de cortocircuito de salida			120 25		dB mA

T_A = 25 °C, V_S = ± 15 V, a menos que se especifique otra cosa.

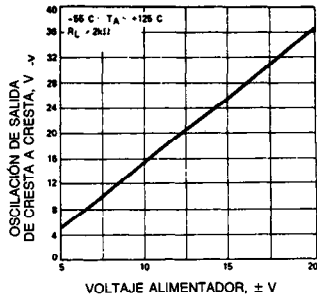
CARACTERÍSTICAS ELÉCTRICAS DE CA

Parámetro	Condiciones de prueba	μA741, μA741C			MC1558, MC1458			Unidad
		Mín	Tipo	Máx	Mín	Tipo	Máx	
Resistencia de entrada en paralelo	Ciclo abierto, f = 20 Hz				0.3			MΩ
Capacitancia de entrada en paralelo	Ciclo abierto, f = 20 Hz		1.4					pF
Impedancia de entrada de modo común	f = 20Hz					200		MΩ
Voltaje de ruido de entrada equivalente	A _V = 100, R _S = 10kΩ, B _W = 1.0kHz f = 1.0kHz					45		nV√Hz
Ancho de banda de potencia	A _V = 1, R _L = 2.0kΩ, THD ≤ 5% V _{SAL} = 20Vp-p					14		kHz
Margen de fase						65		grados
Margen de ganancia						11		dB
Frecuencia de cruce de ganancia unitaria	Ciclo abierto		1.0			1.0		MHz
Ganancia unitaria de respuesta transitoria	V _{ENT} = 20mV, R _L = 2kΩ, C _L ≤ 100pf							
Tiempo de ascenso			0.3			0.3		μs
Sobretensión			5.0			5.0		%
Velocidad de respuesta	C ≤ 100pf, R _L ≥ 2k, V _{ENT} = ±10V		0.5			0.8		V/μs

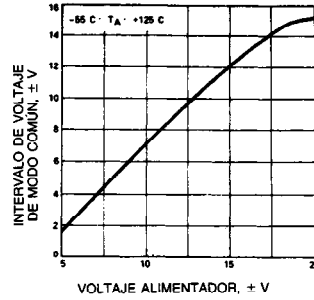
T_A = 25 °C, V_S = ± 15 V, a menos que se especifique otra cosa.

CARACTERÍSTICAS DE RENDIMIENTO TÍPICAS

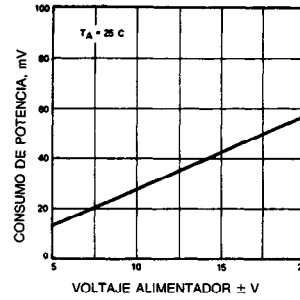
OSCILACIÓN DEL VOLTAJE DE SALIDA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



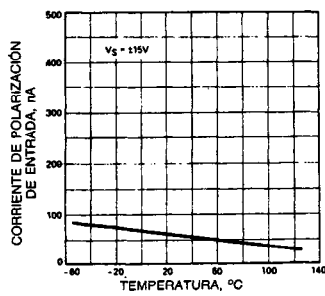
INTERVALO DEL VOLTAJE DE ENTRADA DE MODO COMÚN COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



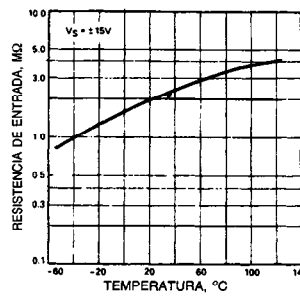
CONSUMO DE ENERGÍA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



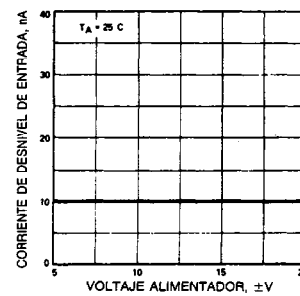
CORRIENTE DE POLARIZACIÓN DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



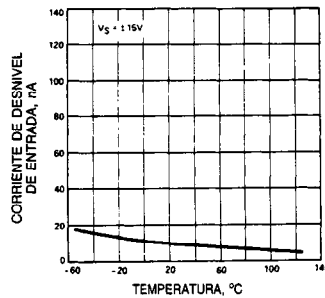
RESISTENCIA DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



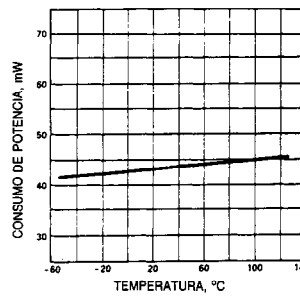
CORRIENTE DE DESNIVEL DE ENTRADA COMO FUNCIÓN DEL VOLTAJE ALIMENTADOR



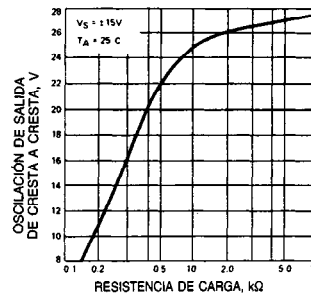
CORRIENTE DE DESNIVEL DE ENTRADA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



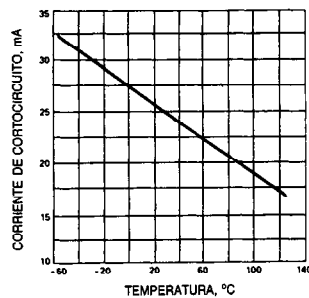
CONSUMO DE POTENCIA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



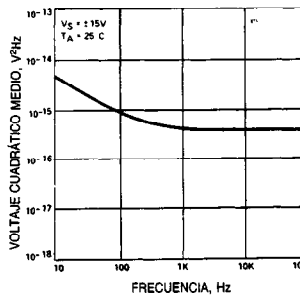
OSCILACIÓN DEL VOLTAJE DE SALIDA COMO FUNCIÓN DE LA RESISTENCIA DE CARGA



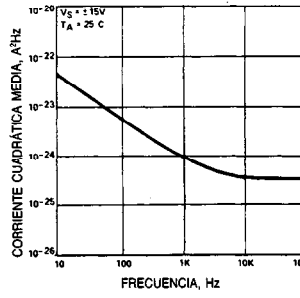
CORRIENTE DE CORTOCIRCUITO DE SALIDA COMO FUNCIÓN DE LA TEMPERATURA AMBIENTE



VOLTAJE DE RUIDO DE ENTRADA COMO FUNCIÓN DE LA FRECUENCIA

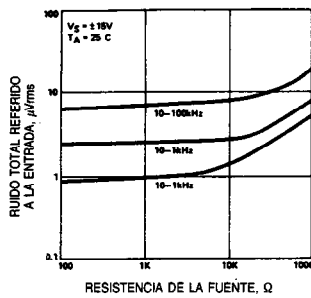


CORRIENTE DE RUIDO DE ENTRADA COMO FUNCIÓN DE LA FRECUENCIA

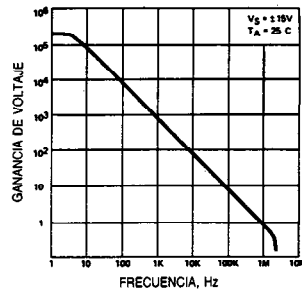


CARACTERÍSTICAS DE RENDIMIENTO TÍPICAS (continuación)

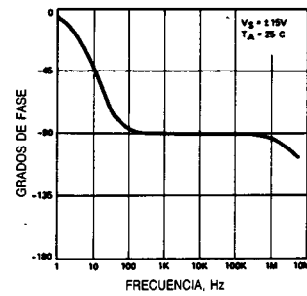
RUIDO DE BANDA ANCHA PARA ALGUNOS ANCHOS DE BANDA



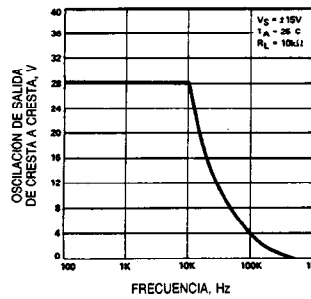
GANANCIA DE VOLTAJE DE CICLO ABIERTO COMO FUNCIÓN DE LA FRECUENCIA



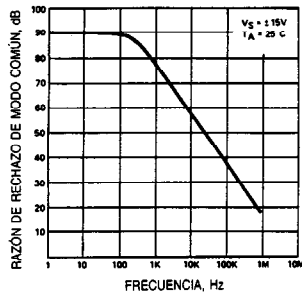
RESPUESTA DE FASE DE CICLO ABIERTO COMO FUNCIÓN DE LA FRECUENCIA



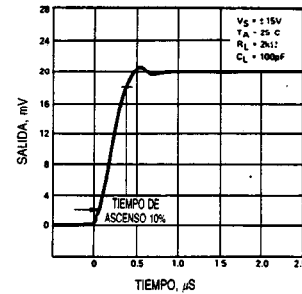
OSCILACIÓN DEL VOLTAJE DE SALIDA COMO FUNCIÓN DE LA FRECUENCIA



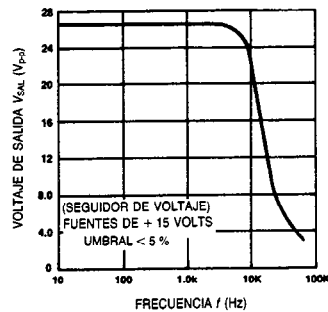
RAZÓN DE RECHAZO DE MODO COMÚN COMO FUNCIÓN DE LA FRECUENCIA



RESPUESTA TRANSITORIA



ANCHO DE BANDA DE POTENCIA (oscilación de señal fuerte en función de la frecuencia)



CAPÍTULO 24

Generadores de ondas de forma y circuitos relacionados

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

24.1 Osciladores

- 24.1.1 Osciladores sinusoidales
- 24.1.2 Osciladores no sinusoidales

24.2 Modulación

- 24.2.1 Modulación en amplitud
- 24.2.2 Modulación en frecuencia y en fase
- 24.2.3 Modulación en pulsos

24.3 Desmoduladores

- 24.3.1 Desmoduladores de AM
- 24.3.2 Desmoduladores de FM
- 24.3.3 Desmoduladores de amplitud en pulsos

24.4 Convertidores de frecuencias

- 24.4.1 Principios generales
- 24.4.2 Mezcladores
- 24.4.3 Convertidores paramétricos
- 24.4.4 Multiplicador de frecuencias

24.5 Detectores

- 24.5.1 Detector de nivel
- 24.5.2 Detector de cresta
- 24.5.3 Detector de envolvente
- 24.5.4 Detector de fase
- 24.5.5 Detector de frecuencia

24.1 OSCILADORES

Los **osciladores** son circuitos cuya salida es una señal periódica. La salida de un oscilador puede ser una señal sinusoidal o no sinusoidal, por ejemplo, una onda cuadrada o triangular. En esta sección se analizan diversos tipos de osciladores sinusoidales y no sinusoidales.

24.1.1 Osciladores sinusoidales

Varias configuraciones de circuitos producen salidas sinusoidales incluso sin la excitación por una señal de entrada. Considérese el sistema de retroalimentación que se ilustra en la figura 24-1. Se trata de un circuito de retroalimentación positiva (cap. 33). La ganancia de este circuito está dada por:

$$G = \frac{A}{1 - \beta A} \quad (24-1)$$

Como se indica en el capítulo 33, la ganancia de ciclo abierto βA tiende a la unidad, la ganancia de ciclo cerrado G tiende a infinito y se puede producir un voltaje de salida finito en ausencia de la señal de entrada.

Por tanto, la condición para que se efectúe una oscilación sinusoidal puede expresarse de la siguiente forma:

$$\beta A = |\beta A| \angle 360^\circ \quad (24-2)$$

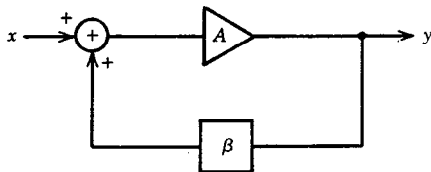
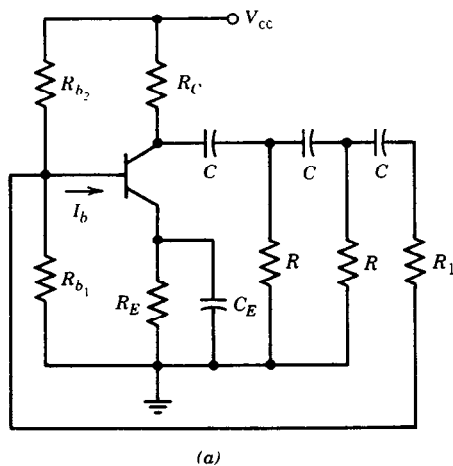
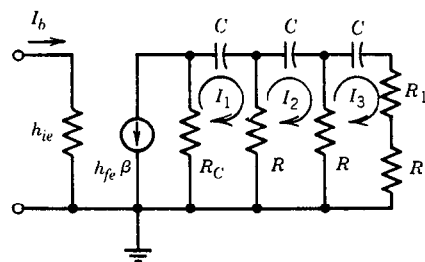


Fig. 24-1. Circuito de retroalimentación positiva.



(a)



(b)

Fig. 24-2. a) Oscilador de defasamiento de transistor. b) Circuito equivalente.

a una sola frecuencia ω_0 , donde $k = 0, 1, 2, 3, \dots$. Esto quiere decir que el amplificador de retroalimentación será inestable a una frecuencia ω_0 , pues producirá una salida sinusoidal en ausencia de entrada. Por tanto, se puede transmitir una señal de frecuencia ω_0 sin variación en su magnitud o fase.

También pueden ocurrir oscilaciones en un sistema de retroalimentación negativa. Cuando se conectan varias etapas de amplificación formando una retroalimentación negativa, los efectos reactivos en torno al ciclo pueden generar un desfase extra de 180° , lo que transforma la retroalimentación negativa en positiva y puede provocar oscilación. Se utilizan circuitos compensadores para evitar estas oscilaciones.

En la práctica, la magnitud de la ganancia de ciclo abierto $|\beta A|$ se hace ligeramente mayor que la unidad. En este caso, la amplitud de la oscilación de salida aumentará al principio. El aumento de amplitud está limitado por la no linealidad del dispositivo activo asociado con el amplificador A. La oscilación puede ser iniciada por un voltaje transitorio que se genera al activar la fuente de energía o bien por la presencia de ruido. Aquí se describen algunos circuitos osciladores sinusoidales.

Oscilador de defasamiento

Un oscilador, en términos generales, requiere retroalimentación positiva en la cual la señal de salida es enviada de regreso en fase para mantener la entrada. La etapa de emisor común de la figura 24-2 proporciona una inversión de fase de 180° entre la señal de entrada en su base y la señal de salida en su colector. La red de defasamiento RC de tres etapas proporciona un desfase extra de 180° , que cumple la condición de ángulo de fase para la oscilación.

Dado que la impedancia de entrada del transistor $R_i = h_{ie} \parallel R_b$, donde $R_b = R_1 \parallel R_2$ y es normalmente menor que R , se agrega la resistencia en serie R_1 , de manera que $R = R_i + R_1$. Por tanto, la condición para que haya oscilación es $I_3/I_b \geq 1 \angle 0$. Se determina que las ecuaciones de malla son:

$$\begin{bmatrix} R_C + R - jX_C & -R & 0 \\ -R & 2R - jX_C & -R \\ 0 & -R & 2R - jX_C \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ I_2 \\ I_C \end{bmatrix} = \begin{bmatrix} -h_{ie}I_bR_C \\ 0 \\ 0 \end{bmatrix} \quad (24-3)$$

donde $X_C = 1/\omega_0 C$, por lo que:

$$\frac{I_3}{I_b} = -\frac{R_C R^2 h_{fe}}{\Delta} \geq 1 \angle 0^\circ \quad (24-4)$$

donde Δ es el determinante de la matriz de coeficientes y está dado por:

$$\Delta = (R^3 + 3R_C R^2 - R_C X^2 - 5R X^2) - jX_C (6R^2 + 4R_C R - X_C^2) \quad (24-5)$$

La frecuencia de oscilación ω_0 se determina igualando a cero la parte imaginaria de Δ :

$$\omega_0^2 = \frac{1}{C^2(6R^2 + 4R_C R)} \quad (24-6)$$

Sustituyendo la ecuación 24-6 en la 24-4:

$$h_{fe} \geq 23 + \frac{29R}{R_C} + \frac{4R_C}{R} \quad (24-7)$$

Haciendo $\alpha = R_C/R$, el valor mínimo de h_{fe} es 44.5. Por tanto, no se puede utilizar un transistor con $h_{fe} < 44.5$ para diseñar este oscilador.

Los osciladores de defasamiento son útiles para generar frecuencias de audio. Para generar frecuencias mayores que éstas, se deberán utilizar otros tipos de osciladores.

Oscilador de puente de Wien

El oscilador de puente de Wien, que se muestra en la figura 24-3, es otro ejemplo de oscilador RC.

Los resistores R_1 y R_2 se utilizan para estabilizar la amplitud. A partir de esta figura se puede llegar a las siguientes expresiones:

$$v_0 = A(v_y - v_x) \quad (24-8)$$

$$v_x = \frac{R_2}{R_1 + R_2} v_0 \quad (24-9)$$

$$v_y = \frac{Z_2}{Z_1 + Z_2} v_0 = \frac{j\omega CR}{1 - \omega^2 C^2 R^2 + j\omega^3 CR} v_0 \quad (24-10)$$

y la ganancia de ciclo abierto:

$$\beta A = \frac{v_0}{v'_0} \quad (24-11)$$

o bien:

$$\beta A = A \left[\frac{j\omega CR}{1 - \omega^2 C^2 R^2 + j\omega^3 CR} - \frac{R_2}{R_1 + R_2} \right] \quad (24-12)$$

Para determinar la frecuencia de oscilación, es decir, para cumplir la condición de ángulo de fase para la oscilación, la parte imaginaria de la ecuación 24-12 se hace cero. Por tanto:

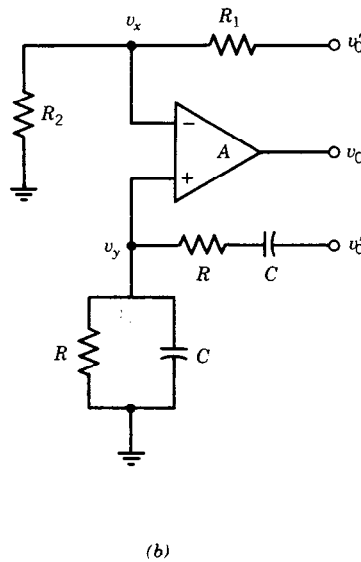
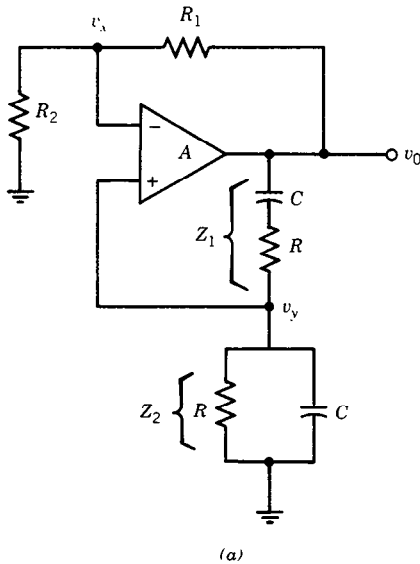


Fig. 24-3. a) Circuito oscilador de puente de Wien. b) Circuito rediseñado para determinar la ganancia de ciclo abierto βA .

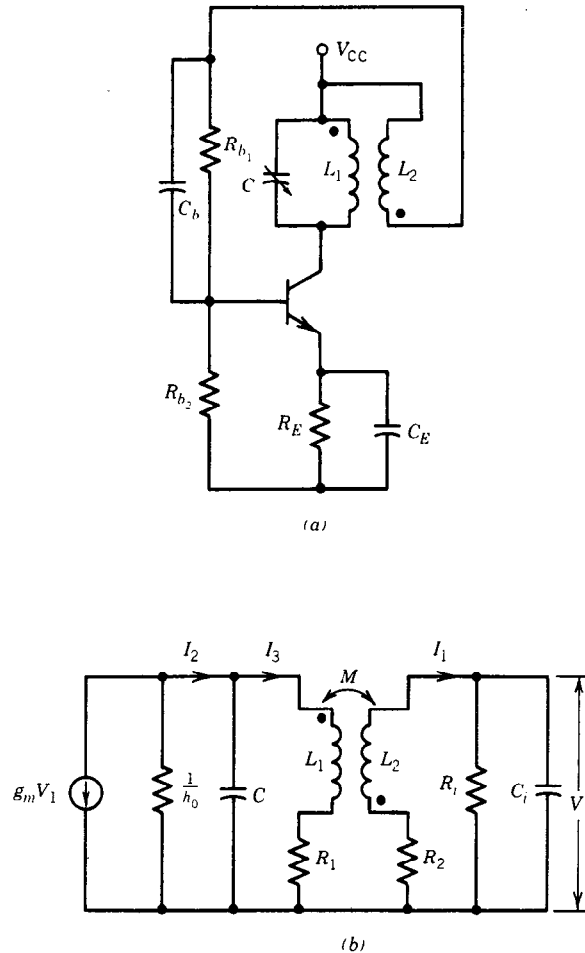


Fig. 24-4. a) Oscilador de colector sintonizado. b) Circuito equivalente.

$$\omega_0 = \frac{1}{CR} \quad (24-13)$$

Sustituyendo la ecuación 24-13 en la 24-12 para determinar la condición de magnitud $|\beta A| \geq 1$ se obtiene:

$$A \geq \frac{3(R_1 + R_2)}{R_1 - 2R_2} \quad (24-14)$$

La sintonización se puede lograr variando los capacitores C , los resistores R o ambos. Sin embargo, obsérvese que cuando R_1 tiende a $2R_2$, la ganancia requerida tiende a infinito.

Para que la distorsión sea baja, se debe limitar la amplitud de oscilación. Esto se puede hacer empleando como R_1 un resistor no lineal tal que a medida que aumenta la amplitud de oscilación, R_1 disminuya para forzar la condición $R_1 \cong 2R_2$. Este proceso limita el tamaño de la oscilación, ya que el circuito suspenderá la oscilación si $R_1 = 2R_2$.

Osciladores sintonizados

En la figura 24-4a se muestra un oscilador de colector sintonizado. También se puede utilizar un transistor de efecto de campo (FET) como dispositivo activo. Los osciladores sintonizados pueden operar en los medios de clase A o de clase C.

En la figura 24-4b se ilustra el circuito equivalente del oscilador de colector sintonizado. Los resistores R_1 y R_2 son las resistencias efectivas de L_1 y L_2 , respectivamente, R_i es la impedancia de entrada y C_i es la capacitancia de entrada efectiva de la carga. Supóngase que C_b y C_E son cortocircuitos a la frecuencia de la señal, que R_{b2} es tan grande que se puede considerar un circuito abierto, y que $1/\omega C_i \gg R_b$ de manera que C_i puede ignorarse. Entonces:

$$I_1 = - \frac{j\omega M}{R_1 + R_2 + j\omega L_2} I_3 \cong \frac{j\omega M}{R_i + R_2} \cdot I_3 \quad (24-15)$$

Al representar las ecuaciones de malla se tiene la expresión:

$$\begin{bmatrix} h_0 + \frac{1}{j\omega C} & -\left(\frac{1}{j\omega C} + \frac{j\omega M g_m R_i}{h_0(R_i + R_2)}\right) \\ -\frac{1}{j\omega C} R_1 + \frac{\omega^2 M^2}{R_i + R_2} + j\left(\omega L_1 - \frac{1}{\omega C}\right) \end{bmatrix} \begin{bmatrix} I_2 \\ I_3 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (24-16)$$

La frecuencia de oscilación se obtiene haciendo que la parte imaginaria del determinante de la matriz de coeficientes sea:

$$\omega_0^2 = \frac{(1 + R_1 h_0)(R_i + R_2)}{L_1 C (R_i + R_2) - M^2 h_0} \quad (24-17)$$

y, de la parte real:

$$g_m \geq \frac{C(R_i + R_2)}{R_i M} \left[\frac{\omega_0^2 M^2 C + g_0 L_1 (R_i + R_2)}{C(R_i + R_2)} + R_1 \right] \quad (24-18)$$

El transistor de la figura 24-4 se conecta en configuración de emisor común. Sin embargo, se pueden utilizar otras configuraciones para diseñar un oscilador sintonizado. Asimismo, se puede colocar un circuito sintonizador en la entrada del transistor.

Osciladores de Colpitts y de Hartley

El oscilador de Colpitts (fig. 24-5a), es uno de los más utilizados. El circuito de retroalimentación consta de L , C_1 y C_2 . El oscilador de Colpitts se utiliza en circuitos de muy alta frecuencia. Su análisis produce:

Frecuencia de oscilación: $\omega_0^2 = \frac{1}{h_{ie} R_0 C_1 C_2} + \frac{1}{L C_{ef}} \quad (24-19)$

donde $C_{ef} = (C_1 C_2)/(C_1 + C_2)$, y la condición de magnitud genera:

$$\beta \geq \frac{C_2}{C_1} + \frac{h_{ie}}{R_0} \cdot \frac{C_1}{C_2} \quad (24-20)$$

El oscilador de Hartley, que se ilustra en la figura 24-5b, es prácticamente idéntico al de Colpitts, salvo que las capacitancias C_1 y C_2 se sustituyen por los inductores L_1 y L_2 , y la inductancia L en los circuitos sintonizados se reemplaza por la capacitancia C .

Si se analiza el circuito oscilador de Hartley se obtiene:

Frecuencia de oscilación: $\omega_0^2 = \frac{R_0 h_{ie}}{h_{ie} R_0 C (L_1 + L_2) + L_1 L_2} \quad (24-21)$

y el requisito mínimo de h_{fe} del transistor es:

$$h_{fe} \geq \frac{h_{ie} L_2}{R_0 L_1} + \frac{L_1}{L_2} \quad (24-22)$$

donde R_0 es la impedancia de salida. En estas fórmulas se supone que los amplificadores de los osciladores de Colpitts y de Hartley se operan en modo de clase A. Para lograr una estabilidad de frecuencia adecuada, se deben utilizar circuitos con un elevado factor de calidad (Q).

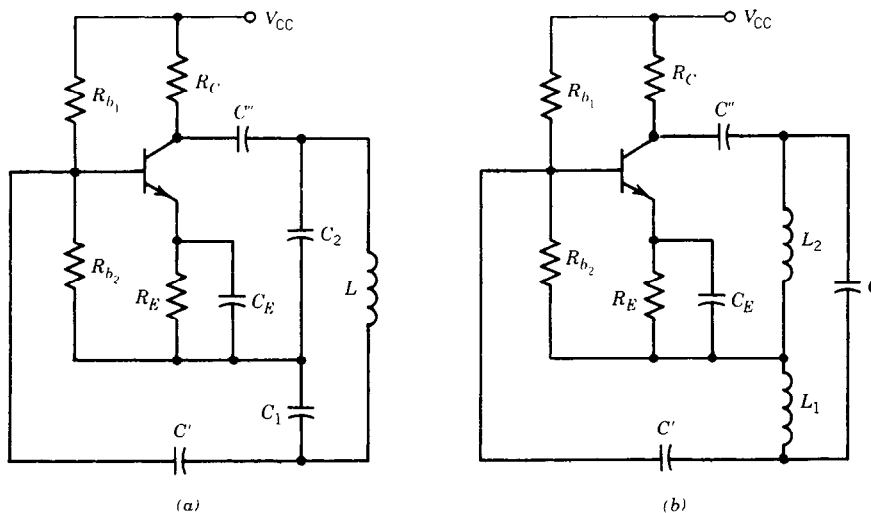


Fig. 24-5. a) Oscilador de Colpitts. b) Oscilador de Hartley.

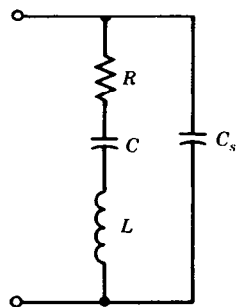


Fig. 24-6. Circuito equivalente a un cristal piezoeléctrico.

Osciladores controlados por cristal

Varios cristales exhiben el efecto piezoeléctrico. Es decir, si se deforma mecánicamente un cristal piezoeléctrico, se produce un voltaje entre sus caras paralelas. A la inversa, cuando se aplica un voltaje a través de las caras de un cristal de este tipo, el cristal se expandirá o contraerá según la polaridad del voltaje que se aplique. Un cristal piezoeléctrico es un elemento que se comporta como un circuito resonante de alto Q . Por tanto, los osciladores piezoeléctricos tienen buena estabilidad de frecuencia. En la figura 24-6 se muestra el circuito equivalente de un cristal piezoeléctrico. La capacitancia C_s representa la capacitancia del sistema de soporte y alambrado.

El cristal tiene dos frecuencias resonantes, la frecuencia resonante en serie:

$$\omega_s = \frac{1}{\sqrt{LC}} \quad (24-23)$$

y la frecuencia resonante en paralelo:

$$\omega_p = \frac{1}{\sqrt{LC_T}} \quad (24-24)$$

donde C_T es la capacitancia total en torno al ciclo o celda. Los circuitos osciladores de cristal que se utilizan en comunicaciones están diseñados para mantener una tolerancia a la frecuencia de $\pm 0.0005\%$ o mejor, y el Q del cristal puede ser tan alto como 10^5 , mientras que para una bobina dicho factor está comúnmente en el intervalo de 50 a 100.

Estabilidad de los osciladores

Un oscilador se considera estable si su amplitud y su frecuencia de oscilación se mantienen constantes durante la operación.

Estabilidad de amplitud. Recuérdese que la condición para que haya oscilación es que $\beta A = 1 \angle 0^\circ$. Si la magnitud de la ganancia de ciclo abierto $|\beta A|$ es menor que la unidad, se detendrá la oscilación. Esta disminución en la magnitud puede ser provocada por envejecimiento, cambios del punto de trabajo del dispositivo activo, temperatura y otros factores. Por esta causa los circuitos osciladores se diseñan de modo que $|\beta A|$ sea ligeramente mayor que la unidad en la fre-

cuencia de oscilación. Cuando aumenta la amplitud de la señal de salida, el dispositivo activo reduce la ganancia al valor que se requiera. Para que haya buena estabilidad, el cambio en la ganancia con la amplitud del voltaje de salida debe ser grande, y un aumento en la amplitud debe provocar que disminuya la ganancia. Esto es, $\Delta A/\Delta v_0$ debe ser un número negativo grande para que un oscilador sea estable.

Estabilidad de frecuencia. La frecuencia de oscilación de un oscilador también puede derivar. En algunas aplicaciones puede ser tolerable del 1 al 2% de deriva. No obstante, en otras, la frecuencia debe ser constante todo el tiempo. La frecuencia de oscilación depende no sólo de elementos del circuito sintonizado, sino también de los parámetros del dispositivo activo. Por ejemplo, los parámetros del dispositivo activo varían con el voltaje de polarización, temperatura y edad. Otra causa de deriva de la frecuencia son las variaciones del voltaje alimentador. Por tanto, para que haya buena estabilidad de frecuencia se deben minimizar los efectos de todos estos parámetros. La estabilización de la frecuencia de un circuito oscilador es un proceso complejo.

Sin embargo, si se identifica que un grupo de elementos son la causa de la mayor parte de la inestabilidad de frecuencia en el oscilador, es decir, si el ángulo de fase $\theta(\omega)$ cambia rápidamente con la variación de los valores de estos parámetros, entonces la atención se concentra en dichos elementos. En este caso, $d\theta(\omega)/d\omega$ sirve como medida de la independencia respecto a la frecuencia de todos los otros elementos del circuito. La frecuencia de estabilidad mejora cuando $d\theta(\omega)/d\omega$ aumenta. Cuando $d\theta(\omega)/d\omega \rightarrow \infty$, la frecuencia de oscilación depende exclusivamente de este grupo de elementos.

Puede demostrarse que $d\theta(\omega)/d\omega$ en $\omega = \omega_0$ es, en general, proporcional al factor de calidad del circuito, Q . Por tanto, un oscilador de circuito sintonizado con alto factor de calidad Q tendrá una excelente estabilidad de frecuencia. Es por esta causa por lo que los osciladores de cristal tienen una excelente estabilización de la frecuencia.

24.1.2 Osciladores no sinusoidales

La salida de un oscilador no sinusoidal puede ser una onda de forma cuadrada, de pulso, triangular o en diente de sierra. Esta onda de forma puede ser generada por amplificadores operacionales, comparadores, integradores, diferenciadores y los circuitos asociados. El límite superior de velocidad utilizable es determinado por el tiempo de respuesta de los dispositivos activos que se utilizan en el circuito.

En esta sección se presentan algunos osciladores no sinusoidales.

Generador de ondas cuadradas

El generador de ondas cuadradas de la figura 24-7a produce una onda de la forma que se ilustra en la figura 24-7b. Este circuito se conoce asimismo como multivibrador estable o autónomo debido a que tiene

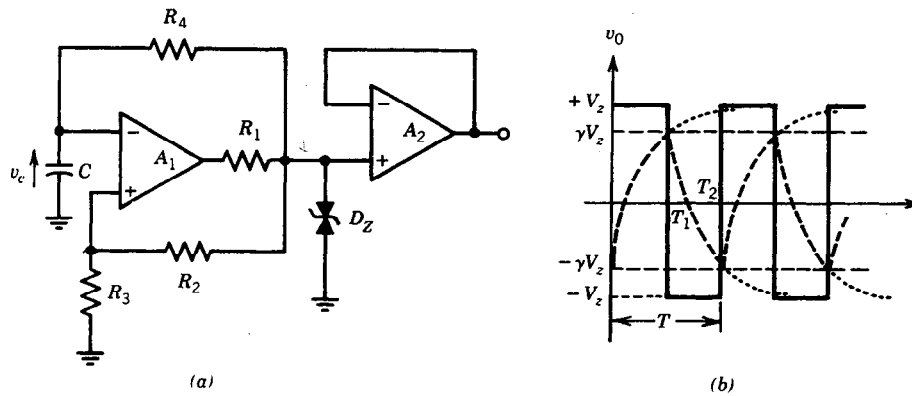


Fig. 24-7. Generador de ondas cuadradas: a) diagrama circuital; b) onda de forma de salida.

dos estados cuasiestables. Es decir, la salida v_0 permanece en un estado un tiempo T_1 y después cambia abruptamente al segundo estado por un tiempo T_2 . En consecuencia, el periodo de la onda cuadrada es $T = T_1 + T_2$.

Obsérvese que una fracción del voltaje en el punto x se envía de regreso para retroalimentar la entrada de no inversión del amplificador operacional A_1 . La fracción está determinada por R_2 y R_3 y es:

$$\gamma = \frac{R_3}{R_2 + R_3} \quad (24-25)$$

Por tanto, el voltaje de entrada diferencial v_i es:

$$v_i = v_c - \gamma v_x \quad (24-26)$$

Cuando $v_i > 0$, $v_x = -V_z$; cuando $v_i < 0$, $v_x = +V_z$. Así, el capacitor C se cargará exponencialmente hacia V_z a través del integrador formado por R_4 y C . El voltaje en x seguirá siendo constante en $v_x = V_z$ hasta que $v_c = \gamma v_x = \gamma V_z$. Cuando $v_c > \gamma v_x$, la salida se invierte abruptamente de modo que $v_x = -V_z$. El capacitor se descarga ahora de manera exponencial hacia $-V_z$. Dado que el amp op A_2 es meramente un seguidor de voltaje que se utiliza como compensador o separador (buffer), $v_0 = v_x$.

Para $0 < t < T_1$ se puede probar que:

$$v_c(t) = V_z [1 - (1 + \gamma)e^{-t/(R_4 C)}] \quad (24-27)$$

En el punto de transición (positiva o negativa), $t = T_1 = T/2$, $v_c = \gamma v_x = \gamma V_z$, por lo que:

$$T = 2R_4 C \ln \frac{1 + \gamma}{1 - \gamma} \quad (24-28)$$

El generador de ondas cuadradas que se ilustra es excelente para aplicaciones de frecuencia fija en el intervalo de frecuencia de audio. La frecuencia se puede afinar variando R_4 .

La estabilidad de frecuencia depende principalmente de la C y los diodos zener. Para ampliar el intervalo de frecuencia, se debe seleccionar con cuidado el amp

op A_1 . Si la salida del amp op (cuando está saturado) es constante y simétrica, entonces se pueden omitir R_1 y los diodos zener.

Generadores de pulsos

Las ondas de forma de pulsos suelen utilizarse en aplicaciones de cronometraje y muestreo. En la figura 24-8 se presenta un circuito generador de pulsos similar al del generador de ondas cuadradas. El resistor R_4 del ciclo de retroalimentación negativa de la figura 24-7a se sustituye por una red de diodos de resistencia.

Cuando la salida es positiva, D_1 conduce y el capacitor C se carga a través de R_{41} . Cuando la salida es negativa, D_2 conduce y el capacitor C se encarga de R_{42} . Si $R_{41} < R_{42}$, entonces $T_1 < T_2$. De esta forma se obtienen pulsos en dirección positiva. Si se invierten los diodos o si $R_{42} < R_{41}$, entonces se obtienen pulsos en dirección negativa. La amplitud de los pulsos es:

$$T_1 = R_{41} C \ln \frac{1 + \gamma}{1 - \gamma}, \quad T_2 = R_{42} C \ln \frac{1 + \gamma}{1 - \gamma} \quad (24-29)$$

El periodo del tren de pulsos es $T = T_1 + T_2$.

Generador de ondas triangulares

Se obtiene un generador de ondas triangulares cuando se integra una onda cuadrada. En la figura 24-7, esto se logra por medio de R_4 y C . Cuando el voltaje v_c del capacitor se integra hasta γV_z , el comparador invierte la pendiente del voltaje de integración. El resultado es una onda triangular. Sin embargo, como se puede observar en la figura 24-7b, la pendiente de v_c es bastante no lineal; en realidad es más bien exponencial. La linealidad se puede mejorar empleando sólo la porción inicial del voltaje v_c , lo cual puede lograrse haciendo γ pequeña. No obstante, se puede obtener una mejor linealidad de las ondas triangulares manteniendo un capacitor constante cargando corriente. Esto da por resultado una velocidad constante de cambio del voltaje con el tiempo. Para lograr mejor control y mayor precisión, se puede utilizar un integrador independiente, como se ilustra en la figura 24-9.

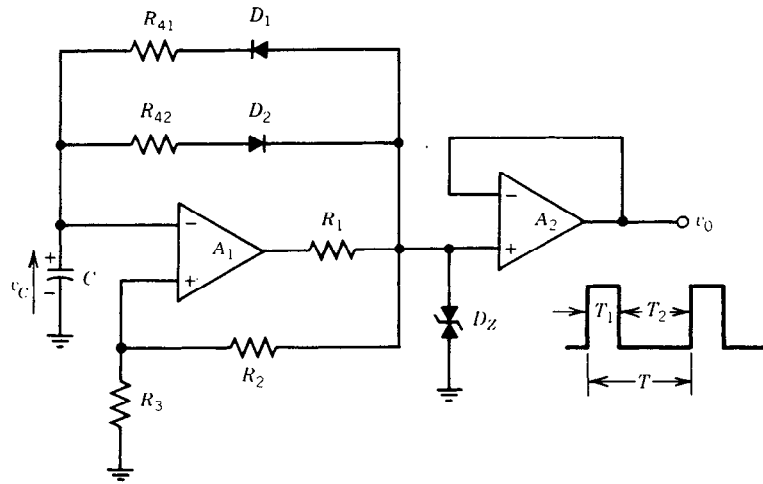


Fig. 24-8. Generador de pulsos.

El integrador formado por A_2 , R_f y C_f integra la diferencia de voltaje $v_s - V_s$, en la cual la polaridad de v_s cambia periódicamente. Por tanto, el voltaje integrado aumentará y disminuirá en la cantidad V_s . La simetría es controlada por V_s . El punto medio de la onda triangular es ajustado por V_{os} , como se indica. Se tiene que el periodo de la onda triangular es:

$$T = \frac{2V_{pp}V_z}{V_z^2 - V_s^2} \cdot R_f C_f \quad (24-30)$$

donde V_{pp} , el voltaje de cresta a cresta de la onda, está dado por:

$$V_{pp} = 2V_z \left(1 + \frac{R_3}{R_2} \right) \quad (24-31)$$

Por tanto, la amplitud de la onda triangular se ajusta por medio de la razón R_3/R_2 y V_z . Cuando V_{pp} es fijo, la frecuencia de la oscilación es determinada por R_f , por C_f o por ambas.

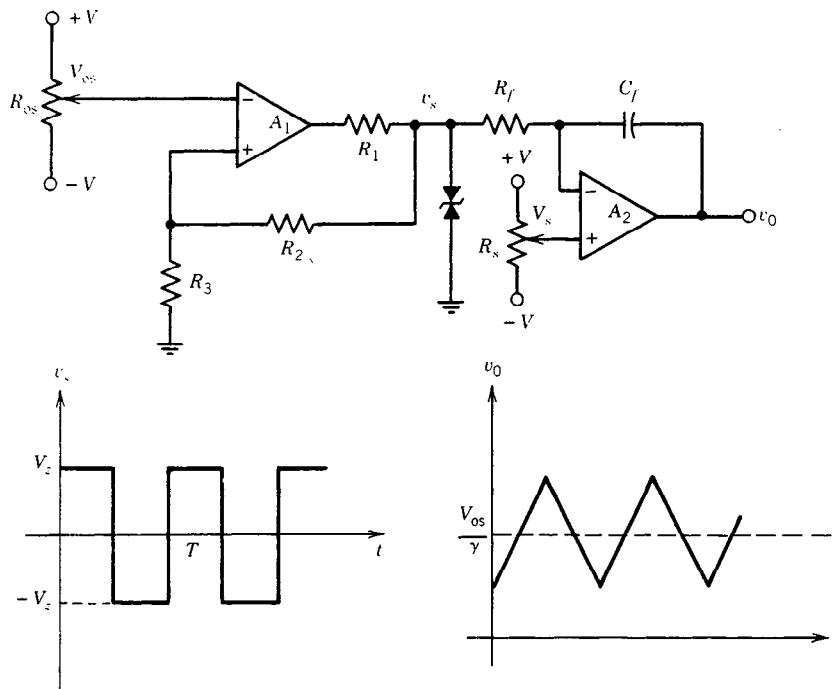


Fig. 24-9. Generador de ondas triangulares.

Generador de ondas en diente de sierra

Estos generadores son similares a los de ondas triangulares en que se genera una rampa lineal, como se muestra en la figura 24-10b. Se utiliza una onda de forma en diente de sierra en aplicaciones de barrido y visualización en pantallas. Para obtener esta onda de forma se integra un tren de pulsos. En este caso T_1 y T_2 están dadas por la ecuación 24-29.

En la figura 24-11 se presenta otro método para obtener una onda de forma en diente de sierra. Si I es una fuente de corriente constante, entonces:

$$v_c(t) = \frac{I}{C} t \quad (24-32)$$

que es una función rampa lineal. Entonces se aplica un voltaje $v_c(t)$ al comparador A_1 . Cuando v_c llega a una amplitud determinada V_{REF} , el comparador activa el circuito monoestable que actúa como disparador de Q . Éste a su vez descarga el capacitor C . Después se repite el ciclo. El amplificador A_2 actúa como compensador (buffer).

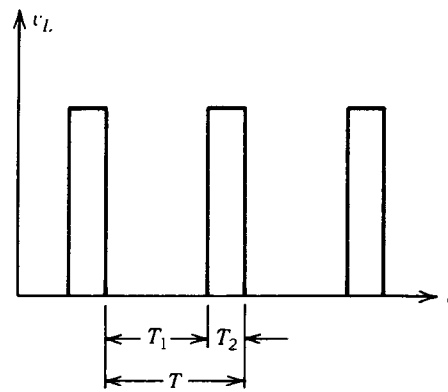
La velocidad de repetición, o frecuencia, depende de V_{REF} , la corriente I , y la resistencia de encendido R_{ds} de Q ; es decir:

$$T_1 \cong \frac{C}{I} \cdot V_{REF}, \quad T_2 \cong 4R_{ds}C \quad (24-33)$$

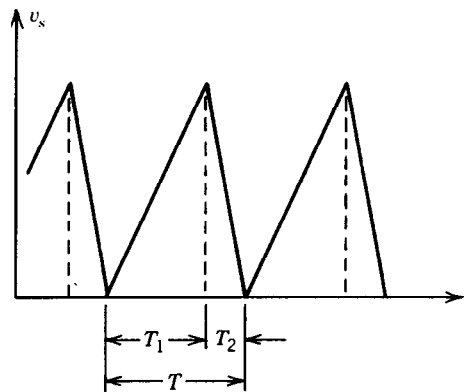
Se dispone de varios generadores de múltiples funciones capaces de generar ondas cuadradas, triangulares, senoidales, etc. (Intersil 8038, Signetics 566, Exar 2206, etc.).

Oscilador controlado por voltaje (VCO, de voltage-controlled oscillator)

En los osciladores que se presentaron antes, la frecuencia de oscilación se puede controlar cambiando el



(a)



(b)

Fig. 24-10. a) Tren de pulsos. b) Onda de forma en diente de sierra que se obtiene del tren de pulsos de la parte (a).

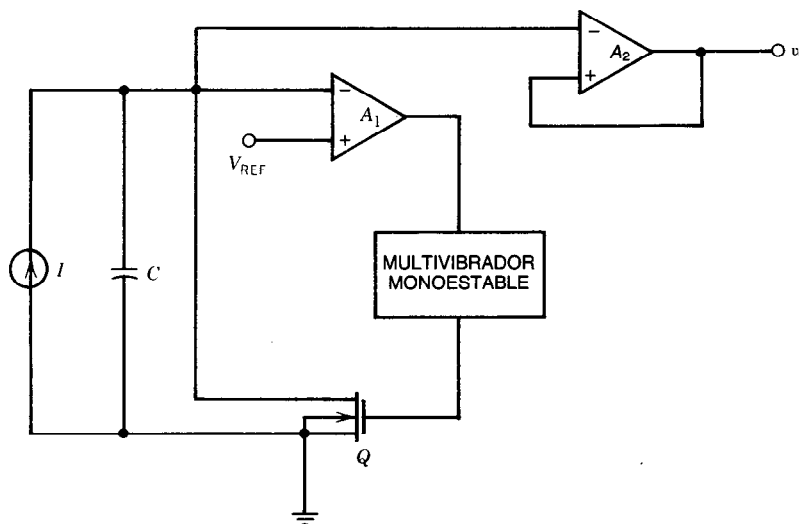


Fig. 24-11. Generador de ondas en diente de sierra.

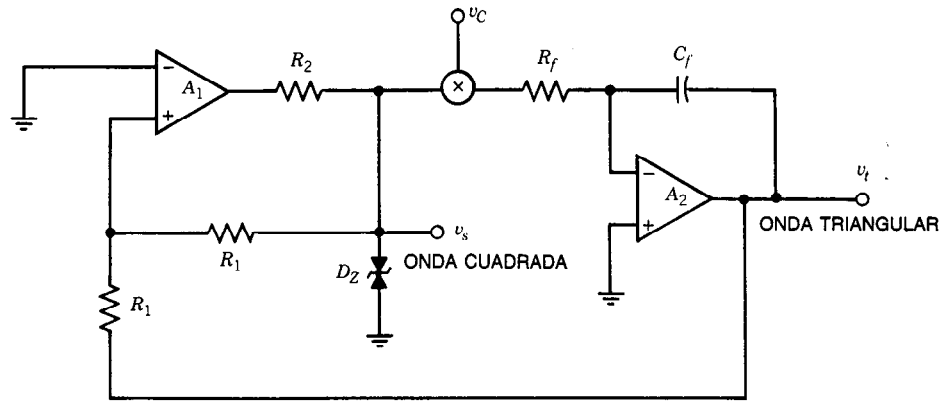


Fig. 24-12. Oscilador de ondas cuadradas y triangulares controlado por frecuencia.

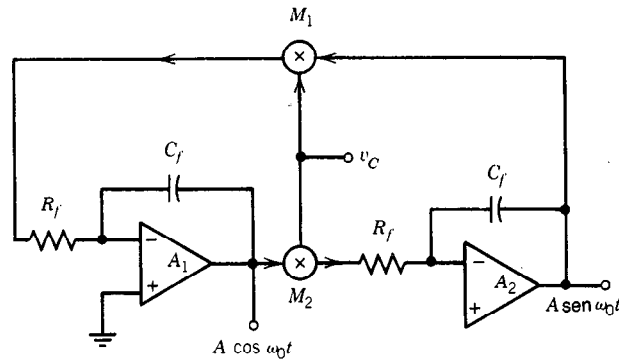


Fig. 24-13. Generador de ondas senoidales cuya frecuencia es controlada por v_c .

valor de los componentes del circuito. Como su nombre indica, la frecuencia de oscilación en un VCO es controlada por una señal de voltaje.

Se puede utilizar el circuito de la figura 24-12 como un VCO en el cual las frecuencias de oscilación de las ondas cuadradas y triangulares son controladas por v_c . La señal de control que se aplica al multiplicador se puede considerar una señal de modulación. Por tanto, la operación del circuito es similar a la modulación en frecuencia (FM) que se analizará en la sección que sigue.

La frecuencia de oscilación está dada por:

$$f_0 = \frac{v_c}{20\pi R_f C_f} \quad (24-34)$$

Obsérvese que la frecuencia de oscilación es una función lineal del voltaje de control v_c .

La frecuencia de oscilación de un oscilador de ondas senoidales se puede regular en forma parecida. El circuito que se muestra en la figura 24-13 es un VCO sinusoidal cuya frecuencia es regulada por el voltaje v_c . La frecuencia de oscilación está dada por la ecuación 24-34. Los dispositivos M_1 y M_2 son multiplicadores analógicos.

24.2 MODULACIÓN

Los sistemas de comunicación transmiten información de un lugar a otro. Sin embargo, la frecuencia de transmisión es de gran importancia, ya que afecta al tamaño de la antena en forma significativa. Por ejemplo, si las frecuencias que se van a transmitir están por debajo de los 100 kHz, el tamaño de las antenas en los extremos de transmisión y recepción se hace muy grande. Para frecuencias mayores de 30 MHz, la transmisión es esencialmente rectilínea directa (de alcance óptico). En un transmisor de radio, un oscilador genera la señal de radio de frecuencia básica, conocida como *portadora*. La señal tiene una frecuencia mucho mayor que la frecuencia más alta que se transmitirá. La portadora misma no tiene "inteligencia". La inteligencia, o sea, la información que se transmitirá, se suma a la portadora antes de la transmisión. El proceso de cargar la portadora con inteligencia se llama *modulación*. La inteligencia se recupera en el extremo receptor mediante la desmodulación (detección) de la señal recibida.

La portadora se puede modular en una de estas varias formas, tales como en *amplitud*, *frecuencia* o *fase*. La modulación correspondiente recibe el nombre de modulación en amplitud (AM), modulación en fre-

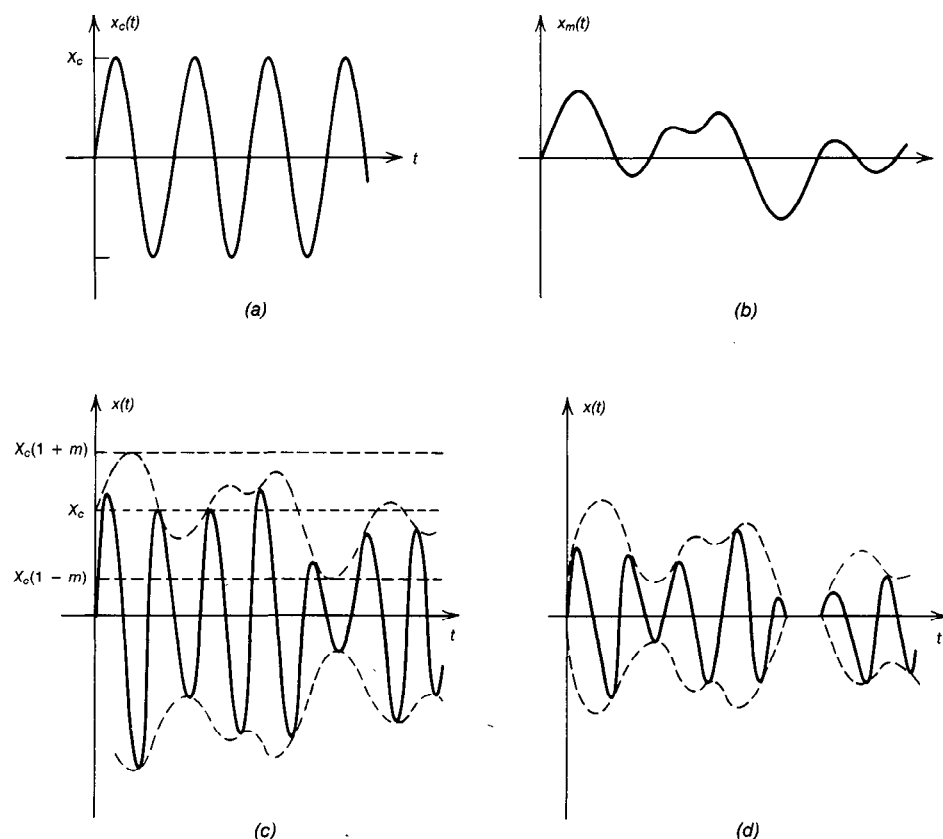


Fig. 24-14. Modulación en amplitud: a) portadora; b) señal moduladora; c) portadora modulada en amplitud; d) portadora sobremodulada.

cuencia (FM) o modulación en fase (PM). También puede clasificarse la modulación como modulación continua o modulación en pulsos. En la primera, la portadora es una onda sinusoidal continua; la segunda se presenta cuando la portadora es un pulso (datos muestreados).

24.2.1 Modulación en amplitud

La modulación en amplitud (AM) es el proceso de variación de la magnitud de la portadora en concordancia con la propia de otra señal. Cuando la portadora es modulada por la señal que se va a transmitir, su amplitud tiene la misma forma que la onda moduladora. Esto se ilustra en la figura 24-14.

Sea la onda portadora:

$$x_c(t) = X_c \cos \omega_c t \quad (24-35)$$

donde $\omega_c = 2\pi f_c$ es la frecuencia de la portadora. Supóngase que $x_m(t)$ es la señal de modulación. Por tanto, la modulación en amplitud se realiza en la forma siguiente:

$$x(t) = [X_c + kx_m(t)] \cos \omega_c t \quad (24-36)$$

donde k es una constante. Para estudiar la modulación en amplitud, supóngase que la señal de modulación es una senoide y que se expresa como:

$$x_m(t) = X_m \cos \omega_m t \quad (24-37)$$

Por tanto:

$$x(t) = X_c[1 + m \cos \omega_m t] \cos \omega_c t \quad (24-38)$$

donde $m = (kX_m)/X_c$ se denomina *índice de modulación*.

Obsérvese que la amplitud de la señal modulada, $x(t)$, varía con el tiempo, lo que acentúa el significado de modulación en amplitud. En la práctica, $0 \leq m \leq 1$. Cuando $m = 1$, la amplitud de la señal modulada varía entre $2X_c$ y 0. En este caso se dice que la portadora está modulada al 100%. Si $m > 1$, la portadora es interrumpida por completo por un tiempo; esto es, la envolvente de la portadora ya no tiene la misma forma que la señal de modulación, y se dice que la portadora está sobremodulada (fig. 24-14d). Obsérvese, además, que la frecuencia de la portadora ω_c debe ser mucho mayor que la velocidad de cambio de $x(t)$ para que se observe una envolvente.

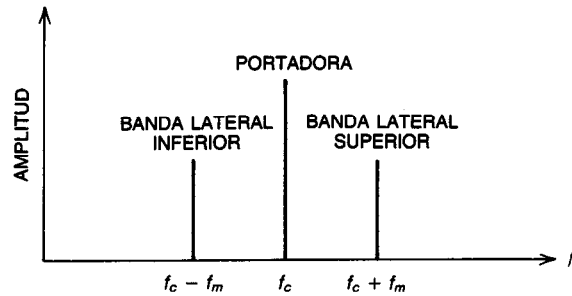


Fig. 24-15. Espectro de frecuencia de una señal modulada en amplitud.

El desarrollo en serie de la ecuación 24-38 y la aplicación de las relaciones trigonométricas producen:

$$x(t) = X_c \cos \omega_c t + \frac{1}{2} m X_c \cos (\omega_c + \omega_m) t + \frac{1}{2} m X_c \cos (\omega_c - \omega_m) t \quad (24-39)$$

Obsérvese que la portadora no sufre cambios y que durante la modulación se han producido dos frecuencias extra $(\omega_c + \omega_m)$ y $(\omega_c - \omega_m)$, llamadas bandas laterales. Así, el ancho de banda de la señal $x(t)$ será:

$$B = \frac{2\omega_m}{2\pi} = 2f_m \quad (24-40)$$

Portadora $X_c \cos \omega_c t$

Banda lateral superior $\frac{1}{2} m X_c \cos (\omega_c + \omega_m) t$ (24-41)

Banda lateral inferior $\frac{1}{2} m X_c \cos (\omega_c - \omega_m) t$

En la figura 24-15 se muestra el espectro de frecuencia de una onda modulada en amplitud (AM).

De este modo, un amplificador sintonizado que se utilice para amplificar una portadora modulada debe tener el ancho de banda suficiente para contener ambas frecuencias de banda lateral. Obsérvese que la frecuencia de modulación no es una componente de la frecuencia en la onda modulada. Si los circuitos sintonizados no tienen el ancho de banda suficiente, el dispositivo receptor no reproducirá las frecuencias de modulación más altas.

La potencia eficaz o raíz cuadrática media (rms) contenida en la portadora y las bandas laterales se determina como sigue:

Potencia de la portadora $P_c = M \frac{V_c^2}{2} \quad (24-42)$

Potencia de la banda lateral $P_{sb} = M \frac{m^2 V_c^2}{4} \quad (24-43)$

donde M es una constante medida en siemens. Véase que:

$$P_{sb} = \frac{m^2}{2} P_c \quad (24-44)$$

Para $m = 1$ (es decir, en el caso de la modulación al 100%), la potencia de la banda lateral es sólo un medio de la potencia de la portadora para ondas de forma moduladoras sinusoidales.

Esto difiere de lo que ocurre para otras ondas de forma. Por ejemplo, si la portadora es modulada el 100% por una onda cuadrada, la amplitud de la señal será $2V_c$ en la mitad del periodo y 0 en la otra mitad. Por tanto, la potencia total es:

$$P_c + P_{sb} = \frac{M}{2} \left(\frac{4V_c^2}{2} \right) = M V_c^2 \quad (24-45)$$

donde P_c está dada por la ecuación 24-42. Así, para que una onda cuadrada module al 100%, la potencia de banda lateral debe ser:

$$P_{sb} = P_c \quad (24-46)$$

La modulación en amplitud es ineficiente, ya que gran parte de la potencia está contenida en la portadora. Para incrementar la eficiencia, se suprime la portadora. En el extremo receptor, un oscilador genera

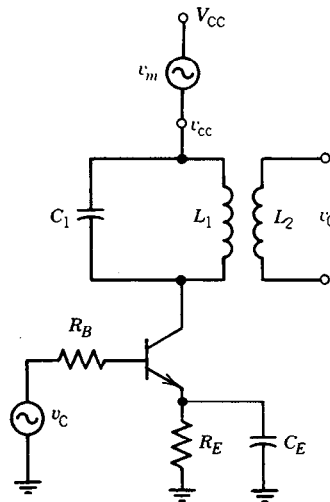


Fig. 24-16. Modulador por colector. Señal moduladora: $v_m = V_m \cos \omega_m t$; señal portadora: $v_c = V_c \cos \omega_c t$.

una señal que reemplaza a la portadora. Sin embargo, si la frecuencia del oscilador no coincide con la frecuencia de la portadora, se produce distorsión excesiva.

Un procedimiento que se utiliza para transmitir imágenes por televisión consiste en suprimir parcialmente la portadora y una banda lateral. Esto, a su vez, reduce los requisitos de potencia y el ancho de banda, y se denomina *transmisión de banda lateral residual*. El efecto de la distorsión en la imagen de televisión no es crítico en este caso.

También se utiliza la *transmisión de banda lateral única* si los problemas anteriores no son críticos. Se dice que la modulación es lineal cuando la envolvente de la onda modulada tiene la misma forma que la señal moduladora.

Circuitos de modulación

Una amplia variedad de circuitos proporcionan modulación en amplitud. Para ilustrar los principios básicos se presentan algunos circuitos de transistores típicos. Los circuitos de AM de transistores de uso más común pueden dividirse en dos grupos: de modulación por colector y de modulación por base. En uno u otro caso, los amplificadores son con frecuencia operados en clase C (o en clase B si el nivel de potencia no es demasiado alto).

Modulación por colector. En la figura 24-16 se muestra un típico circuito de transistores modulado por colector en el que se utiliza un amplificador de RF clase C. La excitación de la base debe ser lo suficientemente grande para saturar el transistor en la cresta del ciclo de modulación con el fin de proporcionar una modulación lineal. La distorsión armónica que produce el amplificador se elimina por medio del circuito sintonizado asociado con el amplificador. La amplitud de la señal de salida, cuando el transistor está saturado, es igual al voltaje alimentador. Por tanto, una variación en este voltaje modifica la señal de salida en forma proporcional:

$$v_{CC} = V_{CC} + v_m = V_{CC} + V_m \cos \omega_m t$$

y la onda de forma de AM está dada por:

$$v_0 = V_{CC} \left(1 + \frac{V_m}{V_{CC}} \cos \omega_m t \right) \cos \omega_c t \quad (24-47)$$

Para que haya modulación al 100%, $V_m = V_{CC}$.

En la modulación por colector, dado que el transistor entra en saturación, se almacena un exceso de carga en la base. Por tanto, la corriente del colector no puede disminuir, sino hasta que se suprima la carga excesiva; de hecho, esta corriente puede llegar a aumentar cuando normalmente disminuiría. Esta corriente fuera de fase reduciría la eficiencia del amplificador.

Modulación por base. También se puede obtener modulación en amplitud variando la corriente de la base. En la figura 24-17 se muestra un circuito típico. Los

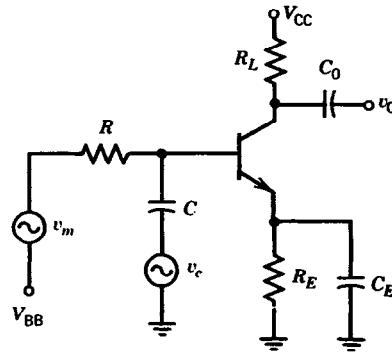


Fig. 24-17. Modulador por base clase A. Señal moduladora: $v_m = V_m \cos \omega_m t$; señal portadora: $v_c = V_c \cos \omega_c t$.

capacitores C y C_0 se eligen de manera que presenten baja impedancia a la señal portadora y alta impedancia a la señal moduladora. Por tanto, se tiene que la señal de salida v_0 es:

$$v_0 = K v_c [V_{BB} - V_{BE,ON} + v_m]$$

donde:

$$K = - \frac{\beta R_L}{0.026 R}$$

Haciendo $V = V_{BB} - V_{BE,ON}$ se tiene que $v_0 = K V v_c (1 + v_m/V)$ o bien:

$$v_0 = E_C (1 + m \cos \omega_m t) \cos \omega_c t$$

donde $E_C = -K V \cdot V_C$ y $m = V_m/V$.

La modulación por base tiene la ventaja de que reduce considerablemente los requisitos de energía en el modulador. Las desventajas principales son que se produce más distorsión y que la eficiencia del modulador es menor que la de los moduladores por colector. Así, cuando el nivel de energía es alto, a menudo se utilizan moduladores por colector.

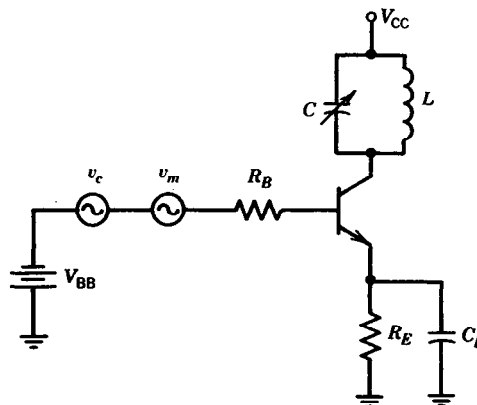


Fig. 24-18. Modulador por base clase C (o clase B).

Para mejorar la eficiencia y obtener un índice más elevado de modulación, se puede emplear un amplificador de clase C (o de clase B) (fig. 24-18).

El amplificador opera como un amplificador de clase C cuando $V_{BB} = 0$. El circuito resonador colector, formado por L y C , resuena a la frecuencia ω_c . Puede demostrarse que el voltaje de salida v_0 está determinado por:

$$v_0 = KV_C[\phi(t) - \frac{1}{2} \sin 2\phi(t)] \quad (24-49)$$

donde:

$$K = \frac{\beta R}{\pi R_B} \quad \text{y} \quad \phi(t) = \cos^{-1} \frac{(V_{BB} - V_m \cos \omega_m t)}{C}$$

R = impedancia del colector resonante.

Debe hacerse notar que el ajuste del amplificador modulado por base es más crítico que el del amplificador modulado por colector, y que es más difícil de obtener un alto grado de linealidad.

Modulación no lineal

El modulador no lineal de la figura 24-19 se utiliza con frecuencia en sistemas de bajo consumo de energía para obtener modulación en amplitud.

Se supondrá que el dispositivo no lineal tiene una característica de entrada y salida dada por la expresión:

$$i_D = K v_D^2 \quad (24-50)$$

Por tanto, este dispositivo recibe el nombre de modulador de ley cuadrática (modulador cuadrático o parabólico).

Si la resistencia de carga R_L se elige de manera que $v_L = i_D R_L$ no tenga un efecto importante en v_D , entonces:

$$v_D \cong V_0 + V_m \cos \omega_m t + V_C \cos \omega_c t \quad (24-51)$$

Aplicando la ecuación 24-51 en la 24-50 y reagrupando, se obtiene:

$$\begin{aligned} i_D = & K(V_0^2 + \frac{1}{2}V_C^2 + \frac{1}{2}V_m^2) + \\ & + \frac{K}{2}(V_C^2 \cos 2\omega_c t + V_m^2 \cos 2\omega_m t) + \\ & + 2KV_0(V_C \cos \omega_c t + V_m \cos \omega_m t) \end{aligned} \quad (24-52)$$

$$+ KV_C V_m [\cos(\omega_c - \omega_m)t + \cos(\omega_c + \omega_m)t]$$

Obsérvese que los términos del primer paréntesis representan los términos de CD, los del segundo paréntesis son los términos de los segundos armónicos, los del tercero representan los términos fundamentales, y por último, los del cuarto paréntesis son las frecuencias de bandas laterales. Si $\omega_c \gg \omega_m$ y si la señal se hace pasar por un filtro pasabanda que sólo transmite aquellas señales que están próximas a ω_c , el voltaje de salida resultante será:

$$\begin{aligned} v_L = & R_L K \{ 2 V_0 (V_C \cos \omega_c t + V_m \cos \omega_m t) + \\ & + V_C V_m [\cos(\omega_c - \omega_m)t + \cos(\omega_c + \omega_m)t] \} \end{aligned} \quad (24-53)$$

donde el índice de modulación en amplitud m está dado por:

$$m = \frac{E_m}{E_0}$$

Es interesante observar que cuando la polarización de CD $V_0 = 0$, el término de la frecuencia de la portadora de la ecuación 24-53 desaparece y sólo quedan las frecuencias de bandas laterales superior e inferior. La modulación resultante se denomina portadora suprimida de doble banda lateral (DSBSC, de *double sideband suppressed carrier*).

La modulación de ley cuadrática en amplitud puede lograrse operando un amplificador de clase A en la región no lineal de su característica. No obstante, el circuito es muy ineficiente y la distorsión muy alta, por lo que su uso es limitado.

Transmisión de banda lateral única. Las bandas laterales transportan la inteligencia en una onda modulada, pero su energía suele ser menor que la energía de la portadora. Además, las bandas laterales superior e inferior transportan la misma información. Por tanto, para lograr mayor eficiencia se pueden eliminar la portadora y una banda lateral. Este tipo de transmisión se conoce como *transmisión de banda lateral única*; los requisitos de potencia y ancho de banda se reducen para lograr una eficiencia específica de la transmisión. En la transmisión de banda lateral única, la portadora se inserta en el extremo receptor para recuperar la inteligencia. Sin embargo, el oscilador local que proporciona la portadora debe tener buena estabilidad de frecuencia a fin de que la portadora recupere la señal moduladora. Puede emplearse un circuito de modulación equilibrado, que se ilustra en la figura 24-20, para suprimir la portadora y seleccionar una de las dos bandas laterales. Obsérvese que la portadora se aplica en fase a las entradas de los dos transistores. Estos transistores se operan en clase B, lo que hace que se suprima la portadora. La señal moduladora, por otro lado, se aplica en fase opuesta a las dos entradas, y la salida

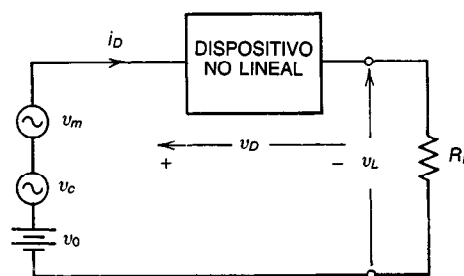


Fig. 24-19. Modulador de amplitud no lineal. $v_m = V_m \cos \omega_m t$; $v_c = V_c \cos \omega_c t$.

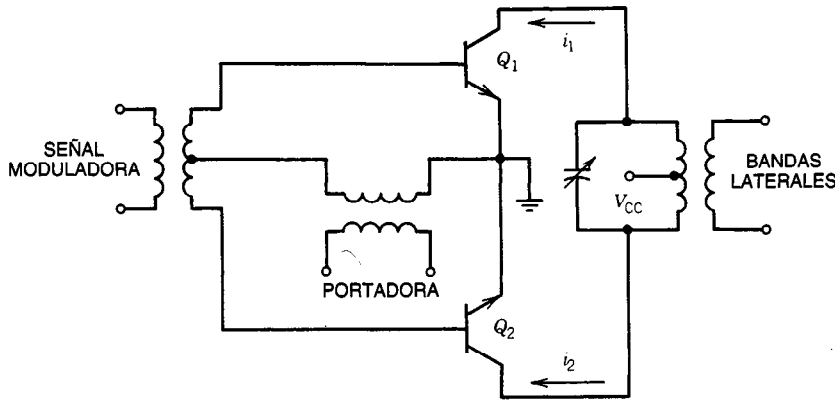


Fig. 24-20. Circuito modulador equilibrado.

se sintoniza a la frecuencia de la banda lateral deseada para eliminar esencialmente la señal moduladora. Quizá se requiera un filtrado extra para eliminar la banda lateral no deseada.

Se puede demostrar que el voltaje de salida efectivo es:

$$v_0 = A \{ \cos[(\omega_c + \omega_m)t] + \cos[(\omega_c - \omega_m)t] \} \quad (24-54)$$

Obsérvese que, como se esperaba, la salida contiene exclusivamente frecuencias de banda lateral. Sólo se transmite una de estas bandas laterales.

24.2.2 Modulación en frecuencia y en fase

En la modulación en frecuencia (FM), la frecuencia de una portadora se hace variar conforme a la de una señal moduladora.

Considérese la señal sinusoidal:

$$v(t) = V(t) \cdot \cos[\omega_c t + \phi(t)] \quad (24-55)$$

En la modulación en amplitud, $\phi(t)$ se mantiene constante y $V(t)$ se hace variar en forma proporcional a la señal moduladora $v_m(t)$. En ésta, tal como en secciones anteriores, se investiga el caso en el cual $V(t) = V$ constante y el ángulo de fase $\phi(t)$ se hace variar proporcionalmente a $v_m(t)$. Sea:

$$\theta(t) = \omega_c t + \phi(t) \quad (24-56)$$

donde $\phi(t)$ se denomina ángulo de fase instantáneo de la transmisión. La frecuencia angular instantánea se define como:

$$\omega_i(t) = \frac{d\theta(t)}{dt} \quad (24-57)$$

Si la frecuencia angular instantánea $\omega_i(t)$ varía según la señal moduladora, la modulación resultante recibe el nombre de modulación en frecuencia; es decir:

$$\omega_i(t) = \omega_c + K_f v_m(t) \quad (24-58)$$

donde K_f es una constante. Aplicando la ecuación 24-58 en la 24-57 se tiene que:

$$\theta(t) = \omega_c t + K_f \int v_m(t) dt \quad (24-59)$$

Por tanto, la señal modulada en frecuencia es:

$$v(t) = V \cos[\omega_c t + K_f \int v_m(t) dt] \quad (24-60)$$

Sea la señal moduladora $v_m(t)$ dada por:

$$v_m(t) = V_m \cos \omega_m t \quad (24-61)$$

Sustituyendo la ecuación 24-61 en la 24-59:

$$\theta(t) = \omega_c t + \frac{K_f V_m}{\omega_m} \sin \omega_m t \quad (24-62)$$

donde:

$$m_f = \frac{K_f V_m}{\omega_m} \quad (24-63)$$

se denomina índice de modulación en frecuencia:

$$v(t) = V \cos(\omega_c t + m_f \sin \omega_m t) \quad (24-64)$$

En el caso de la modulación en fase, PM, el ángulo de fase $\theta(t)$ se hace variar conforme a una señal moduladora. Por ejemplo, sea:

$$\phi(t) = K_2 v_m(t) \quad (24-65)$$

Por tanto, la señal modulada en fase será de la forma [con $v_m(t) = V_m \sin \omega_m t$]:

$$v(t) = V \cos[\omega_c t + K_2 v_m(t)] \quad (24-66)$$

o bien:

$$v(t) = V \cos(\omega_c t + K_2 V_m \sin \omega_m t) \quad (24-67)$$

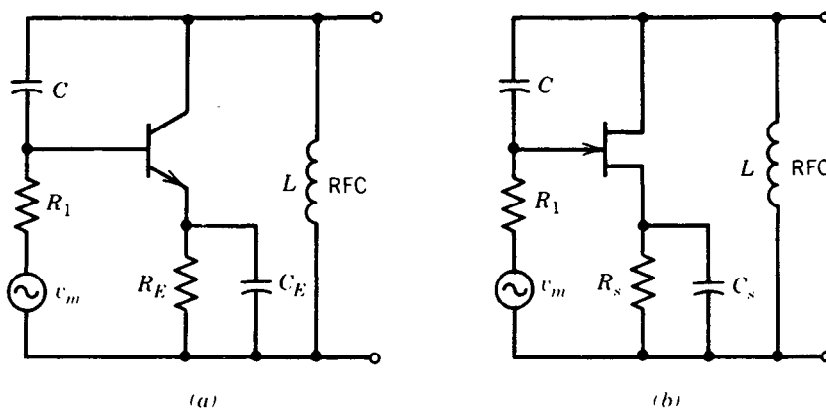


Fig. 24-21. a) Modulador de reactancia transistorizado. b) Modulador de reactancia de FET.

donde:

$$m_p = K_2 V_m \quad (24-68)$$

se conoce como *índice de modulación en fase*, y de este modo:

$$v(t) = V \cos(\omega_c t + m_p \sin \omega_m t) \quad (24-69)$$

Nótese que las ecuaciones 24-64 y 24-69 son esencialmente iguales. Si se denota por m_A a m_f o m_p , entonces desarrollando la ecuación 24-69 se tiene:

$$v(t) = V [\cos \omega_c t \cos (m_A \sin \omega_m t) - \sin \omega_c t \sin (m_A \sin \omega_m t)] \quad (24-70)$$

Las expresiones $\cos (m_A \sin \omega_m t)$ y $\sin (m_A \sin \omega_m t)$ se pueden escribir en términos de funciones de Bessel:

$$\cos (m_A \sin \omega_m t) = J_0(m_A) + 2J_2(m_A) \cos 2\omega_m t + 2J_4(m_A) \cos 4\omega_m t + \dots \quad (24-71)$$

$$\sin (m_A \sin \omega_m t) = 2J_1(m_A) \sin \omega_m t + 2J_3(m_A) \sin 3\omega_m t + \dots \quad (24-72)$$

Sustituyendo las ecuaciones 24-71 y 24-72 en la 24-70 y reagrupando se obtiene:

$$v(t) = V \{ J_0(m_A) \cos \omega_c t + J_1(m_A) [\cos (\omega_c + \omega_m)t - \cos (\omega_c - \omega_m)t] + J_2(m_A) [\cos (\omega_c + 2\omega_m)t + \cos (\omega_c - 2\omega_m)t] + \dots \} \quad (24-73)$$

donde las expresiones $J_i(m_A)$ son funciones de Bessel del primer tipo.

Obsérvese que $v(t)$ contiene la portadora y una infinidad de frecuencias laterales separadas a intervalos de ω_m en uno u otro lado de la frecuencia de la portadora ω_c . Esto implica que la FM y la PM requieren un ancho de banda infinito. No obstante, los coeficientes $J_i(m_A)$ disminuyen rápidamente con valores de

$i > m_A$, lo cual hace que las amplitudes de las frecuencias laterales para los valores de i más altos se vuelvan insignificantes. Se determina que el ancho de banda práctico es:

$$BW = 2(m_A + 1)f_{m,\text{máx}} \quad (24-74)$$

donde $f_{m,\text{máx}}$ es la frecuencia moduladora más alta. Se debe observar que los requisitos de ancho de banda de un sistema de modulación en frecuencia o en fase son, en términos generales, mayores que los requisitos de ancho de banda del sistema de modulación en amplitud correspondiente. Sin embargo, en los sistemas de FM y PM (que en conjunto también se denominan de modulación en ángulo), m_A se puede incrementar sin producir distorsión no lineal, de manera que es posible incrementar la señal detectada sin elevar la potencia. Asimismo, el sistema de FM es menos susceptible que el sistema de AM a interferencias de canales adyacentes y de frecuencia de trabajo de otras estaciones emisoras de radio. Además, el sistema de FM es menos sensible al ruido tipo pulsátil.

Es interesante observar en base a las ecuaciones 24-60 y 24-66 que los sistemas de FM y PM están estrechamente relacionados. Por ejemplo, en un sistema de PM, la aplicación de la señal moduladora a un integrador y de su salida a la entrada del sistema de PM hace que la salida sea modulada de FM. De modo similar, un sistema de FM se puede convertir en un sistema de PM al diferenciar la señal moduladora antes de que ésta se aplique al modulador de FM.

Circuitos moduladores de FM y PM

En osciladores sinusoidales, donde un circuito LC determina la frecuencia de oscilación, se puede generar una señal de FM variando L o C . Es decir, si se hace que el valor de L o C sea función de la señal moduladora $v_m(t)$, se obtiene un sistema de FM. Estos circuitos se denominan moduladores de reactancia. La figura 24-21 ilustra los circuitos moduladores de reactancia transistorizados y de FET típicos.

Suponiendo que los capacitores de derivación C_S y C_E son cortocircuitos y que la bobina de radiofrecuen-

cia (RFC, de *radio frequency choke*) es un circuito abierto a la frecuencia de la portadora, $h_{re} = 0$. Por tanto, la admitancia de salida Y_0 es:

$$Y_0 = \frac{KR + 1}{R + 1/j\omega C} + \frac{1}{r_0} \quad (24-75)$$

donde:

Para el transistor $K = \frac{h_{fe}}{h_{ie}}$, $r_0 = \frac{1}{h_{oe}}$, $r_i = h_{ie}$

Para el FET $K = g_m$, $r_0 = r_d$, $r_i = \infty$

y $R = R_1 \parallel r_i$. Si $1/(\omega C) \gg R$ y $KR \gg 1$, entonces la ecuación 24-75 se reduce a:

$$Y_0 = \frac{1}{r_0} + jKR\omega C = \frac{1}{r_0} + j\omega C_{ef} \quad (24-76)$$

De este modo, la admitancia de salida es una resistencia r_0 en derivación con una capacitancia C_{ef} . Si varían la g_m del FET o la h_{fe} del transistor, también varía la capacitancia efectiva C_{ef} . La frecuencia $\omega_m \ll \omega C$, y por tanto $1/(\omega_m C)$ es muy grande y $\omega_m L$ es pequeña a ω_m . Por consiguiente, $v_m(t)$ afecta en esencia la polarización de entrada del transistor o del FET, lo que hace cambiar a g_m o h_{fe} y por tanto varía C_{ef} , lo que modifica la admitancia de salida. Por ello estos circuitos se conocen como *moduladores de reactancia*.

Circuito modulador de reactancia de diodo. También se puede utilizar un diodo semiconductor con polarización inversa (varactor) para proporcionar la modulación en fase (véase la figura 24-22). La capacitancia de un varactor está dada por:

$$C = Kv^{-n} \quad (24-77)$$

donde K y n son constantes para un varactor dado y $0 < n < 1$. R representa la combinación de R_1 y la resistencia inversa del diodo D . Obsérvese que V_{DD} debe ser tal que el diodo D esté siempre en estado de polarización inversa y que C_1 actúe como un cortocircuito a ω_m .

La frecuencia resonante del circuito será:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (24-78)$$

Empleando las ecuaciones 24-77 y 24-78 con $v = V_{DD} + v_m$ se tiene:

$$\omega_0 = \frac{1}{\sqrt{KL}} V_{DD}^{n/2} \left(1 + \frac{v_m}{V_{DD}}\right)^{n/2} \quad (24-79)$$

Suponiendo que $|v_m/V_{DD}| < 1$ y desarrollando en serie de Taylor:

$$\omega_0 = \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left[1 + \frac{n}{2} \cdot \left(\frac{v_m}{V_{DD}}\right) + \frac{n(n-2)}{8} \cdot \left(\frac{v_m}{V_{DD}}\right)^2 + \dots\right] \quad (24-80)$$

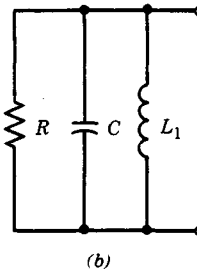
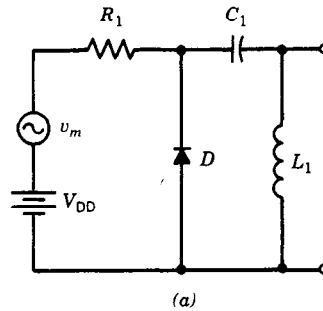


Fig. 24-22. a) Modulador de reactancia de diodo. b) Su modelo lineal.

Si $|v_m/V_{DD}| \ll 1$, entonces la ecuación 24-80 se puede aproximar por medio de:

$$\omega_0 \cong \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left(1 + \frac{n}{2} \cdot \frac{v_m}{V_{DD}}\right) \quad (24-81)$$

Si $v_m = V_m \sin \omega_m t$, la frecuencia instantánea ω_i se puede expresar como:

$$\omega_i = \frac{V_{DD}^{n/2}}{\sqrt{KL}} \left(1 + \frac{nV_m}{2V_{DD}} \cdot \sin \omega_m t\right) \quad (24-82)$$

Por tanto, se obtiene una modulación en fase con el índice de modulación en fase dado por:

$$m_p = \frac{nV_m}{2V_{DD}} \quad (24-83)$$

Para una modulación en frecuencia, la señal moduladora se integra antes de aplicarla a este circuito.

24.2.3 Modulación en pulsos

Hasta aquí se han abordado las modulaciones de onda continua; es decir, la portadora era una onda sinusoidal continua cuyos parámetros se hacían variar conforme a la señal moduladora. A continuación se analiza la modulación en pulsos, basada en datos muestreados.

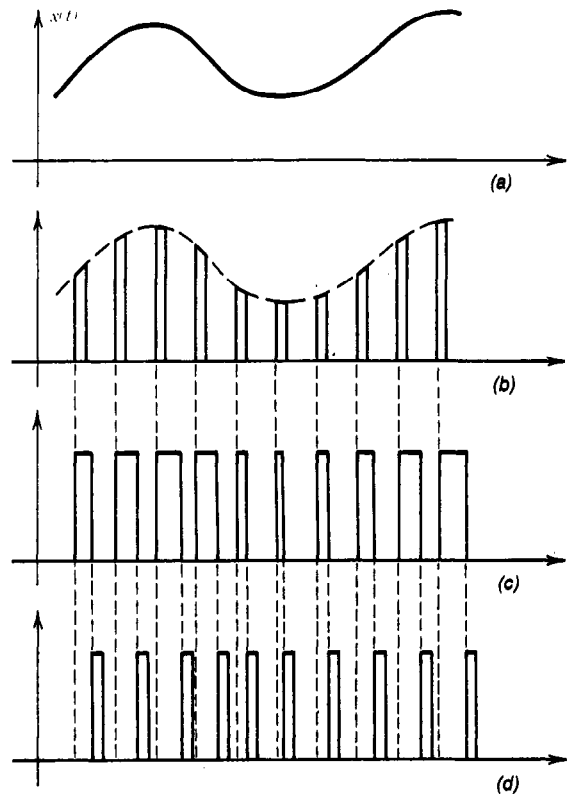


Fig. 24-23. Tipos de modulación en pulsos: a) señal moduladora; b) modulación de amplitud en pulsos; c) modulación de ancho en pulsos; d) modulación de posición en pulsos.

El teorema del muestreo establece que "si una señal de banda limitada se muestrea cuando menos a una frecuencia doble de la frecuencia más alta del espectro, es posible recuperar la señal original". Por tanto, la información puede transmitirse en forma de datos muestreados y después convertirse a la forma analógica. En la modulación en pulsos, los valores muestreados modulan directamente un tren de pulsos periódicos. Por ejemplo, la amplitud, el ancho o una porción de la onda de forma de pulsos (pulsátil) puede hacerse variar proporcionalmente a la señal muestreada. Esto se denomina modulación de amplitud en pulsos (PAM, de *pulse-amplitude modulation*), modulación de ancho en pulsos (PWM, de *pulse-width modulation*) o modulación de posición en pulsos (PPM, de *pulse-position modulation*), respectivamente (fig. 24-23).

Obsérvese que en la PAM, el periodo y el factor (o régimen) de trabajo se mantienen constantes cuando la amplitud de los pulsos varía en forma correspondiente a la amplitud de la señal moduladora.

En la PWM, la amplitud y el periodo permanecen constantes mientras el ancho de los pulsos varía con el ancho de la señal moduladora.

Por último, en la PPM la amplitud y el ancho se mantienen constantes mientras la posición de los pulsos varía con la propia de la señal moduladora.

Modulación de amplitud en pulsos (PAM)

En la figura 24-24a se ilustra un circuito que realiza la PAM (de *pulse-amplitude modulation*). Se aplica un tren de pulsos v_p a la base del transistor Q . Este tren de pulsos activa y desactiva (conmuta, enciende y apaga) el transistor. El voltaje modulador v_m varía de 0 a $-V_m$. Cuando la amplitud del pulso llega a $v_p = V_p$, el transistor está apagado y la salida $v_o = -(v_m + V_{REF})$. Cuando $v_p = 0$, el transistor está saturado y $v_o = -(V_{REF} + 2V_{CE,SAT})$. Por tanto, la amplitud de los pulsos de salida variará con la amplitud de la señal moduladora, como se ilustra en la figura 24-24b.

Recuérdese que $V_{CE,SAT} \leq 0.2$ V para un transistor de conmutación.

Modulación de ancho en pulsos (PWM)

La PWM (de *pulse-width modulation*) también se conoce como modulación de duración en pulsos (PDM, de *pulse-duration modulation*) (véase la figura 24-25a). La señal moduladora de lenta variación v_m controla el ancho de los pulsos, y los pulsos de entrada de la portadora suelen ser ondas cuadradas.

Por tanto, la salida del integrador v_i es una onda triangular. Se aplica una señal moduladora negativa al comparador A_2 , cuyas oscilaciones de salida pueden limitarse por medio de dos diodos zener V_{z1} y V_{z2} . El

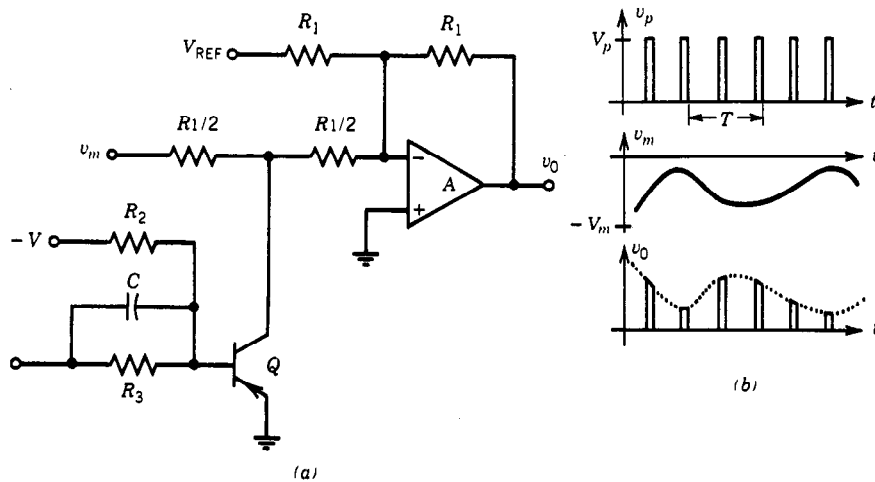


Fig. 24-24. Modulación de amplitud en pulsos: a) circuito; b) onda de forma.

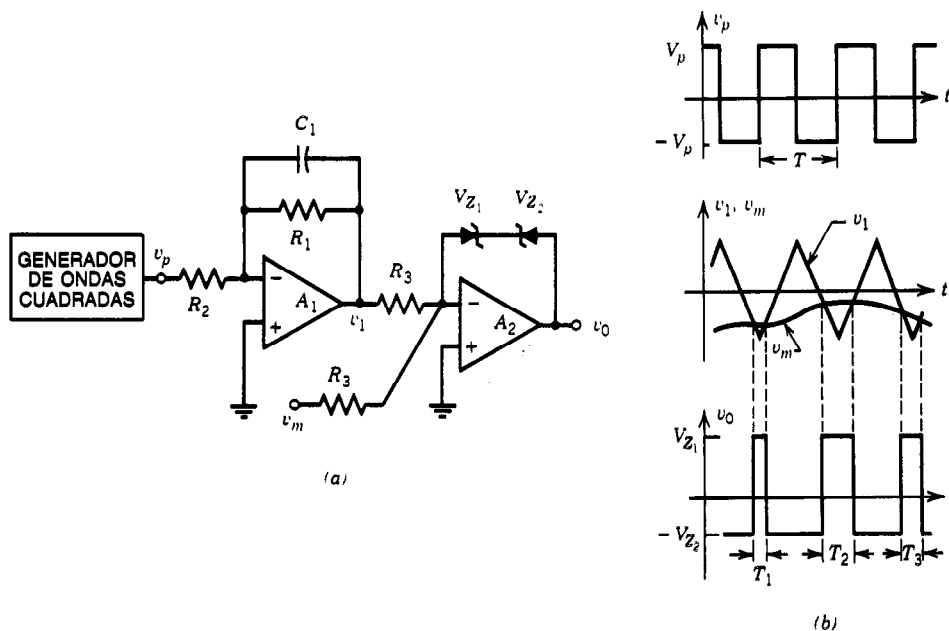


Fig. 24-25. Modulación de ancho en pulsos: a) circuito; b) ondas de forma en diferentes puntos del circuito.

producto es la señal PWM de salida, como se muestra en la figura 24-25b. Obsérvese que los anchos de los pulsos T_1, T_2, \dots son diferentes. El ancho de un pulso puede determinarse por medio de:

$$T_i = T \cdot \frac{V_p - v_m}{2V_p} \quad (24-84)$$

De este modo, la duración del pulso de salida es proporcional a la señal moduladora. La PWM se utiliza a menudo cuando se desea el control proporcional remoto o de la velocidad de una posición.

Modulación de posición en pulsos (PPM)

La PPM (de *pulse-position modulation*) se relaciona estrechamente con la PWM. De hecho, se puede generar a partir de ésta, como se ilustra en la figura 24-26. Primero se aplica una señal modulada en ancho de pulsos a un diferenciador cuya salida son pulsos alternantes $x_1(t)$, como se muestra en la figura 24-26c. Después se rectifican estos pulsos por medio de un rectificador de media onda y se invierten, lo que proporciona los impulsos $x_2(t)$ correspondientes a bordes negativos de la señal PWM, como se observa en la figura 24-26d. Por tanto, los impulsos se posicionan

según la señal moduladora. Después se emplea este tren de pulsos para activar un multivibrador monoestable, lo que produce la señal PPM $x_{PPM}(t)$.

Las técnicas de modulación que se han estudiado hasta ahora se clasifican como modulación analógica. Existen varias técnicas de comunicación digital, por ejemplo, la modulación de pulsos en código (PCM, de *pulse-code modulation*), modulación de desplazamiento de amplitud (ASK, de *amplitude-shift keying*), modulación de desplazamiento de frecuencia (FSK, de *frequency-shift keying*) y modulación de desfaseamiento (PSK, de *phase-shift keying*). Estas técnicas se analizan en el capítulo 48.

24.3 DESMODULADORES

En la sección 24.2 se estudiaron algunos procesos de modulación (en los cuales se sobrepone información eléctrica en una portadora para transmitir información de inteligencia). En el extremo receptor, la portadora modulada se recibe y amplifica a un nivel en que pueda recuperarse la señal original. El proceso de recuperación se conoce como desmodulación o detección. En esta sección se analizan circuitos desmoduladores para cada método de modulación.

24.3.1. Desmoduladores de AM

Desmodulador lineal de diodos

El desmodulador de AM lineal de diodos es simplemente un rectificador de media onda que contiene un filtro RC, como se ilustra en la figura 24-27a. El circuito desmodulador está diseñado para eliminar las variaciones en la frecuencia de la portadora ω_c y retener las variaciones en la señal moduladora ω_m . En la cresta positiva de la señal de entrada, el capacitor se carga a este voltaje de cresta. Si:

$$RC \gg \frac{2\pi}{\omega_c} \quad (24-85)$$

donde ω_c es la frecuencia de la portadora, cuando la señal de entrada caiga ligeramente (es decir, $v_0 > v_i$) se desactivará el diodo y el capacitor se descargará a través de R. Esto continuará hasta que $v_0 = v_i$, y entonces el diodo comenzará a conducir y se repetirá el ciclo. Por tanto, el voltaje de salida tendrá una onda de forma "en holanes", como se muestra en la figura 24-27b. Si la constante de tiempo RC es demasiado grande, la salida no podrá ser lo suficientemente rápida y por consiguiente se obtendrá la onda de forma de la figura 24-27c.

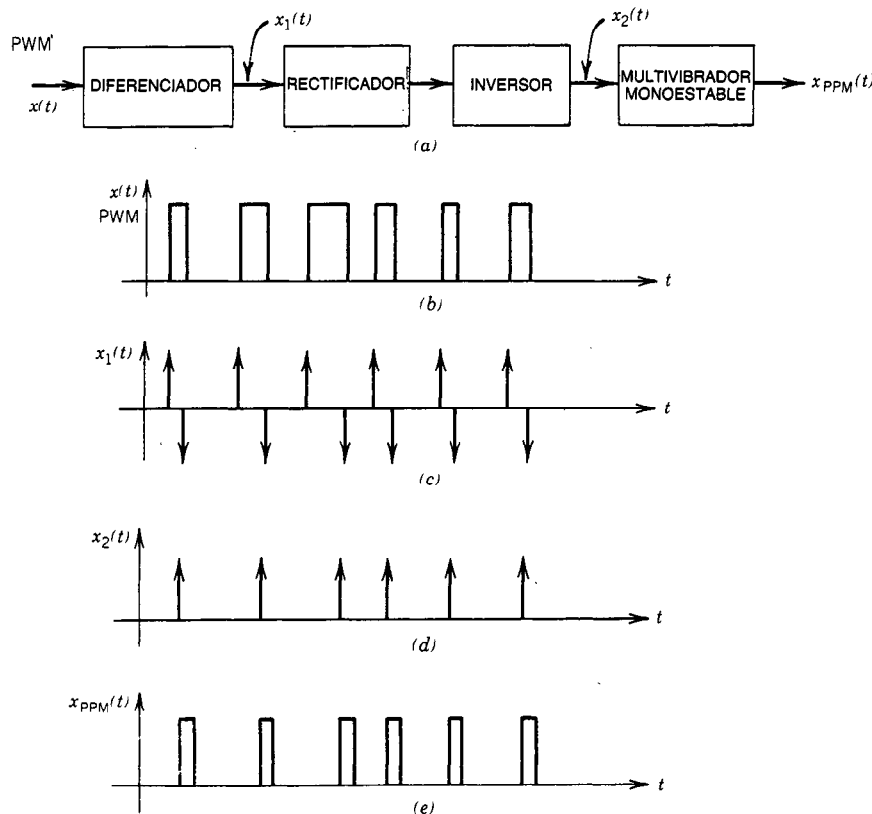


Fig. 24-26. a) Generación de la modulación de posición en pulsos (PPM) a partir de la modulación de ancho en pulsos (PWM). b), c), d) y e) Ondas de forma en pulsos en diversos puntos.

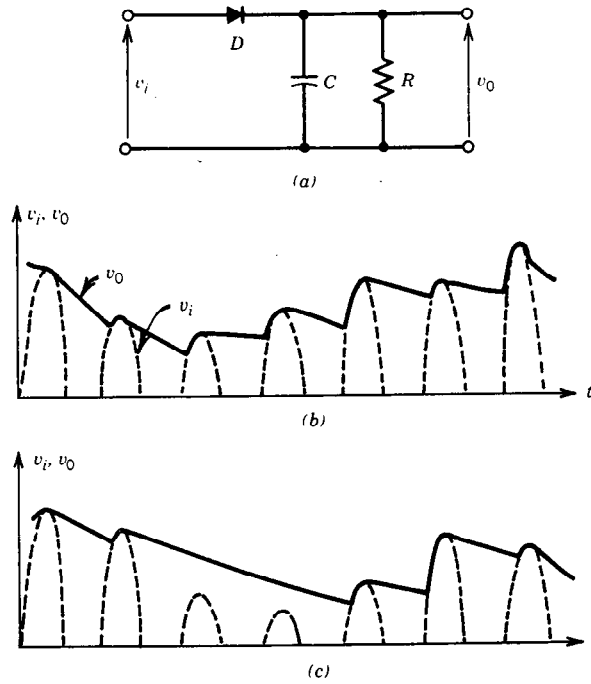


Fig. 24-27. Desmodulador AM lineal de diodo: a) circuito; b) onda de forma de entrada y salida; c) condiciones de las ondas de forma de entrada y salida cuando no se cumplen las ecuaciones 24-86 y 24-87.

Obsérvese que, en este caso, el voltaje de salida no seguirá las variaciones en amplitud de la señal de entrada v_i . Para evitar este problema debe cumplirse la condición:

$$RC \ll \frac{2\pi}{\omega_{m,\text{máx}}} \quad (24-86)$$

donde $\omega_{m,\text{máx}}$ es la más alta frecuencia en la señal moduladora. El voltaje de ondulación (residual) de salida es eliminado por filtrado en etapas de amplificación subsiguientes, y la señal de salida final se convierte en un señal lisa correspondiente a la onda de forma original que se utilizó como señal moduladora en el extremo transmisor.

La señal de salida del desmodulador por lo general tendrá una componente de CD que quizá sea indeseable. Para bloquear esta componente se incluye un capacitor de acoplamiento C_c , como se muestra en la figura 24-28. El valor de C_c se elige de modo que actúe efectivamente como cortocircuito a todas las frecuencias de la señal de modulación.

Si se aplica una portadora no modulada, el voltaje v_d será una señal de CD con amplitud igual a la amplitud de la portadora V_c , y el voltaje de salida será igual a cero. Por tanto, la corriente promedio que se extrae de la fuente es:

$$I_{i,\text{prom}} = \frac{V_c}{R} \quad (24-87)$$

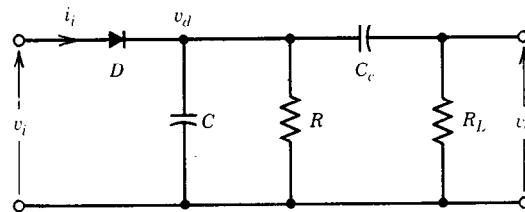


Fig. 24-28. Modulador AM lineal con carga acoplada RC.

Si se aplica la señal modulada, entonces:

$$I_{i,\text{prom}} = \frac{V_c}{R} + m \frac{V_c}{R_{ac}} \cos \omega_m t \quad (24-88)$$

donde m es el índice de modulación, $R_{ac} = R \parallel R_L$ y $R_{ac} < R$. Por tanto, mV_c/R_{ac} puede hacerse mayor que V_c/R , la corriente de entrada de la ecuación 24-88 puede hacerse negativa, y el diodo no conducirá. Esto provoca una distorsión en la salida.

Para evitarla, el índice de modulación m debe limitarse de manera que:

$$m_{\text{máx}} = \frac{R_{ac}}{R} = \frac{R_L}{R + R_L} \quad (24-89)$$

Para obtener una modulación al 100% sin distorsión, se requiere que $R_L \gg R$, lo cual produce $m \cong 1$.

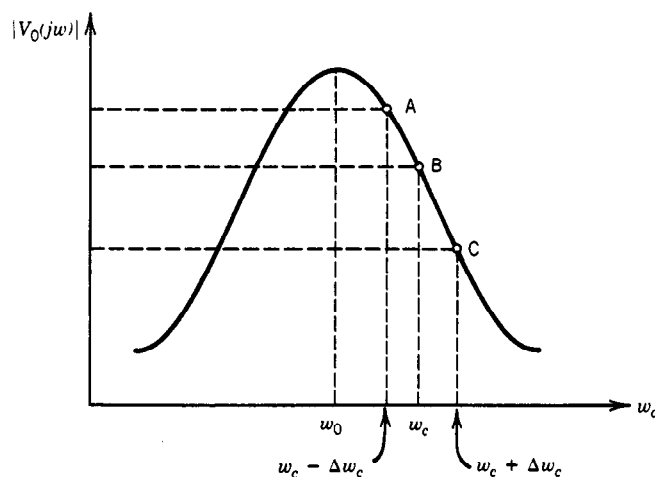


Fig. 24-29. Respuesta de un amplificador sintonizado.

Desmodulador no lineal

En la sección 24.2.1 se presentaron los moduladores no lineales, conocidos también como moduladores de ley cuadrática. Se demostró que la salida contenía una componente de CD, las frecuencias fundamentales ω_c y ω_m , sus segundos armónicos $2\omega_c$ y $2\omega_m$, y las frecuencias laterales $(\omega_c - \omega_m)$ y $(\omega_c + \omega_m)$. Supóngase que se aplica una señal modulada en amplitud:

$$v(t) = V_c(1 + m \cos \omega_m t) \cos \omega_c t \quad (24-90)$$

a un dispositivo no lineal cuya corriente se expresa como:

$$i(t) = K v(t)^2 \quad (24-91)$$

o bien:

$$i(t) = K [V_c(1 + m \cos \omega_m t) \cos \omega_c t]^2 \quad (24-92)$$

Modificando esta ecuación se obtiene:

$$\text{Término de CD} \quad KV_c^2/2 \quad (24-93)$$

$$\text{Término fundamental} \quad KV_c^2 m \cos \omega_m t \quad (24-94)$$

$$\text{Término del segundo armónico} \quad \frac{1}{4} KV_c^2 m^2 \cos 2\omega_m t \quad (24-95)$$

La salida contiene asimismo los siguientes términos de alta frecuencia: ω_c , $2\omega_c$, $2\omega_c - \omega_m$, $2\omega_c + \omega_m$, $2(\omega_c - \omega_m)$, y $2(\omega_c + \omega_m)$. Todas estas frecuencias están por encima del intervalo de frecuencias de audio y son eliminadas por el filtro desmodulador y las etapas de amplificación.

La componente de CD es eliminada por el capacitor de acoplamiento. De esta forma, la salida contiene sólo la señal deseada $KV_c^2 m \cos \omega_m t$ (la componente fundamental) y el término del segundo armónico (que provoca una distorsión de la amplitud).

Los desmoduladores no lineales se utilizan en mezcladores que se operan en la región no lineal.

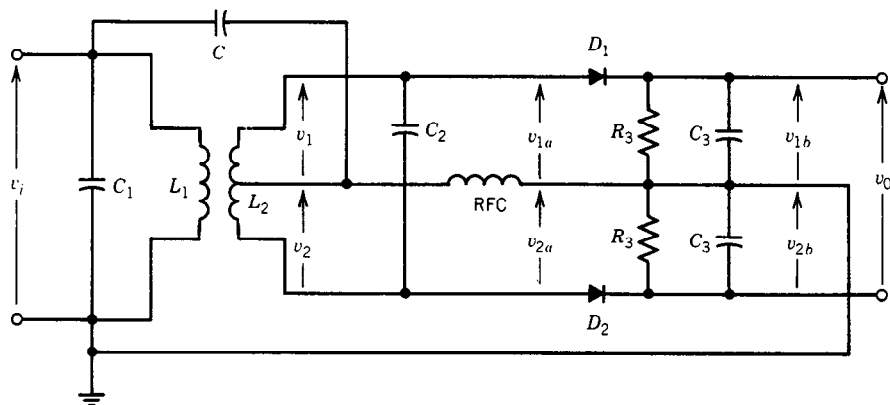


Fig. 24-30. Discriminador de defasamiento de Foster-Seeley.

24.3.2 Desmoduladores de FM

Como se analizó en la sección 24.2, puede obtenerse la modulación en frecuencia y en fase, una a partir de la otra. Por ejemplo, un circuito modulador en frecuencia puede convertirse en un circuito modulador en fase diferenciando la señal moduladora antes de aplicarla al modulador en frecuencia. Por tanto, un desmodulador de FM puede convertirse en un desmodulador de PM mediante la integración de la salida.

Desmodulador de pendiente

Un circuito resonante sintonizado a una frecuencia ligeramente distinta de la frecuencia de la onda portadora de la señal de FM puede emplearse como desmodulador de FM. Considérese la respuesta a la frecuencia de un circuito resonante, como se muestra en la figura 24-29. Obsérvese que la frecuencia central ω_0 del circuito resonante se fija en un valor menor que la frecuencia de la portadora ω_c de la señal de FM. Cuando la frecuencia varía alrededor de ω_c , también varía el voltaje de salida. La variación de la salida con la frecuencia a lo largo de la pendiente AB puede considerarse lineal si el $\Delta\omega_c$ es pequeño. Por tanto, se produce una señal modulada en amplitud a partir de una señal modulada en frecuencia; esta señal es detectada por un desmodulador de modulación en amplitud, y la salida final será una señal de FM desmodulada.

Desmodulador de defasamiento

Para mejorar la linealidad deben utilizarse otros tipos de desmoduladores. El discriminador de defasamiento

de Foster-Seeley es un desmodulador de FM bastante lineal (véase la figura 24-30). Cuando el circuito secundario se sintoniza en resonancia a ω_0 , el voltaje v_1 se adelanta a v_i en 90° y v_2 se retrasa respecto a v_i en 90° , como se muestra en la figura 24-31a. Cuando la frecuencia varía alrededor de ω_0 , los voltajes $v_{1a} = v_1 + v_i$ y $v_{2a} = v_2 + v_i$ varían como se indica en la figura 24-31b. Obsérvese que los Q del circuito se mantienen bajos, de manera que las magnitudes de los voltajes v_1 y v_2 se mantienen esencialmente sin variaciones. No obstante, sus fases cambian con la frecuencia. Por tanto, las magnitudes de los voltajes v_{1a} y v_{2a} , que se aplican a la sección desmoduladora de AM, varían con la frecuencia. La variación de las magnitudes de v_{1a} y v_{2a} es bastante lineal con la frecuencia en un intervalo de esta última. Así, el voltaje de salida v_0 es la señal desmodulada en frecuencia.

Detector de relación

El detector de relación (fig. 24-32) tiene la importante ventaja sobre el discriminador de Foster-Seeley de que suministra una salida de bajo ruido que es insensible a la modulación en amplitud.

El circuito del detector de relación es muy similar al del discriminador de Foster-Seeley. El diodo D_2 está invertido, se coloca un capacitor grande C_4 entre las terminales de la resistencia de salida R_4 , y el voltaje de salida se toma de los puntos comunes de C_3 y R_4 , como se indica. Debido a la gran capacitancia situada a través de la combinación en serie de la carga, el voltaje de carga total v_3 permanece sin cambios cuando varía la amplitud de la señal de entrada. Pese a ello, la razón

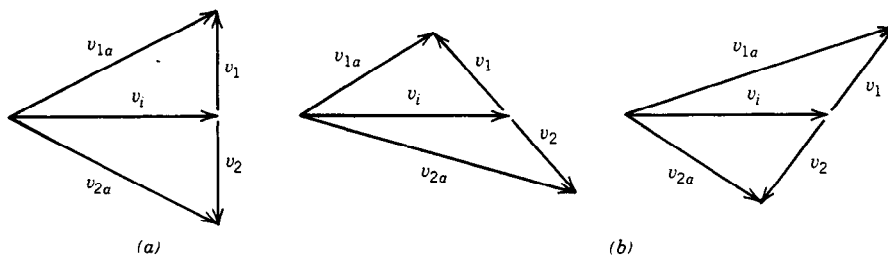


Fig. 24-31. Diagramas fasoriales del discriminador de Foster-Seeley: a) en resonancia; b) sin resonancia.

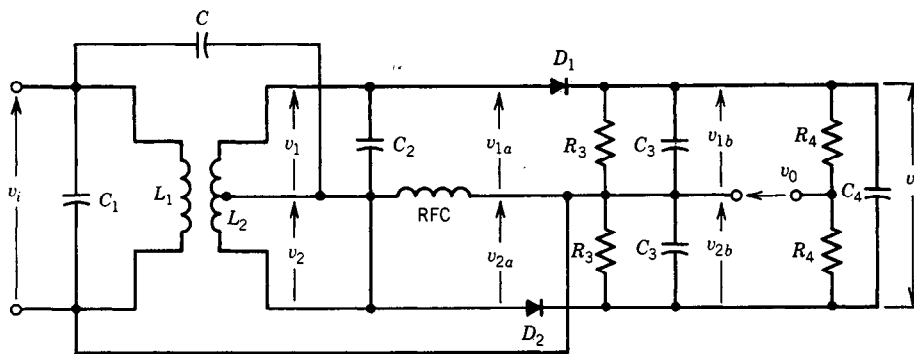


Fig. 24-32. Detector de relación.

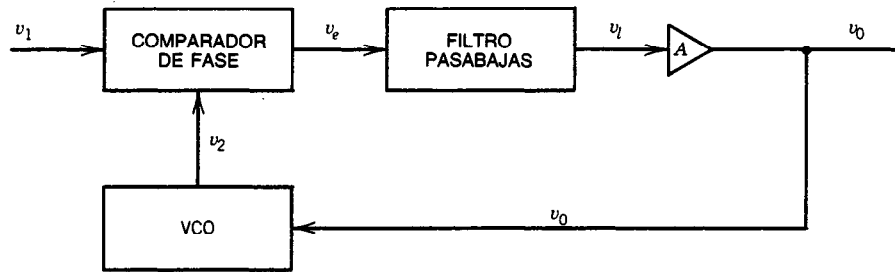


Fig. 24-33. Diagrama de bloques de un circuito de sincronización de fase.

de los dos voltajes de carga cambia con la frecuencia de tal forma que su suma se ve forzada a mantenerse prácticamente constante. De aquí el nombre de "*detector de relación*". Como los circuitos de RF son los mismos que los del discriminador de Foster-Seeley, los diagramas fasoriales de v_{1a} , v_{2a} y v_i son los mismos que se muestran en la figura 24-31. El voltaje v_3 se mantiene prácticamente constante haciendo que la constante de tiempo del circuito RC_4 sea grande (es decir, mayor que el periodo de la frecuencia de modulación más bajo).

En contraste con el discriminador de Foster-Seeley, el detector de relación tiene una componente de CD en la salida. Este voltaje de CD se puede utilizar para el control automático de la ganancia (ACG, de *automatic gain control*), que puede ser deseable cuando no se utilizan limitadores. El discriminador de Foster-Seeley es ligeramente más lineal, por lo que produce menos distorsión no lineal que el detector de relación. También se puede demostrar que la salida del discriminador es dos veces más grande.

Circuito de sincronización de fase

El circuito de sincronización de fase, o PLL (de *phase-locked loop*), se puede emplear como desmodulador FM o PM.

El PLL es un sistema de retroalimentación que comprende un comparador de fase, un filtro pasabajas, un amplificador de error en la trayectoria de la señal progresiva y un oscilador controlado por voltaje (VCO) en la trayectoria de la retroalimentación (fig. 24-33).

El comparador de fase es en realidad un circuito multiplicador que mezcla la señal de entrada con la señal del VCO. El principio básico de operación del PLL se puede explicar brevemente como se indica a continuación. Sean:

$$v_1 = v_1 \cos[\omega_c t + \phi_1(t)] \quad (24-96)$$

$$v_2 = v_2 \cos[\omega_c t + \phi_2(t)] \quad (24-97)$$

donde $\phi_1(t)$ y $\phi_2(t)$ se utilizan para representar los cambios en las frecuencias. La salida del comparador de fase es:

$$v_e = v_1 \cdot v_2 = \frac{1}{2} V_1 V_2 [\cos(2\omega_c t + \phi_1 + \phi_2) + \cos(\phi_1 - \phi_2)] \quad (24-98)$$

El filtro pasabajas suprime la componente de frecuencia de la suma pero permite la entrada de la componente de CD, que después se amplifica y se envía para retroalimentar el VCO. Por tanto:

$$v_o = \frac{1}{2} A V_1 V_2 \cos(\phi_1 - \phi_2) \quad (24-99)$$

Cuando la diferencia de fase $\theta = \phi_1 - \phi_2$ es de 90° , la salida del comparador de fase $v_e = 0$. Esto se denomina estado de equilibrio. A medida que esta diferencia de fase se vuelve menor de 90° la salida se hace positiva, mientras que una diferencia de fase mayor de 90° provoca una salida negativa. Si la señal moduladora de banda base es $v_m(t)$, entonces:

$$\phi_1(t) = K_1 \int_{-\infty}^t v_m(\tau) d\tau \quad (24-100)$$

donde K_1 es una constante. Supóngase que inicialmente $\phi_1(t) = 0$ y el VCO se ha ajustado de manera que cuando $v_o = 0$ su frecuencia de oscilación sea exactamente ω_c . Supóngase también que el VCO se ha ajustado de modo que su salida tenga un desfaseamiento de 90° respecto a la portadora (condición de equilibrio o enganche). Supóngase que la frecuencia de entrada se ha incrementado hasta $\omega_c + \Delta\omega$ en $t = 0$. Por tanto:

$$\Delta\omega = \frac{d\phi_1(t)}{dt} \quad (24-101)$$

o bien:

$$\phi_1(t) = \Delta\omega \cdot t \quad (24-102)$$

Es decir, el cambio en la frecuencia provoca que la fase $\phi_1(t)$ cambie linealmente con el tiempo. La diferencia de fase en la entrada del comparador de fase producirá un voltaje de salida positivo v_e , que hace que aumente la frecuencia del VCO. Después se establecerá un nuevo punto de equilibrio (de enganche), a medida que se haya incrementado la frecuencia del VCO hasta igualar la frecuencia de la señal de entrada. La salida del VCO está dada por:

$$v_2 = V_2 \cos \left[\omega_c t + K_0 \int_{-\infty}^t v_o(\tau) d\tau \right] \quad (24-103)$$

donde K_0 es una constante.

Para que la entrada y las frecuencias del VCO sean las mismas en la condición de enganche se requiere:

$$\frac{d\phi(t)}{dt} = \frac{d}{dt} K_0 \int_{-\infty}^t v_0(\tau) d\tau \quad (24-104)$$

Aplicando la ecuación 24-101 en la 24-104 se tiene:

$$v_0(t) = \frac{\Delta\omega}{K_0}$$

Obsérvese que el voltaje de salida es proporcional al cambio de frecuencia, $\Delta\omega$, como se requiere en el caso del desmodulador de FM que se está considerando.

Se supone que la señal de entrada y el VCO están en la misma frecuencia ω_c , aunque quizá no sea así inicialmente. Si la diferencia de frecuencia entre la señal de entrada y el VCO es menor que el ancho de banda de ciclo cerrado del PLL, el PLL se enganchará con rapidez. Si el intervalo de diferencias de frecuencia es mayor, la frecuencia del VCO se barre a un ritmo aproximado para buscar la señal.

El PLL se puede utilizar asimismo como desmodulador de señales moduladas en fase mediante la integración de la entrada del VCO. Esto es posible debido a que la entrada del VCO es proporcional al cambio de frecuencia de la entrada del PLL, y la integral de esta señal también es proporcional al cambio de fase de la entrada del PLL.

24.3.3 Desmoduladores de amplitud en pulsos

La señal modulada en amplitud en pulsos (PAM) puede recuperarse aplicando la señal a un desmodulador de AM. Si los pulsos están lo suficientemente próximos entre sí, esto permite una desmodulación de PAM razonable. La señal se puede recuperar asimismo simplemente haciendo pasar la señal PAM a través de un filtro pasabajas cuya frecuencia de corte esté bien por debajo de la frecuencia de muestreo.

Las señales PAM suelen transmitirse a lo largo de un canal único; este procedimiento se denomina multicanalización en el tiempo. Cuando se multicanalizan en el tiempo varias señales en un sistema PAM, el ancho de los pulsos se hace muy reducido en comparación con el intervalo de muestreo. En este caso, los primeros procedimientos que se delinearon no permiten una recuperación de señales exacta. Se puede utilizar un circuito de muestreo y retención para recuperar este tipo de señal PAM (fig. 24-34).

El interruptor S está cerrado solamente cuando se va a muestrear el canal específico. Si la resistencia de la fuente R_s es pequeña, entonces el capacitor se carga al voltaje de entrada durante el tiempo τ en que el interruptor está cerrado. La resistencia de carga R_L se elige alta, de manera que el voltaje entre las terminales del capacitor se mantenga sin cambios hasta que el interruptor vuelva a estar cerrado.

La señal de salida escalonada puede suavizarse haciéndola pasar por un filtro pasabajas. El circuito de muestreo y retención es un desmodulador de PAM eficiente, confiable y libre de ruido.

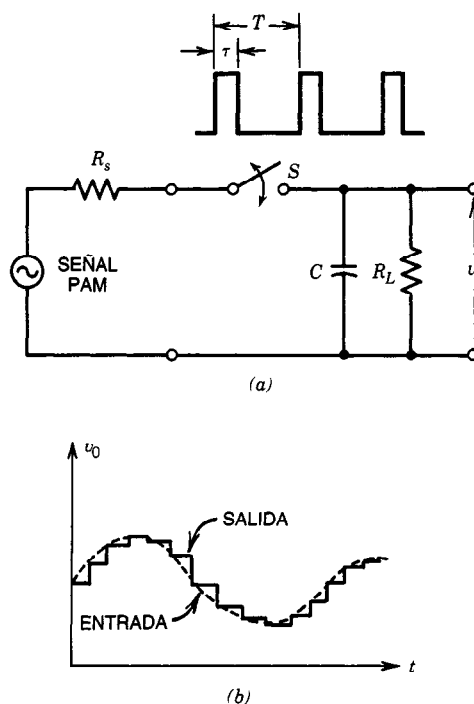


Fig. 24-34. a) Circuito de muestreo y retención como desmodulador de señales moduladas en amplitud en pulsos (PAM). b) Señales de entrada y salida.

24.4 CONVERTIDORES DE FRECUENCIAS

24.4.1 Principios generales

En el procesamiento de señales de comunicación, a menudo es deseable o conveniente trasladar el intervalo de frecuencia de una región a otra. Por ejemplo, supóngase que se van a transmitir varias señales diferentes del mismo intervalo espectral por un solo canal de comunicación. En el extremo receptor se recuperarán por separado. Esta transmisión múltiple (multicanalización) se puede efectuar mediante el traslado de cada una de las señales a un intervalo de frecuencia diferente. Si estos intervalos de frecuencia no se solapan, cada señal en el extremo receptor se puede separar mediante el uso de filtros pasabanda.

Cuando se transmiten señales a través del espacio libre y no por alambres, se utilizan antenas. Para que la transmisión sea eficiente, la longitud de la antena debe ser del orden de magnitud de la longitud de onda de la señal que se transmite. Por tanto, una señal con frecuencia de 1 000 Hz requiere una longitud de antena del orden de 300 000 m, que evidentemente es impráctica. La longitud se puede reducir a una cifra práctica si la frecuencia de la señal se traslada a un intervalo de frecuencia mayor.

Por otras razones es necesario trasladar frecuencias para lograr un procesamiento de señales práctico o eficiente en los sistemas de comunicación. El lector

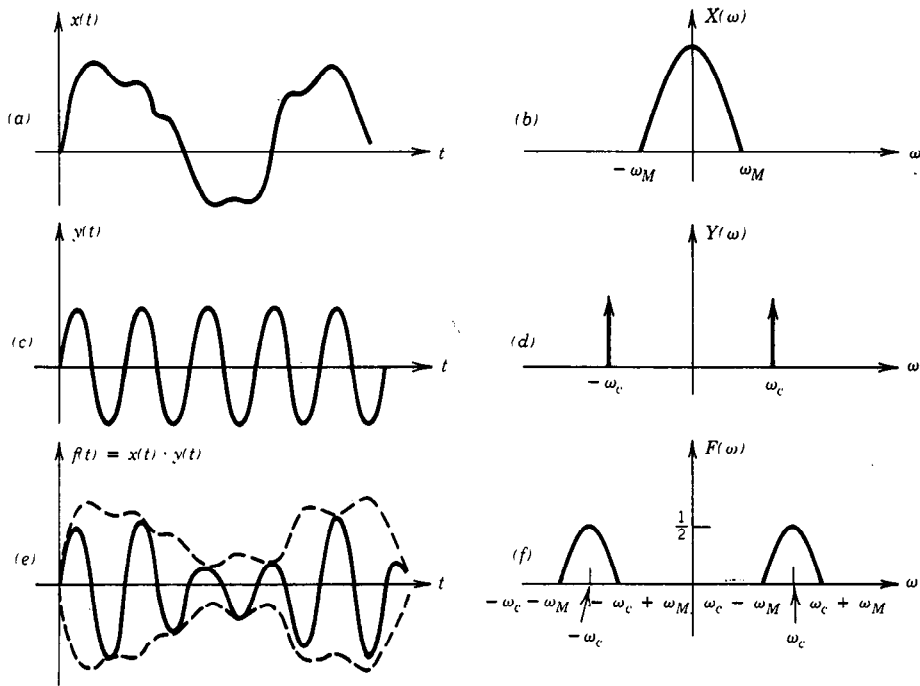


Fig. 24-35. Ilustración de la traslación de frecuencias: a) señal de banda limitada; b) espectros de frecuencia de $x(t)$; c) $y(t) = \cos \omega_c t$; d) espectros de frecuencia de $y(t)$; e) señal modulada $f(t) = x(t) \cdot y(t)$; f) espectros de frecuencia de $f(t)$, $F(\omega)$.

puede encontrar estas razones en libros sobre comunicaciones¹⁻⁵. En esta sección se estudiarán los principios generales del traslado de frecuencia, también llamados de conversión o combinación de frecuencias. Los sistemas que realizan traslados de frecuencias se denominan convertidores o mezcladores de frecuencias.

Una señal puede trasladarse a otro intervalo espectral si se multiplica por una señal sinusoidal adecuada. El proceso del traslado de frecuencias se ilustra en la figura 24-35. Considérese una señal de banda limitada $x(t)$ cuyo espectro es $X(\omega)$ en las figuras 24-35a y 24-35b, respectivamente. Cuando la señal $x(t)$ se multiplica por la señal sinusoidal $y(t) = \cos \omega_c t$ (figs. 24-35b y c), se puede demostrar que (como se ilustra en las figs. 24-35e y f) los espectros de la señal resultante son la versión desplazada de la señal original en la cantidad de $\pm \omega_c$.

Considérese, por ejemplo, una señal modulada $x(t) \cos \omega_c t$. La multiplicación de esta señal por la señal sinusoidal auxiliar $\cos \omega_c t$ produce:

$$f(t) = x(t) \cdot \cos \omega_c t \cos \omega_c t \quad (24-105)$$

$$f(t) = \frac{1}{2}x(t) \cos (\omega + \omega_c)t + \frac{1}{2}x(t) \cos (\omega - \omega_c)t$$

Obsérvese que el producto consta de las frecuencias de suma y diferencia $\omega + \omega_c$ y $\omega - \omega_c$, cada una multiplicada por $x(t)$. Suponiendo que $\omega \neq \omega_c$, la multiplicación ha trasladado los espectros de la señal a dos nuevas frecuencias. El intervalo de frecuencia que

ocupa la señal original se denomina banda base. El proceso de multiplicar una señal por una señal sinusoidal auxiliar se denomina mezclado o heterodinación. La parte de la señal trasladada dentro del intervalo de ω_c a $\omega_c + \omega_M$ recibe el nombre de señal de banda lateral superior, y la parte en el intervalo de $\omega_c - \omega_M$ a ω_c se denomina señal de banda lateral inferior. En la figura 24-36 se muestra un convertidor de frecuencias generalizado básico. El oscilador local proporciona la señal sinusoidal auxiliar $\cos \omega_c t$, que también se denomina señal de mezclado, señal de heterodinación o señal portadora.

Recuperación de la señal de banda base

Considérese la señal $x(t)$ cuyo espectro de frecuencia ha sido trasladado al multiplicar $x(t)$ por $\cos \omega_c t$. La recuperación de $x(t)$ se puede lograr simplemente multiplicando por $\cos \omega_c t$ la señal trasladada. Esto puede demostrarse como sigue:

$$\begin{aligned} [x(t) \cdot \cos \omega_c t] \cdot \cos \omega_c t &= x(t) \cos^2 \omega_c t = \\ &= \frac{1}{2}x(t) + \frac{1}{2}x(t) \cos 2\omega_c t \end{aligned} \quad (24-106)$$

De este modo se recupera la señal de banda base $x(t)$. Sin embargo, obsérvese que durante este proceso se ha introducido otra señal cuyo espectro de frecuencia se extiende de $2\omega_c - \omega_M$ a $2\omega_c + \omega_M$. Como $\omega_c \gg \omega_M$ en la mayor parte de las aplicaciones, el espectro de frecuencia de esta señal de doble frecuencia se separa

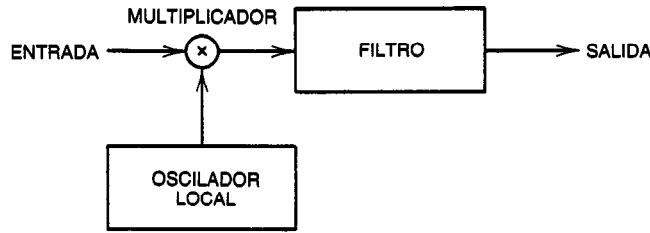


Fig. 24-36. Circuito convertidor de frecuencias.

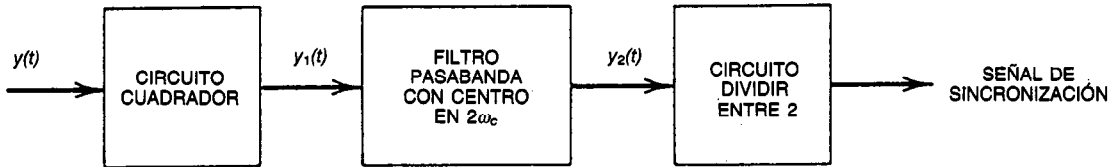


Fig. 24-37. Generación de señales de sincronización.

ampliamente de la señal de banda base. Por tanto, la señal de doble frecuencia se puede suprimir por medio de un filtro pasabajas. Debe hacerse notar que, en este método de recuperación, en el extremo receptor debe estar disponible la señal de banda base (o sea, debe ser posible una segunda multiplicación en el extremo receptor), una señal exactamente sincrónica con la señal auxiliar en el extremo transmisor. Estos sistemas se denominan sincrónicos o coherentes. La generación de una señal sincrónica de este tipo en el extremo receptor no siempre es factible. En la figura 24-37 se ilustra un método común.

Para demostrar la generación de la señal de sincronización, sean la señal de banda base $\cos \omega t$ y la señal recibida:

$$y(t) = A \cos \omega t \cdot \cos \omega_c t \quad (24-107)$$

Entonces:

$$\begin{aligned} y_1(t) &= y^2(t) = A^2 \cos^2 \omega t \cdot \cos^2 \omega_c t \\ &= \frac{A^2}{4} [1 + \frac{1}{2} \cos 2(\omega_c + \omega)t + \frac{1}{2} \cos 2(\omega_c - \omega)t + \cos 2\omega t + \cos 2\omega_c t] \end{aligned} \quad (24-108)$$

El filtro pasabanda selecciona la componente de frecuencia $(A^2/4) \cdot \cos 2\omega_c t$ y rechaza todas las otras componentes de la ecuación 24-108. El circuito de "división entre dos" proporciona la señal de sincronización necesaria. Por tanto, la salida del circuito de división entre dos se utiliza para multiplicar la señal recibida a fin de recuperar la señal de banda base, $\cos \omega t$.

Se ha apreciado que el espectro de una señal cualquiera se puede trasladar $\pm \omega_c$ rad/s multiplicándolo por cualquier señal periódica cuya frecuencia fundamental sea ω_c rad/s.

Sea la señal periódica $p_T(t)$ representada por la serie de Fourier:

$$p_T(t) = \sum_{k=-\infty}^{\infty} A_k e^{jk\omega_c t} \quad (24-109)$$

donde $\omega_c = 2\pi/T$. Multiplicando $p_T(t)$ por $x(t)$:

$$x(t)p_T(t) = \sum_{k=-\infty}^{\infty} A_k x(t) e^{jk\omega_c t} \quad (24-110)$$

Aplicando la transformada de Fourier a ambos lados de la ecuación 24-110 se produce:

$$F\{x(t) \cdot p_T(t)\} = \sum_{k=-\infty}^{\infty} A_k X(\omega - k\omega_c) \quad (24-111)$$

Obsérvese que el espectro de $x(t)p_T(t)$ contiene $F(\omega)$, $F(\omega - \omega_c)$, $F(\omega - 2\omega_c)$, ..., etcétera; es decir, el espectro resultante contiene $F(\omega)$ y $F(\omega)$ trasladado por $\pm \omega_c, \pm 2\omega_c, \dots, \pm k\omega_c, \dots$. El espectro centrado en ω_c se puede seleccionar mediante el uso de un filtro pasabanda cuya frecuencia central es ω_c .

24.4.2 Mezcladores

La operación de multiplicar una señal por una señal sinusoidal auxiliar (o, en general, periódica) se denomina mezclado o heterodinación, y los circuitos que realizan esta operación se conocen como mezcladores. Por tanto, un mezclador puede considerarse un modulador en amplitud. En la figura 24-38a se muestra un mezclador básico que utiliza un interruptor electro-mecánico, y en la figura 24-38b se ilustran las señales en diferentes puntos.

Este tipo de mezclador se conoce asimismo como modulador tipo interruptor (cortador) y su operación se puede explicar de la manera siguiente. El interruptor accionado por la señal portadora $A \cos \omega_c t$ alterna entre terminales a la frecuencia ω_c rad/s. En una mitad del periodo el interruptor está abierto y permite que se aplique la señal de entrada de lenta variación al filtro

pasabanda. Durante el medio periodo siguiente el interruptor conecta a tierra las terminales de entrada del filtro. Por tanto, el resultado es la forma recortada de la señal de entrada a una frecuencia ω_c . Este proceso de recorte equivale a multiplicar la señal de entrada $v(t)$ por un tren de pulsos de magnitud unitaria con frecuencia ω_c . La señal modulada en amplitud deseada $v_0(t)$ se obtiene haciendo pasar la señal recortada a través de un filtro pasabanda cuya frecuencia central es ω_c . El interruptor electromecánico de la figura 24-38a puede ser reemplazado por un interruptor electrónico a base de diodos, transistores o FET.

A altas frecuencias, suelen utilizarse diodos como interruptores. Dos ejemplos son los mezcladores en derivación y en serie que se ilustran en la figura 24-39. El puente de diodos, en ambos casos, actúa como un interruptor. Los nodos a y b son puestos alternativamente en cortocircuito y en circuito abierto por el puente de diodos. Si las características de los diodos son idénticas se equilibrará el puente, lo que eliminará la señal portadora que pasa por el puente cuando los diodos están conduciendo.

Mezcladores doblemente equilibrados

En la figura 24-40 se presenta una configuración popular conocida como mezclador doblemente equilibrado (o modulador anular o en anillo). La ventaja de este circuito sobre los dos antes citados es que no requiere componentes ideales. Los mezcladores doblemente equilibrados se utilizan hasta de 1 GHz o más. Este

circuito requiere unas características equilibradas de los diodos y transformadores derivados por el centro con exactitud. Las inexactitudes en las derivaciones por el centro y el desequilibrio en las características de los diodos provocan un funcionamiento no ideal y la posibilidad de que aparezca alguna onda portadora en la salida. El análisis de este circuito revela que el mezclador doblemente equilibrado en efecto multiplica $x(t)$ por una onda portadora rectangular que conmuta entre +1 y -1. Esto elimina la componente de CD de la portadora. Como resultado, el espectro de entrada del filtro no contendrá el espectro de la señal moduladora. Por tanto, la señal se puede recuperar mediante el uso de un filtro pasabajas.

Amplificador estabilizado por cortador periódico

Una excelente aplicación del principio de conversión de frecuencias es la construcción de amplificadores que operan con CD o a frecuencias muy bajas. Es muy difícil diseñar amplificadores que amplifiquen frecuencias muy bajas, ya que el tamaño de los capacitores de acoplamiento que se requieren se vuelve muy grande. En consecuencia, para amplificar señales de CD o señales de muy baja frecuencia se utiliza el acoplamiento directo, que introduce deriva en el punto de trabajo estático (punto de reposo) del amplificador. Para resolver este problema puede emplearse el amplificador estabilizado por cortador periódico, que en esencia desplaza el espectro de la señal de entrada de un intervalo de baja frecuencia a otro de frecuencia adecuada-

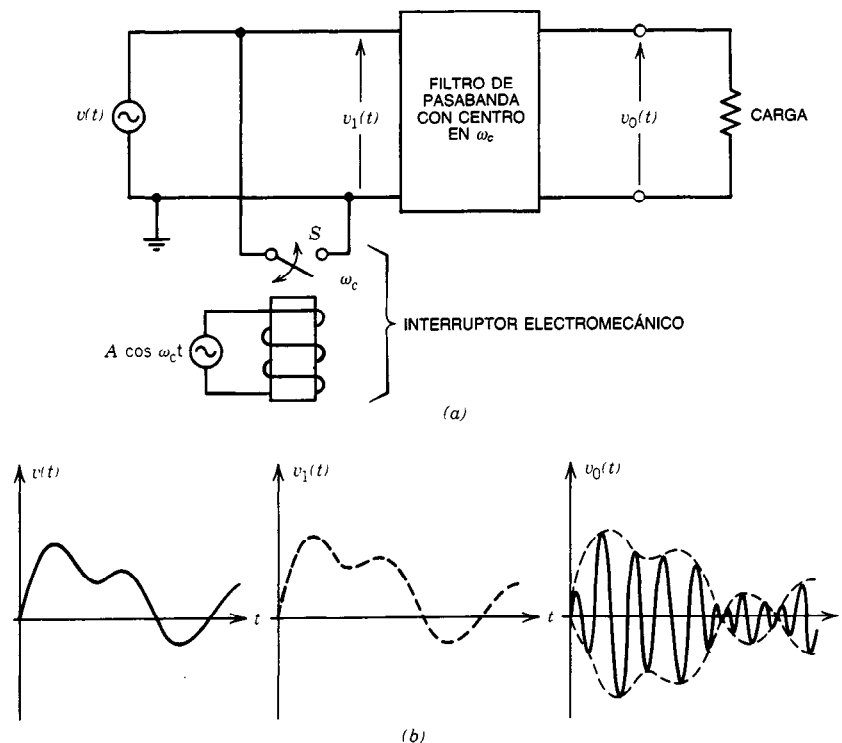


Fig. 24-38. a) Mezclador con interruptor electromecánico. b) Señales en diferentes puntos.

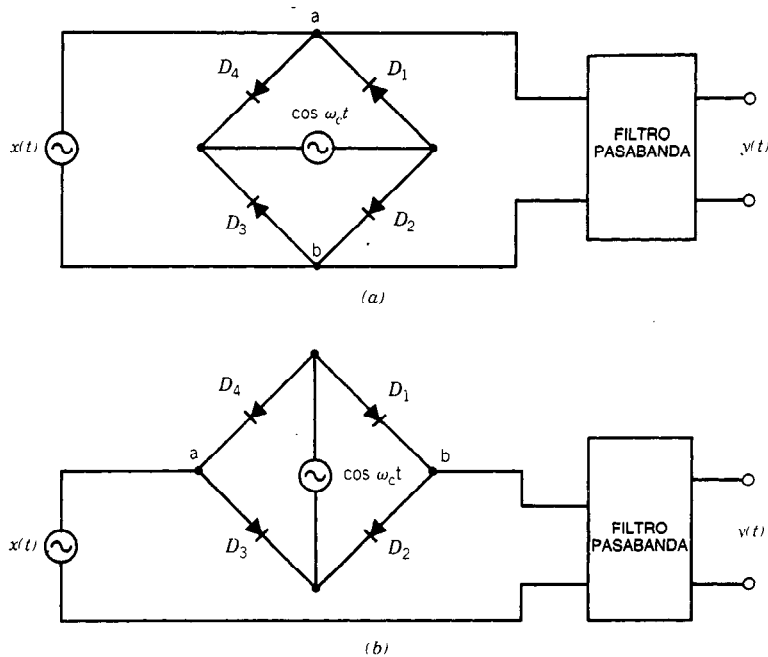


Fig. 24-39. a) Mezclador de derivación. b) Modulador en serie.

mente alta, donde es posible amplificarlo sin dificultad. En la figura 24-41 se ilustra un circuito amplificador estabilizado por cortador periódico. Se emplea un interruptor mecánico (interruptor o cortador periódico) para realizar la modulación y desmodulación. Dado que los procesos de modulación y desmodulación requieren que la portadora sea de la misma frecuencia, se debe utilizar el mismo interruptor para ambos, como se indica en la figura 24-41. La componente de CD de la señal de entrada es eliminada por el capacitor C . Por tanto, el espectro de la señal de salida es el mismo que el de la señal de entrada pero desplazado $\pm \omega_c, \pm 2\omega_c, \pm 3\omega_c, \dots$, etcétera. Esta señal es amplificada y vuelta a multiplicar por una onda cuadrada periódica generada por el cortador periódico en la salida. En consecuencia, el espectro es trasladado de re-

greso a $\omega = 0$. La ventaja principal del amplificador estabilizado por cortador periódico es que hace posible la construcción de amplificadores de alta ganancia muy estables.

24.4.3 Convertidores paramétricos

Los amplificadores paramétricos se utilizan en circuitos de amplificación en los que la potencia amplificadora proviene de la variación de un parámetro en los circuitos. En los amplificadores lineales la fuente de alimentación básica es la batería de polarización o la fuente de alimentación de CD, mientras que en los amplificadores paramétricos la energía eléctrica básica proviene de una fuente de alimentación sinusoidal de estado estable. Cuando se utilizan amplificadores pa-

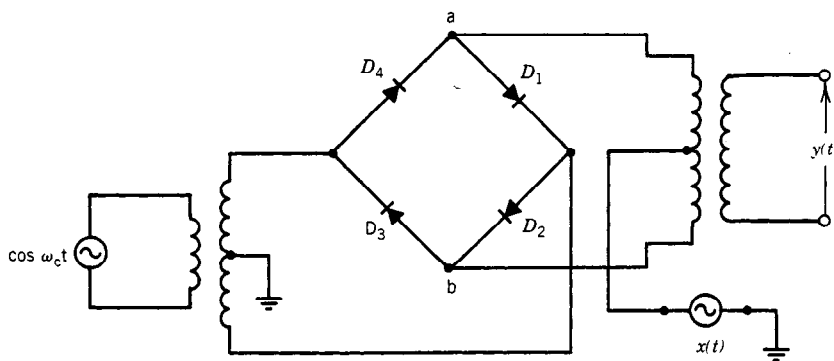


Fig. 24-40. Mezclador doblemente equilibrado.

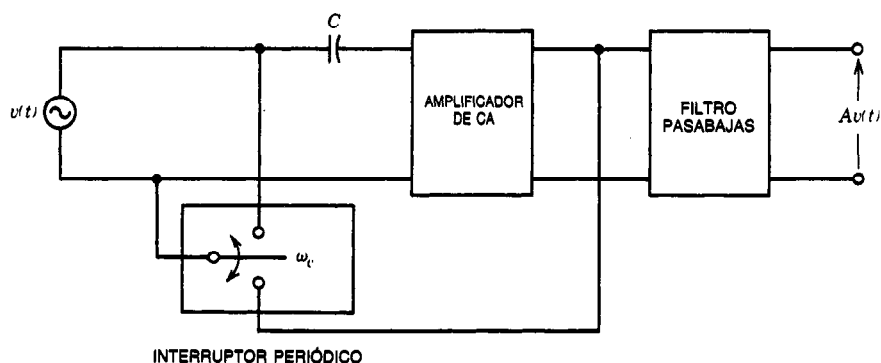


Fig. 24-41. Amplificador estabilizado por cortador periódico.

ramétricos en la conversión de frecuencia, se les suele dar el nombre de convertidores paramétricos.

Considérese el sistema de retroalimentación no lineal que se ilustra en la figura 24-42. Supóngase que el sistema no lineal del ciclo de retroalimentación funciona como un polinomio de segundo orden (la no linealidad raíz cuadrática):

$$r(t) = a_1 y(t) + a_2 y^2(t) \quad (24-112)$$

Sea la entrada una senoide:

$$x(t) = A \cos \omega t \quad (24-113)$$

y sea $H(s)$ la función de transferencia del sistema lineal invariante en el tiempo. Cuando se rompe el ciclo de retroalimentación, la salida está dada por:

$$y(t) = B \cos(\omega t + \theta) \quad (24-114)$$

donde:

$$B = A \cdot |H(j\omega)| \text{ y } \theta = \angle H(j\omega) \quad (24-115)$$

Por tanto, en el sistema de ciclo abierto no hay conversión de frecuencias. La salida del sistema no lineal (cuando se rompe la retroalimentación) es:

$$r(t) = a_1 B \cos(\omega t + \theta) + a_2 B^2 \cos^2(\omega t + \theta) \quad (24-116)$$

o bien:

$$r(t) = \frac{a_2 B^2}{2} + a_1 B \cos(\omega t + \theta) + \frac{a_2 B^2}{2} \cos(2\omega t + 2\theta) \quad (24-117)$$

Ya que $e(t) = x(t) - y(t)$ se aplica al sistema lineal invariante en el tiempo (la retroalimentación está cerrada), la salida está dada por:

$$y(t) = \frac{a_2 B^2 |H(0)|}{2} + B \cos(\omega t + \theta) - a_1 B |H(j\omega)| \cos(\omega t + \theta) - \frac{a_2 B^2 |H(j2\omega)|}{4} \cos(2\omega t + \phi) \quad (24-118)$$

donde:

$$\theta = 2\theta + \angle H(j2\omega) \quad (24-119)$$

Obsérvese que la salida del sistema contiene un término de CD, un término que contiene la frecuencia de entrada y un término con el segundo armónico. Esta salida se obtuvo cuando la salida sin retroalimentación se devolvió a través del sistema no lineal. Se puede demostrar que si se envía para retroalimentación la salida de la ecuación 24-118, la salida contendrá un término de CD y los términos con la frecuencia de entrada, segundo, tercero y cuarto armónicos de la frecuencia de entrada. Puede probarse que, cuando se repite este proceso de retroalimentación, la salida tiene todos los armónicos de la frecuencia de entrada hasta llegar a algún valor máximo. Por ejemplo, en el caso de una no linealidad de ley cuadrática este máximo es 2^{n-1} , donde n es el número de iteraciones de retroalimentación que se procesan. La energía, en este proceso, proviene de la señal de entrada, que está en una frecuencia diferente.

Cuando el sistema de la figura 24-42 es activado por dos entradas sinusoidales que tienen dos frecuencias distintas, entonces la salida contendrá todos los armónicos de ambas frecuencias y todas las sumas y diferencias de todos estos armónicos. Por ejemplo, si la entrada es:

$$x(t) = A_1 \cos \omega_1 t + A_2 \cos(\omega_2 t + \theta) \quad (24-120)$$

entonces la salida será de la forma:

$$y(t) = \sum_{j=0}^{\infty} \sum_{i=0}^{\infty} B_{ij} \cos[j\omega_1 + i\omega_2 + \theta] \quad (24-121)$$

El procedimiento anterior se puede extender a n señales de entrada diferentes.

En los convertidores paramétricos más ampliamente usados en sistemas de microondas se utiliza como elemento no lineal el diodo varactor. Un **varactor** es un

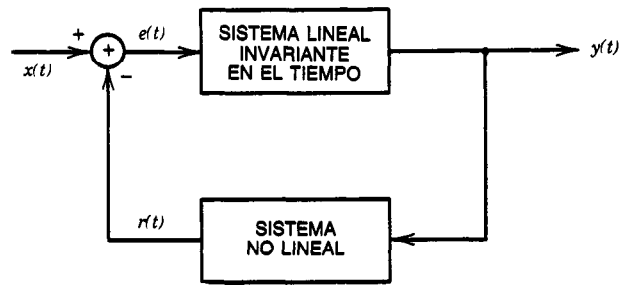


Fig. 24-42. Sistema básico de retroalimentación no lineal.

diodo con capacitancia de unión dependiente del voltaje. En la figura 24-43 se muestra un modelo circuital del diodo varactor. Éste consta de un resistor lineal, un inductor y una capacitancia no lineal, todos conectados en serie. La variación en el tiempo de la capacitancia del varactor es efectuada por un oscilador local denominado bomba. En la figura 24-44 se ilustra un convertidor paramétrico básico que tiene dos entradas en dos frecuencias distintas. Las señales de la fuente de entrada que se amplificarán son las de la fuente de alimentación de estado estable básica; la capacitancia no lineal del diodo varactor proporciona la conversión de la energía necesaria.

El enfoque heurístico del análisis de los convertidores paramétricos no lineales no siempre genera la respuesta de un circuito específico. Sin embargo, ofrece aproximaciones razonables en la mayor parte de las aplicaciones prácticas. Según la función no lineal del elemento no lineal, el análisis exacto se puede volver complejo. En este caso, para simplificar el análisis puede aplicarse inicialmente el método heurístico ya comentado.

En la figura 24-44b se ilustra el circuito equivalente de Thévenin subyacente al elemento no lineal, el varactor.

La ley de los voltajes de Kirchhoff produce:

$$v_T(t) = \int_0^t z_T(t - \tau) i(\tau) d\tau + v(t) \quad (24-122)$$

donde $v_T(t)$ es el voltaje de Thévenin de circuito abierto y $z(t)$ es la respuesta pulsátil del circuito lineal in-

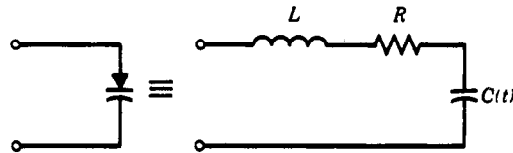


Fig. 24-43. Modelo circuital de un diodo varactor.

variante en el tiempo vista desde las terminales del diodo varactor. Modificando la ecuación 24-122 se obtiene la siguiente ecuación integral no lineal:

$$v_0(t) = s(t) + \int_0^t h(t - \tau) F[v_0(\tau)] d\tau \quad (24-123)$$

donde $s(t)$ se conoce en términos de las fuentes de entrada y los parámetros conocidos del circuito, $h(t)$ es la respuesta pulsátil del circuito lineal invariante en el tiempo en términos de los parámetros conocidos del circuito, y $F[v_0(t)]$ es la función no lineal del elemento no lineal.

La solución de la ecuación 24-123 lleva al comportamiento exacto del circuito. No obstante, quizá no se pueda obtener la solución exacta debido a la complejidad de la función no lineal $F[v_0(t)]$. En este caso se pueden aplicar métodos de aproximación.

Convertidor paramétrico con circulador

Un **circulador** es un circuito de tres partes que tiene una propiedad de transmisión cíclica de potencia. La potencia que entra en una parte se transmite a una

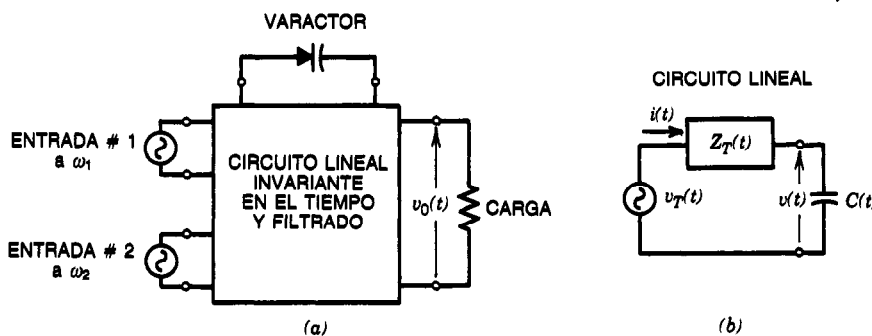


Fig. 24-44. a) Circuito convertidor paramétrico básico. b) Su circuito equivalente de Thévenin.

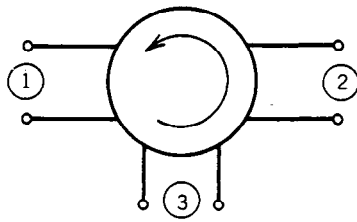


Fig. 24-45. Circulador.

parte adyacente en orden cíclico, como indica la flecha circular de la figura 24-45. Para el circulator que se muestra, el orden cíclico es 132. Cuando una señal incide en la puerta 1, con todas las puertas terminadas al mismo nivel (sin reflexiones), no se transmite señal alguna a la puerta 3. En forma similar, una señal incidente en la puerta 2 se transmite por completo a la puerta 1, y una señal incidente en la puerta 3 se transmite en su totalidad a la puerta 2. Esta propiedad cíclica se puede apreciar mejor mediante el uso del análisis de parámetros de dispersión.

A frecuencias ultraaltas (UHF) y de microondas, se utilizan ampliamente los convertidores paramétricos tipo circulator, como el que se muestra en la figura 24-46. La señal de entrada y la señal de salida ampliada son separadas por el circulator. La bomba y las fuentes complementarias se acoplan al varactor para activar la capacitancia no lineal de éste. Las corrientes de señal y de bomba se combinan en el varactor no lineal para producir señales en muchas frecuencias. El circuito de sintonización complementario proporciona una señal que se puede requerir en el caso de un circuito específico para lograr el rendimiento deseado del dispositivo. Por ejemplo, la corriente complementaria se combina con la corriente de la bomba para producir la frecuencia de señal.

El **convertidor paramétrico con circulator** es en esencia un dispositivo de resistencia negativa a la frecuencia de señal. Por ejemplo, la acción de la bomba y de corrientes complementarias en el varactor presenta una resistencia negativa en la puerta de señales. El sistema se mantiene estable mientras la magnitud de la resistencia negativa sea menor que la de la fuente.

24.4.4 Multiplicador de frecuencias

Un método común de una señal de alta frecuencia consiste en hacer pasar la salida de un oscilador de baja frecuencia a través de un multiplicador de frecuencias. Un **multiplicador de frecuencias** es un dispositivo no lineal diseñado para multiplicar por un factor dado las frecuencias de la señal que se aplica.

Considérese, por ejemplo, un dispositivo no lineal cuya característica de ley cuadrática está dada por la expresión:

$$y(t) = ax^2(t) \quad (24-124)$$

Sea la señal de entrada la señal de FM representada por:

$$x(t) = A \cos(\omega_c t + k \sin \omega_m t) \quad (24-125)$$

Se determina que la salida es:

$$y(t) = \frac{aA^2}{2} + \frac{aA^2}{2} \cos(2\omega_c t + 2k \sin \omega_m t) \quad (24-126)$$

El término de CD se puede eliminar por medio de un filtro pasabajas. Obsérvese en el segundo término que la frecuencia portadora y el índice de modulación se han multiplicado por 2. Empleando un dispositivo no lineal de ley n -ésima, la frecuencia puede multiplicarse por un factor de n . Si el objeto de la multiplicación de frecuencias consiste en incrementar el índice de modulación, el resultado puede ser una frecuencia portadora muy alta que resulta indeseable. Para evitar este problema, se puede utilizar un convertidor de frecuencias que controle el valor de la frecuencia portadora.

En la figura 24-47 se muestra el diagrama de bloques de un multiplicador de frecuencias. La multiplicación de frecuencias se utiliza también para obtener una onda de forma de FM de banda ancha a partir de una de banda estrecha. Este proceso se conoce como transmisión en FM indirecta de Armstrong¹.

En la figura 24-48 se ilustra un multiplicador de frecuencias transistorizado simple. El transistor opera en el modo de clase C, lo que significa que el transistor

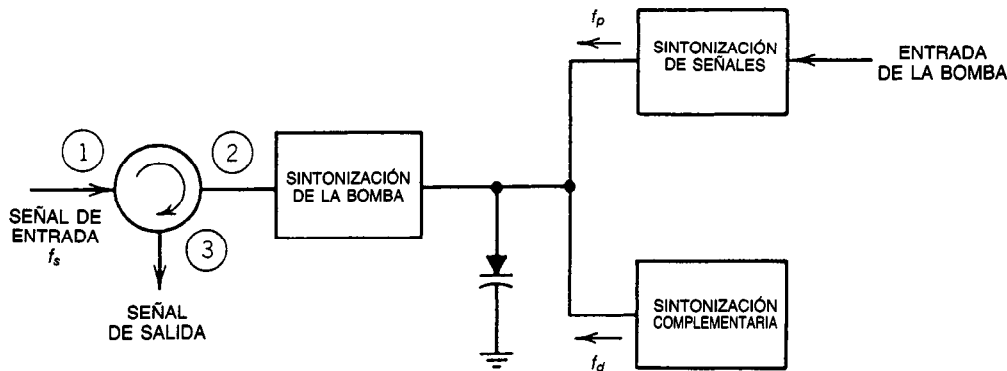


Fig. 24-46. Convertidor paramétrico con circulator.

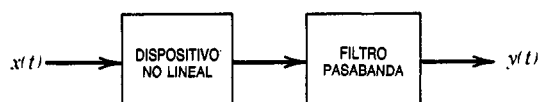


Fig. 24-47. Multiplicador de frecuencias básico.

está en la región de corte en más de la mitad del periodo de la señal de entrada. Cuando la señal de entrada se aproxima a la cresta positiva, el transistor es llevado a la región activa o incluso al estado de saturación.

La corriente del colector será en forma de pulsos, como se indica en la figura 24-48b. Aunque la onda de forma de la corriente del colector tiene la misma frecuencia fundamental que la señal excitadora, también tiene armónicos de frecuencia mayores. El circuito resonante paralelo formado por la porción RLC se sintoniza para resonar al n -ésimo armónico. Por tanto, el circuito resonante RLC recoge la señal con frecuencia nf_0 y rechaza las otras. Sin embargo, se sabe que con la mayor parte de las ondas de forma periódicas, tales como la corriente del colector del transistor que se muestra en la figura 24-48, las amplitudes de los armónicos decrecen progresivamente al aumentar el número de armónicos. En consecuencia, a medida que aumenta el orden de multiplicación la señal de salida se hace menor, y para obtener un mayor orden de multiplicación, se pueden conectar en cascada varios multiplicadores.

El multiplicador de frecuencias transistorizado de la figura 24-48 realiza la multiplicación por 2 y hasta por 5.

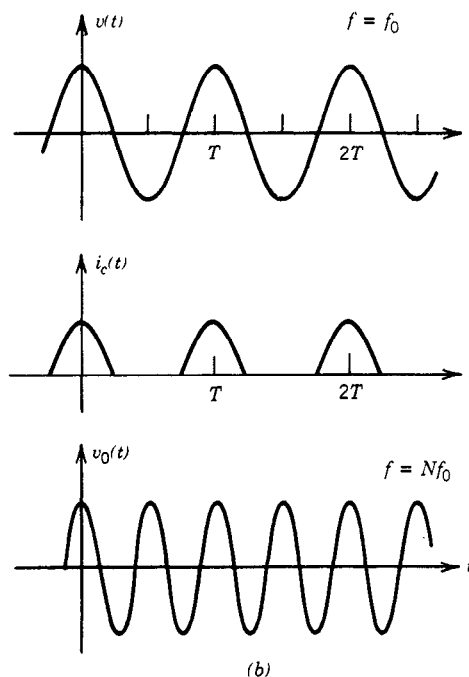
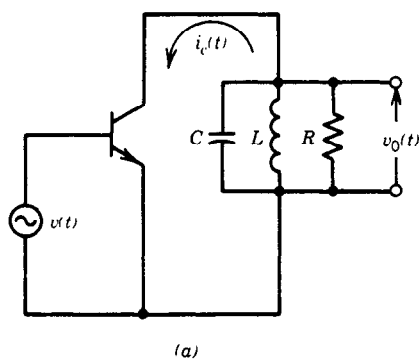


Fig. 24-48. Multiplicador de frecuencias transistorizado: a) esquema del circuito; b) onda de formas de diversas señales.

24.5 DETECTORES

24.5.1 Detector de nivel

Un detector de nivel, también conocido como disparador (gatillador o basculador) Schmitt, determina si un voltaje de entrada es mayor o menor que un voltaje de referencia. Para señales de entrada de lenta variación, la salida también cambiará lentamente. Esto se vuelve una seria desventaja cuando la salida de un detector se utiliza para disparar un circuito lógico que requiere pulsos disparadores rápidos. A modo de ejemplo, en la figura 24-49a se muestra un detector de nivel de no inversión.

Cuando $v_i < v_x$, de manera que $v_0 = V_{0,\text{sat}}$, R_2 retroalimentará una señal, y la nueva señal de referencia en x será:

$$v_x = V_1 = \frac{R_2 V_R}{R_1 + R_2} + \frac{R_1 V_{0,\text{sat}}}{R_1 + R_2} \quad (24-127)$$

Si se incrementa aún más v_i , v_0 se mantiene constante en $V_{0,\text{sat}}$. Cuando $v_i = V_1$, la salida conmuta regenerativamente a $v_0 = -V_{0,\text{sat}}$ y se mantiene en este valor en tanto que $v_i > V_1$. Esta parte de la característica de transferencia corresponde a la porción abcd en la figura 24-49b.

Si $v_i > V_1$, de modo que $v_0 = -V_{0,\text{sat}}$ y se reduce v_i , entonces:

$$v_x = V_2 = \frac{R_2 V_R}{R_1 + R_2} + \frac{R_1 \cdot V_{0,\text{sat}}}{R_1 + R_2} \quad (24-128)$$

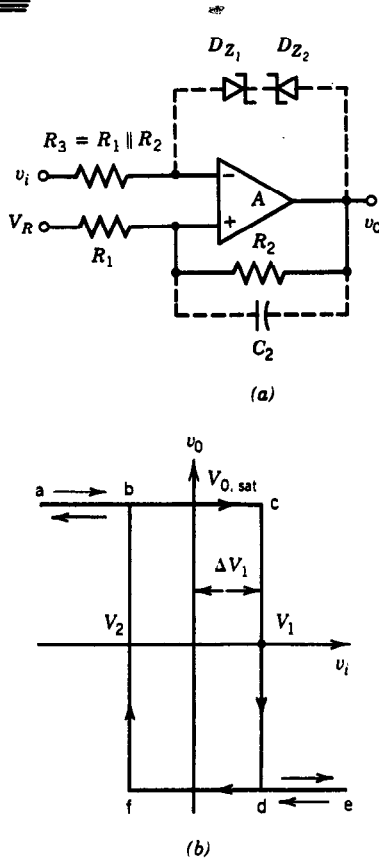


Fig. 24-49. Detector de nivel de no inversión: a) esquema del circuito; b) característica de transferencia.

En $v_i = V_2$, la salida cambiará regenerativamente a $v_o = +V_{0, sat}$, como se indica en la figura 24-49b, en la porción edfba. Nótese, además, que $V_2 < V_1$, y la diferencia que existe entre V_1 y V_2 se denomina *histéresis*, V_H :

$$V_H = V_1 - V_2 = \frac{2R_2 V_{0, sat}}{R_1 + R_2} \quad (24-129)$$

La oscilación de salida de un disparador Schmitt también se puede controlar por medio de diodos Zener, como lo indican las líneas discontinuas de la figura 24-49a. En este caso se utilizan las mismas fórmulas para determinar V_1 y V_2 en las ecuaciones 24-127 y 24-128 sustituyendo $V_{0, sat}$ por V_{Z1} en la ecuación 24-127 y por V_{Z2} en la ecuación 24-128. Asimismo, se puede utilizar un capacitor C_2 , indicado por las líneas discontinuas de la figura 24-49a, para lograr máxima velocidad de conmutación.

Detector de paso por cero

Si V_R se hace igual a cero, la salida responderá en todas y cada una de las ocasiones que la entrada pase por cero. Este circuito se denomina detector de paso por cero.

Detector de límite de dos comparadores

Este tipo de detector se conoce, asimismo, como comparador de ventana y se utiliza para detectar si un voltaje dado está dentro de un límite de voltaje prescrito. Esto se puede lograr simplemente combinando las salidas de dos comparadores, una que indique cuándo un valor excede un límite inferior, V_{LL} , y la otra que indique cuándo es menor que un límite superior, V_{UL} . Si el voltaje aplicado v_i está dentro del intervalo; es decir, si $V_{LL} \leq v_i \leq V_{UL}$, la salida será verdadera, o alta. Si el voltaje que se aplica no está dentro del intervalo, la salida de uno de los comparadores no será verdadera; es decir, será baja. En la figura 24-50 se ilustran un comparador de ventana y su característica de transferencia.

24.5.2 Detector de cresta

En ocasiones, el diseño de un instrumento requiere un circuito que encuentre y retenga el valor máximo (la cresta) de una forma de onda de entrada. La figura 24-51 ilustra el requisito de un circuito de este tipo. La línea continua de la gráfica representa un voltaje de señal continuamente variante como función del tiempo. La línea discontinua representa la salida de un circuito de detección de crestas.

El circuito de la figura 24-52 es un ejemplo de circuito de detección de crestas. Este circuito produce un voltaje de salida v_o que aumenta sólo cuando la pendiente del voltaje de entrada v_i es tanto creciente como mayor que cualquier valor anterior de v_i . Cuando la pendiente de v_i es cero o decreciente, el valor de v_o se mantiene en el más alto nivel previo de v_i . Si se utilizan amplificadores operacionales, diodos y capacitores perfectos, la salida v_o permanecerá en el más alto nivel previo de v_i hasta que el circuito sea recolocado por el interruptor S_1 .

El amplificador A_1 actúa como compensador (buffer) de entrada. La salida de A_1 es igual al voltaje de entrada y se utiliza para cargar C_1 . La elevada resistencia inversa de los diodos D_1 y D_2 evita que la baja impedancia de salida del amp op descargue el capacitor.

El amplificador A_2 sirve como compensador de salida y se conecta como seguidor de voltaje. Se necesita un compensador de salida para aislar el capacitor C_1 de salida. En aplicaciones muy delicadas deben tomarse precauciones para mantener la carga en C_1 . Primero, se debe utilizar un capacitor de alta calidad, por ejemplo, de poliestireno u otro material con bajo índice de fuga. Segundo, el amplificador A_2 deberá ser del tipo de entrada FET, que tiene muy alta impedancia de entrada y baja corriente de entrada. Dado que la velocidad de descarga del voltaje es:

$$\frac{\Delta v_C}{\Delta t} = \frac{I}{C_1} \quad (24-130)$$

cuanto menor sea la corriente de entrada, menor será la deriva de voltaje entre las terminales de C_1 .

Se incluye el resistor R_2 para hacer posible que el diodo D_1 fije al A_1 en el estado apagado. Esto da por

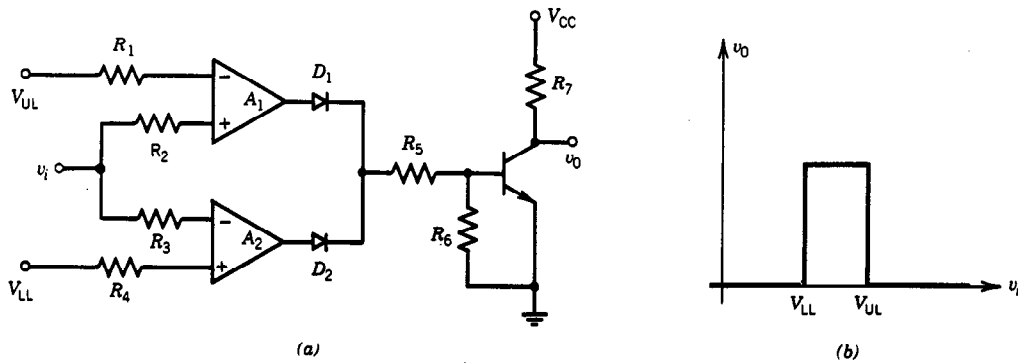


Fig. 24-50. Detector de límite de dos comparadores: a) esquema del circuito; b) característica de transferencia.

resultado una recuperación más rápida. El interruptor \$S_1\$ presenta la única trayectoria de baja impedancia a tierra y se utiliza para descargar \$C_1\$.

Si bien este circuito representa la operación en un solo cuadrante, se puede invertir la polaridad de operación si se invierten \$D_1\$ y \$D_2\$.

24.5.3 Detector de envolvente

Un circuito detector de envolvente produce una salida que sigue las crestas de una señal de AM. Por tanto, los circuitos que se analizaron en la sección 24.3.1 se pueden utilizar como detectores de envolvente. En esta sección se presenta otro detector de envolvente en el que se utiliza un amp op. Considérese el circuito que se ilustra en la figura 24-53. A medida que el voltaje de entrada \$v_i\$ aumenta y se vuelve suficientemente positivo, el diodo \$D\$ empieza a conducir y el capacitor \$C\$ se carga hacia la cresta de \$v_i\$. La corriente de carga es:

$$i_c = i_d - \frac{v_x}{R} \quad (24-131)$$

donde \$v_x \cong v_i\$ para amp op de alta ganancia de buena calidad. Cuando \$v_i\$ llega a su cresta, comienza a decrecer. Dado que el voltaje entre las terminales del capacitor no puede cambiar de repente, el diodo \$D\$ se polariza inversamente, por lo que \$D\$ se desactiva (corta). El capacitor \$D\$ se descarga a través de la resistencia

\$R\$. Si la constante de tiempo \$\tau = RC\$ se elige en forma apropiada, puede hacerse que la descarga del capacitor ocurra lentamente, lo que da por resultado la onda de forma de salida de la figura 24-53b. Por tanto, la salida es la envolvente de la señal modulada de AM.

24.5.4 Detector de fase

Los desmoduladores de fase (sec. 24.3.2) pueden emplearse asimismo como detectores de fase. Los circuitos que se estudian aquí se utilizan ampliamente para la detección de fase. El interruptor de la figura 24-54 puede ser un FET o un interruptor de transistores. Supóngase que la salida del VCO es una onda cuadrada y se utiliza para cerrar y abrir el interruptor (es decir, el interruptor está cerrado cuando el voltaje de salida del VCO es positivo y abierto cuando dicho voltaje es negativo). Además, supóngase que las frecuencias de la señal de entrada y el VCO son las mismas (o sea, \$f_1 = f_2 = f\$, donde \$f_2\$ es la frecuencia del VCO).

Sea el voltaje de entrada dado por:

$$v_i = V \sin(\omega t + \theta_i) \quad (24-132)$$

donde \$\theta_i\$ es la fase de \$v_i\$. Supóngase que la salida del VCO es positiva; es decir, \$v_2 > 0\$, cuando:

$$-\frac{\pi}{2} \leq \omega t + \theta_2 \leq \frac{\pi}{2} \quad (24-133)$$

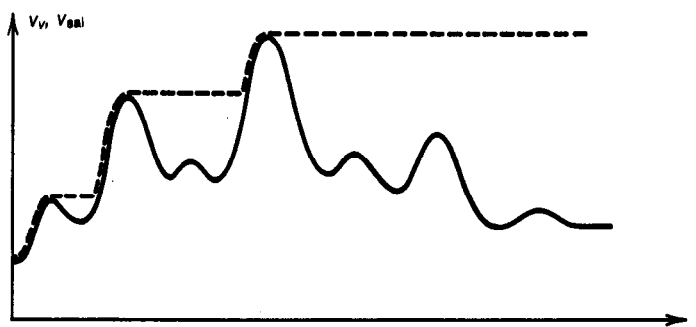


Fig. 24-51. Señales de entrada y salida de un detector de cresta.

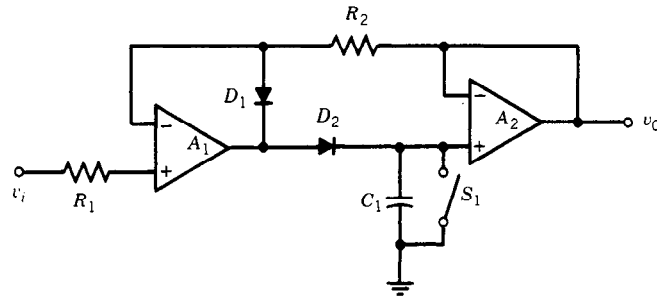


Fig. 24-52. Circuito detector de cresta.

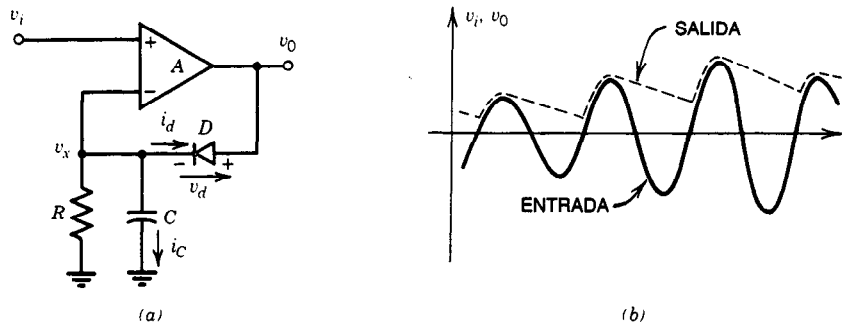


Fig. 24-53. Detector de envolvente: a) esquema del circuito; b) ondas de forma de entrada y salida.

o, lo que es lo mismo, cuando:

$$-\frac{1}{\omega} \left(\frac{\pi}{2} + \theta_2 \right) \leq t \leq \frac{1}{\omega} \left(\frac{\pi}{2} - \theta_2 \right) \quad (24-134)$$

donde θ_2 es la fase de la salida del VCO. Por tanto, la salida del circuito está determinada por:

$$v_0 = \frac{\omega}{2\pi} \cdot \int_{-(1/\omega)(\pi/2 + \theta_2)}^{(1/\omega)(\pi/2 - \theta_2)} V \sin(\omega t + \theta_1) dt \quad (24-135)$$

Integrando esta ecuación se obtiene:

$$v_0 = \frac{V}{\pi} \sin(\theta_1 - \theta_2) \quad (24-136)$$

Obsérvese que la salida es proporcional a $\sin(\theta_1 - \theta_2)$, y que cuando $\theta_1 = \theta_2$ la salida es 0. Por tanto, el circuito de la figura 24-54 se utiliza para detectar la fase de la señal de entrada que se compara con la fase del circuito VCO. Este circuito se conoce también como comparador de fase.

En el circuito que se ilustra en la figura 24-55 se utilizan detectores de paso por cero con histéresis, diferenciadores y un amp op biestable.

Los circuitos R_{k1} , R_{k2} , R_{k3} y A_k (con $k = 1, 2$) actúan como un detector de cero (donde A_2 es el tipo de inversión). Por tanto, v_{21} se retrasa respecto a v_i en 180° y las salidas v_{11} y v_{21} son ondas cuadradas. Estas ondas cuadradas son diferenciadas por C_{k1} y R_{k4} . Los diodos

D_{k1} y D_{k2} se utilizan para permitir solamente el paso de los pulsos positivos que resultan de la diferenciación. Estos pulsos positivos se utilizan para disparar el circuito biestable formado por los elementos R_{31} , R_{32} , R_{33} , R_{34} , A_3 , D_Z y D_{Z2} . Por ejemplo, los pulsos que se aplican a través de v_{12} hacen que el amp op biestable pase a un estado bajo (es decir, $v_{31} = -V_{Z1}$), y los pulsos que pasan por v_{22} hacen que el amp op biestable pase a un estado alto (o sea, $v_{31} = +V_{Z2}$). La salida del amp op biestable, v_{31} , se encuentra promediada por el filtro pasabajas formado por R , C .

Si los diodos Zener D_{Z1} y D_{Z2} son idénticos; es decir, si $V_{Z1} = V_{Z2} = V_Z$, se puede demostrar que el voltaje de salida es:

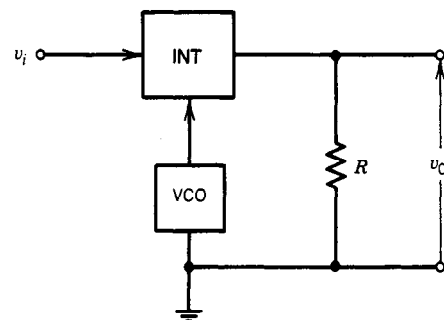


Fig. 24-54. Detector de fase. INT = interruptor.

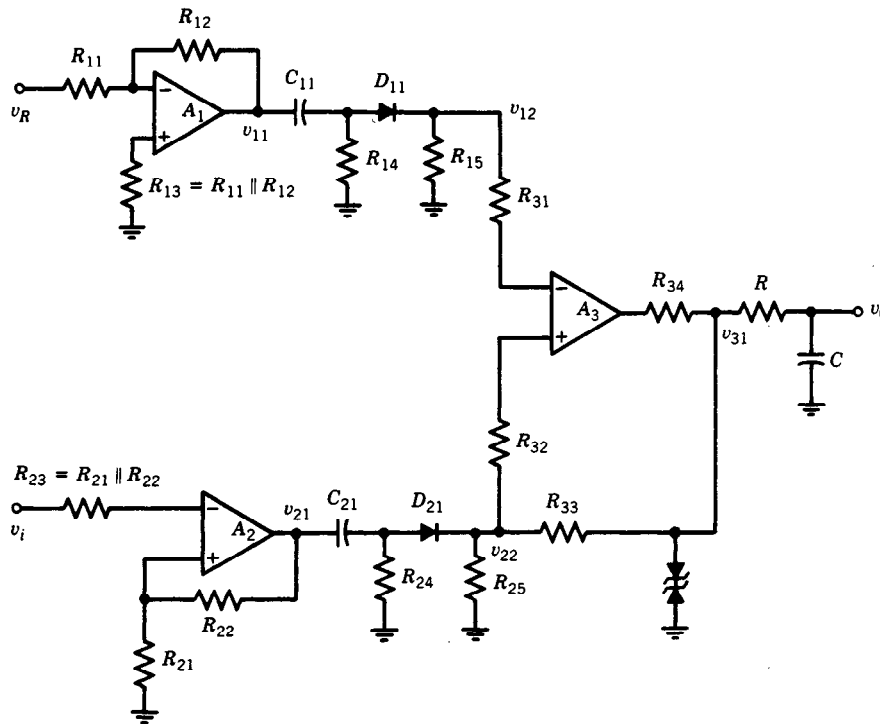


Fig. 24-55. Detector de fase en el que se utilizan detectores de paso por cero, diferenciadores y un amplificador operacional biestable.

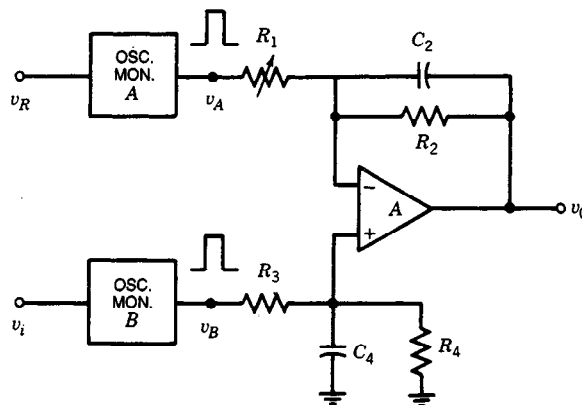


Fig. 24-56. Detector de frecuencia. OSC. MON. = oscilador monoestable.

$$v_0 = (\theta_i - \theta_R)V_Z \quad (24-137)$$

donde θ_i es la fase de la señal de entrada v_i y θ_R es la fase de la señal de referencia v_R . El voltaje de salida es directamente proporcional a $(\theta_i - \theta_R)$. Por tanto, $v_0 = 0$ indica que $\theta_i = \theta_R$; $v_0 > 0$ indica que $\theta_i > \theta_R$.

24.5.5 Detector de frecuencia

Los desmoduladores FM que se analizaron en la sección 24.3.2 se consideran también detectores de fre-

cuencia. Aquí se presenta un detector de frecuencia que puede emplearse como comparador de frecuencias o bien como detector de diferencia de frecuencias. Considérese el circuito que se ilustra en la figura 24-56. Sea la señal v_R la señal de referencia, con una frecuencia de f_R , y sea v_i la señal de entrada con la frecuencia desconocida de f_i . Cada una de estas señales dispara un solo pulso una vez en cada ciclo. Estos pulsos únicos se ajustan de manera que el ancho y la amplitud de los pulsos en v_A y v_B sean idénticos (para una operación equilibrada). Las componentes R_1 a R_4 , C_2 , C_4 y el

amp op forman un filtro pasabajas. El tren de pulsos en v_A se aplica a la entrada de inversión del filtro pasabajas a través de R_1 , y el tren de pulsos en v_B a la entrada de no inversión del filtro pasabajas a través de R_3 . Sea V la amplitud de v_A y de v_B ; es decir, la oscilación de los pulsos entre 0 y V , y sean sus anchuras iguales a T ; los valores promedio de v_A y v_B son:

$$v_{A, \text{prom}} = VTf_R \quad (24-138)$$

$$v_{B, \text{prom}} = VTf_i \quad (24-139)$$

Si R_1 a R_4 se eligen de modo que $R_1 = R_2$ y $R_3 = R_4$, entonces se puede demostrar que la salida del filtro pasabajas está dada por:

$$v_0 = VT(f_i - f_R) \quad (24-140)$$

De este modo, si $f_i = f_R$ para un circuito equilibrado, la salida $v_0 = 0$; si $v_0 > 0$, entonces $f_i > f_R$; si

$v_0 < 0$, entonces $f_i < f_R$. Se debe observar que para lograr una operación precisa, es necesario que se anulen el voltaje de desnivel de entrada y la corriente de desnivel de entrada del amplificador operacional (de lo contrario, el voltaje de desnivel de salida puede inducir un error).

REFERENCIAS BIBLIOGRÁFICAS

1. F. G. Stremmer, *Introduction to Communication Systems*, Addison-Wesley, Reading, MA.
2. A. B. Carlson, *Communication Systems*, McGraw-Hill, Nueva York.
3. B. P. Lathi, *Signals, Systems, and Communication*, Wiley, Nueva York.
4. W. D. Gregg, *Analog and Digital Communications*, Wiley, Nueva York.
5. J. M. Wozencraft e I. M. Jacobs, *Principles of Communication Engineering*, Wiley, Nueva York.

CAPÍTULO 25

Conformación de ondas de forma y circuitos de sincronización

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

25.1 Conformación de ondas de forma

- 25.1.1 Conformación lineal de ondas
- 25.1.2 Conformación no lineal de ondas

25.2 Circuitos de sincronización

- 25.2.1 Barrido lineal de voltaje
- 25.2.2 Barrido lineal de corriente

25.3 Circuito integrado de sincronización 555

- 25.3.1 Arquitectura interna del 555
- 25.3.2 Operación monoestable (un disparo)
- 25.3.3 Operación astable (libre u oscilatoria)

25.1 CONFORMACIÓN DE ONDAS DE FORMA

A menudo se necesitan ciertas ondas de forma complejas en aplicaciones de comunicaciones o instrumentación. Para producirlas, por lo general se genera una onda de forma simple que se procesa a fin de obtener la onda de forma deseada. Esto suele implicar el uso de elementos activos y pasivos. El proceso en el que la forma de una señal no sinusoidal se convierte en una onda de forma deseada a través del uso de una red lineal se denomina conformación lineal de ondas. La conformación de una señal no sinusoidal por medio de una red no lineal se conoce como conformación no lineal de ondas. En esta sección se analizan ambos tipos.

25.1.1 Conformación lineal de ondas

En esta subsección se examinan los tiempos de respuesta de diversas ondas de forma de entrada de circuitos pasivos lineales que contienen uno o más elementos de almacenamiento de energía. Aunque es posible hacer un análisis exacto, éste suele ser muy tedioso, y en la práctica se utilizan aproximaciones razonables que producen resultados aceptables para la mayor parte de las aplicaciones reales.

Diferenciador RC

Un circuito RC en serie, como el que se ilustra en la figura 25-1, produce una salida aproximadamente proporcional a la derivada de la señal de entrada. Este circuito es un filtro pasaaltas básico. A medida que aumenta la frecuencia de la señal de entrada, disminuye la reactancia del capacitor. Por tanto las componentes de frecuencia más alta de la señal de entrada figuran en la salida con menor atenuación que las componentes de más baja frecuencia. A frecuencias muy altas el capacitor actúa virtualmente como un cortocircuito, y por tanto la señal de entrada figura en la salida casi sin atenuación.

El comportamiento del circuito RC se puede describir mejor por medio de la ecuación diferencial:

$$v_0(t) = Ri(t) = v_i(t) - \frac{1}{C} \int i(t) dt \quad (25-1)$$

Si la constante de tiempo $\tau = RC$ es muy pequeña en comparación con el tiempo que se requiere para que la señal de entrada cambie en forma apreciable, el voltaje entre las terminales de R será muy pequeño comparado con el correspondiente al del capacitor C . De este modo, la ecuación 25-1 puede aproximarse por medio de:

$$v_i(t) \cong \frac{1}{C} \int i(t) dt \quad (25-2)$$

Por tanto:

$$i(t) \cong C \frac{dv_i(t)}{dt} \quad (25-3)$$

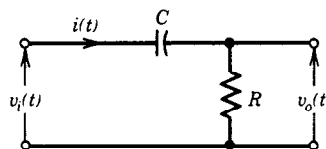


Fig. 25-1. Circuito diferenciador RC.

o bien:

$$v_0(t) = RC \frac{dv_i(t)}{dt} \quad (25-4)$$

De aquí que la salida es proporcional a la derivada del voltaje de entrada. En discontinuidades, las variaciones de la señal de entrada figurarán en la salida, y el circuito sólo se aproximaría de manera lejana a un diferenciador. Por consiguiente, si la señal de entrada no contiene saltos instantáneos y la constante de tiempo es lo suficientemente pequeña, el circuito de la figura 25-1 se puede utilizar como un diferenciador razonablemente bueno. A continuación se presenta la respuesta en el tiempo de este circuito a diversas señales de entrada.

Entrada sinusoidal. Considérese la señal de entrada sinusoidal:

$$v_i(t) = V_m \sin \omega t \quad (25-5)$$

Se determina que la salida es:

$$v_0(t) = \frac{V_m R}{\sqrt{R^2 + 1/(\omega^2 C^2)}} \sin(\omega t + \theta) \quad (25-6)$$

donde:

$$\theta = \tan^{-1}(1/\omega RC) \quad (25-7)$$

Si $\omega RC \ll 1$, entonces $\theta \cong 90^\circ$, y la salida se puede calcular aproximadamente como:

$$v_0(t) \cong V_m \omega RC \cos \omega t \quad (25-8)$$

lo cual coincide con el valor esperado de la ecuación 25-4. Dado que la salida será una pequeña fracción de

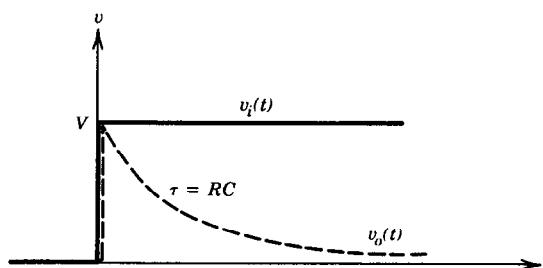


Fig. 25-2. Respuesta de voltaje en escalón de un diferenciador.

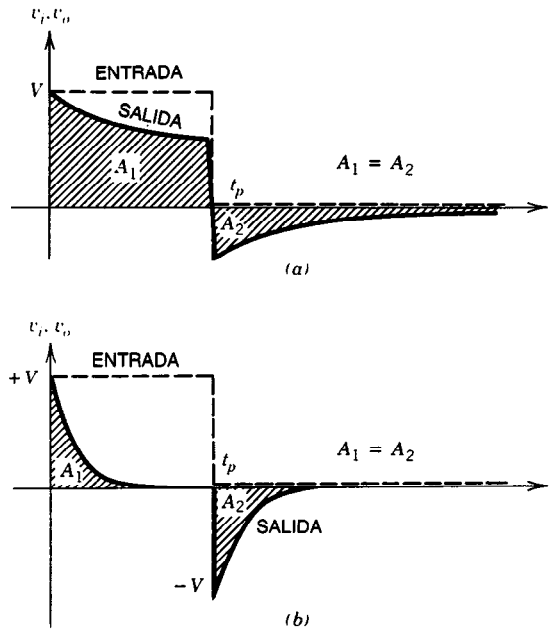


Fig. 25-3. Respuesta de un diferenciador RC a) para $RC \gg t_p$; b) para $RC \ll t_p$.

la entrada para una diferenciación satisfactoria, la salida frecuentemente tiene que amplificarse con un amplificador de alta ganancia.

Entrada de voltaje en escalón. Si la entrada es un voltaje en escalón:

$$v_i(t) = \begin{cases} 0 & \text{para } t < 0 \\ V & \text{para } t \geq 0 \end{cases} \quad (25-9)$$

resolviendo la ecuación diferencial se obtiene:

$$v_0(t) = Ve^{-t/\tau} \quad (25-10)$$

donde $\tau = RC$. Nótese que el voltaje entre las terminales del capacitor no puede cambiar en forma instantánea. Por tanto, si inicialmente el capacitor no lleva carga, entonces $v_C(0^-) = v_C(0^+) = 0$ y el voltaje de salida en $t = 0^+$ será $v_0(0^+) = V$. Cuando $t \rightarrow \infty$, el capacitor se carga a V y por tanto $v_0(t)$ tiende a cero. Esto concuerda con el hecho de que la derivada de una constante es cero. Sin embargo, debe observarse que en la vecindad de $t = 0$ esto no se cumple, y se obtiene la onda que se muestra en la figura 25-2.

Si $t > 5\tau$, el 99% de la salida está fuera de su valor en $t = 0^+$. Así, aunque se tiende al estado estable cuando $t \rightarrow \infty$, en la mayor parte de las aplicaciones prácticas se puede suponer que se alcanzará el valor final después de que $t > 5\tau$.

Entrada de pulso. Si se aplica un pulso de ancho t_p y amplitud V , la respuesta para $t < t_p$ es la misma que para la entrada de escalón; es decir:

$$v_0(t) = Ve^{-t/RC} \quad \text{para } t < t_p \quad (25-11)$$

Al término del pulso, la entrada cae instantáneamente de V a 0. La salida también deberá descender en V (ya que el voltaje entre las terminales del capacitor no puede cambiar de manera instantánea). Es posible demostrar que:

$$v_0(t) = V(e^{-t_p/RC} - 1) \cdot e^{-(t-t_p)/RC} \quad \text{para } t > t_p \quad (25-12)$$

Por tanto, la forma del pulso se distorsionará. La cantidad de distorsión depende de la constante de tiempo $\tau = RC$. En la figura 25-3 se ilustran las ondas de forma de salida de dos RC diferentes. Puede demostrarse que el área bajo el eje x siempre es igual al área situada encima del mismo eje (p. ej., $A_1 = A_2$). Obsérvese que si $RC \ll t_p$, el pulso de entrada se ha distorsionado completamente y, en la salida, se observan picos en dirección positiva y negativa.

Entrada de onda cuadrada. La onda cuadrada se considera formada por pulsos repetidos en forma periódica. Por tanto, las respuestas de salida resultantes, con diferentes constantes de tiempo, pueden obtenerse a partir de los resultados logrados mediante el uso de una entrada de pulso (que se presentó antes) sin ninguna dificultad.

Entrada de rampa. Considérese la onda de forma de entrada de rampa:

$$v_i(t) = \begin{cases} at & \text{para } t > 0 \\ 0 & \text{para } t \leq 0 \end{cases} \quad (25-13)$$

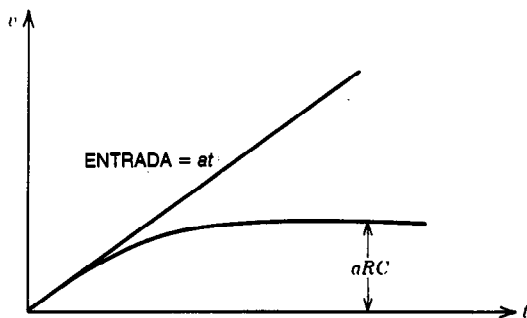


Fig. 25-4. Respuesta de un diferenciador RC a una entrada de rampa.

Por tanto, la ecuación 25-1 produce:

$$a = \frac{v_0(t)}{RC} + \frac{dv_0(t)}{dt} \quad (25-14)$$

La solución de esta ecuación es:

$$v_0(t) = aRC(1 - e^{-t/RC}) \quad (25-15)$$

En la figura 25-4 se ilustra la respuesta de un diferenciador RC a una entrada de rampa. Obsérvese que para $t \ll RC$, la salida sigue en forma lineal la rampa de entrada. No obstante, a medida que t se hace mayor, se observa una desviación de la salida respecto a la linealidad. Cuando $t \rightarrow \infty$ se alcanza $v_0(t) = aRC$ y se nivela la salida, como se indica en la figura.

Integrador RC

El circuito RC de la figura 25-5 produce una salida que es aproximadamente proporcional a la integral de la señal de entrada.

El circuito es un filtro pasabajas básico. Las componentes de alta frecuencia de la señal de entrada se atenúan en forma considerable, ya que la reactancia del capacitor disminuye al aumentar la frecuencia. A frecuencias muy altas el capacitor actúa como un cortocircuito virtual y la salida cae a cero.

El comportamiento de este circuito se puede describir por medio de la ecuación diferencial:

$$v_0(t) = v_i(t) - Ri(t) = \frac{1}{C} \int i(t) dt \quad (25-16)$$

Cuando el voltaje de salida es pequeño comparado con la entrada, las siguientes aproximaciones producen resultados suficientemente cercanos a los valores exactos:

$$v_i(t) \cong Ri(t) \quad (25-17)$$

$$v_0(t) \cong \frac{1}{RC} \int v_i(t) dt \quad (25-18)$$

Por tanto, el voltaje de salida es proporcional a la integral del voltaje de entrada. Estas aproximaciones se pueden obtener eligiendo una constante de tiempo

$\tau = RC$ muy grande en comparación con el tiempo que se requiere para que la señal de entrada cambie en forma apreciable.

La respuesta de un integrador RC a diferentes tipos de señales de entrada se puede examinar de la misma forma en que se hizo para el diferenciador RC. Debido a las limitaciones de espacio, las respuestas sólo se resumen en la figura 25-6, aunque se ha prescindido de la demostración.

El lector puede seguir los mismos procedimientos que se presentaron en el caso del diferenciador RC.

Los diferenciadores e integradores se pueden diseñar asimismo mediante el uso de circuitos RL en serie. Las deducciones y los resultados son similares a los que se presentaron en los casos de RC.

Atenuador

Los atenuadores se emplean para reducir la amplitud de una onda de forma de señal. En la figura 25-7a se muestra un atenuador resistivo simple, en el cual C_0 representa la carga de capacitancia parásita de la salida. Debido a esta carga de capacitancia, el atenuador resistivo no puede responder a una entrada de escalón de manera instantánea. La constante de tiempo de la respuesta está dada por:

$$\tau = C_0[R_2 \parallel (R_1 + R_2)] \quad (25-19)$$

y la salida tiende asintóticamente al valor que sigue cuando se aplica una entrada de escalón:

$$v_0(\infty) = \frac{R_2}{R_1 + R_2} \cdot V \quad (25-20)$$

La respuesta del atenuador puede mejorarse en forma significativa derivando R_1 con un capacitor pequeño C_1 , como se muestra en la figura 25-7b. Dado que el capacitor C_1 proporcionará una trayectoria de baja impedancia en $t = 0^+$, la salida llegará mucho más rápido al estado estable.

El valor del voltaje de salida en $t = 0^+$ está dado por:

$$v_0(0^+) = \frac{C_1}{C_1 + C_0} V \quad (25-21)$$

Para que haya una compensación perfecta, $v_0(0^+) = V_0(\infty)$. Por tanto, de las ecuaciones 25-20 y 25-21 se obtiene:

$$R_1 C_1 = R_2 C_0 \quad (25-22)$$

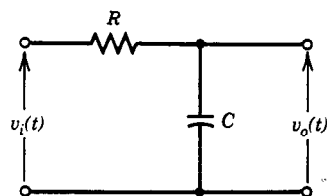


Fig. 25-5. Circuito integrador RC.

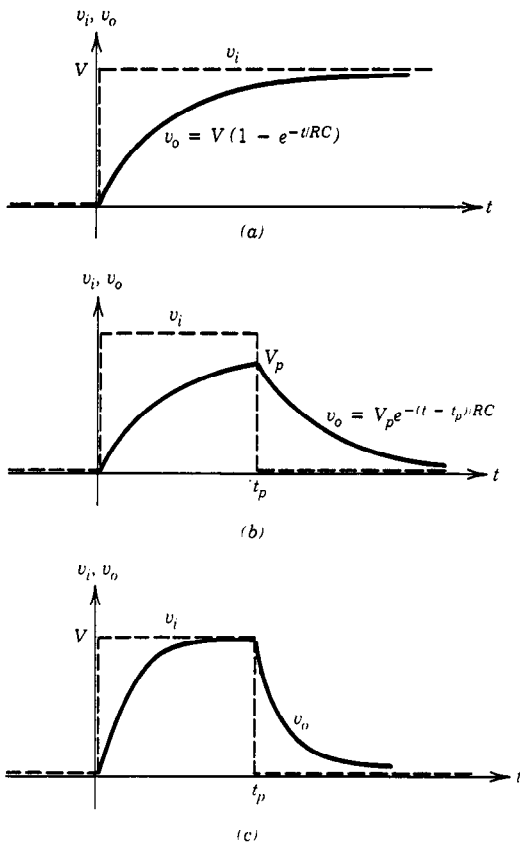


Fig. 25-6. Respuestas de un integrador RC para: a) una entrada de escalón; b) y c) entradas de pulso.

Las respuestas de un atenuador compensado a una entrada de escalón para $R_1 C_1 > R_2 C_0$ y $R_1 C_1 < R_2 C_0$ se presentan en la figura 25-8. En estas respuestas se supone que la resistencia de la fuente de señales que activa al atenuador es cero. Si no, la señal de salida se distorsionará en $t = 0^+$.

Es decir, la salida no llegará a $v_o(\infty)$ con una constante de tiempo τ_1 , donde:

$$\tau_1 = R_s \frac{C_1 C_0}{C_1 + C_0} \quad (25-23)$$

La constante de tiempo de la salida que llega a su valor de estado estable es:

$$\tau_2 = (R_1 \parallel R_2)(C_1 + C_0) \quad (25-24)$$

Si $R_s \ll (R_1 + R_2)$, la constante τ_1 se puede hacer mucho menor que τ_2 , de manera que el incremento en $t = 0^+$ se consideraría abrupto.

25.1.2 Conformación no lineal de ondas

Las conformaciones de ondas de forma que se realizan por medio de circuitos pasivos no lineales son rela-

vamente limitadas. Las propiedades no lineales de diodos y transistores pueden utilizarse en forma muy efectiva para realizar una conformación de ondas más compleja y flexible.

Modelos lineales por tramos de diodos

Un diodo ideal es semejante a un interruptor controlado por voltaje. Por ejemplo, cuando un diodo ideal se polariza en sentido directo actúa como cortocircuito; cuando se polariza en sentido inverso se comporta como un circuito abierto.

En la figura 25-9 se muestran el símbolo y la característica corriente-voltaje ($i-v$).

El diodo físico tiene la característica $i-v$ que se ilustra en la figura 25-10. Esta curva puede aproximarse con la técnica de linealización por tramos, que también se ilustra en la figura 25-10. Este modelo no es único, y representa sólo una posibilidad entre muchas otras. Indica que, cuando el diodo se polariza en sentido directo, $v > V_D$, el diodo conduce y es equivalente a una batería V_D en serie con un resistor R_f (llamado resistencia directa). Cuando el diodo se polariza en sentido inverso, éste es equivalente a una resistencia muy grande R_r (llamada resistencia inversa). Para que el diodo sea bueno, $R_r \gg R_f$. El voltaje de conducción, V_D , es aproximadamente, 0.7 V para el silicio y 0.3 V para el germanio.

En la tabla 25-1 se ilustran algunos posibles modelos lineales por tramos de un diodo físico. El lector puede generar muchos otros. Obsérvese que el símbolo ($\rightarrow |$) representa un diodo ideal, y ($\rightarrow | \text{---}$) representa un diodo físico.

Circuitos recortadores

Los circuitos que se utilizan para seleccionar parte de una onda de forma arbitraria que está debajo o encima

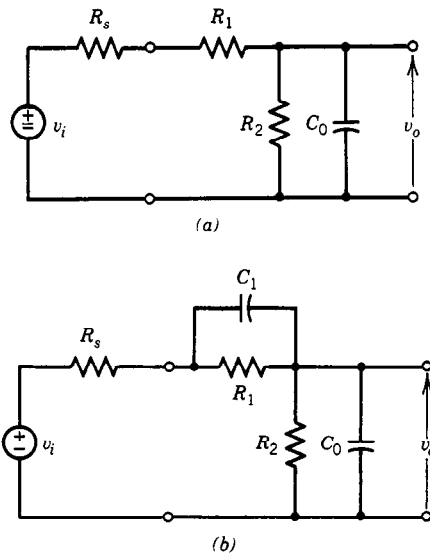


Fig. 25-7. Circuitos atenuadores: a) resistivo; b) compensado.

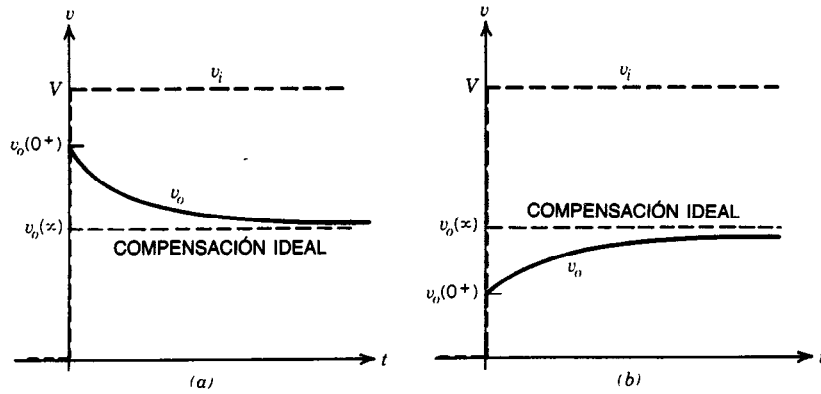


Fig. 25-8. Respuesta de un atenuador a una entrada de escalón: a) $R_1C_1 > R_2C_2$, sobrecompensado; b) $R_1C_1 < R_2C_2$, subcompensado.

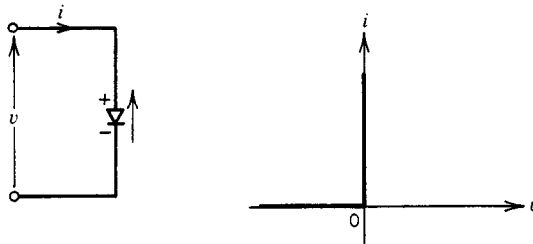


Fig. 25-9. Diodo ideal y su característica de corriente-voltaje.

de algún nivel de voltaje de referencia se llaman circuitos *recortadores*; también se conocen como limitadores, cercenadores, rebanadores o selectores de la amplitud.

Considérese el circuito a diodo de la figura 25-11a. Cuando el diodo se polariza en sentido inverso, la rama de derivación se abre y la señal de entrada se transmite a través de R_1 a la salida; la salida no se

distorsiona y $v_o = v_i$. Cuando v_i se incrementa más allá del voltaje de referencia V_R , el diodo se polariza en sentido directo y actúa como un cortocircuito. Por tanto, $v_o = V_R$. En la figura 25-11c se ilustra la característica de transferencia de este circuito, con un diodo ideal. El circuito con el modelo del diodo físico real se muestra en la figura 25-11b y produce la siguiente expresión:

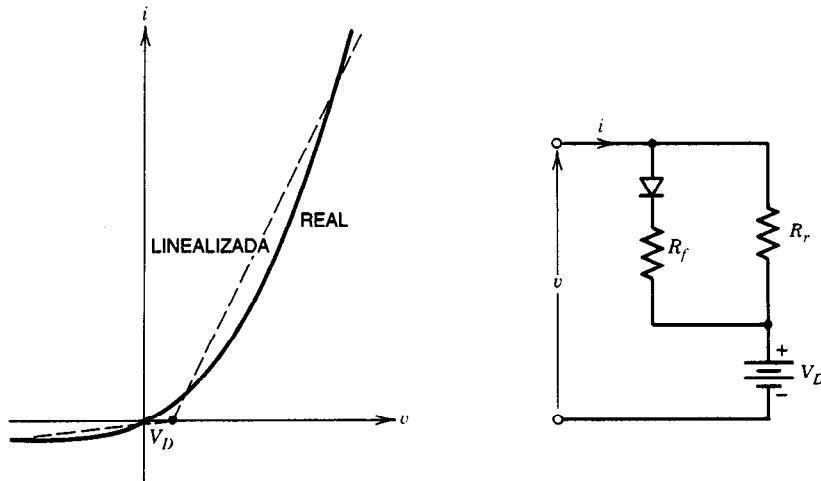
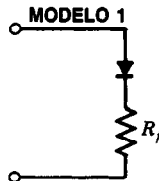
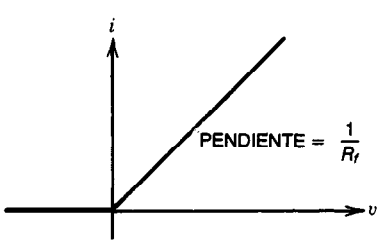
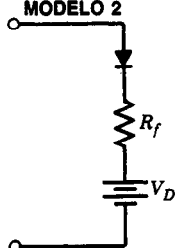
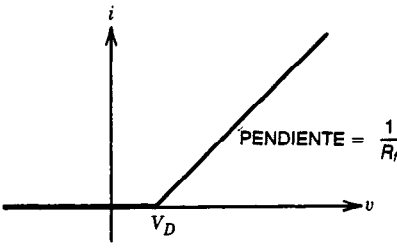
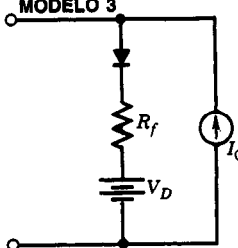
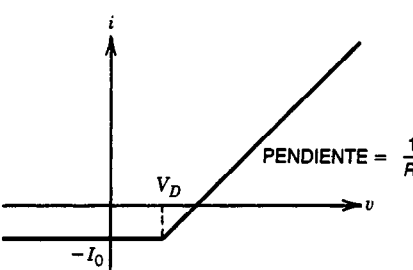
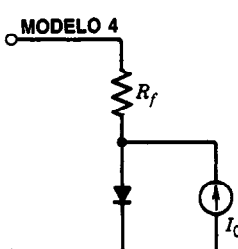
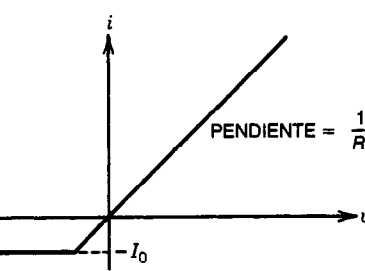


Fig. 25-10. Característica de corriente-voltaje de un diodo físico y su modelo lineal por tramos.

Tabla 25-1. Modelos lineales por tramos de un diodo físico

CIRCUITO	CARACTERÍSTICA DE CORRIENTE-VOLTAGE
<p>MODELO 1</p> 	
<p>MODELO 2</p> 	
<p>MODELO 3</p> 	
<p>MODELO 4</p> 	

$$v_0 = \frac{R_r}{R_1 + R_r} v_i + \frac{R_1}{R_1 + R_r} V_R \quad (25-25)$$

Si R_f es muy grande, entonces $v_0 \cong v_i$. Cuando el diodo se polariza en sentido inverso ($v_i < V_R$):

$$v_0 = \frac{R_f}{R_1 + R_f} v_i + \frac{R_1}{R_1 + R_f} V_R \quad (25-26)$$

Cuando el diodo se polariza en sentido directo ($v_i > V_R$):

$$V_R = V_D + V_R \quad (25-27)$$

Supóngase que a este circuito se aplica una señal sinusoidal con amplitud mayor que $(V_D + V_R)$. La salida exhibe una supresión de la cresta positiva de la señal (fig. 25-11a). Si $R_f \ll R$, entonces la pendiente de la recta después del punto de interrupción será muy pequeña. Esto produce una supresión aún mayor de las crestas positivas de las salidas, que parecerán recortadas.

Si se invierte el diodo de la figura 25-11a, se obtiene la característica de transferencia lineal por tramos del

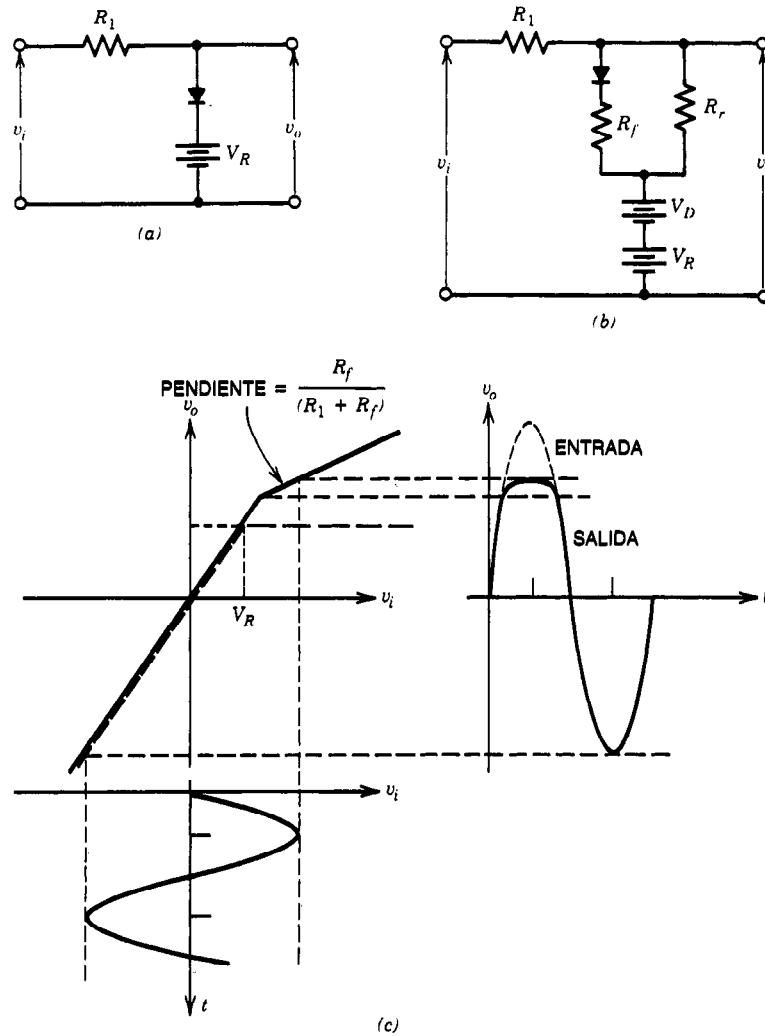


Fig. 25-11. a) Circuito recortador de voltaje. b) Recorte de voltaje con diodo físico. c) Características de transferencia lineales por tramos de un circuito recortador de voltaje.

circuito de la figura 25-12. En este caso la porción de las ondas de forma más positiva que $V_R - V_D$ se transmite sin distorsión, mientras que las otras porciones se suprimen drásticamente. En la figura 25-13 se ilustran algunos circuitos recortadores a diodo y sus formas de onda de salida correspondientes.

También se puede lograr el recorte en dos niveles distintos mediante el uso de dos diodos. Este circuito y su característica de transferencia se muestran en la figura 25-14. Los estados de los diodos en ciertas condiciones se resumen como se indica en la tabla de al lado (obsérvese que se supone que $V_{R_1} > V_{R_2}$).

Obsérvese en la figura 25-14 que la señal de salida contiene solamente una rebanada de la señal de entrada; de ahí el nombre alternativo de circuito rebanador. Este circuito se puede utilizar para obtener una onda cuadrada a partir de una sinusoidal. Las polari-

Entrada v_i	Salida v_o	Estado de los diodos
$v_i \leq V_{R_1}$	$v_o = V_{R_2}$	D1 apagado, D2 encendido
$V_{R_2} < v_i < V_{R_1}$	$v_o = v_i$	D1 apagado, D2 apagado
$v_i \geq V_{R_2}$	$v_o = V_{R_1}$	D1 encendido, D2 apagado

dades de V_{R_1} y V_{R_2} y sus amplitudes se pueden ajustar para obtener una onda cuadrada simétrica.

En la figura 25-15 se ilustran el circuito y la transferencia de un recortador de doble polaridad con el uso de dos diodos Zener (en serie). Si éstos son idénticos, las crestas positiva y negativa se recortarán igual.

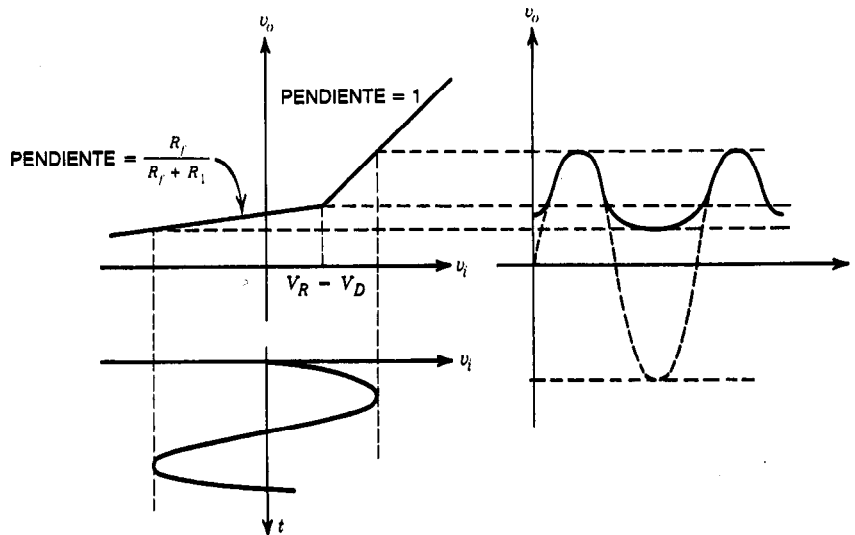


Fig. 25-12. Característica de transferencia lineal por tramos del circuito de la figura 25-11a con el diodo invertido.

En los circuitos recortadores no existe un elemento de almacenamiento de energía. Mas, si la frecuencia de la señal de entrada es alta, también se puede distorsionar la salida debido a capacitancias parásitas.

Circuito recortador transistorizado. El circuito transistorizado de la figura 25-16a se puede utilizar asimismo como recortador de doble polaridad. Cuando v_i es suficientemente negativo, T1 está apagado y T2 está encendido en su región activa. Cuando v_i aumenta, T1 y

T2 están encendidos en su región activa. A medida que v_i continúa creciendo, el emisor de T1 sigue a su base. Sin embargo, dado que la base de T2 se fija con el voltaje V_{BB2} a cierto nivel de v_i , T2 está apagado. En la figura 25-16b se ilustran las características de transferencia de este circuito.

La corriente de emisor total I está dada por:

$$I = I_1 + I_2 = \frac{V_{BB2} + V_{EE} + V_{BE2}}{R_e} \quad (25-28)$$

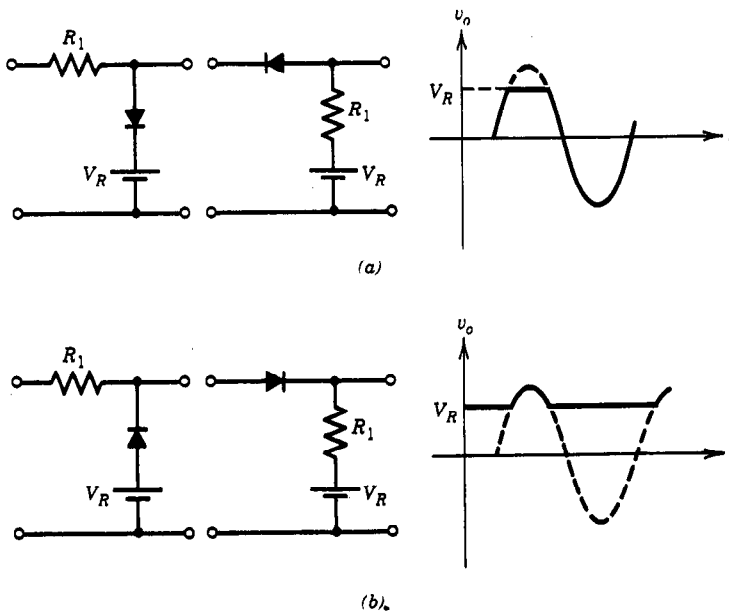


Fig. 25-13. a) y b) Diversos circuitos recortadores con diodo.

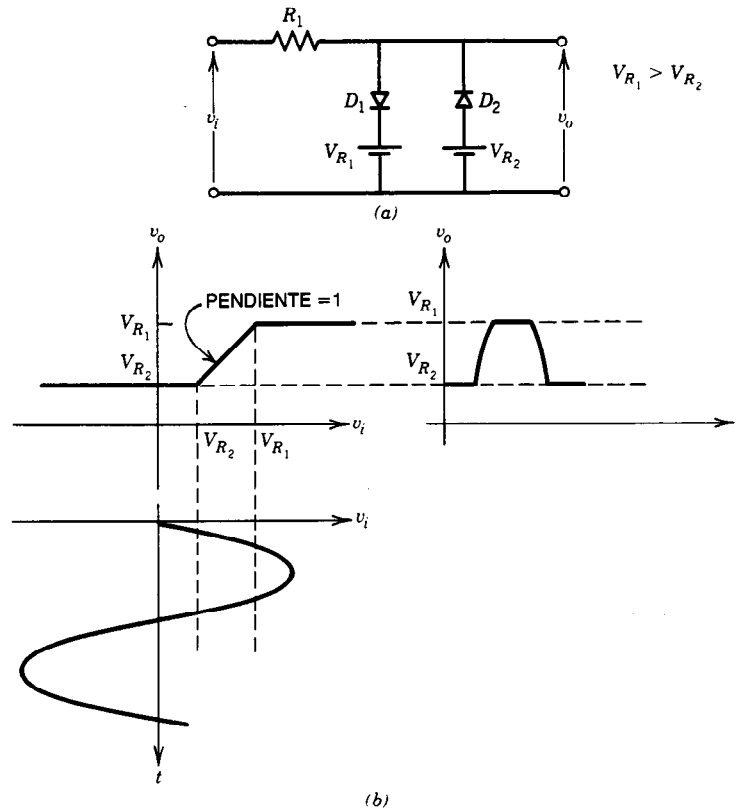


Fig. 25-14. a) Circuito recortador de doble diodo. b) Característica de transferencia lineal por tramos del circuito.

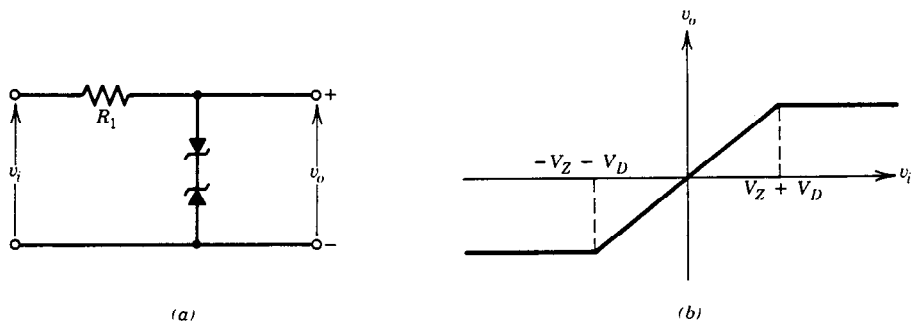


Fig. 25-15. a) Circuito de doble polaridad con dos diodos Zener. b) Característica de transferencia lineal por tramos del circuito.

Dado que en general $V_{BB2} + V_{EE} \gg V_{BE2} \cong 0.2 \text{ V}$, la ecuación 25-28 se reduce a:

$$I \cong \frac{V_{BB2} + V_{EE}}{R_e} \quad (25-29)$$

Por tanto, la corriente emitida total I es esencialmente constante.

En el caso de que T2 esté apagado (es decir, $I_2 = 0$), $I_1 = I$ y, por tanto, la salida oscila hacia su límite su-

perior de $V_{0,U} = V_{CC}$. Por otra parte, cuando T1 está apagado (es decir, $I_1 = 0$), $I = I_2$ y la salida oscila hacia su límite inferior de:

$$V_{0,L} = V_{CC} - R_C I_{C2} \quad (25-30)$$

$$I_2 = \frac{\beta + 1}{\beta} \cdot I_{C2} \quad (25-31)$$

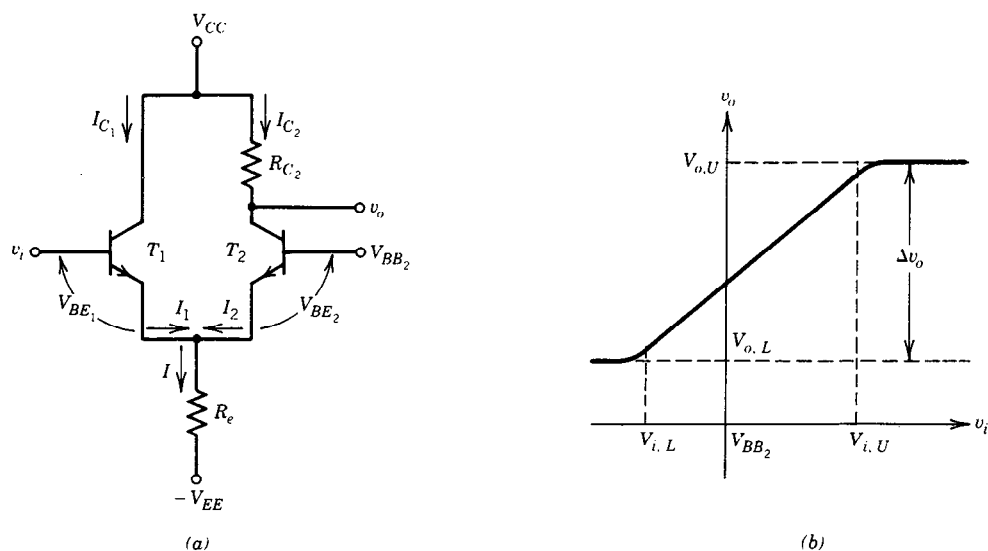


Fig. 25-16. a) Circuito recortador transistorizado de doble polaridad. b) Sus características de transferencia.

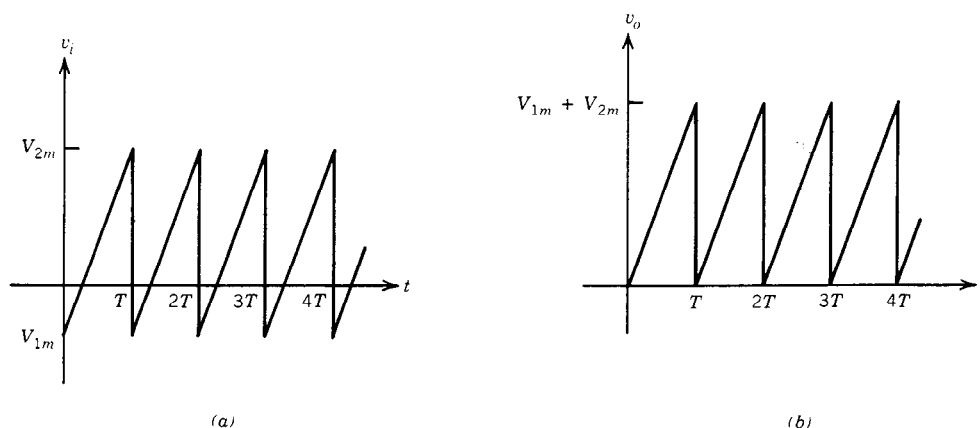


Fig. 25-17. a) Onda de forma que oscila entre valores positivos y negativos. b) Onda de forma que oscila únicamente en la región positiva.

De la figura 25-16a se tiene:

$$v_i = V_{BB2} + V_{E1} - V_{E2}$$

Supóngase que la entrada llega a su límite superior $V_{i,U}$ cuando $I_1 = 0.9I$ e $I_2 = 0.1I$, y a su límite inferior cuando $I_1 = 0.1I$ e $I_2 = 0.9I$. Así, se demuestra que:

$$v_{i,U} = V_{BB2} + \eta V_T \ln \frac{I_1}{I_2} \quad (25-32)$$

donde $\eta = 1$ para el germanio y $\eta = 2$ para el silicio. $V_T = 26 \text{ mV}$ a 25°C . De aquí que:

$$V_{i,U} = V_{BB2} + \eta V_T \ln \rho \quad (25-33)$$

$$V_{i,L} = V_{BB2} + \eta V_T \ln \rho \quad (25-34)$$

La oscilación de entrada total está dada por:

$$\Delta v_i = 2\eta V_T \ln \rho \quad (25-35)$$

y la oscilación de salida total es:

$$\Delta v_o = R_C I_{C2} \quad (25-36)$$

Debido a que la corriente conmuta de T_1 a T_2 mientras la corriente emitida total I se mantiene constante, el circuito de la figura 25-16a se conoce asimismo como *conmutador del modo de corriente*.

Circuitos de fijación de nivel

A menudo se desea que una onda de forma nunca se vuelva negativa (o positiva) aunque la señal oscile en sentido positivo y negativo. El circuito que realiza esto

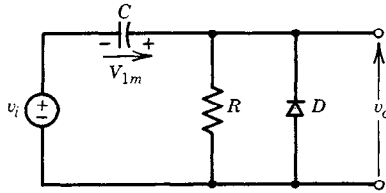


Fig. 25-18. Circuito de fijación de nivel a diodo.

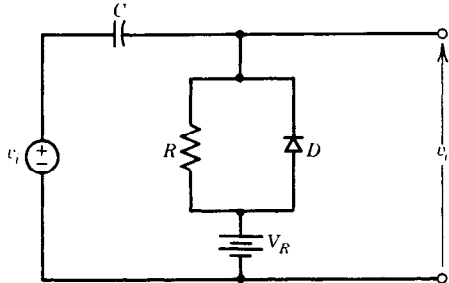


Fig. 25-19. Circuito de fijación de nivel que desplaza el nivel a V_R .

se denomina *circuito de fijación de nivel*. Supóngase que una onda de forma, como la de la figura 25-17a, ha sido producida por un circuito y se desea que la onda nunca llegue a oscilar con valor negativo (como en la fig. 25-17b). Esto se puede lograr agregando una componente de CD. No obstante, en general, V_{1m} varía en el tiempo. De este modo, no es posible utilizar una fuente de alimentación de CD fija. El circuito de fijación de nivel de la figura 25-18 puede emplearse para obtener la onda de forma de la figura 25-17b.

Cuando v_i es negativo, el diodo conduce y el capacitor C se carga a V_{1m} con la polaridad que se muestra (se supone que el diodo D es ideal). Supóngase asimismo que $RC \gg T$, donde T es el periodo de la señal de entrada. Cuando v_i crece por encima de $-V_{1m}$, el voltaje $V_{1m} + v_i$ polariza en sentido inverso el diodo y lo anula. Por tanto, el voltaje entre las terminales del capacitor se mantiene esencialmente constante en V_{1m} , puesto que $RC \gg T$, y:

$$v_o = V_{1m} + v_i \quad (25-37)$$

Esto significa que la onda de forma de entrada se ha desplazado la cantidad deseada, V_{1m} , y se obtiene la onda de forma de salida que se muestra en la figura 25-17b. El capacitor se carga a alta velocidad, ya que el diodo es ideal (es decir, la resistencia en sentido directo de un diodo ideal es cero). Si el voltaje V_{1m} varía, el voltaje del capacitor sigue al nuevo valor de V_{1m} , y el voltaje de salida no se hace negativo.

Si el diodo no es ideal, la onda de forma de salida puede distorsionarse ligeramente y observarse algún voltaje negativo pequeño.

Con frecuencia se desea que el nivel de la señal se desplace de manera que su valor mínimo no sea cero, sino algún valor predeterminado V_R (voltaje de re-

ferencia). El circuito que se ilustra en la figura 25-19 puede utilizarse con este fin. En este caso el voltaje de salida puede obtenerse mediante:

$$v_o = V_R + V_{1m} + v_i \quad (25-38)$$

Teorema del circuito de fijación de nivel. Considérese la onda cuadrada que se ilustra en la figura 25-20a y que se aplica a un circuito de fijación de nivel. La onda de salida se ilustra en la figura 25-20b. En el estado estable, sea A_f el área de la onda de forma de salida cuando el diodo está polarizado directamente y A_r cuando lo está inversamente. Para una onda de forma periódica (fig. 25-20), el cambio neto en la carga almacenada en el capacitor C en cualquier ciclo debe ser cero. La carga que fluye en este capacitor es:

$$Q_f = \int_0^{T_1} \frac{v_{of}}{R_f} dt \quad (25-39)$$

donde v_{of} es el voltaje de salida variante en el tiempo cuando el diodo conduce y R_f representa la resistencia en sentido directo del diodo. La carga que sale del capacitor C es:

$$Q_r = \int_0^{T_2} \frac{v_{or}}{R_r} dt \quad (25-40)$$

donde v_{or} es el voltaje de salida cuando se corta el diodo. Dado que el cambio neto en la carga almacenada en C en el ciclo es cero:

$$Q_f = Q_r \quad (25-41)$$

Por tanto, empleando las ecuaciones 25-39 y 25-40 puede demostrarse que:

$$\frac{R_f}{R_r} = \frac{\int_0^{T_1} v_{of} dt}{\int_0^{T_2} v_{or} dt} \quad (25-42)$$

o bien:

$$\frac{R_f}{R_r} = \frac{A_f}{A_r} \quad (25-43)$$

Así es posible concluir que para una onda de forma de entrada cualquiera, la razón de área bajo la onda de forma de salida hacia delante entre área bajo la onda de salida hacia atrás es constante. Esto se conoce como teorema del circuito de fijación de nivel.

Para un diodo ideal, $R_r = \infty$; por tanto, la ecuación 25-43 produce $A_f = 0$, que es lo que se esperaba conforme a la figura 25-17b.

Si el circuito se modifica mediante la inclusión de un voltaje de referencia fijo V_R , como en la figura 25-19, sigue siendo válido el teorema de fijación de nivel. Sin embargo, en este caso las áreas A_f y A_r se miden con respecto al nivel V_R y no con respecto a tierra.

En la figura 25-21 se ilustra otro circuito de fijación de nivel práctico ampliamente utilizado, en el cual el

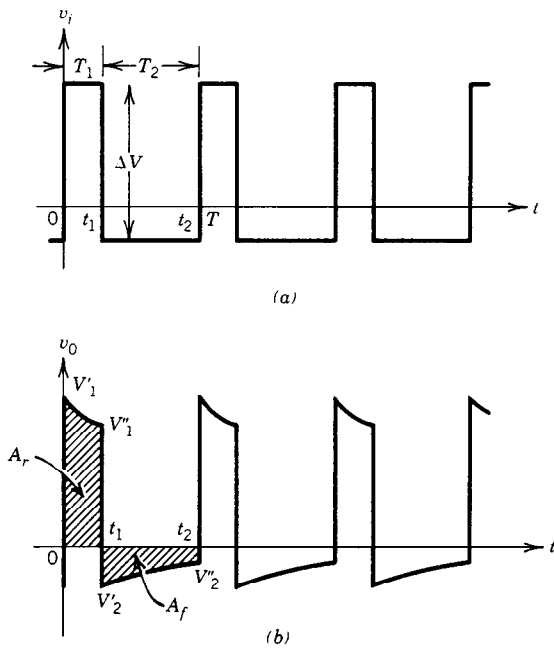


Fig. 25-20. a) Entrada de onda cuadrada aplicada a un circuito de fijación de nivel. b) Onda de forma de salida con fijación de nivel.

resistor R se conecta en paralelo con el diodo y el voltaje de referencia V_R . Este circuito operará perfectamente bien si la oscilación negativa de la señal de entrada con respecto a su valor promedio es mayor que V_R .

Por un procedimiento similar ya presentado antes, se puede probar que el teorema de fijación de nivel tomará la forma:

$$\frac{A_f - (V_R + V_D)T_1}{A_r} = \frac{R_f}{R_r} \quad (25-44)$$

donde T_1 es el intervalo en el cual el diodo es conductor.

Si se invierten los diodos de las figuras 25-18 y 25-19, será el extremo positivo y no el negativo de la señal el que se establezca en cero.

Circuito de fijación de nivel transistorizado. Considérese el amplificador transistorizado que se ilustra en la figura 25-22, en el cual se obtiene una polarización de corriente fija a través de la resistencia R . Supóngase que la corriente de base:

$$I_B = \frac{V_{CC} - V_{BE}}{R} \quad (25-45)$$

fuerza al transistor a estar en su región activa, y que la oscilación de la señal es mínima. Por tanto, el transistor se comporta como un amplificador de señales pequeñas. No obstante, si se aplica una señal de amplitud grande, ocurre fijación de nivel en los polos positivos

de la onda de forma. En este caso, se puede demostrar que el teorema de fijación de nivel toma la forma:

$$\frac{A_f - V_{BE}T_1}{A_r + V_{CC}T} = \frac{R_f}{R_r} \quad (25-46)$$

donde T_1 = intervalo de tiempo en el cual el transistor está encendido

T = periodo de la onda cuadrada de entrada

V_{BE} = voltaje de base a emisor cuando el transistor está encendido

Circuitos conmutadores

Los transistores se utilizan en aplicaciones en las que operan como conmutadores (interruptores); como tal puede emplearse el circuito de fijación de nivel transistorizado (fig. 25-22). Esto se logra activando el transistor entre corte y saturación (fijación de nivel). Por ejemplo, el transistor se puede mantener en saturación en ausencia de una señal de entrada por medio de la corriente que se suministra a través de la resistencia R . En la figura 25-23 se ilustran ondas de forma en diversos puntos. La unión de base a emisor del transistor se puede ver como un diodo. Por tanto, el circuito de base es precisamente el circuito de fijación de nivel. El transistor de este circuito se puede ver como un interruptor que abre (corte) y cierra (saturación) y es controlado por la señal de entrada de onda cuadrada. Si la constante de tiempo $\tau = C(R + R_s)$, con la cual se carga el capacitor C en la cresta positiva de la señal de entrada, es pequeña en comparación con el intervalo T_2 , en el cual el voltaje de base regresa a un nivel prácticamente constante, se obtendrán las ondas de forma de la figura 25-23. Se puede probar que:

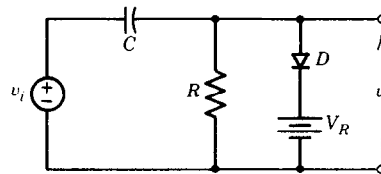


Fig. 25-21. Modificación del circuito de fijación de nivel de la figura 25-19.

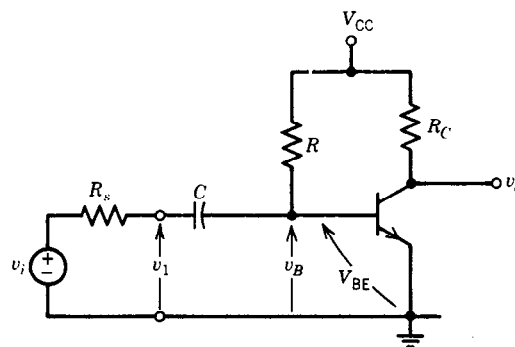


Fig. 25-22. Circuito de fijación de nivel transistorizado.

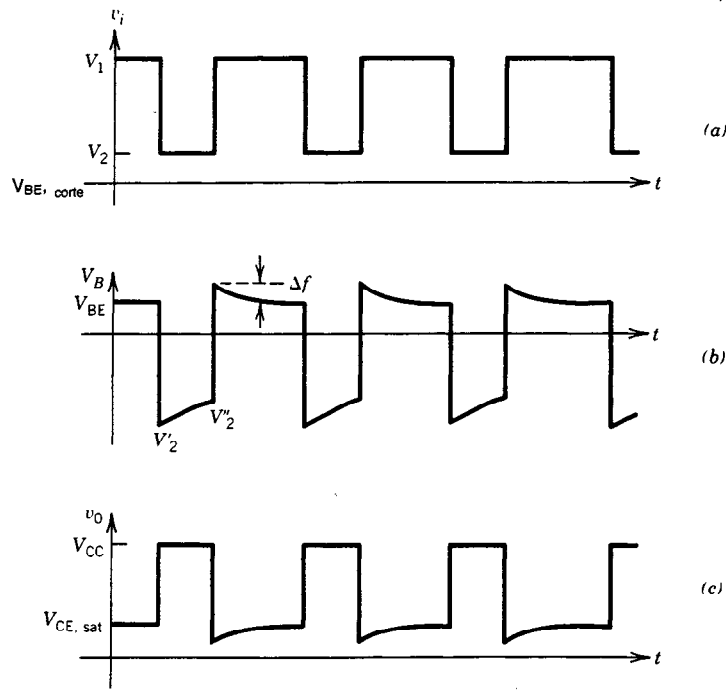


Fig. 25-23. a), b) y c) Ondas de forma producidas en diversos puntos del circuito conmutador transistorizado de la figura 25-22.

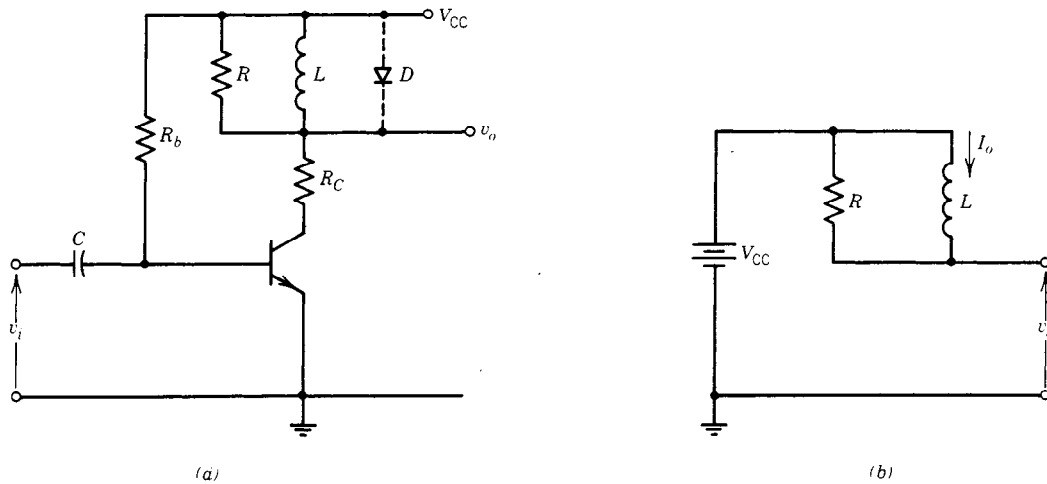


Fig. 25-24. a) Conmutador transistorizado con carga inductiva. b) Circuito equivalente cuando el transistor está en corte.

$$V'_2 = (V_{BE} - V) \frac{R}{R + R_s} + V_{CC} \frac{R_s}{R + R_s} \quad (25-47)$$

$$V''_2 = V_{CC} - (V_{CC} - V'_2)e^{-T/\tau} \quad (25-48)$$

$$\Delta f \cong (V''_2 - V'_2) \frac{r_{bb'}}{R_s} \quad (25-49)$$

Conmutador transistorizado con carga inductiva. La carga del circuito conmutador transistorizado de la figura 25-24 es un inductor L derivado por una resistencia R . Cuando el transistor está en saturación, la corriente de colector puede ser lo suficientemente grande para destruir el transistor. Para resolver este problema, se incluye una resistencia extra R_C en el circuito del colector. Después el transistor permanece en esta-

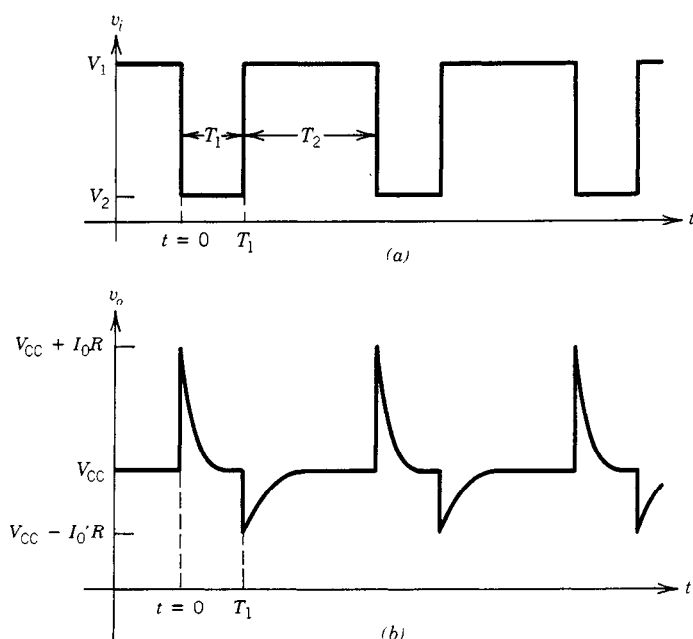


Fig. 25-25. a) Entrada de onda cuadrada. b) Forma de onda de salida de un conmutador transistorizado con carga inductiva.

do de saturación el tiempo suficiente para que desaparezcan todas las oscilaciones transitorias, el voltaje de salida es $V_0 = V_{CC}$ y la corriente que pasa por el inductor está dada por:

$$I_0 = \frac{V_{CC} - V_{CE,sat}}{R_C} \quad (25-50)$$

en el instante ($t = 0^+$) en el que el transistor es llevado al corte. La corriente que pasa por el inductor en $t = 0^+$ es I_0 (debido a que la corriente en un inductor no puede cambiar en forma instantánea). Por tanto, en base a la figura 25-24b, el voltaje de salida está dado por:

$$v_0 = V_{CC} + I_0 R e^{-t/\tau} \quad (25-51)$$

donde $\tau = L/R$. Esto es, la conducción del transistor de la saturación al corte produce un pico de amplitud $I_0 R$ en su colector. La magnitud de este pico se puede hacer muy grande, y superar el valor del máximo voltaje disruptivo del colector.

En la figura 25-25b se puede observar la onda de forma de salida para una entrada de onda cuadrada (fig. 25-25a) de un conmutador transistorizado con carga inductiva.

Cuando el transistor regresa a saturación en $t = T_1^+$, el inductor actúa (en un principio) como un circuito abierto, y la corriente I_0 que pasa por R está dada por la expresión:

$$I_0 = \frac{V_{CC} - V_{CE,sat}}{R + R_C} \quad (25-52)$$

que con el tiempo caerá de I_0 a cero. Por tanto, el voltaje de salida para $t > T_1$ es:

$$v_0 = V_{CC} - I_0 R e^{-(t-T_1)/\tau'} \quad (25-53)$$

donde $\tau' = L / (R \parallel R_C)$. Es decir, la salida tendrá un pico negativo de magnitud $I_0 R$. Como $\tau' > \tau$, el pico negativo disminuye más lentamente. Los pulsos negativos se pueden eliminar conectando un diodo a las terminales del inductor (como lo indican las dos líneas discontinuas de la figura 25-24a). En este caso la resistencia R se puede omitir.

Conmutadores sin saturación. En los circuitos conmutadores transistorizados que se analizaron antes, el transistor es llevado de la saturación al corte o del corte a la saturación. Sin embargo, cuando se satura un transistor, el exceso de carga se almacena en las uniones base-emisor y base-colector. Por tanto, si el transistor que se encuentra en saturación se lleva de manera repentina al corte, se deberá eliminar este exceso de carga antes de que el conmutador se vuelva a abrir. Esto, desde luego, hace más lenta la operación de conmutación. Una manera de incrementar la velocidad de conmutación consiste en evitar que el transistor entre en saturación. En la figura 25-26 se ilustra el principio subyacente. Ahora, el voltaje del colector puede descender mientras el diodo D conduce. En este caso:

$$v_{CB} = -V_D + V_B \quad (25-54)$$

Para evitar la saturación, $V_{CB} > 0$. Esto es, si $V_B > V_D$, el transistor no se saturará. Si el diodo D es

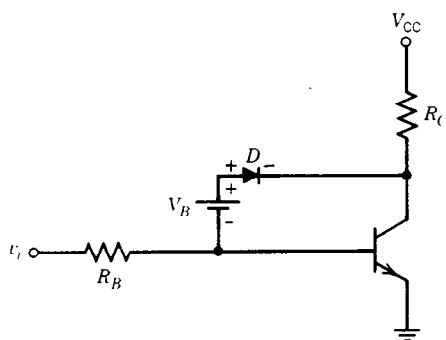


Fig. 25-26. Circuito transistorizado sin saturación.

de germanio, entonces la fuente de voltaje V_B puede formarse con un diodo de silicio polarizado en sentido directo. Si D es un diodo de silicio, entonces se pueden emplear dos diodos de silicio en serie para materializar V_B .

25.2 CIRCUITOS DE SINCRONIZACIÓN

En esta sección se presentan unos circuitos generadores lineales de base de tiempos. Estos circuitos producen una onda de forma de salida que presenta una variación lineal de voltaje (o corriente) con el tiempo. Es decir, idealmente el voltaje (o la corriente) de sa-

lida aumenta de manera lineal con el tiempo hasta que llega a un valor final predeterminado, regresa "instantáneamente" a cero, y empieza a aumentar de nuevo. En la figura 25-27 se ilustran una onda de forma de salida ideal y una típica de estos circuitos. Este tipo de onda de forma tiene muchas aplicaciones, tales como en la visualización de señales variantes en el tiempo en pantallas osciloscópicas, sistemas de radar, receptores y transmisores de televisión, y sistemas de control. Estos circuitos se conocen asimismo como generadores de barrido o generadores de base de tiempos.

25.2.1 Barrido lineal de voltaje

Dos características comunes a todos los circuitos de barrido lineal de voltaje son:

1. Producción de alguna forma de carga exponencial de un capacitor.
2. Descarga del capacitor en el momento adecuado.

Las diferencias entre los circuitos de barrido se refieren a las técnicas usadas para linealizar el barrido, elementos activos que se utilizan y técnicas empleadas para descargar el capacitor.

En la figura 25-28 se muestran un circuito simple de barrido de voltaje y su respuesta en el tiempo. En el $t = 0$ se abre el conmutador S y el capacitor se carga hacia el voltaje:

$$V = IR \quad (25-55)$$

exponencialmente. Es decir, el voltaje de salida es:

$$v_s = V(1 - e^{-t/RC}) \quad (25-56)$$

En el tiempo $t = T_s$, que se denomina tiempo de barrido, la amplitud del barrido llega al valor V_s y se cierra el conmutador. El barrido no es lineal, sino exponencial. Sin embargo, si la amplitud del voltaje de barrido se limita a una pequeña porción de su valor de estado estable V , el voltaje de barrido v_s puede aproximarse más a un incremento lineal. También se puede obtener una mejor aproximación incrementando la constante de tiempo $\tau = RC$. Para apreciarlo, sea el desarrollo en serie de la exponencial de la ecuación 25-56:

$$v_s = \frac{V}{RC} \left(1 - \frac{1}{2!} \cdot \frac{t}{RC} + \frac{1}{3!} \cdot \frac{t^2}{R^2C^2} - \dots \right) \quad (25-57)$$

Si $t/RC \ll 1$, entonces:

$$v_s \cong \frac{V}{RC} t \quad (25-58)$$

Por tanto, el voltaje de barrido es lineal con el tiempo (como se desea) y la amplitud del voltaje de barrido está dada por:

$$V_s = \frac{V}{RC} T_s \quad (25-59)$$

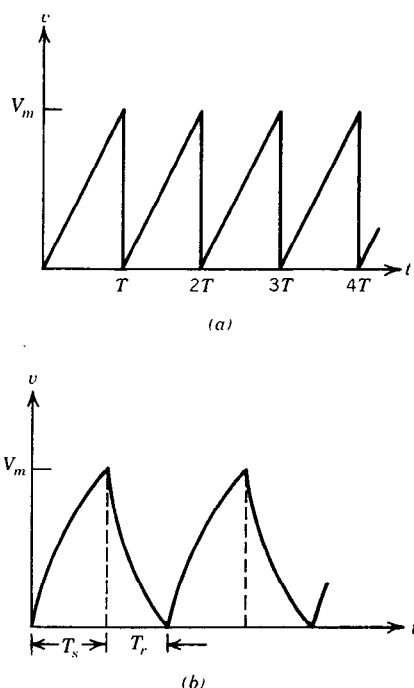


Fig. 25-27. Forma de onda de salida de a) un generador ideal de base de tiempos, b) un generador físico (práctico) de base de tiempos.

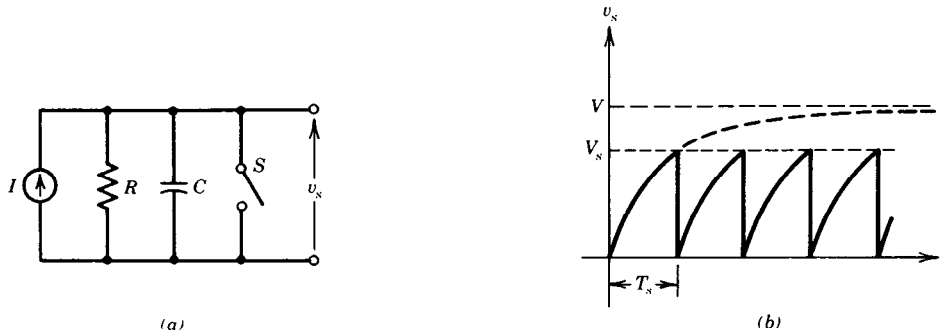


Fig. 25-28. a) Circuito de barrido de voltaje. b) Su respuesta en el tiempo.

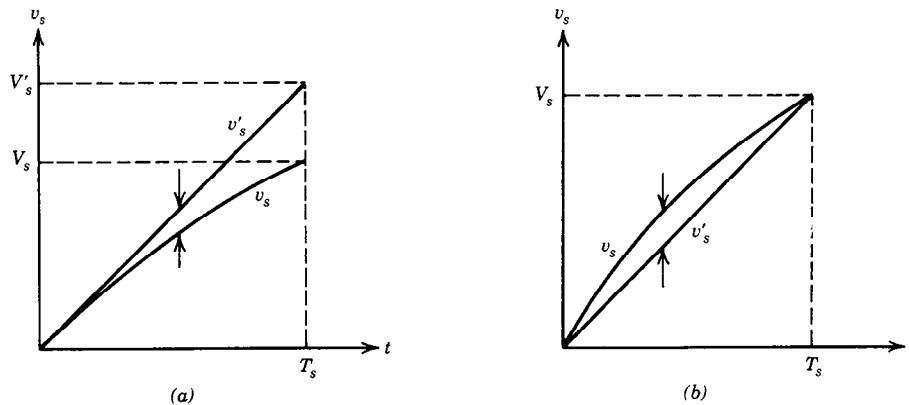


Fig. 25-29. Dos métodos para definir la linealidad de barrido: a) error de transmisión; b) error de desplazamiento.

De este modo, puede concluirse que para que un recorrido sea razonablemente lineal, la constante de tiempo $\tau = RC$ debe ser grande en comparación con el tiempo de barrido T_s .

Linealidad de barrido

La calidad del barrido se mide en términos de su desviación respecto al barrido ideal. En la figura 25-29 se ilustran dos posibles elecciones para la medición de la linealidad de barrido.

El error en la linealidad de barrido de la figura 25-29a se denomina error de transmisión y está definido por:

$$e_t = \frac{V'_s - V_s}{V'_s} \cdot 100\% \quad (25-60)$$

El error en la linealidad de barrido de la figura 25-29b se conoce como error de desplazamiento y está definido por:

$$e_d = \frac{(v_s - v'_s)_{\text{máx}}}{V_s} \cdot 100\% \quad (25-61)$$

Con el uso de las ecuaciones 25-56 a 25-59 puede demostrarse que los errores en la linealidad de barrido del circuito de la figura 25-28a son:

$$e_t = \frac{1}{2} \cdot \frac{T_s}{RC} \cdot 100\% \quad (25-62)$$

y

$$e_d = \frac{1}{8} \cdot \frac{T_s}{RC} \cdot 100\% \quad (25-63)$$

Si no hubiera resistencia de fuente o de carga en la figura 25-28a, el capacitor C sería cargado por una corriente constante I , y el voltaje entre las terminales del capacitor sería:

$$v_s = \frac{1}{C} \int I dt = \frac{1}{C} t \quad (25-64)$$

Obsérvese que éste es el barrido lineal ideal. (Véase la ec. 25-58.)

Como fuente de corriente pueden utilizarse transistores. En la figura 25-30a se ilustra un circuito transistorizado sencillo de barrido de voltaje. Cuando el conmutador S está cerrado, el transistor está en corte y el capacitor de barrido se carga a V_{CC} a través de R_C con una constante de tiempo $\tau_s = R_C C$. Cuando el interruptor se abre en $t = 0$, el transistor es llevado a saturación y el capacitor cargado lo mantiene así. Cuando se cierra el interruptor en $t = T$, el transistor vuelve

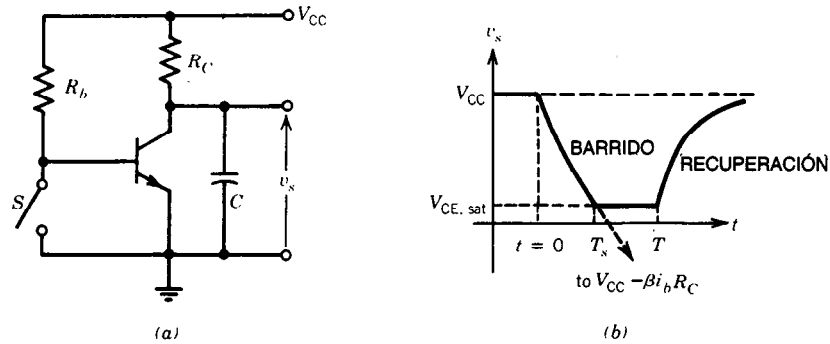


Fig. 25-30. a) Circuito de barrido de voltaje transistorizado simple. b) Forma de onda de salida que se produce.

a quedar en corte y, por su parte, el capacitor se vuelve a cargar (se recupera) a V_{CC} con la constante de tiempo $\tau_r = R_C C$.

El circuito puede diseñarse de manera que la magnitud del valor de estado estable de v_s , después de que se cierra el interruptor, sea mucho mayor que la magnitud del voltaje de barrido $V_{CC} - V_{CE,sat}$. Esto es:

$$|V_{CC} - \beta I_b R_C| \gg |V_{CC} - V_{CE,sat}| \quad (25-65)$$

donde:

$$I_b = \frac{V_{CC} - V_{BE}}{R_b} \quad (25-66)$$

En este caso el voltaje de barrido para $0 < t < T_s$ puede suponerse lineal en la mayor parte de las aplicaciones prácticas, y:

$$T_s = \frac{V_{CE,sat} - V_{CC}}{-\beta I_b R_C} \cdot \tau_s \quad (25-67)$$

Como un ejemplo numérico, sean $R_b = R_C = 10 \text{ K}$, $V_{CC} = 10 \text{ V}$, $V_{CE,sat} = 0.2 \text{ V}$, $V_{BE} = 0.7 \text{ V}$ y $\beta = 50$. Por tanto:

$$|V_{CC} - \beta I_b R_C| = 455 \text{ V}$$

$$|V_{CC} - V_{CE,sat}| = 9.8 \text{ V}$$

$$T_s = 0.021 \tau_s$$

Puede suponerse que la recuperación es completa dentro de cinco constantes de tiempo; de este modo el tiempo de recuperación está dado por:

$$T_r = 5 R_C C \quad (25-68)$$

El tiempo de recuperación puede mejorarse considerablemente si se suministra una corriente de recarga extra, por ejemplo, colocando un segundo transistor

en el circuito, como se ilustra en la figura 25-31. Cuando el interruptor S está abierto, el transistor T_2 es llevado a saturación y el capacitor de barrido se carga al voltaje $V_{CC} - V_{CE,sat}$. En $t = 0$, el interruptor está cerrado y T_2 está en corte. Comienza el barrido y prosigue hasta que $t = T_s$. Cuando se vuelve a abrir el interruptor, ambos transistores están activados y el capacitor se carga hacia el voltaje $V_{CC} + R_C (\beta_2 I_{b_2} - \beta_1 I_{b_1})$, que está limitado al voltaje $V_{CC} - V_{CE,sat}$ dentro del tiempo de recuperación T_r . Obsérvese en la figura 25-31b la mejora en el tiempo de recuperación. Nótese asimismo que las secciones de barrido y recuperación de la onda de forma de salida son bastante lineales. Por tanto, una u otra parte se puede utilizar como barrido, las constantes de tiempo de ambas partes son las mismas, y:

$$\tau_s = \tau_r = R_C C \quad (25-69)$$

Barrido de Miller

El circuito de barrido básico de la figura 25-28 produce una salida de barrido exponencial. Una pequeña parte de esta salida puede considerarse lineal, lo que es aceptable en muchas aplicaciones prácticas. En los circuitos de barrido de Miller se utiliza la retroalimentación negativa para mejorar la linealidad en forma considerable.

En la figura 25-32a se presenta un circuito de barrido de Miller, donde R_i es la resistencia de entrada, R_o es la resistencia de salida y A es la ganancia del amplificador. Este último puede ser un amplificador operacional o un transistor.

Si el circuito de entrada se sustituye por su equivalente de Thévenin se obtiene el circuito de la figura 25-32b, donde:

$$V_1 = \frac{R_i}{R_s + R_i} \cdot V \quad \text{y} \quad R_1 = R_i \| R_s \quad (25-70)$$

Es posible demostrar que:

$$v_i = \frac{1}{1 + (1 - A)(R_1/R_o)} \cdot V_1 + \frac{1}{[R_1 + R_o(1 - A)](1 - A)C} \int_0^t V_1 dt \quad (25-71)$$

y el voltaje de barrido en la salida es:

$$v_s = Av_i = \frac{AV_1}{1 + (1 - A)(R_1/R_0)} + \frac{AV_1}{[R_1 + R_0/(1 - A)](1 - A)C} t \quad (25-72)$$

En general, la ganancia del amplificador es un número negativo muy grande y R_0 (la resistencia de salida) es muy pequeña.

Por tanto, es posible suponer que $|1 - A| \cong |A|$, que $R_1 \gg R_0/(1 - A)$ y que la ecuación 25-72 se reduce a:

$$v_s \cong -\frac{R_0}{R_1} V_1 - \frac{V_1}{R_1 C} t \quad (25-73)$$

De este modo, la salida es un barrido de voltaje lineal en dirección negativa con velocidad de barrido de:

$$\text{Velocidad de barrido} = -\frac{V_1}{R_1 C} \quad (25-74)$$

Es fácil lograr una no linealidad mejor que 0.1% con este circuito. Simplemente invirtiendo la polaridad del voltaje de fuente V en la figura 25-33a se obtiene un barrido en dirección positiva.

Circuito de barrido de Miller transistorizado. En la figura 25-33a se ilustra un circuito de Miller transistorizado simple. El capacitor C está conectado en un ciclo de retroalimentación al amplificador formado por T_1 . El transistor actúa como interruptor. Cuando T_1 está encendido, toda la corriente que pasa por R_1 va a tierra, el transistor T_1 queda en corte y la salida de T_1 se fija en V_{CC} . Cuando T_2 está apagado, T_1 se enciende y opera en su región activa, y circula una corriente de colector a través de R_C . El ciclo de retroalimentación negativa se cierra a través del capacitor C en la base de T_1 , lo que tiende a minimizar la corriente de base de T_1 . Por tanto, el voltaje de colector (voltaje de barrido

do) v_s produce un barrido de voltaje lineal en dirección negativa, como se indica en la figura 25-33b. Puede demostrarse que el voltaje de barrido es:

$$v_s \approx \frac{V_{CC}}{R_b C} t \quad (25-75)$$

Barrido autoelevador

En la figura 25-34 se ilustra un circuito de barrido autoelevador típico. Este circuito difiere del circuito de barrido de Miller en que el capacitor C no forma parte del ciclo de retroalimentación. El amplificador del circuito es un seguidor de emisor común; por tanto, $A \cong 1$.

Despreciando la pequeña resistencia de salida R_0 y procediendo como en el caso del barrido de Miller, puede demostrarse que:

$$v_s = \frac{V}{RC} t \quad (25-76)$$

Obsérvese que el barrido es independiente de la resistencia de entrada R_i ($R \ll R_i$).

Es importante mantener la ganancia del amplificador lo más próxima posible a la unidad para lograr una linealidad adecuada en el barrido. El barrido de salida para $A = 1$, $A > 1$ y $A < 1$ se ilustra en la figura 25-34b.

Circuito de barrido autoelevador transistorizado. En la figura 25-35a se presenta un circuito autoelevador transistorizado. Nuevamente, el transistor T_2 se comporta como un interruptor. El capacitor C se carga a través de la resistencia R_b a partir del voltaje entre las terminales de C_1 .

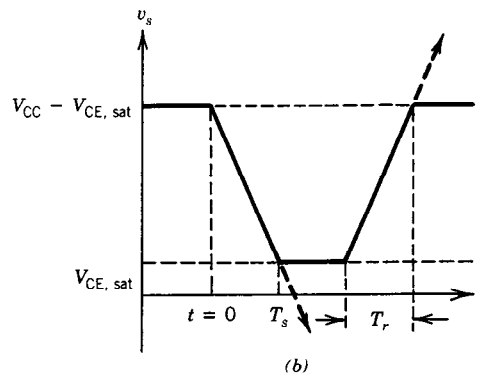
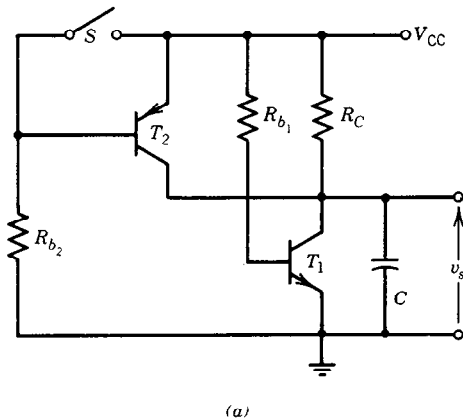


Fig. 25-31. a) Circuito de barrido de dos transistores para mejorar el tiempo de recuperación. b) Onda de forma que se produce en la salida.

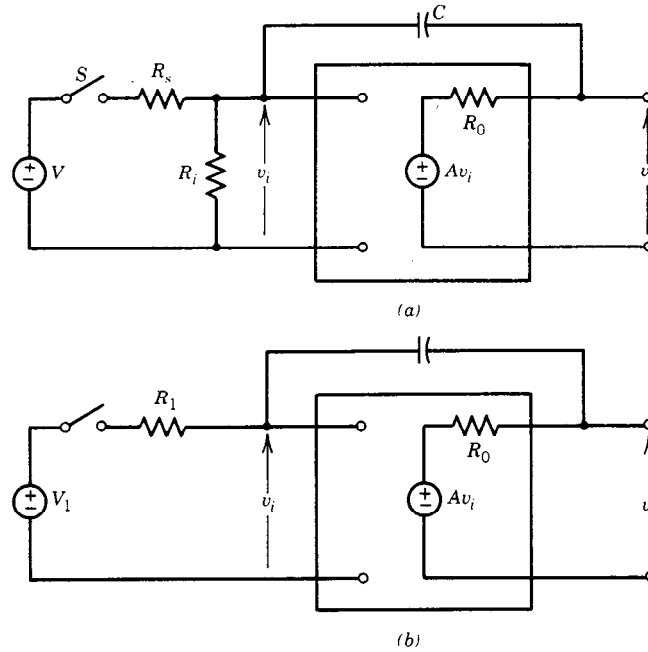


Fig. 25-32. a) Circuito de barrido de Miller. b) El circuito de entrada se sustituye por su equivalente de Thévenin.

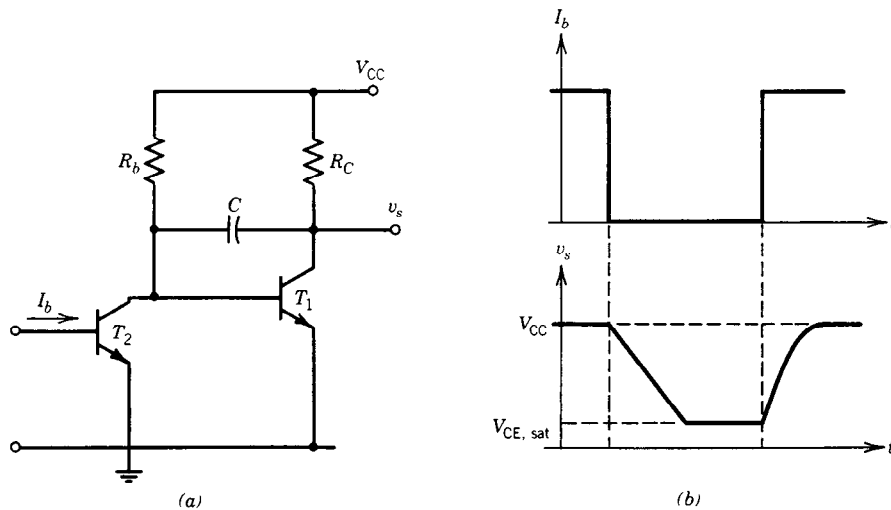


Fig. 25-33. a) Circuito de barrido de Miller transistorizado. b) Onda de forma de voltaje de barrido de salida.

Supóngase que el interruptor T_2 está encendido (en saturación). Entonces el transistor T_1 , que está conectado en la configuración de seguidor de emisor, queda en corte. El capacitor C_1 se carga al voltaje V_{CC} a través del diodo D y la resistencia de emisor R_e .

Cuando el transistor T_2 queda en corte, el capacitor C es cargado por la corriente que pasa por la resistencia R_b , haciendo que se encienda el transistor T_1 . Como T_1 es una configuración de seguidor de emisor,

el voltaje de salida v_s sigue al voltaje entre las terminales de C . Dado que la corriente de base de T_1 es muy pequeña comparada con la corriente total que pasa por R_b , la corriente de carga de C se considera constante. Por tanto, el voltaje de salida es un barrido lineal. El voltaje de barrido de salida está dado por:

$$v_s = \frac{V_{CC}}{R_b C} t \quad (25-77)$$

Para evitar la demora en el inicio del recorrido, el transistor debe ser de conmutación rápida. La onda de forma de salida se presenta en la figura 25-35b. Cuando el transistor T_2 se vuelve a encender, el capacitor C se descarga rápidamente, v_s cae a cero y el diodo D se polariza en sentido directo de manera que se restituye la pequeña carga que perdió C_1 . En la práctica, $C_1 \geq 100C$ para garantizar una fuente de voltaje constante.

25.2.2 Barrido lineal de corriente

Si bien es posible obtener un barrido lineal de corriente aplicando un barrido lineal de voltaje a un resistor, el barrido de corriente que se obtiene por este procedimiento puede no ser satisfactorio en muchas aplicaciones prácticas. Por ejemplo, la deflexión de un haz de electrones de alta energía en circuitos de televisión requiere una amplitud de barrido muy grande. Es por esto por lo que se prefiere la deflexión magnética, que es producida por un barrido lineal de corriente en receptores de televisión y radares.

Los circuitos de barrido lineal de corriente son similares a los de barrido lineal de voltaje, salvo que el capacitor de barrido se sustituye por un inductor como

elemento de barrido básico. En la figura 25-36 se presenta un circuito de barrido de corriente básico. Se supone que el inductor es ideal y que la fuente de voltaje produce una tensión constante.

Cuando el interruptor se cierra momentáneamente, se tiene:

$$V = L \frac{di}{dt} \quad (25-78)$$

Por tanto:

$$i = \frac{V}{L} t \quad (25-79)$$

Sin embargo, todas las bobinas prácticas tienen resistencia de devanado y capacitancia parásita entre devanados, por lo que una bobina práctica se puede representar por medio de un modelo, tal como se ilustra en la figura 25-37a, y el circuito de barrido de corriente real tendrá la forma que se muestra en la figura 25-37b.

Supóngase que el capacitor C_1 está descargado inicialmente y que la corriente que pasa por el inductor es cero [es decir, justo antes de que se cierre el inte-

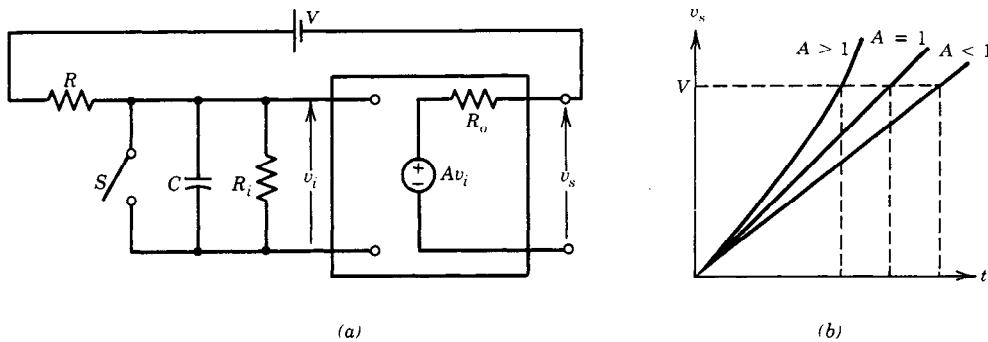


Fig. 25-34. a) Circuito de barrido autoelevador. b) Onda de forma de barrido de salida para $A = 1$ y $A \neq 1$.

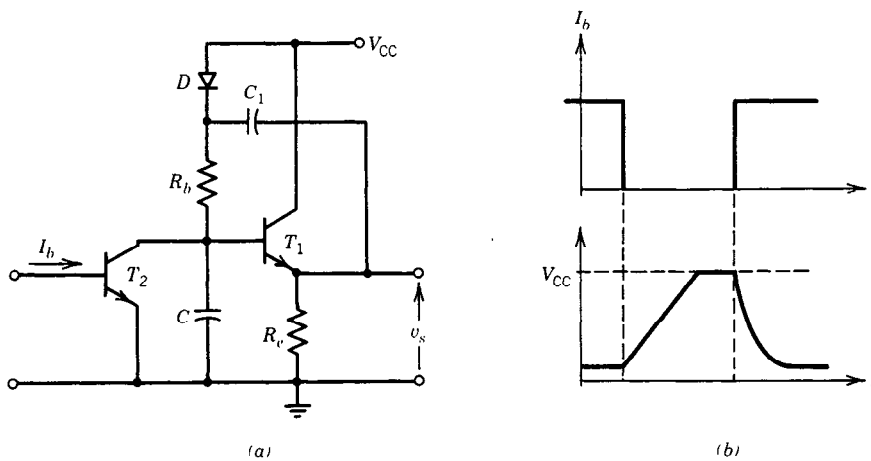


Fig. 25-35. a) Circuito autoelevador transistorizado. b) Onda de forma de voltaje de barrido de salida.

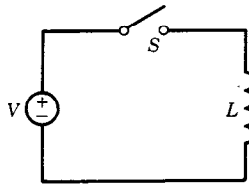


Fig. 25-36. Circuito de barrido de corriente básico.

ruptor $v_C(0^-) = 0$ e $i_L(0^-) = 0$. Inmediatamente después de que se cierre el interruptor, la corriente del circuito completo V/R_s fluirá en el capacitor C_1 . La constante de tiempo para esta carga es $\tau_1 = R_s C_1$. Debido al tiempo de carga inicial provocado por la capacitancia parásita, el barrido de corriente se retarda. Al término del retardo, que se supone es $t_1 = 4\tau_1$, el circuito entra en su región de barrido. La respuesta en el tiempo de este circuito (despreciando el efecto de la capacitancia parásita) se expresa en la forma exponencial:

$$i_L = \frac{V_s}{R_s + R_1} (1 - e^{-t/\tau_s}) \quad (25-80)$$

donde $\tau_s = L/(R_s + R_1)$. Si $t/\tau_s \ll 1$, entonces la ecuación 25-80 puede aproximarse de la forma siguiente:

$$i_L \cong \frac{V_s}{L} t \quad (25-81)$$

Esto es, para que haya una buena linealidad de barrido el intervalo de barrido t_2 debe limitarse a un valor pequeño. Esto impone una restricción en el diseño de la bobina. Es decir, τ_1 debe ser mucho menor que τ_s . Esto se logra sin dificultad, ya que la capacitancia parásita es en general muy pequeña, lo que garantiza que $\tau_1 \ll \tau_s$.

La forma de la onda, que indica la demora y las secciones de barrido, se ilustra en la figura 25-38.

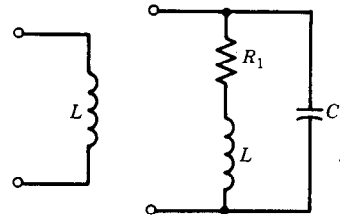


Fig. 25-37. a) Inductor práctico y su modelo equivalente. b) Circuito de barrido de corriente.

Barrido de corriente transistorizado

En la figura 25-39a se presenta un circuito transistorizado sencillo de barrido de corriente. El transistor de este circuito opera como interruptor.

Cuando el transistor está activo (saturado, suponiendo que la resistencia de saturación del transistor es pequeña), la corriente de inductor aumenta linealmente (como se dijo antes). Durante este intervalo, el diodo D está en corte. Al término del barrido (es decir, en $t = T_s$), el transistor está en corte y la corriente de

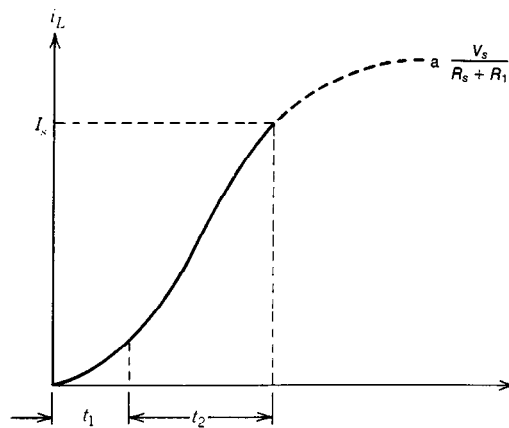


Fig. 25-38. Onda de forma de barrido de corriente que indica el retardo y el barrido lineal.

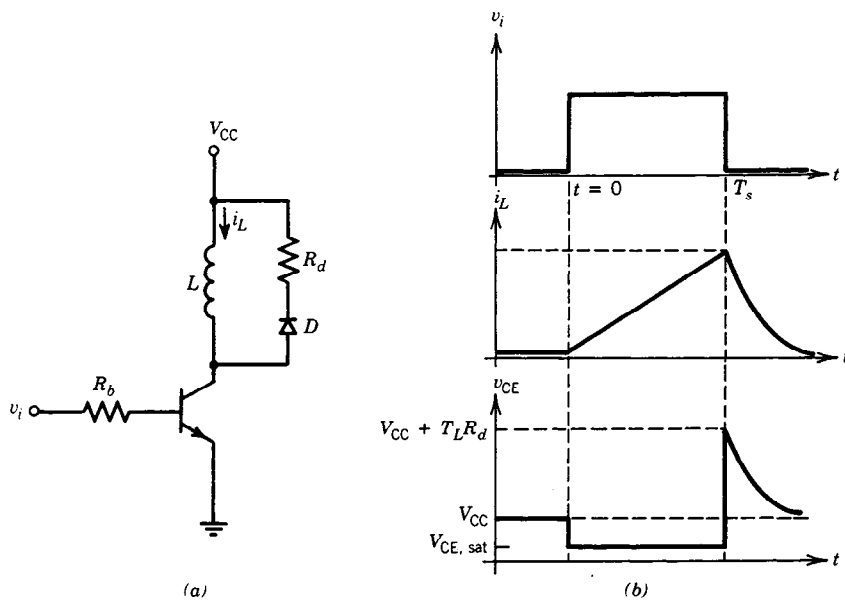


Fig. 25-39. a) Circuito de barrido de corriente transistorizado. b) Ondas de forma de corriente de inductor, de voltaje de entrada y de voltaje de colector.

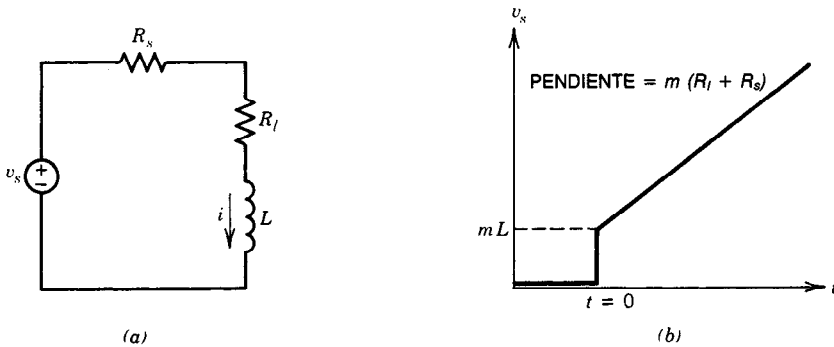


Fig. 25-40. a) Circuito de barrido de corriente. b) Onda de forma trapezoidal.

inductor circula a través de la resistencia del diodo R_d hasta que esta corriente cae a cero. Este descenso está dado por:

$$i_L = I_L e^{-R_D(t-t_s)/L} \quad (25-82)$$

donde:

$$I_L = \frac{V_{CC}}{L} t \quad (25-83)$$

es la amplitud de barrido y R_D es la suma del amortiguamiento y la resistencia directa del diodo. Las ondas de forma del voltaje de entrada, corriente de inductor y voltaje de colector se ilustran en la figura 25-39b. Obsérvese que cuando el transistor está en corte en el instante $t = T_s$, se produce un pico de amplitud $I_L R_d$. Este pico debe limitarse al valor que está por debajo

del voltaje disruptivo colector-base, lo cual puede lograrse limitando el tamaño de la resistencia R_d .

La no linealidad en el circuito de barrido de corriente es provocada principalmente por la resistencia en serie con el inductor. La razón de esto es el hecho de que cuando la corriente de inductor aumenta, también lo hace la resistencia en serie. Así, el voltaje entre las terminales de la bobina y la velocidad de cambio de la corriente disminuyen. El circuito de barrido de la figura 25-40a se utiliza para compensar el voltaje que se genera a través de la resistencia de la bobina.

La ecuación de malla produce:

$$v_s = (R_s + R_l)I + L \frac{di}{dt} \quad (25-84)$$

Para que la corriente sea lineal (es decir, $i = mt$), entonces v_s debe ser de la forma:

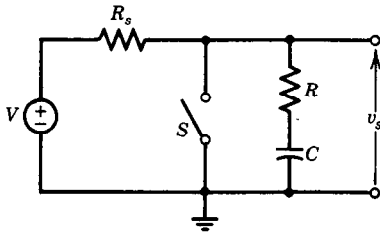


Fig. 25-41. Generador de ondas de forma trapezoidales.

$$v_s = Lm + m(R_s + R_i)t \quad (25-85)$$

Esto implica que el voltaje de la fuente tendrá un escalón en $t = 0$ y una rampa con pendiente $m(R_s + R_i)$, como se ilustra en la figura 25-40b. Esta onda de forma se llama *trapezoidal*.

La onda de forma trapezoidal también puede generarse en un circuito de barrido de voltaje simplemente agregando una resistencia R , como se muestra en la figura 25-41.

Para ilustrar esto, supóngase que el interruptor S se abre en el instante $t = 0$. Entonces, el voltaje de salida v_s está dado por:

$$v_s = V - \frac{R_s}{R_s + R} V \cdot e^{-t/(R_s + R)C} \quad (25-86)$$

Si $t/(R_s + R)C \ll 1$, entonces la ecuación 25-86 puede aproximarse por:

$$v_s \cong V - \frac{R_s}{R_s + R} V \left[1 - \frac{t}{(R_s + R)C} \right] \quad (25-87)$$

Además, en general $R_s \gg R$ y v_s se transforma en la expresión:

$$v_s \cong \frac{R}{R_s} V + \frac{1}{R_s C} Vt \quad (25-88)$$

Por tanto, la onda de forma del voltaje de salida es trapezoidal (como se deseaba). Esta onda de forma trapezoidal no debe aplicarse directamente a un inductor; de lo contrario la ecuación 25-86 no producirá el voltaje v_s . Se debe aplicar a través del dispositivo activo, como un transistor.

25.3 CIRCUITO INTEGRADO DE SINCRONIZACIÓN 555

El **circuito integrado (CI) de sincronización 555** es un circuito de sincronización monolítico que tiene una amplia variedad de aplicaciones. Algunas de éstas se citan en el apéndice 25-1, la hoja de datos Fairchild μ A555. En esta sección se presenta información acer-

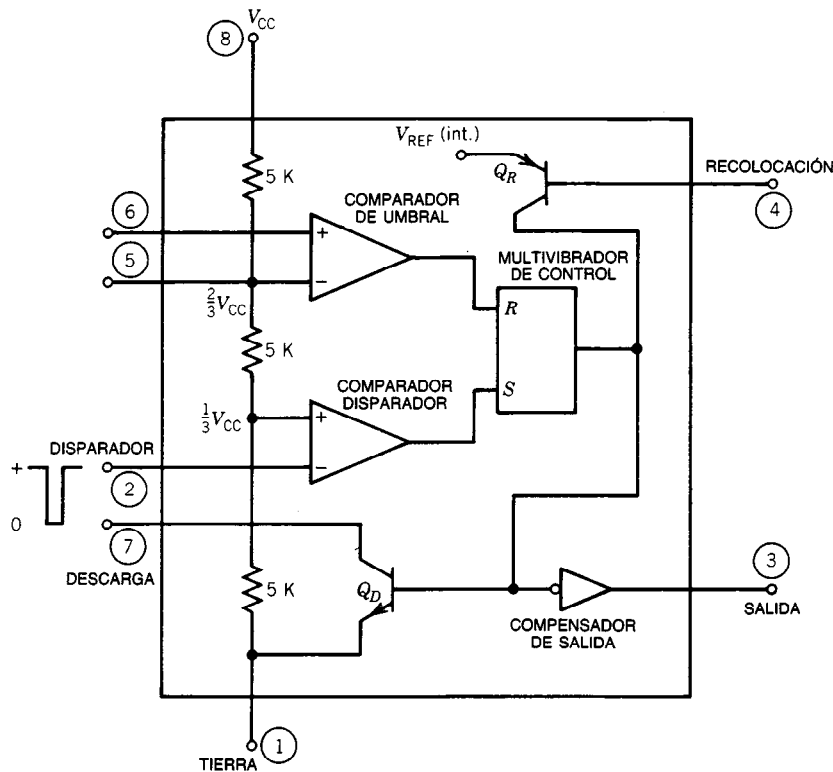


Fig. 25-42. Arquitectura interna del circuito integrado sincronizador (cronómetro) 555. Los números en círculos representan las asignaciones de las puntas de contacto.

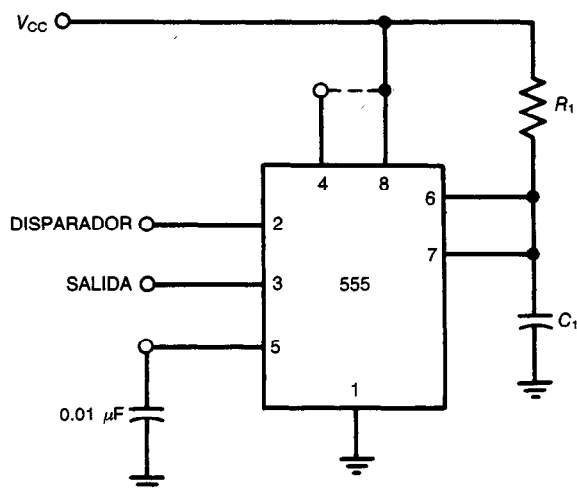


Fig. 25-43. Operación monoestable del circuito integrado sincronizador (cronómetro) 555.

ca de la arquitectura de intervalos y dos modos de operación básicos (monoestable y astable) del CI de sincronización 555.

25.3.1 Arquitectura interna del 555

El CI encapsulado de sincronización 555 consta de dos comparadores de voltaje (los comparadores de umbral y disparador), un multivibrador de control (flip-flop), un transistor de descarga Q_D , una red divisora de voltaje de resistores y un compensador (buffer) inversor de salida (fig. 25-42). La red resistiva, que consta de tres resistores iguales (5 K cada uno), actúa como un divisor de voltaje que produce los voltajes de referencia para ambos comparadores, según se indica. Las salidas de los comparadores se aplican al multivibrador R-S. Cuando el voltaje del disparador cae por debajo de $1/3 V_{CC}$, el comparador disparador coloca (fija) el multivibrador R-S, que lleva la salida a un estado

“alto”. En operaciones normales, la punta de contacto del umbral monitoriza el voltaje del capacitor del circuito de sincronización RC. Cuando dicho voltaje excede de $2/3 V_{CC}$, el comparador de umbral recoloca el multivibrador, llevando la salida a un estado “bajo”. En este momento, el transistor Q_D se activa y descarga el capacitor de sincronización externo. Ahora se ha completado el ciclo de sincronización. El siguiente ciclo de sincronización da comienzo cuando llega otro pulso negativo a la entrada de disparo.

25.3.2 Operación monoestable (un disparo)

En la figura 25-43 se presenta la configuración circuital de un CI de sincronización 555. Inicialmente, antes de que dé comienzo la serie de eventos, el multivibrador de control mantiene el transistor Q_D “encendido”, haciendo que el capacitor externo C_1 se ponga en cortocircuito a tierra. Cuando el comparador disparador de-

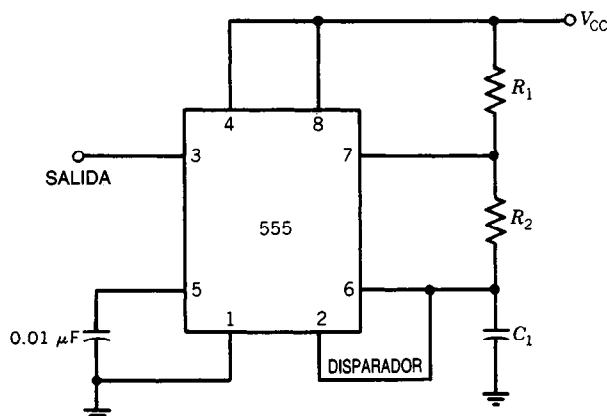


Fig. 25-44. Operación astable del circuito integrado sincronizador (cronómetro) 555.

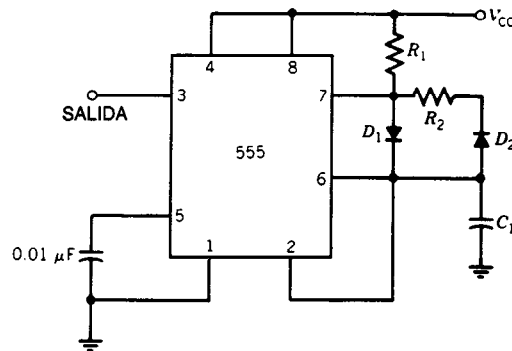


Fig. 25-45. Circuito que obtiene un factor de trabajo de menos del 50%.

recta un voltaje menor que $1/3 V_{CC}$ (en el borde negativo), se coloca el multivibrador de control, liberando el cortocircuito de C_1 al "apagar" Q_D . En este momento, la salida pasa al estado "alto". El voltaje entre las terminales de C_1 comienza a aumentar exponencialmente hacia V_{CC} con una constante de tiempo de $R_1 C_1$. Cuando este voltaje llega a $2/3 V_{CC}$, el comparador de umbral recoloca el multivibrador. Éste, a su vez, enciende Q_1 y descarga C_1 , y la salida pasa al estado "bajo". Por tanto, el sincronizador regresa a su estado "de espera" inicial, hasta que llegue otro pulso de entrada disparador en dirección negativa.

Ignorando la fuga del capacitor, puede demostrarse que el tiempo que tarda el voltaje del capacitor en llegar al nivel $2/3 V_{CC}$ es:

$$T = 1.1 R_1 C_1 \quad (25-89)$$

donde T está en segundos, R_1 en ohms y C_1 en farads. De esta forma, la salida permanece en el estado "alto" el tiempo $1.1 R_1 C_1$ s. Los fabricantes del sincronizador (cronómetro) 555 proporcionan curvas para seleccionar los valores adecuados de R_1 y C_1 a fin de obtener el ancho de pulso deseado en la salida (véase el apéndice 25.1).

Cuando el sincronizador se va a utilizar en ambientes ruidosos, se recomienda colocar un capacitor de $0.01 \mu F$ entre la punta de contacto 5 y tierra (fig. 25-43). De lo contrario quizá no se realice la sincronización indicada en la ecuación 25-89.

25.3.3 Operación astable (libre u oscilatoria)

En la figura 25-44 se presenta el diagrama circuital de una operación astable. Obsérvese que la entrada de disparo ahora está ligada a la punta de umbral y que se agrega una resistencia, R_2 .

Cuando se aplica la energía al circuito, el capacitor C_1 se descarga, haciendo que el disparador quede en el estado "bajo". Esto dispara en forma automática el sincronizador, que carga el capacitor a través de R_1 y R_2 . Cuando el voltaje del capacitor llega al nivel umbral de $2/3 V_{CC}$, la salida pasa al estado "bajo" y se activa Q_D . El capacitor de sincronización se descarga ahora a través de R_2 . Tan pronto como el voltaje pre-

sente en el capacitor cae al nivel de $1/3 V_{CC}$, el comparador disparador coloca el multivibrador y vuelve a disparar el sincronizador en forma automática. La frecuencia de la oscilación está dada por:

$$f = \frac{1.443}{(R_1 + 2R_2)C_1} \quad (25-90)$$

Mediante la selección apropiada de los valores de R_1 y R_2 , se puede obtener el factor o régimen de trabajo deseado. Puede obtenerse un régimen de menos del 50 % mediante la inserción de diodos en el circuito (véase la figura 25-45). Nótese que sin estos diodos, C_1 se carga a través de $R_1 + R_2$ y se descarga a través de R_2 . Con los diodos incluidos, C_1 se carga a través de R_1 y se descarga a través de R_2 ; de esta forma se logra un régimen de trabajo de menos del 50%.

Se pueden obtener valores adecuados de R_1 y R_2 a partir de las curvas que proporcionan los fabricantes en las hojas de datos (apéndice 25.1).

LIBROS Y REVISTAS

- E. J. Jr. Angleo, *Electronics: BJTs, FETs and Microcircuits*, McGraw-Hill, Nueva York.
- B. Chance y colaboradores, *Waveforms*, MIT Radiation Laboratory Series, Vol. 19, McGraw-Hill, Nueva York.
- K. K. Clarke y M. V. Joyce, *Transistor Circuit Analysis*, Addison-Wesley, Reading, MA.
- R. O. Gregory y J. C. Bowers, "Simple Square-Wave Generator", *Electronics* 35(51):47.
- D. J. Hamilton, "A Transistor Pulse Generator for Digital Systems", *IRE Trans. Electron. Comp.* EC-7(3):244-249.
- J. N. Harris, *Digital Transistor Circuits*, SEEC, Vol. 6, Wiley, Nueva York.
- J. Millman y C. C. Halkias, *Electronic Devices and Circuits*, McGraw-Hill, Nueva York.
- J. Millman y H. Taub, *Pulse, Digital and Switching Waveforms*, McGraw-Hill, Nueva York.
- L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
- J. T. Wallmark y H. Johnson, *Field Effect Transistors*, Prentice-Hall, Englewood Cliffs, NJ.

APÉNDICE 25.1. CIRCUITO DE SINCRONIZACIÓN INDIVIDUAL $\mu A555$: CIRCUITO INTEGRADO LINEAL FAIRCHILD

Descripción general

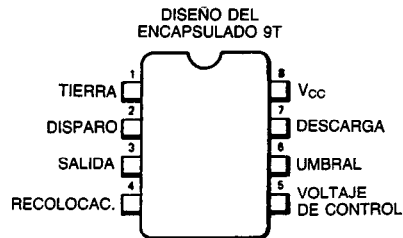
El circuito sincronizador $\mu A555$ es un controlador muy estable que produce retardos u oscilaciones exactos. En el modo de retardo, el tiempo es controlado por un resistor externo y un capacitor; en el modo de oscilación, la frecuencia y el factor de trabajo son controlados con dos resistores externos y un capacitor. Al iniciarse el ciclo de sincronización se coloca un multivibrador interno, lo que inmuniza el circuito contra los efectos de cualquier otra señal activadora. Para interrumpir el ciclo de sincronización se aplica una señal de recolocación que pone fin al tiempo de retardo. La salida, que es capaz de disparar o de suministrar 200 mA, es compatible con circuitos TTL y puede activar relevadores o lámparas indicadoras.

- Control de sincronización desde microsegundos hasta horas
- Modos de operación astable o monoestable
- Factor de trabajo ajustable
- Capacidad de disipación o suministro de corriente de salida de 200 mA
- Capacidad de activación de salida TTL
- Estabilidad térmica de 0.005% por $^{\circ}\text{C}$
- Salida normalmente encendida o apagada
- Reemplazo directo de SE555/NE555

Valores nominales máximos absolutos

- Voltaje alimentador $+18\text{V}$
- Disipación de energía (nota 1) 600 mW
- Intervalos de temperatura de operación
 - $\mu A555\text{TC}/\text{HC}$ 0°C a $+70^{\circ}\text{C}$
 - $\mu A555\text{HM}$ -55°C a $+125^{\circ}\text{C}$
- Intervalo de temperatura de almacenamiento -65°C a $+150^{\circ}\text{C}$
- Temperatura de soldadura
 - Miniatura de plástico DIP (9T) (soldadura, 10 s) 260°C
 - Bote metálico (5T) (soldadura, 60 s) 300°C

DIAGRAMAS DE CONEXIÓN MINI DIP DE OCHO PUNTAS (VISTA SUPERIOR)

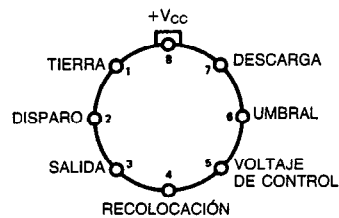


INFORMACIÓN PARA PEDIDO

TIPO	NÚM. DE PIEZA
$\mu A555$	$\mu A555\text{TC}$

TO-100 DE OCHO PUNTAS (VISTA SUPERIOR)

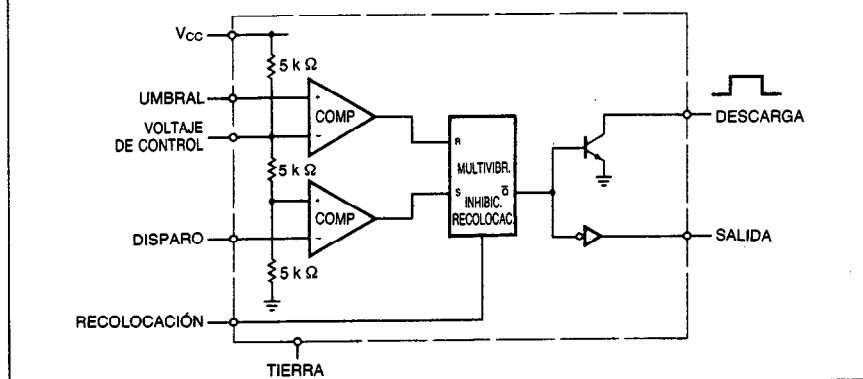
DISEÑO DEL ENCAPSULADO 5T



INFORMACIÓN PARA PEDIDO

TIPO	NÚM. DE PIEZA
$\mu A555$	$\mu A555\text{HM}$
$\mu A555$	$\mu A555\text{HC}$

DIAGRAMAS DE BLOQUES



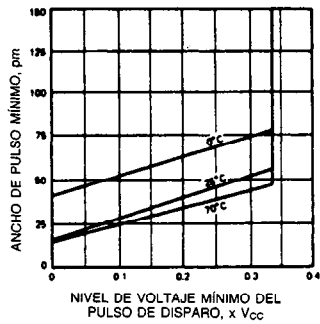
CIRCUITOS INTEGRADOS LINEALES FAIRCHILD $\mu A555$

Características eléctricas ($T_A = 25^\circ\text{C}$, $V_{CC} = +5.0\text{ V}$ a $+15\text{ V}$, a menos que se especifique otra cosa)								
Parámetro	Condiciones de prueba	$\mu A555\text{HM}$			$\mu A555\text{TC/HC}$			Unidades
		Mín	Tipo	Máx	Mín	Tipo	Máx	
Voltaje alimentador		4.5		18	4.5		16	V
Corriente alimentadora	$V_{CC} = 5.0\text{ V}$, $R_L = \infty$		3.0	5.0		3.0	6.0	mA
	$V_{CC} = 15\text{ V}$, $R_L = \infty$ Estado bajo (1)		10	12		10	15	mA
Error de sincronización (cronometraje)	$R_A, R_B = 1\text{ k}\Omega$ a $100\text{ k}\Omega$ $C = 0.1\text{ }\mu\text{F}$ (2)		0.5	2.0		1.0		%
Deriva con la temperatura			30	100		50		ppm/ $^\circ\text{C}$
Deriva con el voltaje alimentador			0.05	0.2		0.1		% V
Voltaje umbral			2/3			2/3		X V_{CC}
Voltaje de disparo	$V_{CC} = 15\text{ V}$	4.8	5.0	5.2		5.0		V
	$V_{CC} = 5.0\text{ V}$	1.45	1.67	1.9		1.67		V
Corriente de disparo			0.5			0.5		μA
Voltaje de recolocación		0.4	0.7	1.0	0.4	0.7	1.0	V
Corriente de recolocación			0.1			0.1		mA
Corriente umbral	3		0.1	0.25		0.1	0.25	μA
Nivel de voltaje de control	$V_{CC} = 15\text{ V}$	9.6	10	10.4	9.0	10	11	V
	$V_{CC} = 5.0\text{ V}$	2.9	3.33	3.8	2.6	3.33	4.0	V
Descenso de voltaje de salida (BAJA)	$V_{CC} = 15\text{ V}$ Consumo = 10 mA		0.1	0.15		0.1	0.25	V
	Consumo = 50 mA		0.4	0.5		0.4	0.75	V
	Consumo = 100 mA		2.0	2.2		2.0	2.5	V
	Consumo = 200 mA		2.5			2.5		V
	$V_{CC} = 5.0\text{ V}$ Consumo = 8.0 mA		0.1	0.25				V
	Consumo = 5.0 mA					0.25	0.35	V
Descenso de voltaje de salida (ALTA)	Fuente = 200 mA $V_{CC} = 15\text{ V}$		12.5			12.5		V
	Fuente = 100 mA $V_{CC} = 15\text{ V}$	13	13.3		12.75	13.3		V
	$V_{CC} = 5.0\text{ V}$	3.0	3.3		2.75	3.3		V
Tiempo de ascenso de salida			100			100		ns
Tiempo de descenso de salida			100			100		ns

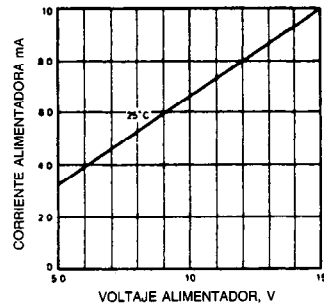
1. La corriente alimentadora típicamente es 1.0 mA, menos cuando la salida es ALTA.
2. Se prueba como $V_{CC} = 5.0\text{ V}$ y $V_{CC} = 15\text{ V}$.
3. Esto determinará el valor máximo de $R_A + R_B$. Para la operación a 15 V, el total máximo $R = 20\text{ M}\Omega$.
4. Para operar a temperaturas elevadas, el dispositivo se deberá desclasificar en base a una temperatura de unión máxima de $+125^\circ\text{C}$ y una resistencia térmica de $+45^\circ$ de unión C/W a envolvente para el TO-5 y $+150^\circ$ de unión C/W a ambiente para ambos encapsulados.

CURVAS DE RENDIMIENTO TÍPICAS

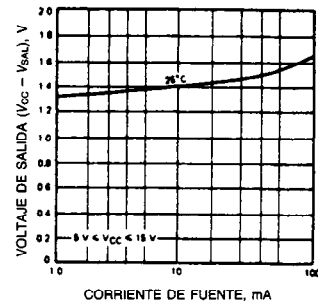
ANCHO DE PULSO MÍNIMO
REQUERIDO PARA EL DISPARO



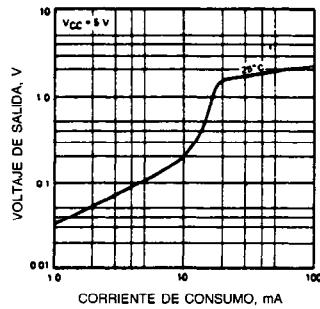
CORRIENTE ALIMENTADORA TOTAL
COMO FUNCIÓN DEL VOLTAJE
ALIMENTADOR



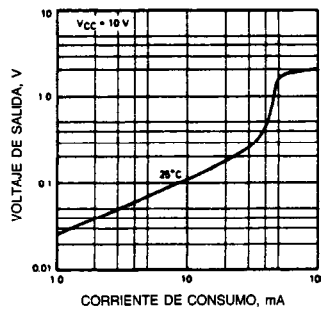
VOLTAJE DE SALIDA ALTA COMO
FUNCIÓN DE LA CORRIENTE DE
FUENTE DE SALIDA



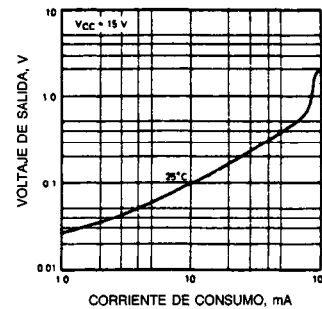
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



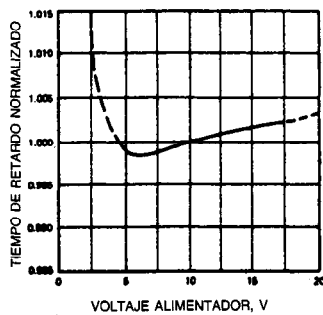
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



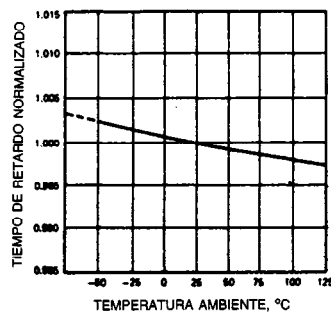
VOLTAJE DE SALIDA BAJA COMO
FUNCIÓN DE LA CORRIENTE DE
CONSUMO DE SALIDA



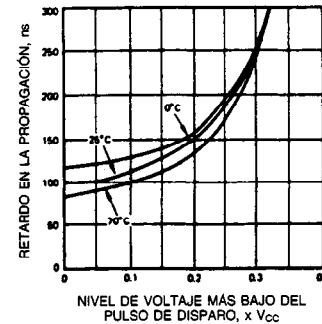
TIEMPO DE RETARDO COMO
FUNCIÓN DEL VOLTAJE
ALIMENTADOR



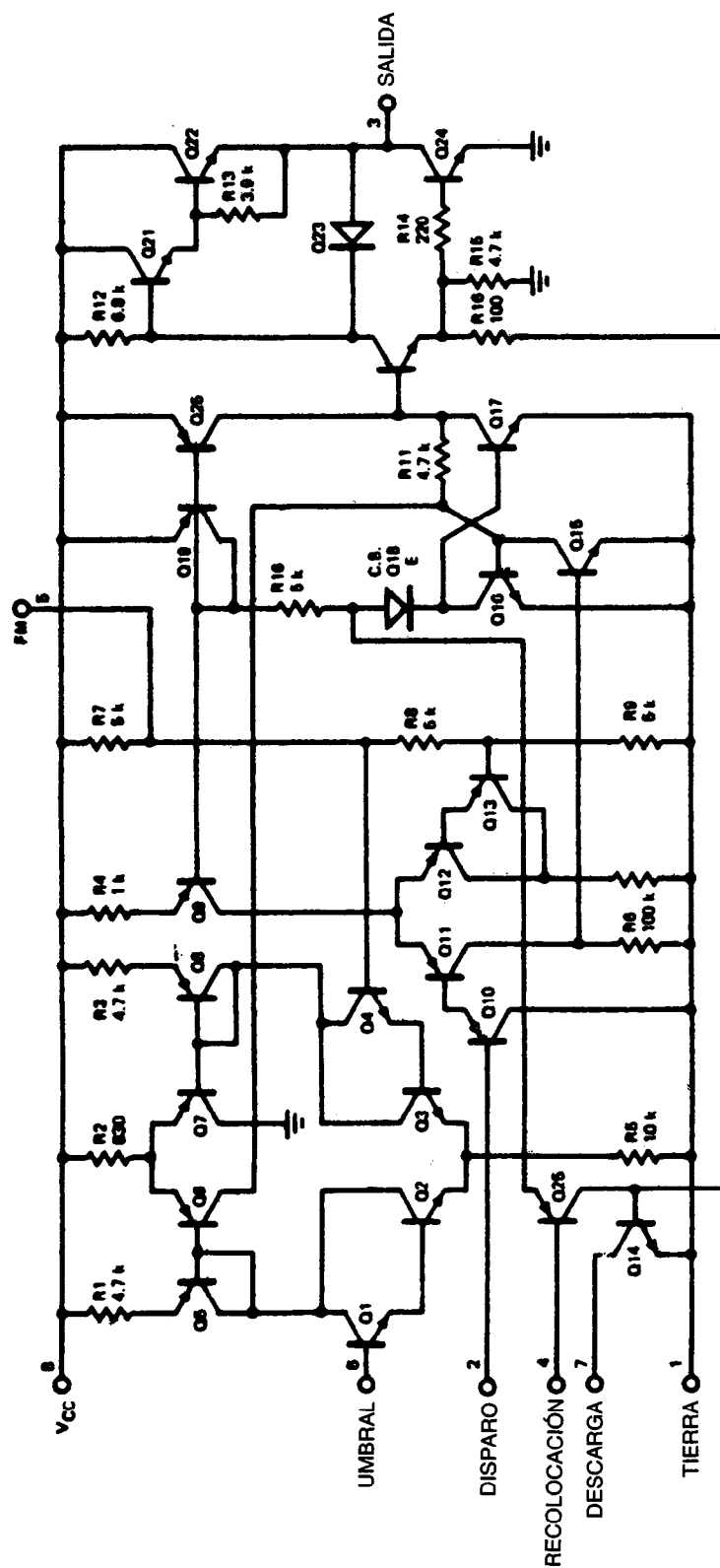
TIEMPO DE RETARDO COMO
FUNCIÓN DE LA TEMPERATURA
AMBIENTE



RETARDO EN LA PROPAGACIÓN
COMO FUNCIÓN DEL NIVEL DE
VOLTAJE DEL PULSO DE DISPARO



CIRCUITO EQUIVALENTE



CIRCUITOS INTEGRADOS LINEALES FAIRCHILD $\mu A555$

Aplicaciones típicas

Operación monoestable

En el modo monoestable, el sincronizador (cronómetro) funciona como multivibrador de un disparo. En la figura 1 se observa que el capacitor externo se mantiene inicialmente descargado por medio de un transistor interno en el cronómetro.

Cuando se aplica un pulso negativo de disparo a la punta 2, se coloca el multivibrador, liberando el cortocircuito entre las terminales del capacitor externo y llevando la salida al estado ALTO. El voltaje entre las terminales del capacitor aumenta exponencialmente con la constante de tiempo $\tau = R_1C_1$. Cuando el voltaje que hay entre las terminales del capacitor es igual a $2/3 V_{CC}$, el comparador recoloca el multivibrador, que entonces descarga el capacitor rápidamente y lleva la salida a su estado BAJO. En la figura 2 se muestran las ondas de forma reales que se generan en este modo de operación.

El circuito activa una señal de entrada en dirección negativa cuando el nivel llega a $1/3 V_{CC}$. Una vez

activado (disparado), el circuito permanece en este estado hasta que ha transcurrido el tiempo de colocación, incluso si se vuelve a disparar durante este intervalo. La duración del estado ALTO de la salida está dada por $t = 1.1 R_1C_1$ y se determina sin dificultad por medio de la figura 3. Obsérvese que como la velocidad de carga y el nivel de umbral del comparador son directamente proporcionales al voltaje alimentador, el intervalo de sincronización es independiente de la alimentación. La aplicación de un pulso negativo simultáneamente a la terminal de recolocación (punta 4) y a la terminal de disparo (punta 2) durante el ciclo de sincronización produce la descarga del capacitor externo y hace que el ciclo vuelva a comenzar. El ciclo de sincronización da inicio ahora en el borde positivo del pulso de recolocación. Durante el tiempo en que se suministra el pulso de recolocación, la salida se lleva a su estado BAJO.

Cuando no se emplea la recolocación, se debe mantener en el estado alto para evitar cualquier posibilidad de falso disparo.

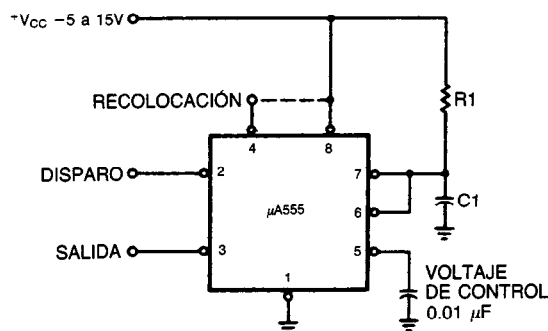


Fig. 1

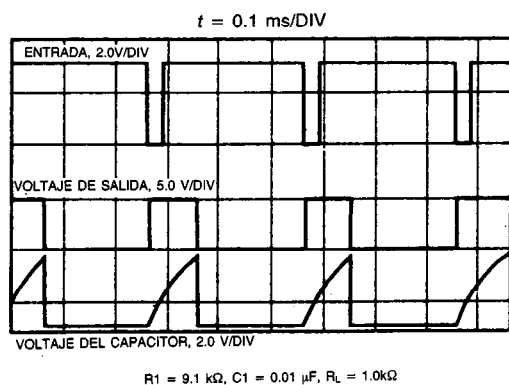
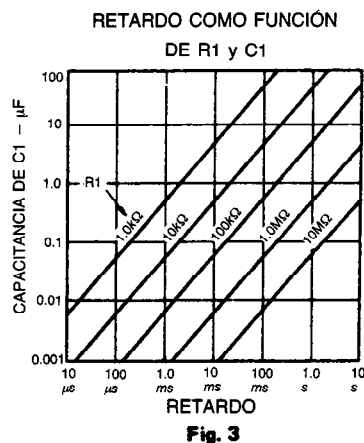


Fig. 2



CIRCUITOS INTEGRADOS LINEALES FAIRCHILD, $\mu A555$ (continuación)

Aplicaciones típicas (cont.)

Operación astable

Cuando el circuito se conecta como se muestra en la figura 4 (las puntas 2 y 6 conectadas), se activa a sí mismo y funciona libremente como multivibrador. El capacitor externo se carga a través de R1 y R2 y se descarga sólo a través de R2. Por tanto, el factor de trabajo puede ser fijado con precisión por el cociente de estos dos resistores.

En el modo de operación astable, C1 se carga y descarga entre $1/3 V_{CC}$ y $2/3 V_{CC}$. Como en el modo disparado, los tiempos de carga y descarga —y en consecuencia la frecuencia— son independientes del voltaje alimentador.

En la figura 5 se muestran ondas de forma reales generadas en este modo de operación.

El tiempo de carga (salida ALTA) está dado por:

$$t_1 = 0.693 (R_1 + R_2)C_1$$

y el tiempo de descarga (salida BAJA) por:

$$t_2 = 0.693 (R_2)C_1$$

Por tanto, el periodo total T está dado por la expresión:

$$T = t_1 + t_2 = 0.693 (R_1 + 2R_2)C_1$$

Entonces, la frecuencia de oscilación es:

$$f = 1/T = 1.44/(R_1 + 2R_2)C_1$$

y se puede determinar sin dificultad a partir de la figura 6.

El factor de trabajo es de este modo:

$$D = R_2/(R_1 + 2R_2)$$

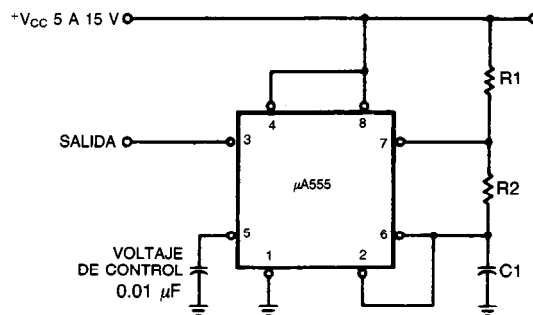


Fig. 4

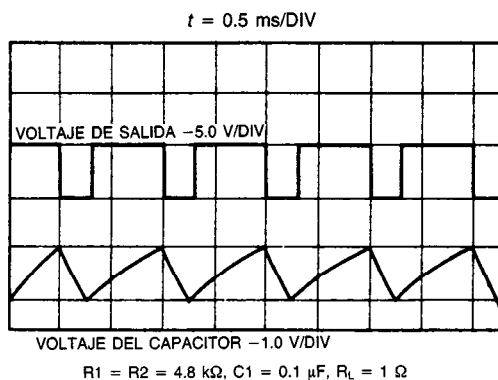


Fig. 5

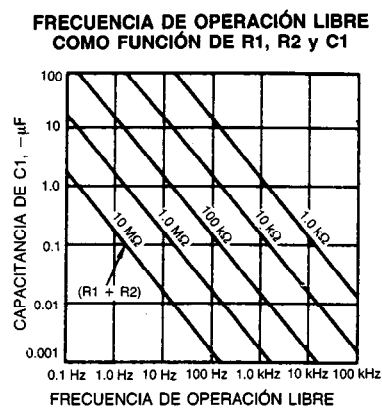


Fig. 6

Reproducido con autorización de Fairchild Camera and Instrument Corporation.

CAPÍTULO 26

Filtros activos

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

INTRODUCCIÓN

26.1 Funciones transferencia de filtros

26.2 Sensibilidad

26.3 Dispositivos activos en filtros activos

26.3.1 Fuente de voltaje controlada
por voltaje

26.3.2 Girador

26.3.3 Dispositivo de resistencia negativa,
dependiente de la frecuencia

26.4 Construcción de filtros pasabajas activos

26.4.1 Filtro pasabajas de Sallen y Key

26.4.2 Procedimiento de diseño

26.5 Construcción de filtros pasaaltas activos

26.5.1 Procedimiento de diseño

26.6 Construcción de filtros pasabanda activos

26.6.1 Procedimiento de diseño

26.6.2 Comentarios generales

26.7 Filtros activos bicuadrados de estado variable

26.7.1 Filtro activo universal

26.8 Diseños de filtros activos por simulación de inductores

26.8.1 Método 1

26.8.2 Método 2

26.8.3 Selección del método

INTRODUCCIÓN

Los filtros pasivos se componen de elementos pasivos (como resistores, capacitores e inductores) y generalmente se denominan filtros *RLC*. El principal problema en los filtros pasivos es el tamaño del inductor: los inductores llegan a ser muy voluminosos a bajas frecuencias. En los filtros activos, que están diseñados con resistores, capacitores y dispositivos activos [es decir, amplificadores operacionales (amp-op)], se eliminan los inductores. De aquí que los *filtros activos* se conozcan también como *filtros sin inductores*.

Las ventajas de los filtros activos son las siguientes:

1. Son de tamaño, peso y costo reducidos.
2. Generalmente tienen muy alta impedancia de entrada y muy baja impedancia de salida y, por tanto, presentan excelente capacidad de aislamiento; es decir, sus respuestas son independientes de las impedancias de carga y de fuente.
3. Debido a sus excelentes características aisladoras, pueden conectarse fácilmente en cascada para obtener las respuestas deseadas de filtro.
4. El factor de calidad Q de los filtros activos puede ampliarse aproximadamente hasta 500.
5. Pueden proporcionar ganancia (o pérdida) tanto de voltaje como de corriente.
6. Todos los tipos de características de filtro pueden obtenerse realmente con ellos.
7. Su intervalo útil de frecuencia es mucho más amplio que en el caso de los filtros pasivos. Son posibles frecuencias de 0.001 Hz a 1 MHz. (Más allá de 1 MHz se prefieren filtros pasivos.)

Los filtros activos tienen ciertas desventajas:

1. Necesitan una fuente de potencia que puede generar ruido.
2. La señal de entrada generalmente se limita al intervalo de -10 a $+10$ V, y la corriente de salida se limita a unos cuantos miliamperes.
3. Son sensibles a los cambios de temperatura y al envejecimiento de componentes.

26.1 FUNCIONES TRANSFERENCIA DE FILTROS

La forma general de una función transferencia de red es:

$$H(s) = \frac{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0}{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0} \quad (26-1)$$

donde todos los coeficientes a_i y b_i son reales.

Esta función puede factorizarse en términos bicuadráticos:

$$H(s) = \prod_{i=1}^N K_i \frac{a_i s^2 + b_i s + c_i}{d_i s^2 + e_i s + f_i} \quad (26-2)$$

donde K_i = constante

$$a_i = 1 \text{ o } 0$$

$$d_i = 1 \text{ o } 0$$

En el caso de un polo real, $d_i = 0$ y $e_i = 1$, y para un cero real, $a_i = 0$, $b_i = 1$. Por tanto, para un par polocero complejo, la función bicuadrática (también llamada función filtro de segundo orden) será:

$$H(s) = K \frac{s^2 + as + b}{s^2 + cs + d} \quad (26-3)$$

En la tabla 26-1 se presentan los diversos tipos de características de filtro de segundo orden, y sus funciones de transferencia correspondientes, que pueden obtenerse a partir de la ecuación 26-3.

El procedimiento de diseño general consiste en establecer inicialmente una función bicuadrática correspondiente al tipo de filtro y entonces colocar en cascada varias de tales funciones para obtener la característica de filtro deseada. Por consiguiente, el análisis se concentrará en el diseño de filtros activos de segundo orden.

La ecuación 26-3 puede reexpresarse de la siguiente forma:

$$H(s) = K \cdot \frac{s^2 + (\omega_z/Q_z)s + \omega_z^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (26-4)$$

Tabla 26-1. Funciones filtro de segundo orden

Tipo de filtro	Función transferencia
Pasabajas	$\frac{K}{s^2 + cs + d} = \frac{K}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Pasaaltas	$\frac{Ks^2}{s^2 + cs + d} = \frac{Ks^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Pasabanda	$\frac{Ks}{s^2 + cs + d} = \frac{Ks}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$
Rechazo de banda	$\frac{K(s^2 + b)}{s^2 + cs + d} = \frac{K(s^2 + b)}{s^2 + (\omega_p/Q_p)s + \omega_p^2}$

donde K = constante

ω_z, ω_p = frecuencias no amortiguadas de cero y polo, respectivamente

Q_z, Q_p = factores Q de ceros y polos complejos, respectivamente

El ancho de banda (BW) de 3 dB está dado por:

$$BW = \frac{\omega_p}{Q_p} \quad (26-5)$$

La función transferencia $H(s)$ que se obtiene mediante redes RC activas debe tener las siguientes propiedades:

1. $H(s)$ es una función racional en s con coeficientes reales.
2. Todos los polos $H(s)$ deben estar en el semiplano izquierdo s .
3. Los ceros de $H(s)$ pueden estar en cualquier parte del plano s .
4. Los polos situados en el eje $j\omega$ deben ser simples.
5. Los polos y ceros complejos existen como pares conjugados.

26.2 SENSIBILIDAD

Generalmente el diseñador puede elegir entre muchos circuitos que pueden producir una función transferencia dada. Si se emplearan valores exactos para las diversas componentes casi no habría diferencia entre los resultados. Sin embargo, los valores reales de los componentes difieren de los valores nominales debido a tolerancias, temperaturas, envejecimiento, etc. En consecuencia, la respuesta de un filtro diseñado puede desviarse respecto a la de su forma nominal. Para minimizar la desviación, se eligen componentes que tengan tolerancias pequeñas y que sufran muy poco los efectos de temperaturas y envejecimiento. Esto, desde luego, incrementa significativamente el costo del filtro. Una alternativa es seleccionar el circuito filtro de modo que su respuesta sea menos sensible a los cambios.

La sensibilidad S de una cantidad y con respecto al cambio en una cantidad x se define como:

$$S_x^y = \lim_{\Delta x \rightarrow 0} \frac{\Delta y/y}{\Delta x/x} = \frac{x}{y} \cdot \frac{\partial y}{\partial x} = \frac{\partial(\ln y)}{\partial(\ln x)} \quad (26-6)$$

donde y puede identificarse mediante ω_p, ω_z, Q , y la ganancia del filtro y x puede identificarse con los valores del elemento, la ganancia del (o de los) amplificador(es) operacional(es), y los parámetros de los elementos activos. Por ejemplo:

$$S_R^{\omega_p} = \frac{R}{\omega_p} \cdot \frac{\partial \omega_p}{\partial R} \quad (26-7)$$

$$S_C^{H(s)} = \frac{C}{H(s)} \cdot \frac{\partial H(s)}{\partial C} \quad (26-8)$$

$$S_x^{A(\omega)} = \frac{x}{A(\omega)} \cdot \frac{\partial A(\omega)}{\partial x} \quad (26-9)$$

donde $A(\omega)$ es la ganancia en decibels (dB) y se define como:

$$A(\omega) = 20 \log|H(j\omega)| \quad (26-10)$$

y x representa cualesquiera elementos o parámetros de los elementos activos del filtro. En el caso de cambios pequeños en x , se puede demostrar que el cambio en la ganancia, $\Delta A(\omega)$, está dado por:

$$\Delta A(\omega) = \frac{\partial A(\omega)}{\partial(\ln x)} \cdot \frac{\Delta x}{x} \quad (26-11)$$

y el cambio total en la ganancia (en decibels) que se debe a la variación simultánea en todos los elementos está dado por:

$$\Delta A(\omega) = \sum_{i=1}^n \frac{\partial A(\omega)}{\partial(\ln x_i)} \cdot \frac{\Delta x_i}{x_i} \quad (26-12)$$

Para realizar un análisis de sensibilidad mediante una computadora se introducen en ella la descripción topológica de los elementos y los cambios esperados de dichos elementos. Entonces se calcula la cantidad $\partial A(\omega)/\partial(\ln x_i)$ de la ecuación 26-12 perturbando el i -ésimo elemento, mientras que se mantienen los otros sin cambio. Esto se repite para cada elemento circuital del filtro y luego se aplica la ecuación 26-12 para determinar el cambio total en la ganancia, con lo que se obtienen resultados razonables para la sensibilidad de ganancia del circuito.

Otro método, que no requiere cambios pequeños en los componentes, es el algoritmo de computadora llamado método de Monte Carlo. Se incluye en algunos programas, como SCEPTRE y ASTAP.

Algunas relaciones útiles en los cálculos de sensibilidad son:

$$S_x^{y_1 y_2} = S_x^{y_1} + S_x^{y_2} \quad (26-13)$$

$$S_x^{y_1/y_2} = S_x^{y_1} - S_x^{y_2} \quad (26-14)$$

$$S_x^{y_1 + y_2} = \frac{y_1 S_x^{y_1} + y_2 S_x^{y_2}}{y_1 + y_2} \quad (26-15)$$

argumenta:

$$S_x^y = -S_x^{1/y} = -S_{1/x}^y \quad (26-16)$$

$$S_x^{c y} = S_{c x}^y = S_x^y \quad (26-17)$$

$$S_x^{y^n} = n S_x^y \quad (26-18)$$

$$S_x^y = S_x^{|y|} + j \arg y S_x^{\arg y} \quad (26-19)$$

$$S_x^{\arg y} = \frac{1}{\arg y} \operatorname{Im} S_x^y \quad (26-20)$$

$$S_x^{|y|} = \operatorname{Re} S_x^y \quad (26-21)$$

Con estas relaciones es posible calcular diversas sensibilidades de un filtro dado.

26.3 DISPOSITIVOS ACTIVOS EN FILTROS ACTIVOS

26.3.1 Fuente de voltaje controlada por voltaje

Un dispositivo activo en un filtro activo RC puede considerarse una fuente controlada. Sin embargo, comúnmente, se utiliza una fuente de voltaje controlada por voltaje (VCVS, de *voltage-controlled voltage source*). Una VCVS ideal posee las características que se enumeran a continuación:

1. Tiene impedancia de entrada infinita.
2. Tiene impedancia de salida cero.
3. Su voltaje de salida es un factor constante de su voltaje de entrada (es decir, $v_o = K v_i$, donde K se denomina ganancia). Si $K > 0$ se dice que la VCVS es no inversora; si $K < 0$ se dice que es inversora.

En la figura 26-1 se muestra el símbolo comúnmente usado para una VCVS. Las VCVS inversoras o no inversoras pueden construirse con un amp op, como se ilustra en la figura 26-2.

En la figura 26-3 se presenta un filtro activo RC de un solo amplificador para uso general. Dependiendo de la red RC , la respuesta del filtro puede ser de pasabajas, pasabanda, pasaaltas, eliminación de banda, etc. Estos tipos de filtros se describen en las siguientes subsecciones.

26.3.2 Girador

Otro dispositivo de uso común en el diseño de redes activas es el llamado girador activo, un dispositivo de dos puertas que se muestra esquemáticamente en la figura 26-4.

El girador activo se define (utilizando la definición del parámetro y) por:

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{r} \\ \frac{1}{r} & 0 \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (26-22)$$

donde r se llama resistencia de giro. La propiedad más útil del girador es que la impedancia de entrada en una

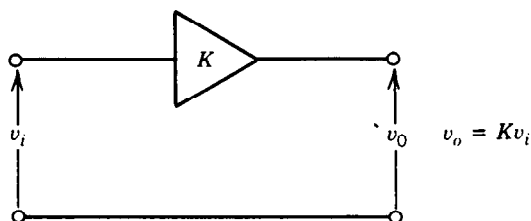
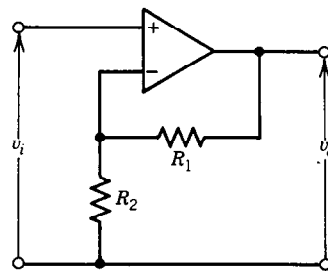
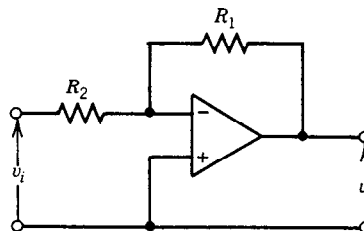


Fig. 26-1. Símbolo de una fuente de voltaje controlada por voltaje (VCVS).



$$K = \frac{v_o}{v_i} = 1 + \frac{R_1}{R_2}$$

(a)



$$K = \frac{v_o}{v_i} = -\frac{R_1}{R_2}$$

(b)

Fig. 26-2. Fuente de voltaje controlada por voltaje (VCVS): a) no inversora; b) inversora.

u otra puerta es proporcional al recíproco de la impedancia conectada en la otra puerta. Es decir, puede demostrarse que:

$$Z_{ent} = \frac{V_i}{I_i} = \frac{r^2}{Z_2} \quad (26-23)$$

Por ejemplo, si la impedancia de carga es una capacitancia C , entonces la impedancia de entrada es:

$$Z_{ent} = sr^2C \quad (26-24)$$

que corresponde a un inductor con valor $L = r^2C$. Por tanto, puede utilizarse el girador terminado en un capacitor para obtener un inductor. Este proceso sirve para eliminar los inductores en los filtros pasivos RLC , como se verá más adelante. La realización física de un girador con amplificadores operacionales se muestra en la figura 26-5.

Puede verificarse que la matriz de parámetros y para este circuito es:

$$\begin{bmatrix} \frac{1/A_1}{(1 + 1/A_1)R_1} & \frac{-1}{(1 + 1/A_1)R_1} \\ \frac{R_3 + (R_3 + R_4)[1/(A_1) - 1/(A_2)]}{(1 + 1/A_1)[R_4 + (R_3 + R_4)/A_2]} & \frac{1/A_1}{(1 + 1/A_1)R_2} \end{bmatrix} \quad (26-25)$$

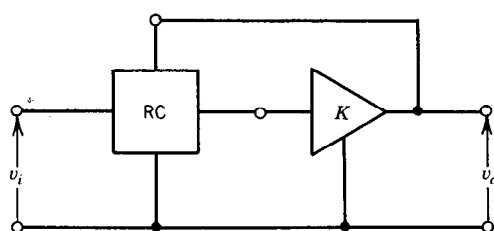


Fig. 26-3. Filtro activo RC de un solo amplificador.

Si se utilizan amplificadores operacionales idénticos (es decir, con sus ganancias de malla abierta iguales), entonces $A_1 = A_2 = A_3 = A$ y también $R_1 = R_2 = R_3 = R_4 = R$. Por consiguiente, la ecuación 26-25 se reduce a:

$$\frac{1}{(1 + 1/A)R} \cdot \begin{bmatrix} \frac{1}{A} & -1 \\ \frac{1}{1 + 2/A} & \frac{1}{A} \end{bmatrix} \quad (26-26)$$

Así, cuando A se vuelve grande, la ecuación 26-26 se reduce a la ecuación 26-22. El girador materializado en la figura 26-5 tiene una limitación en su uso, ya que una de sus terminales de entrada se conecta a tierra. Esto implica que, cuando se realiza un inductor empleando este girador, una de las terminales del inductor se conectará a tierra. Lo anterior puede no ser deseable para un filtro pasabajas o para algunos otros filtros RLC . Para obtener un inductor cuyas terminales no estén puestas a tierra (un "inductor flotante"), se colocan en cascada dos giradores con un capacitor C , como se muestra en la figura 26-6.

26.3.3 Dispositivo de resistencia negativa, dependiente de la frecuencia

El dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR, de *frequency-dependent, negative resistance*) es un elemento activo de una puerta cuya admitancia se define por:

$$Y(s) = \frac{I(s)}{V(s)} = s^2 D \quad (26-27)$$

donde D es una constante real positiva expresada en farad-segundos. Obsérvese que con $s = j\omega$, la ecuación 26-27 pasa a ser:

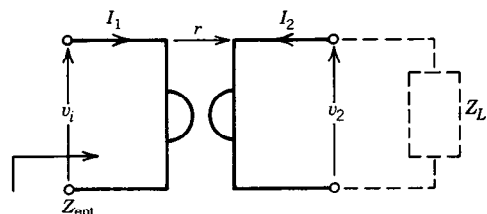


Fig. 26-4. Representación simbólica de un girador activo.

$$Y(j\omega) = -\omega^2 D \quad (26-28)$$

Por lo que la admitancia es real, dependiente de la frecuencia, y negativa. El símbolo para el dispositivo FDNR y su realización quedan ilustrados en la figura 26-7.

La admitancia de entrada del dispositivo FDNR que se muestra en la figura 26-7 es:

$$Y(S) = RC^2 s^2 = Ds^2$$

donde $D = RC^2$.

Se sabe por la teoría de las redes que si la impedancia de cada rama de una red se escala o normaliza por γ —es decir, si las impedancias de cada rama se multiplican por γ — entonces la impedancia de entrada de la red original Z_{ent} se multiplica por γ , y la corriente de entrada es I_{ent}/γ . Sin embargo, las fuentes de señal de voltaje de los nodos permanecen sin cambio. Esto se llama escalación o normalización de impedancia.

Resulta evidente que la escalación de admitancia se realiza dividiendo las admitancias de cada rama entre $1/\gamma$.

Como ejemplo, considérese el circuito RLC en paralelo que se muestra en la figura 26-8a, con $\gamma = 1/s$. La admitancia de entrada de este circuito está dada por:

$$Y_{ent}(s) = \frac{1}{R} + \frac{1}{Ls} + Cs$$

Por otra parte, la admitancia de entrada del circuito escalado es:

$$Y'_{ent}(s) = \frac{1}{R} \cdot s + \frac{1}{L} + Cs^2$$

Obsérvese que la resistencia de la red original se transforma en un capacitor con valor $1/R$ farads (F), la inductancia en una resistencia con valor L ohms (Ω) y la capacitancia en un dispositivo FDNR con valor \bar{C} . Obsérvese que la escalación de admitancia ha eliminado la necesidad de una inductancia a expensas de la introducción de un nuevo elemento activo, el FDNR. La escalación de admitancia se conoce también como transformación RLC - CRD .

26.4 CONSTRUCCIÓN DE FILTROS PASABAJAS ACTIVOS

En esta subsección se presentan diversos diseños posibles de filtros pasabajas activos. En otras publicaciones se han descrito otras configuraciones circuitales para los mismos filtros pasabajas. Los filtros presentados aquí han tenido respuestas y sensibilidades probadamente satisfactorias.

La forma general de la función transferencia del filtro pasabajas es:

$$H(s) = \frac{H_0 \omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (26-29)$$

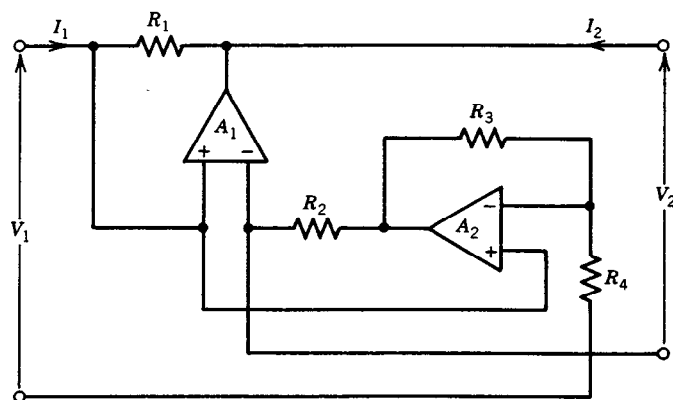


Fig. 26-5. Realización de un girador.

donde ξ = factor de amortiguación

ω_n = frecuencia natural no amortiguada

H_0 = ganancia de CD

y así:

$$Q = \frac{1}{2\xi} \quad (26-30)$$

Para obtener la función transferencia necesaria en la forma de la ecuación 26-29 a partir de especificaciones del filtro consúltense los capítulos 19 y 20.

26.4.1 Filtro pasabajas de Sallen y Key

Los investigadores Sallen y Key han desarrollado una variedad de filtros activos. En la figura 26-9 se muestra el filtro pasabajas creado por ellos. Se utiliza un amplificador operacional junto con las resistencias R_x y R_y para formar la VCVS, donde la ganancia es:

$$K = 1 + \frac{R_y}{R_x} \quad (26-31)$$

El análisis de este circuito (dando por supuesto que el amp op es ideal) produce la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{K/R_1R_2C_1C_2}{s^2 + s[1/(R_1C_2) + 1/(R_2C_2) + (1-K)/R_2C_1] + 1/R_1R_2C_1C_2} \quad (26-32)$$

La comparación de las ecuaciones 26-29, 26-30 y 26-32 da por resultado:

$$\omega_n^2 = \frac{1}{R_1R_2C_1C_2} \quad (26-33)$$

$$Q = \frac{1}{2\xi} = \left[\left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} + \left(\frac{R_1C_1}{R_2C_2} \right)^{1/2} + (1-K) \left(\frac{R_1C_2}{R_2C_1} \right)^{1/2} \right]^{-1} \quad (26-34)$$

$$H_0 = K \quad (26-35)$$

Utilizando la definición y las relaciones de sensibilidad dadas en la sección 26-2 puede demostrarse que:

$$S_{R_1}^{\omega_n} = S_{R_2}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-36)$$

$$S_{R_1}^K = S_{R_2}^K = S_{C_1}^K = S_{C_2}^K = -1 \quad (26-37)$$

$$S_K^{\omega_n} = S_{R_x}^{\omega_n} = S_{R_y}^{\omega_n} = 0 \quad (26-38)$$

$$S_{R_1}^Q = -S_{R_2}^Q = -\frac{1}{2} + Q \left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} \quad (26-39)$$

$$S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2} + Q \left[\left(\frac{R_1C_1}{R_2C_2} \right)^{1/2} + \left(\frac{R_2C_1}{R_1C_2} \right)^{1/2} \right] \quad (26-40)$$

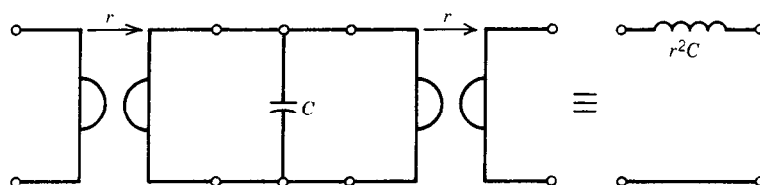


Fig. 26-6. Realización de un inductor flotante.

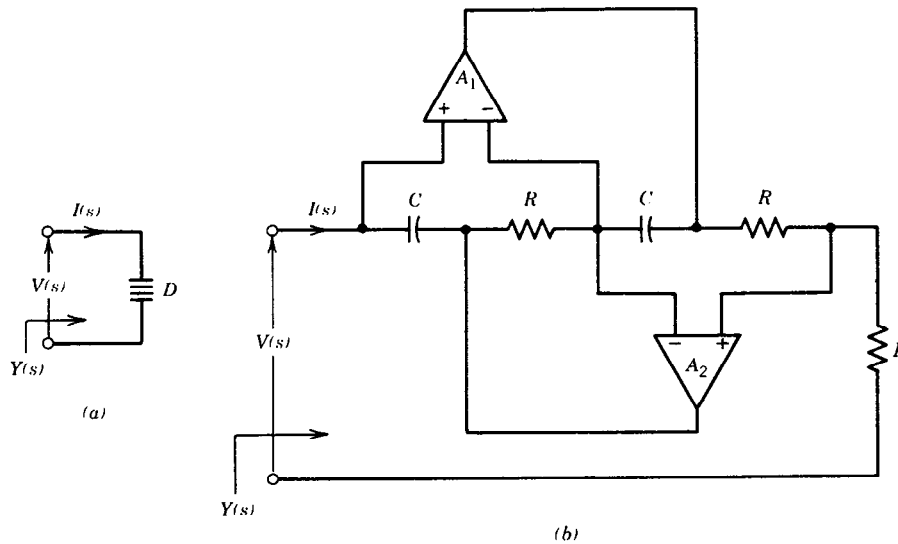


Fig. 26-7. Dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR): a) símbolo; b) realización con amplificadores operacionales.

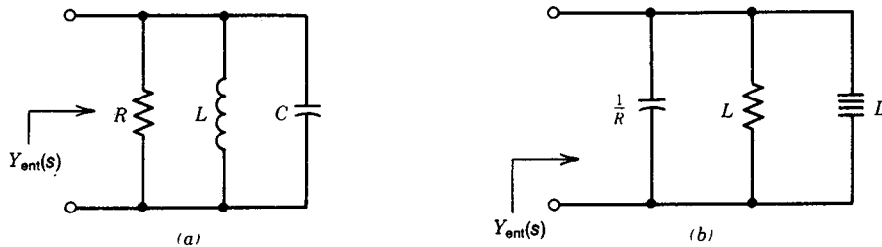


Fig. 26-8. a) Circuito RLC en paralelo. b) El mismo circuito después de la escalación de admitancia.

$$S_K^Q = QK \left(\frac{R_1 C_2}{R_2 C_1} \right)^{1/2} \quad (26-41)$$

$$S_K^{H_0} = 1 \quad (26-42)$$

Método de diseño 1

Datos: H_0, ω_n, Q
 Se eligen: $R_1 = R_2 = R$ (donde R es un valor conveniente) y K
 Se calculan: C_1, C_2

Generalmente se elige como la VCVS el seguidor del voltaje, por lo que $K = 1$. De este modo, con las ecuaciones 26-33 y 26-34 puede demostrarse que:

$$C_1 = \frac{1}{2Q\omega_n R} \quad (26-43)$$

y

$$C_2 = \frac{2Q}{\omega_n R} \quad (26-44)$$

Las sensibilidades correspondientes a este diseño se presentan en la tabla 26-2. La principal desventaja de este método es que se requieren valores de capacitor ampliamente diferentes, como puede verse en la siguiente expresión:

26.4.2 Procedimiento de diseño

El procedimiento general para el diseño de un filtro activo es la selección de los valores componentes que cumplen las especificaciones deseadas para el filtro. Tales especificaciones son el ancho de banda ω_n (o Q , véase la ec. 26-5) y la ganancia K de la VCVS.

Luego se determinan los valores de los componentes R_1, R_2, C_1, C_2 y K por medio de las ecuaciones 26-33 y 26-34. Sin embargo, puesto que aquí sólo hay tres ecuaciones que deben satisfacer cinco cantidades, dos de éstas deben ser relaciones fijas, o bien deben introducirse relaciones arbitrarias extra entre ellas. Estas relaciones arbitrarias o valores fijos deben seleccionarse de tal forma que las sensibilidades calculadas por medio de las ecuaciones 26-36 a 26-42 sean lo más bajas posible. Se utilizan ampliamente tres métodos de diseño.

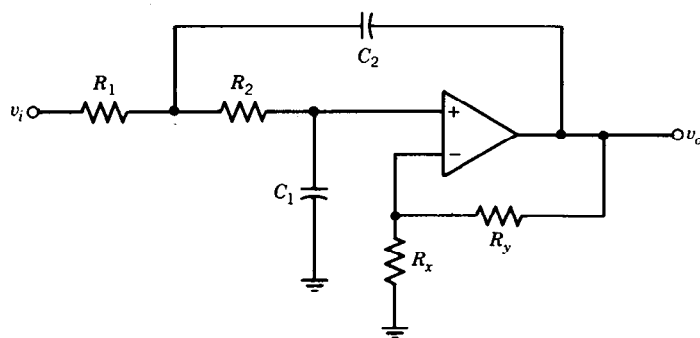


Fig. 26-9. Filtro pasabajas de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

$$\frac{C_2}{C_1} = 4Q^2 \quad (26-45)$$

En consecuencia, este método produce valores prácticamente aceptables para C_1 y C_2 si el filtro es de bajo Q ($Q < 5$).

Método de diseño 2

Datos: H_0, ω_n, Q
Se eligen: $C_1 = C_2 = C$ (donde C es un valor conveniente) y $K = 2$
Se calculan: R_1, R_2

El valor de $K = 2$ puede obtenerse eligiendo $R_x = R_y$, como se aprecia en la ecuación 26-31. Con el uso de las ecuaciones 26-33 y 26-34 es posible demostrar que:

$$R_1 = \frac{Q}{C\omega_n} \quad (26-46)$$

y

$$R_2 = \frac{1}{QC\omega_n} \quad (26-47)$$

Las sensibilidades correspondientes a este diseño se pueden consultar en la tabla 26-2. En este caso se observa dispersión en los valores de resistencia, puesto que:

$$\frac{R_1}{R_2} = Q^2 \quad (26-48)$$

Sin embargo, esta dispersión no es tan crítica como en el caso de los capacitores, debido a que la fabricación de resistencias en forma de circuito integrado es mucho más fácil que en forma de capacitor.

Método de diseño 3

Datos: H_0, ω_n, Q
Se eligen: $m = R_2/R_1, n = C_2/C_1, K = 1$
Se calculan: R_1, R_2, C_1, C_2

Con las ecuaciones 26-33 y 26-34 se demuestra:

$$\omega_n^2 = \frac{1}{mnR_1^2C_1^2} \quad (26-49)$$

y

$$Q = \frac{\sqrt{mn}}{m+1} \quad (26-50)$$

Con n fijo y m variable, puede verse que Q es máximo cuando $m = 1$. Esto produce:

$$Q_{\text{máx}} = \frac{1}{2} \cdot \sqrt{n}$$

o bien:

$$\frac{C_2}{C_1} \equiv 4Q_{\text{máx}}^2 \quad (26-51)$$

Obsérvese que para $m = 1$, el cociente de C_2 sobre C_1 puede ser muy grande. A fin de mantener los valores de capacitor dentro del intervalo de valores normales disponibles, se elige m de modo que:

$$m \leq 1/(4Q^2) \quad (26-52)$$

Luego se calcula el valor de n utilizando la ecuación 26-50. Con objeto de determinar los valores de los elementos se elige $C_1 = C$ (un valor conveniente). Los valores de los otros elementos se calculan como sigue:

$$C_2 = nC_1 \quad (26-53)$$

$$R_1 = \frac{1}{\omega_n C_1 \sqrt{mn}} \quad (26-54)$$

$$R_2 = mR_1 \quad (26-55)$$

Las sensibilidades correspondientes se presentan en la tabla 26-2. Existen sólo tres ecuaciones que relacionan las especificaciones de ω_n, Q y H_0 , en tanto que hay cinco cantidades por determinar. De este modo, se pueden idear otros procedimientos de diseño.

Tabla 26-2. Sensibilidades para filtros pasabajas de Sallen y Key

Sensibilidad	Diseño 1	Diseño 2	Diseño 3
$S_{R_1, R_2, C_1, C_2}^{\omega_n}$	$-\frac{1}{2}$	$-\frac{1}{2}$	$-\frac{1}{2}$
$S_{R_1}^Q = -S_{R_2}^Q$	0	$\frac{1}{2}$	$-\frac{1}{2} + Q \sqrt{\frac{n}{m}}$
$S_{C_1}^Q = -S_{C_2}^Q$	$\frac{1}{2}$	$\frac{1}{2} + Q^2$	$-\frac{1}{2} + Q \left(\frac{1}{\sqrt{mn}} + \frac{m}{n} \right)$
S_K^Q	$2Q^2$	$2Q^2$	$Q \sqrt{\frac{n}{m}}$

26.5 CONSTRUCCIÓN DE FILTROS PASAALTAS ACTIVOS

La función transferencia de un filtro pasaaltas es:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{H_0 s^2}{s^2 + (\omega_n/Q)s + \omega_n^2} = \frac{H_0 s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (26-56)$$

donde H_0 es la ganancia a altas frecuencias y ω_n , Q ya se definieron antes.

Recuérdese que la función transferencia de la ecuación 26-56 está estrechamente relacionada con la función transferencia de un filtro pasabajas por medio de la transformación de pasabajas a pasaaltas. A saber, toda s en la función transferencia del filtro pasabajas se reemplaza por $1/s$. Esta transformación corresponde al reemplazo de toda resistencia R_i en el circuito pasabajas por un capacitor de valor $C_i = 1/R_i$, y todo capacitor C_i por una resistencia de valor $R_j = 1/C_j$.

Cuando se aplican estas sustituciones al filtro pasabajas de la figura 26-9, se obtiene el filtro pasaaltas de Sallen y Key que se muestra en la figura 26-10. Obsérvese que la transformación de pasabajas a pasaaltas no afecta la ganancia K de la VCVS. Por consiguiente, las resistencias R_x y R_y no se transforman en capacitancias.

Con el uso de las transformaciones recién descritas y alguna modificación algebraica se obtiene la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \quad (26-57)$$

$$= \frac{Ks^2}{s^2 + s[1/R_1 C_2 + 1/R_1 C_1 + (1-K)/R_2 C_1] + 1/R_1 R_2 C_1 C_2}$$

La comparación de esta ecuación con la 26-56 produce:

$$\omega_n^2 = \frac{1}{R_1 R_2 C_1 C_2} \quad (26-58)$$

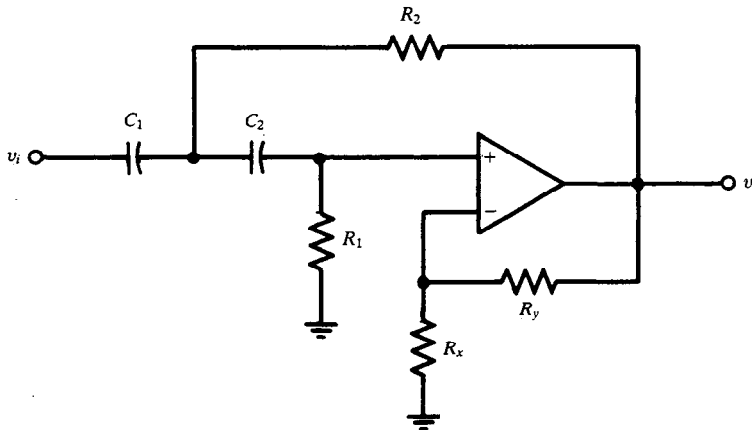


Fig. 26-10. Filtro pasaaltas de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

$$\xi = \frac{1}{2} \left[\left(\frac{R_2 C_1}{R_1 C_2} \right)^{1/2} + \left(\frac{R_2 C_2}{R_1 C_1} \right)^{1/2} + (1 - K) \left(\frac{R_1 C_2}{R_2 C_1} \right)^{1/2} \right] \quad (26-59)$$

$$H_0 = K = 1 + \frac{R_y}{R_x} \quad (26-60)$$

Algunas de las posibilidades de parámetros para este sistema son como sigue:

$$S_{R_1}^{\omega_n} = S_{R_2}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-61)$$

$$S_{R_1}^{\xi} = \frac{1}{2} - Q \cdot \frac{C_1 + C_2}{\omega_n R_1 C_1 C_2} \quad (26-62)$$

$$S_{R_2}^{\xi} = \frac{1}{2} - Q \cdot \frac{1 - K}{\omega_n R_2 C_1} \quad (26-63)$$

$$S_{C_1}^{\xi} = \frac{1}{2} - Q \cdot \frac{(1 - K) R_1 + R_2}{\omega_n R_1 R_2 C_1} \quad (26-64)$$

$$S_{C_2}^{\xi} = \frac{1}{2} - Q \cdot \frac{1}{\omega_n R_1 C_2} \quad (26-65)$$

$$S_K^{\xi} = -Q \cdot \frac{K}{\omega_n R_2 C_1} \quad (26-66)$$

$$S_K^{H_0} = 1 \quad (26-67)$$

26.5.1 Procedimiento de diseño

Los procedimientos de diseño para filtros pasabajas son similares a los empleados para filtros pasabajas.

26.6 CONSTRUCCIÓN DE FILTROS PASABANDA ACTIVOS

La función transferencia de un filtro pasabanda está dada por:

$$H(s) = \frac{H_0(\omega_n/Q)s}{s^2 + (\omega_n/Q)s + \omega_n^2} \quad (26-68)$$

donde H_0 es la ganancia en la resonancia y ω_n es la frecuencia resonante. En la figura 26-11 se muestra el filtro pasabanda de Sallen y Key que realiza la función transferencia de la ecuación 26-68.

Un análisis de este circuito da por resultado la siguiente función transferencia:

Comparando esta ecuación con la 26-68 se obtienen las expresiones:

$$\omega_n^2 = \frac{R_1 + R_2}{R_1 R_2 R_3 C_1 C_2} \quad (26-70)$$

$$Q = \left(\frac{1}{R_1 C_1} + \frac{1}{R_3 C_2} + \frac{1}{R_3 C_1} + \frac{1 - K}{R_2 C_1} \right)^{-1} \sqrt{\frac{R_1 + R_2}{R_1 R_2 R_3 C_1 C_2}} \quad (26-71)$$

$$H_0 = \frac{K}{R_1 C_1} \cdot \frac{Q}{\omega_n} \quad (26-72)$$

$$K = 1 + \frac{R_y}{R_x} \quad (26-73)$$

26.6.1 Procedimiento de diseño

Los procedimientos de diseño descritos para el filtro pasabajas se aplican también en el caso del filtro pasabanda.

26.6.2 Comentarios generales

Conviene hacer algunos comentarios acerca de los diseños de filtros descritos. Es claro que los filtros de Sallen y Key son de ganancia positiva. Las ventajas de tales filtros son:

1. Los procedimientos y relaciones de diseño son simples.
2. Los valores de elementos y su dispersión pueden controlarse desde el principio.
3. Puede utilizarse baja ganancia de VCVS, la cual es fácil de estabilizar.

Las desventajas de la estructura de Sallen y Key son:

1. Tiene altas sensibilidades para funciones de red de alto Q .
2. Si los polos están muy próximos al eje $j\omega$ (polos de alto Q), un pequeño aumento en la ganancia puede desplazar estos polos a la derecha del plano s , haciendo inestable el circuito.

Las sensibilidades pueden reducirse empleando estructuras de filtro de ganancia negativa. Es decir, puede usarse una VCVS de inversión. El filtro de ganancia negativa siempre es estable. Sin embargo, la dispersión de los valores de sus elementos generalmente es grande, los procedimientos de diseño son complejos y el filtro requiere altas ganancias de VCVS, que

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{Ks/R_1 C_1}{s^2 + s[1/R_1 C_1 + 1/R_3 C_2 + 1/R_3 C_1 + (1 - K)/R_2 C_1] + (R_1 + R_2)/R_1 R_2 R_3 C_1 C_2} \quad (26-69)$$

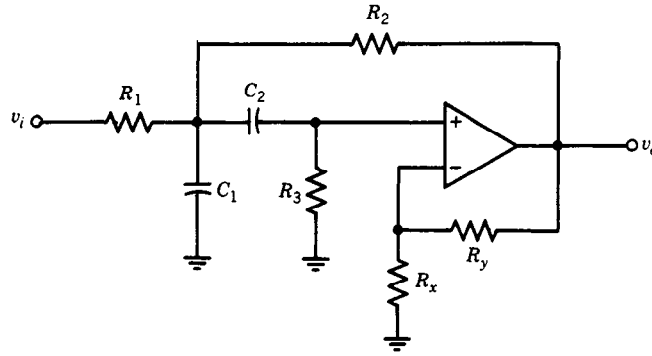


Fig. 26-11. Filtro pasabanda de Sallen y Key que utiliza un amplificador operacional como fuente de voltaje controlada por voltaje (VCVS).

son difíciles de estabilizar en comparación con las bajas ganancias de VCVS. Dado que las desventajas del filtro de ganancia negativa son más graves que las desventajas del filtro de ganancia positiva, se utiliza más comúnmente este último.

Otro tipo de filtro activo de uso común es la estructura de filtro de retroalimentación múltiple. En la figura 26-12 se muestran filtros típicos pasabajas, pasaaltas y pasabanda de retroalimentación múltiple. Estos filtros se conocen también como filtros de ganancia infinita, puesto que la VCVS tiene (idealmente) una ganancia infinita. Se debe observar que la ganancia total de filtro es infinita. Aquí sólo se describirá el

diseño del filtro pasabajas de la figura 26-12a. El análisis de este circuito produce la siguiente función transferencia:

$$H(s) = \frac{V_o(s)}{V_i(s)} = \quad (26-74)$$

$$= \frac{-1/R_1 R_3 C_1 C_2}{s^2 + s(1/(R_1 + 1/R_2 + 1/R_3)(1/C_1) + 1/R_2 R_3 C_1 C_2)}$$

Comparando esta ecuación con la 26-29 se obtienen las expresiones:

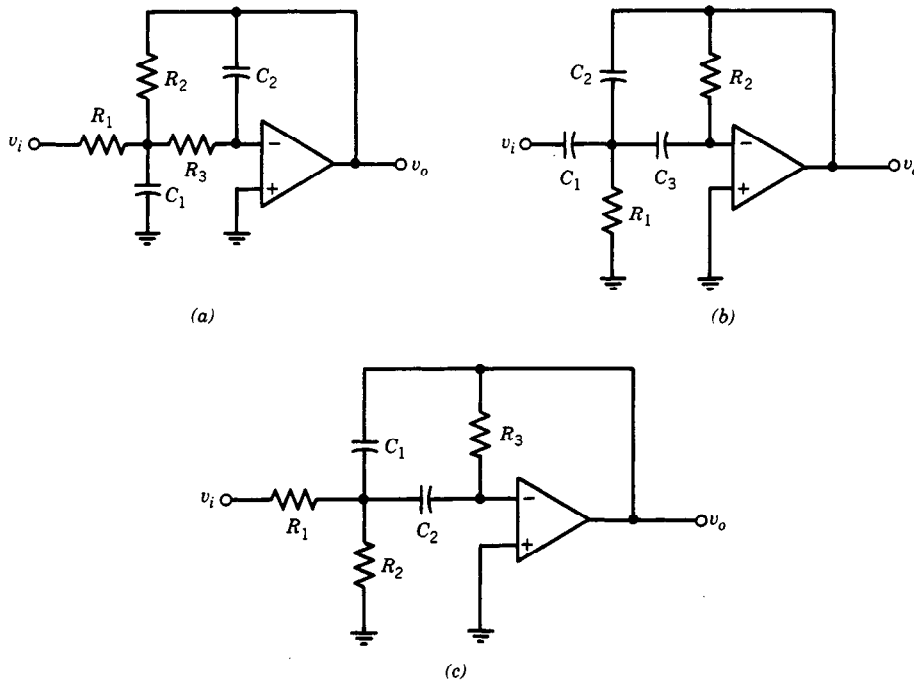


Fig. 26-12. Estructuras de filtro de ganancia infinita (retroalimentación múltiple): a) pasabajas; b) pasaaltas; c) pasabanda.

$$\omega_n^2 = \frac{1}{R_2 R_3 C_1 C_2} \quad (26-75)$$

$$Q = \sqrt{\frac{C_1}{C_2}} \left[\left(\frac{R_3}{R_2} \right)^{1/2} + \left(\frac{R_2}{R_3} \right)^{1/2} + \frac{(R_2 R_3)}{R_1} \right]^{-1} \quad (26-76)$$

$$|H_0| = \frac{R_2}{R_1} \quad (26-77)$$

Puede demostrarse que las funciones de sensibilidades están dadas por:

$$S_{R_2}^{\omega_n} = S_{R_3}^{\omega_n} = S_{C_1}^{\omega_n} = S_{C_2}^{\omega_n} = -\frac{1}{2} \quad (26-78)$$

$$S_{R_1}^{\omega_n} = 0 \quad (26-79)$$

$$S_{C_1}^Q = -S_{C_2}^Q = \frac{1}{2} \quad (26-80)$$

$$S_{R_1}^Q = Q \left[\frac{1}{R_1} \cdot \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} \right] \quad (26-81)$$

$$S_{R_2}^Q = -\frac{1}{2} Q \left[\left(\frac{R_2 C_2}{R_3 C_1} \right)^{1/2} + \frac{1}{R_1} \cdot \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} - \left(\frac{R_3 C_2}{R_2 C_1} \right)^{1/2} \right] \quad (26-82)$$

$$S_{R_3}^Q = -\frac{1}{2} Q \left[\left(\frac{R_3 C_2}{R_2 C_1} \right)^{1/2} + \frac{1}{R_1} \left(\frac{R_2 R_3 C_2}{C_1} \right)^{1/2} - \left(\frac{R_2 C_2}{R_3 C_1} \right)^{1/2} \right] \quad (26-83)$$

Se puede observar que las sensibilidades Q de este circuito son significativamente más bajas que las sensibilidades de los filtros de Sallen y Key.

La principal desventaja que poseen estos circuitos reside en que el número de elementos exteriores es mayor que en el caso de los filtros de Sallen y Key. Asimismo, los elementos pasivos deben ser de alta calidad y baja tolerancia a fin de lograr la sintonización apropiada.

Las funciones transferencia de los filtros pasaaltas y pasabanda que se muestran en las figuras 26-12b y 26-12c, respectivamente, son como sigue:

$$\text{Filtro pasaaltas} \quad H(s) = \frac{-s^2 C_1 / C_2}{s^2 + s(C_1 / C_2 C_3 + 1 / C_2 + 1 / C_3) / R_2 + 1 / R_1 R_2 C_2 C_3} \quad (26-84)$$

$$\text{Filtro pasabanda} \quad H(s) = \frac{-s / R_1 C_1}{s^2 + s(1 / C_1 + 1 / C_2)(1 / R_3) + (R_1 + R_2) / R_1 R_2 R_3 C_1 C_2} \quad (26-85)$$

Por otra parte, se pueden idear procedimientos de diseño de filtros similares a los que se han descrito en la sección 26.4.

26.7 FILTROS ACTIVOS BICUADRADOS DE ESTADO VARIABLE

Los filtros activos presentados en las secciones anteriores tienen una desventaja importante: no son apropiados para realizar funciones de filtro de alto Q . El filtro bicuadrado de estado variable que se muestra en la figura 26-13 puede utilizarse para realizar funciones con Q de algunos cientos. Estos filtros tienen propiedades muy deseables (p. ej., baja sensibilidad, flexibilidad), y los filtros activos de circuitos integrados más comerciales se basan en esta estructura.

El filtro que se muestra en la figura 26-13 puede generar tanto respuestas de pasabajas como de pasabanda, dependiendo del nodo que se utilice como salida. Por ejemplo, el nodo marcado v_3 produce la respuesta de filtro pasabajas, en tanto que el nodo marcado v_1 proporciona una respuesta de filtro pasabanda.

Las funciones transferencia correspondientes a las respuestas de los filtros pasabajas y pasabanda son como sigue:

$$H_{LP}(s) = \frac{V_3(s)}{V_i(s)} = \frac{-1 / R_1 R_3 C_1 C_2}{s^2 + (1 / R_2 C_1)s + 1 / R_3 R_6 C_1 C_2} \quad (26-86)$$

$$H_{BP}(s) = \frac{V_1(s)}{V_i(s)} = \frac{-s / R_1 C_1}{s^2 + (1 / R_2 C_1)s + 1 / R_3 R_6 C_1 C_2} \quad (26-87)$$

La desventaja de este circuito es que se requieren tres amplificadores operacionales.

26.7.1 Filtro activo universal

La estructura de filtro de estado variable que se muestra en la figura 26-14 utiliza tres amplificadores operacionales y proporciona simultáneamente salidas de filtro pasabajas, pasaaltas y pasabanda. Tales filtros resultan útiles como elementos constructivos para uso general, y comúnmente se llaman filtros activos universales.

La estructura es relativamente insensible a las variaciones de Q debidas a cambios en los valores de sus elementos, y puede producir valores de Q de algunos cientos.

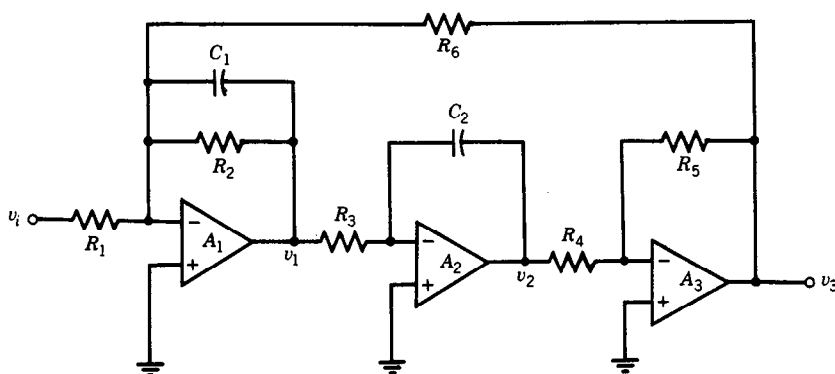


Fig. 26-13. Filtro activo bicuadrado de estado variable, que funciona como filtro pasabajas y pasabanda.

Las funciones transferencia para cada función de filtro son como sigue. Diversos fabricantes ofrecen filtros universales con estructura interna similar a la que se muestra en la figura 26-14 (p. ej., el modelo AF100 de National Semiconductor, el modelo μ AR-2000 de Integrated Micro-System, y el modelo FS-50 de Baldwin Electronics).

Las funciones transferencia son:

Sección de filtro-pasabajas

$$H_{LP}(s) = \frac{K_{LP}}{s^2 + b_1s + b_2} \quad (26-88)$$

donde:

$$K_{LP} = \frac{R_4(R_2 + R_3)}{R_2R_5R_6C_1C_2(R_1 + R_4)} \quad (26-89)$$

$$b_1 = \frac{R_1(R_2 + R_3)}{R_2R_6C_1(R_1 + R_4)} \quad (26-90)$$

donde:

$$b_2 = \frac{R_3}{R_2R_5R_6C_1C_2} \quad (26-91)$$

Sección de filtro pasaaltas

$$H_{HP}(s) = \frac{K_{HP}s^2}{s^2 + b_1s + b_2} \quad (26-92)$$

$$K_{HP} = \frac{R_4(R_2 + R_3)}{R_2(R_1 + R_4)} \quad (26-93)$$

y b_1 y b_2 están dados por las ecuaciones 26-90 y 26-91, respectivamente.

Sección de filtro pasabanda

$$H_{BP}(s) = \frac{K_{BP}s}{s^2 + b_1s + b_2} \quad (26-94)$$

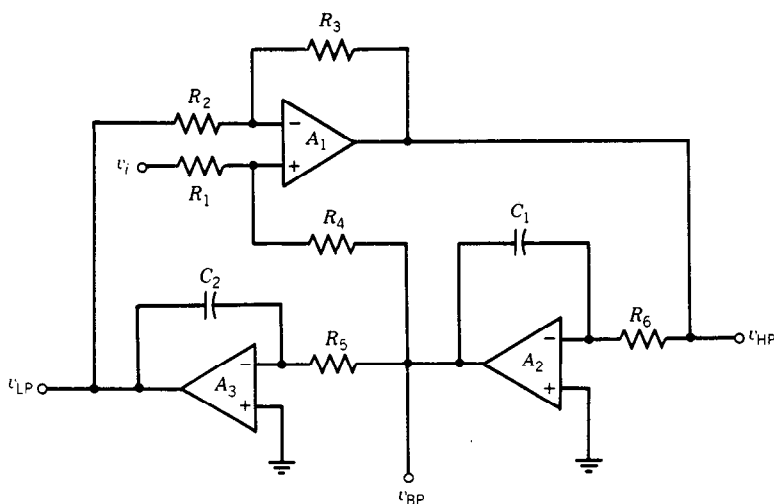


Fig. 26-14. Filtro activo universal de segundo orden.

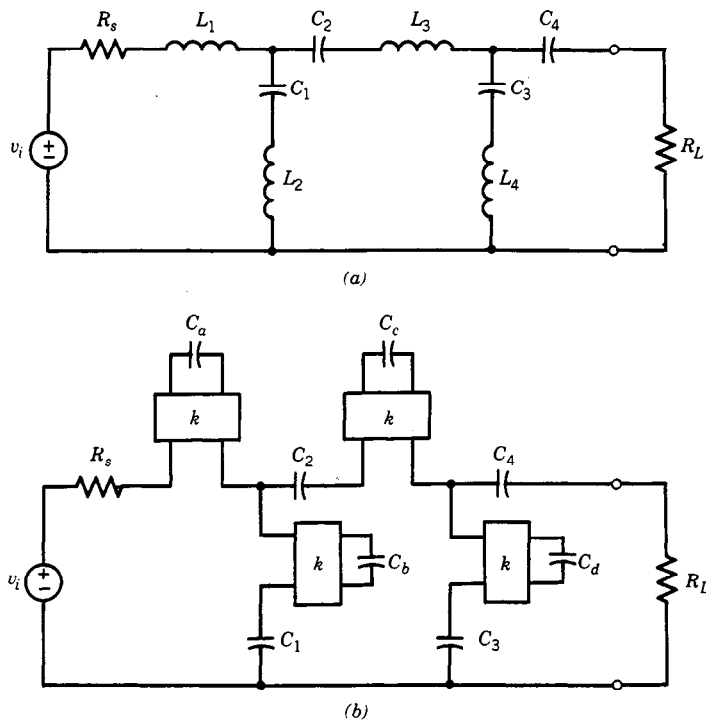


Fig. 26-15. a) Red en escalera RLC pasiva. b) Filtro activo equivalente.
 $C_a = L_1/k^2$, $C_b = L_2/k^2$, $C_c = L_3/k^2$, $C_d = L_4/k^2$.

donde:

$$K_{BP} = - \frac{R_4(R_2 + R_3)}{R_2 R_6 C_1 (R_1 + R_4)} \quad (26-95)$$

y b_1 y b_2 están dados por las ecuaciones 26-90 y 26-91, respectivamente.

Todos estos filtros pueden sintonizarse variando R_5 y R_6 o bien C_1 y C_2 , o ambas cosas. El valor Q puede ajustarse variando R_4 .

26.8 DISEÑOS DE FILTROS ACTIVOS POR SIMULACIÓN DE INDUCTORES

En la teoría de las redes se sabe que es posible diseñar redes en escalera LC pasivas de cuatro terminales de modo que presenten muy baja sensibilidad a las variaciones de los valores de los elementos. Debido a la dificultad de construir inductores en forma de circuito integrado, los filtros pasivos sólo pueden construirse con componentes discretos. La invención del girador y del dispositivo de resistencia negativa, dependiente de la frecuencia (FDNR), ha originado un tremendo interés en el diseño de filtros activos en base a sus contrapartes pasivas. Tales procedimientos de diseño se llaman métodos de simulación de redes pasivas. Los filtros obtenidos tienen la ventaja de poseer bajas sensibilidades (es decir, tienen las mismas propiedades de sensibilidad de la red pasiva prototipo). Dada la faci-

dad para obtener las tablas de valores de elementos de filtros pasivos, los procedimientos de diseño para simulación de redes pasivas son completamente directos.

A continuación se describen dos métodos aplicados recientemente para diseñar filtros activos utilizando filtros pasivos como prototipo.

26.8.1 Método 1

Este método se basa en el reemplazo directo de inductores en el filtro pasivo por un girador terminado con el capacitor apropiado. La inductancia, simulada con el uso de un girador, se designa como *inductancia sintética*. Los pasos para aplicar este método son como sigue:

1. Aplicando las especificaciones, diseñar el filtro pasivo en escalera RLC prototipo normalizado.
2. Diseñar giradores apropiados para simular inductores en el filtro pasivo. (Los inductores conectados a tierra o flotantes, o ambos, deben diseñarse cuidadosamente, como se describió en la sección 26.3. Los otros elementos, como resistores y capacitores, permanecen sin cambio.)

La técnica de sustitución de inductores presentada aquí lleva a una construcción que tiene la misma topología y baja sensibilidad que el filtro prototipo en escalera. Sin embargo, debido a imperfecciones al

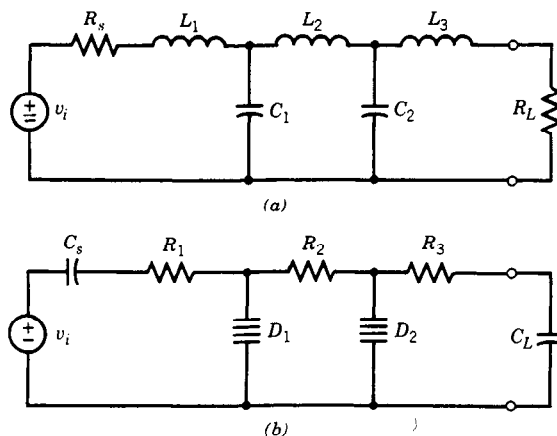


Fig. 26-16. a) Filtro en escalera pasabajas pasivo. b) Realización equivalente con dispositivos de resistencia negativa dependientes de la frecuencia (FDNR).
 $C_s = 1/R_s$, $R_1 = L_1$, $R_2 = L_2$, $R_3 = L_3$; $C_L = 1/R_L$, $D_1 = C_1$, $D_2 = C_2$.

realizar el inductor activo (en particular imperfecciones en los amp op usados para formar giradores), las sensibilidades del filtro activo resultante pueden no ser tan bajas como las del prototipo pasivo.

Como ejemplo, considérese el filtro pasivo RLC que se muestra en la figura 26-15a. Cuando todos los inductores se reemplazan por los inductores sintéticos correspondientes, se obtiene el filtro activo de la figura 26-15b. Recuérdese que los giradores que simulan L_1 y L_3 deben ser inductores flotantes de simulación, pero L_2 y L_4 son del tipo conectado a tierra.

Por sencillez, las resistencias de giro de los giradores pueden elegirse idénticas, como se indica en la figura 26-15b.

26.8.2 Método 2

Un método alternativo para obtener un RC activo equivalente a la red en escalera RLC pasiva es usar dispositivos FDNR. Entonces se aplica la transformación de impedancia descrita en la sección 26.3. Recuérdese que cuando se aplica esta transformación los resistores se transforman en capacitores, los inductores en resistores y los capacitores en dispositivos FDNR.

Los pasos para aplicar este método son los indicados a continuación:

1. Aplicando las especificaciones, diseñar un filtro pasivo en escalera RLC prototipo normalizado.
2. Utilizar la transformación RLC - CRD para obtener una red que contenga elementos R y C , y dispositivos FDNR.
3. Diseñar el FDNR como se describió en la sección 26.3 y sintonizarlo apropiadamente.

Como ejemplo, considérese el filtro-pasabajas que se muestra en la figura 26-16a. Cuando se efectúan los reemplazos indicados se obtiene la realización del FDNR de la figura 26-16b. Una vez más, excepto por las imperfecciones de los amp op, el circuito FDNR

tendría una sensibilidad tan baja como el circuito prototipo pasivo. Las imperfecciones de los amp op suelen incrementar ligeramente la sensibilidad.

26.8.3 Selección del método

La selección del procedimiento se basa en el número de amplificadores operacionales requerido. Este número depende del número de inductores y capacitores flotantes (los cuales se forman por conexión en cascada de dos FDNR). Por ejemplo, el número total de amp op en el diseño de FDNR es dos veces el número de capacitores conectados a tierra más cuatro veces el número de capacitores flotantes en el prototipo pasivo. Por otra parte, el número total de amp op requerido en el diseño del girador es dos veces el número de inductores conectados a tierra y cuatro veces el número de inductores flotantes en el prototipo pasivo.

LIBROS Y REVISTAS

- L. T. Bruton, "Network Transfer Functions Using the Concept of Frequency-Dependent Negative Resistance", *IEEE Trans. Circuit Theory* CT 16(3):406-408.
- G. Daryanani, *Principles of Active Network Synthesis and Design*, Wiley, Nueva York.
- H. Holmes, W. E. Heinlein y S. Grützman, "Sharp-Cutoff Low-Pass Filters Using Floating Gytrators", *IEEE J. Solid-State Circuits* SC 4(1): 38-49.
- S. K. Mitra, "Synthesizing Active Filters", *IEEE Spectrum* 6(1):47-63.
- G. S. Moschytz, *Linear Integrated Networks, Fundamentals*, Von Nostrand Reinhold, Nueva York.
- G. S. Moschytz, *Linear Integrated Networks, Design*, Von Nostrand Reinhold, Nueva York.
- H. J. Orchard y D. F. Sheahan, "Inductorless Bandpass Filters", *IEEE J. Solid-State Circuits* SC 5(3):108-118.

- R. H. S. Riordan, "Simulated Inductors Using Differential Amplifiers", *Elect. Lett.* **3**(2):50-51.
- R. P. Sallen y E. L. Key, "A Practical Method of Designing RC Active Filters", *IRE Trans. Circuit Theory* **CT 2**(1):74-75.
- A. S. Sedra y P. O. Brackett, *Filter Theory and Design: Active and Passive*, Matrix, Champaign, IL.
- L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
- L. C. Thomas, "The Biquad: Part I—Some Practical Design Considerations", *IEEE Trans. Circuit Theory* **CT 18**(3):350-357.
- L. C. Thomas, "The Biquad: Part II—A Multipurpose Active Filtering System", *IEEE Trans. Circuit Theory* **CT 18**(3):358-361.

CAPÍTULO 27

Fuentes de alimentación

Yusuf Z. Efe

The Cooper Union for Advancement
of Science and Art
Nueva York

27.1 Introducción

27.2 Fuentes de alimentación de CD no reguladas

- 27.2.1 Rectificador de media onda
- 27.2.2 Rectificador de onda completa
- 27.2.3 Rectificador de puente
- 27.2.4 Multiplicadores de voltaje

27.3 Filtros para fuentes de alimentación

- 27.3.1 Filtro a capacitor
- 27.3.2 Filtro de sección L

27.4 Fuentes de alimentación de CD reguladas

- 27.4.1 Reguladores a diodo Zener

- 27.4.2 Seguidor de emisor para regulador a diodo Zener

- 27.4.3 Reguladores de voltaje en serie

- 27.4.4 Reguladores de voltaje conmutativos

- 27.4.5 Protección contra cortocircuito

27.5 Familias de reguladores de circuitos integrados

- 27.5.1 Reguladores de voltaje positivo

- 27.5.2 Reguladores de voltaje negativo

- 27.5.3 Reguladores de corriente

- 27.5.4 Fuente de corriente controlada por voltaje (VCCS)

- 27.5.5 Convertidores de CD a CD
-

27.1 INTRODUCCIÓN

Esencialmente todos los dispositivos electrónicos descritos en esta sección requieren una fuente de alimentación de CD. En algunos casos una o más baterías pueden proporcionar la energía eléctrica de CD adecuada. Sin embargo, en la mayor parte de las situaciones la batería no es el medio más económico ni más conveniente de obtener energía de CD. Su relativamente corta duración, sus relativamente grandes requisitos de volumen (en muchos casos) y la condición de recarga frecuente impiden el uso de la batería. La principal fuente de energía para circuitos electrónicos es la fuente de alimentación de CD que convierte un voltaje de entrada de CA en un voltaje de salida de CD.

Las principales características que deben ser consideradas en el diseño de una fuente de alimentación son:

1. El o los voltajes de salida de CD requeridos por el circuito.
2. El requisito de corriente máxima de la carga.
3. La variación permitida del voltaje de salida de CD. Esto se conoce como *regulación de voltaje* de la fuente de alimentación y se expresa como:

$$\text{Regulación, \%} = \frac{V_{CD} - V_{CD \text{ a.c.}}}{V_{CD \text{ a.c.}}} \times 100 \quad (27-1)$$

En esta ecuación, V_{CD} (sin carga) es el voltaje de carga cuando la corriente de carga es cero, y V_{CD} (plena carga) es el voltaje de carga cuando la corriente de CD máxima nominal circula desde la fuente de alimentación.

4. El voltaje de salida de una fuente de alimentación de CD contiene una componente residual de CA (llamada *ondulación*) que se superpone a la salida de CD de una fuente de alimentación regulada. El índice o cifra de mérito que se utiliza para describir la cantidad de ondulación en la salida se llama *factor de ondulación* r y está definido por:

$$r = \frac{\text{valor eficaz del voltaje de ondulación de CA}}{\text{voltaje de carga de CD}} \quad (27-2)$$

Aquí se describirán algunos tipos de fuentes de alimentación de CD reguladas y no reguladas.

27.2 FUENTES DE ALIMENTACIÓN DE CD NO REGULADAS

27.2.1 Rectificador de media onda

Es posible emplear diodos para convertir corrientes y voltajes de CA en corrientes y voltajes de CD. Este proceso se llama *rectificación*, y el circuito respectivo, *rectificador*. El diodo de la figura 27-1a permite el paso de corriente en una sola dirección, de modo

que se obtiene la salida de la figura 27-1b. Este circuito se denomina *rectificador de media onda*, puesto que la mitad de la onda de forma de CA ha sido bloqueada.

Sea R_f la resistencia en sentido directo del diodo y supóngase que la resistencia de polarización inversa es muy grande, de manera que puede ignorarse. Entonces el voltaje de salida promedio, o de CD (despreciando la caída de voltaje en el diodo), puede obtenerse como sigue:

$$V_{CD} = \frac{1}{2\pi} \cdot \int_0^{2\pi} \frac{V_m R_L}{R_L + R_s + R_f} \sin \omega t \cdot d(\omega t) \quad (27-3)$$

o bien:

$$V_{CD} = \frac{R_L}{R_L + R_s + R_f} \cdot \frac{V_m}{\pi} = \frac{V_m}{\pi} \quad (27-4)$$

Si $R_L \gg R_s + R_f$, entonces:

$$V_{CD} = \frac{V_m}{\pi} \quad (27-5)$$

El factor de ondulación de un rectificador de media onda es:

$$r = \sqrt{\frac{\pi^2}{4} - 1} = 1.21 \quad (27-6)$$

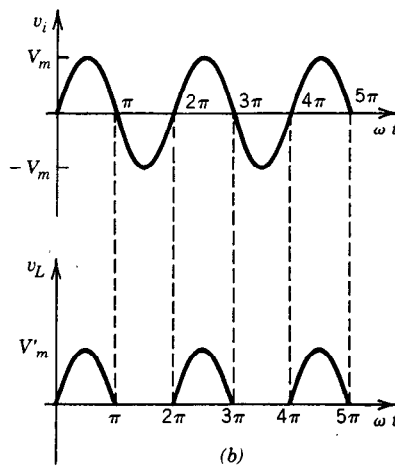
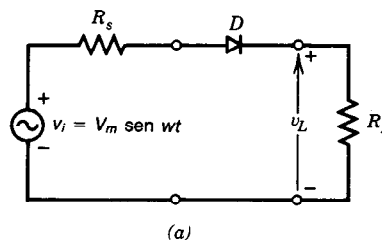


Fig. 27-1. a) Circuito rectificador de media onda. b) Ondas de forma de entrada y de salida.

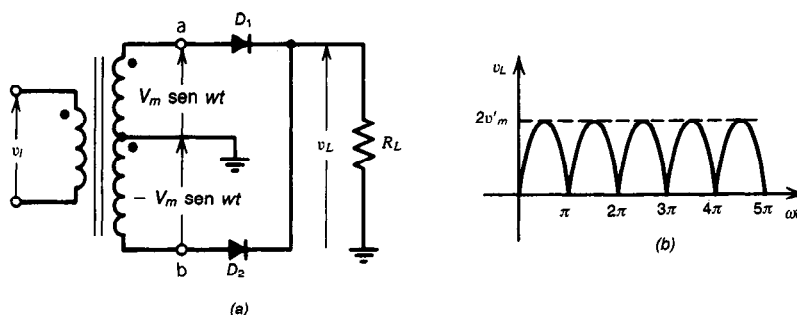


Fig. 27-2. a) Rectificador de onda completa. b) Onda de forma de salida.

Éste es un valor muy grande. Por ejemplo, si un amplificador de audio fuera alimentado por tal rectificador de media onda, se produciría un zumbido muy intenso.

Se demostrará que el uso de filtros en la salida reduce el zumbido causado por la presencia de grandes componentes de CA en la salida.

27.2.2 Rectificador de onda completa

Como puede verse en el rectificador de media onda, sólo se han utilizado medios ciclos alternos. Se puede mejorar el rendimiento de un rectificador efectuando la rectificación de todos los medios ciclos. El rectificador resultante se llama *rectificador de onda completa* y se ilustra en la figura 27-2.

Obsérvese que un rectificador de este tipo básicamente consta de dos rectificadores de media onda conectados a una sola carga, R_L . Es necesario un transformador con una derivación central a fin de proporcionar los voltajes de CA para cada sección rectificadora de media onda.

Durante la parte positiva de la onda de forma secundaria, el punto a es positivo con respecto al punto b . Por consiguiente, D_1 tendrá polarización en sentido directo (de paso), y D_2 , polarización en sentido inverso (de bloqueo).

Durante el medio ciclo siguiente el punto b será positivo con respecto al punto a , haciendo que D_2 tenga

polarización en sentido directo, y D_1 , inverso. En consecuencia, se obtiene la onda de forma de salida mostrada en la figura 27-2b.

Puede demostrarse que el valor del voltaje de salida de CD es:

$$V_{CD} = 2 \cdot \frac{R_L}{R_L + R_t + R_f} \cdot \frac{V_m}{\pi} = 2 \cdot \frac{V'_m}{\pi} \quad (27-7)$$

Si $R_L \gg R_t + R_f$, entonces:

$$V_{CD} = 2 \cdot \frac{V_m}{\pi} \quad (27-8)$$

Por tanto, el rectificador de onda completa produce el doble del voltaje directo del rectificador de media onda (ec. 27-5). Ahora el factor de ondulación es:

$$r = \sqrt{\frac{\pi^2}{8} - 1} = 0.483 \quad (27-9)$$

Obsérvese que el factor de ondulación ha sido mejorado en comparación con el rectificador de media onda (véase la ec. 27-6). Sin embargo, es aún alto para muchas aplicaciones.

La principal desventaja del rectificador de onda completa es que se requiere un transformador con derivación central.

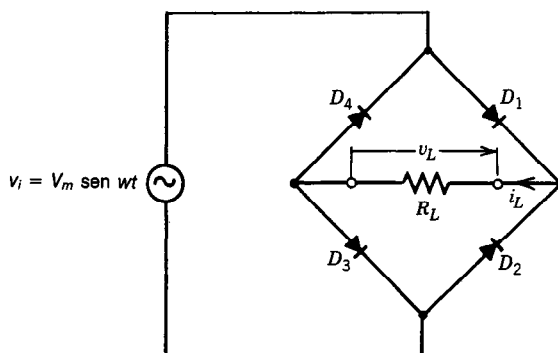


Fig. 27-3. Circuito rectificador de puente.

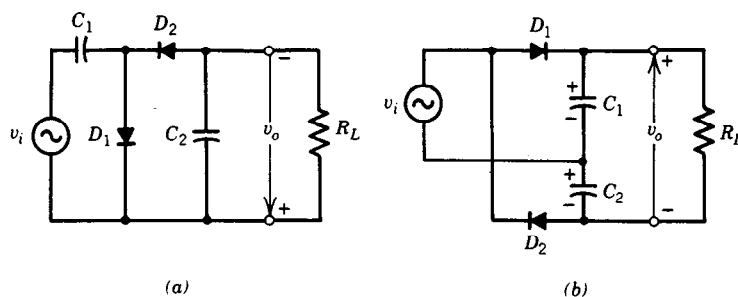


Fig. 27-4. Circuitos duplicadores de voltaje; $v_i = V_m \sin \omega t$.

27.2.3 Rectificador de puente

Un rectificador de puente, como el de la figura 27-3, puede utilizarse para obtener una rectificación de onda completa sin necesidad de un transformador. El rectificador de este tipo posee dos desventajas: 1) requiere cuatro diodos, y 2) puesto que dos de los diodos están siempre en serie con la carga, la caída de voltaje debida a los diodos se duplica y no puede despreciarse. Sin embargo, estas desventajas no son muy graves, puesto que los diodos semiconductores son muy económicos comparados con un transformador, y la caída de voltaje es relativamente baja y puede despreciarse en la mayor parte de las aplicaciones prácticas.

27.2.4 Multiplicadores de voltaje

El voltaje de salida de CD, V_{CD} , en circuitos rectificadores está limitado por el valor de cresta del voltaje aplicado de CA, V_m . Obsérvese que $V_{CD} < V_m$. Es posible desarrollar un voltaje de cresta de salida que sea un múltiplo del valor de cresta de la señal de entrada.

Los circuitos de la figura 27-4 pueden aplicarse para obtener duplicación del voltaje.

En la figura 27-4a, durante el medio ciclo positivo D_1 conduce y C_1 se carga al voltaje V_m . Supóngase que la caída de voltaje a través de cada diodo es despreciable cuando conduce. Durante el siguiente medio ciclo (negativo) el voltaje que pasa por D_1 es $2V_m$, D_2 conduce y C_2 se carga al valor de cresta de $2V_m$. Por consiguiente este circuito es un duplicador de voltaje.

El circuito de la figura 27-4b consta de dos rectificadores de media onda conectados en serie. En el medio ciclo positivo, D_1 conduce y C_1 se carga al voltaje V_m .

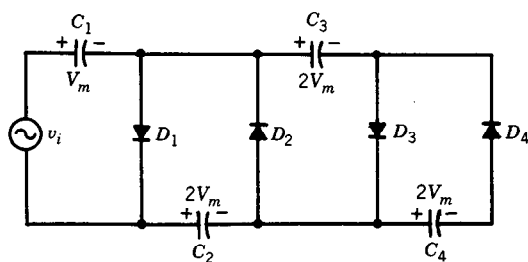


Fig. 27-5. Circuito cuadruplicador de voltaje.

La frecuencia de ondulación en este circuito es dos veces la frecuencia de suministro de CA. Puede demostrarse que la regulación de este circuito es mejor que la del circuito de la figura 27-4a.

Conectando circuitos capacitores a diodo extras es posible obtener circuitos rectificadores que triplican y cuadruplican el voltaje de entrada.

Un cuadruplicador de voltaje se muestra en la figura 27-5.

27.3 FILTROS PARA FUENTES DE ALIMENTACIÓN

El factor de ondulación de los circuitos rectificadores antes descritos no es aceptable para muchas aplicaciones prácticas. Por consiguiente, es deseable reducir este factor. Ello se logra con el uso de circuitos filtro, que se describirán a continuación.

27.3.1 Filtro a capacitor

En la figura 27-6 se muestra un rectificador de media onda con un filtro a capacitor. Este elemento almacena energía durante el ciclo de conducción del diodo y entrega energía a la carga durante el ciclo de no conducción. En consecuencia, existe siempre una corriente que pasa por la carga, lo cual reduce considerablemente la ondulación.

La onda de forma de salida en un rectificador de media onda con un filtro a capacitor se muestra en la figura 27-6b. Si $R_L C \gg T$, donde T es el periodo de la señal de CA de entrada, entonces el voltaje y la corriente de carga tendrán una ondulación baja en su onda de forma.

El análisis exacto de este circuito rectificador de media onda es muy complicado. El análisis aproximado que se indica en la figura 27-7a proporciona resultados razonablemente exactos cuando el factor de ondulación es pequeño. Este análisis produce:

$$V_{CD} = \frac{V_m}{1 + 1/(2fR_L C)} \quad (27-10)$$

Factor de ondulación

$$r = \frac{1}{2\sqrt{3}fR_L C} \quad (27-11)$$

Voltaje de ondulación

$$V_r = \frac{V_m}{fR_L C} \quad (27-12)$$

donde f es la frecuencia de la señal de CA de entrada. Si se utiliza un filtro a capacitor con un rectificador de onda completa, puede demostrarse que (véase la fig. 27-7b):

$$V_{CD} = \frac{V_m}{1 + 1/(4fR_L C)} \quad (27-13)$$

$$\frac{1}{4\sqrt{3}fR_L C} \quad (27-14)$$

$$V_r = \frac{V_m}{2fR_L C} \quad (27-15)$$

Obsérvese en las ecuaciones anteriores que los rectificadores de onda completa requieren la mitad de la capacitancia del rectificador de media onda para los mismos V_{CD} , r y V_r .

Además, obsérvese que la magnitud del voltaje de ondulación V_r varía inversamente con la constante de tiempo $R_L C$, y que cualquier cambio en la corriente de carga provoca cambios en el voltaje de ondulación. A medida que la corriente de carga aumenta, el voltaje de salida de CD disminuye considerablemente. En consecuencia, la regulación de voltaje del filtro a capacitor es muy deficiente.

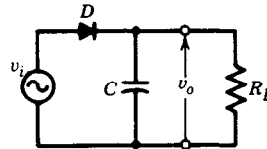
27.3.2 Filtro de sección L

En la figura 27-8 se muestra un rectificador de onda completa con un filtro de sección L. Este tipo de filtro se emplea para mejorar el factor de ondulación y la regulación.

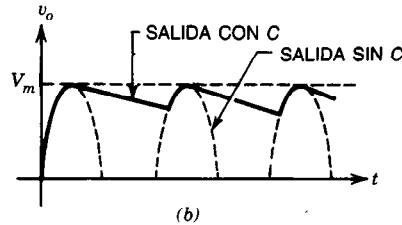
El voltaje v_s de la figura 27-8 se puede expresar en términos de su serie de Fourier como:

$$v_s = V_m \left[\frac{2}{\pi} - \frac{4}{\pi} \sum_{\substack{k \text{ par} \\ k \neq 0}} \frac{\cos k\omega t}{(k-1)(k+1)} \right] \quad (27-16)$$

En la mayor parte de las aplicaciones prácticas, $1/\omega C \ll R_L$ y $\omega L \gg 1/\omega C$ a la frecuencia ω y sus ar-



(a)



(b)

Fig. 27-6. a) Rectificador de media onda con filtro a capacitor. b) Onda de forma de salida con C y sin C.

mónicos. En consecuencia, del análisis aproximado de circuitos para los dos primeros armónicos puede obtenerse:

$$V_{o2,ef} \approx \frac{V_m}{3\pi\sqrt{2}\omega^2 LC} \quad (27-17)$$

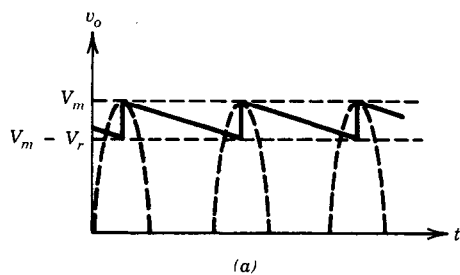
$$V_{o4,ef} \approx \frac{V_m}{60\pi\sqrt{2}\omega^2 LC} \quad (27-18)$$

donde $V_{o2,ef}$ y $V_{o4,ef}$ son los valores eficaces (r.m.s) de las componentes armónicas segunda y cuarta, respectivamente, en el voltaje de salida. Obsérvese que $V_{o4,ef}$ es 1/20 de $V_{o2,ef}$.

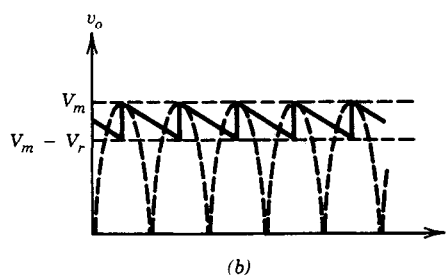
Las componentes armónicas de orden superior son aún menores. Por consiguiente, el valor eficaz de la componente de CA puede aproximarse por $V_{o2,ef}$ y, por tanto:

$$V_{CD} = \frac{V_m}{\pi} - RI_{CD} \quad (27-19)$$

$$R = \frac{1}{6\sqrt{2}\omega^2 LC} \quad (27-20)$$



(a)



(b)

Fig. 27-7. Voltaje de salida aproximado del filtro a capacitor: a) para rectificador de media onda; b) para rectificador de onda completa.

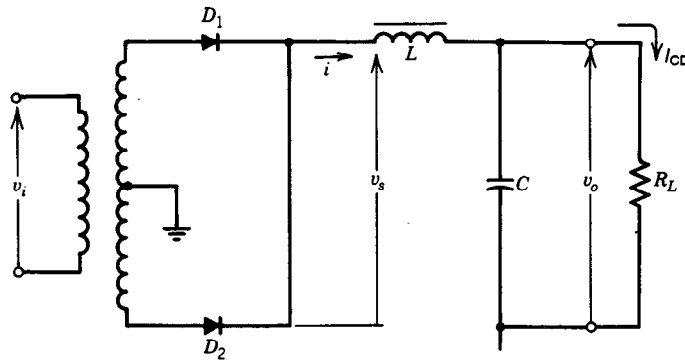


Fig. 27-8. Rectificador de onda completa con filtro de sección L .

donde R es la suma de la resistencia del diodo, del inductor L , y del transformador. Obsérvese que la ondulación es independiente de la carga, lo cual es una característica muy deseable.

En un circuito rectificador normalmente se incluye una resistencia de drenaje en derivación entre las terminales de salida de CD cuya función es:

1. Drena la carga eléctrica del capacitor del filtro cuando se apaga el rectificador.
2. Mejora la regulación.
3. Actúa como carga mínima, impidiendo el desarrollo de voltaje excesivo en la inductancia del filtro.

En la descripción anterior del rectificador de onda completa con filtro de sección L se supone que una corriente pasa por la inductancia continuamente. Si la corriente se cortara en alguna parte de cada ciclo, este análisis ya no sería válido. La corriente que pasa por la inductancia es continua si se satisface la condición:

$$L_c \geq \frac{R_L}{3\omega} \quad (27-21)$$

donde L_c se llama *inductancia crítica*.

El filtrado puede mejorarse incrementando el número de elementos de almacenamiento de energía. Dos de tales circuitos y sus correspondientes factores de ondulación se muestran en la figura 27-9. El primero se conoce como filtro de entrada de capacitancia o filtro de sección II, y el segundo como filtro de entrada de inductancia o filtro múltiple de sección L .

27.4 FUENTES DE ALIMENTACIÓN DE CD REGULADAS

En muchos sistemas electrónicos, la regulación del voltaje de las fuentes de alimentación no es aceptable, puesto que el voltaje de salida de CD varía directamente con el voltaje de entrada de CA. La primera y más importante función de un regulador de voltaje es mantener en su salida el voltaje especificado. Tal mantenimiento se debe esperar sobre un intervalo también especificado de corrientes de carga. Sin embargo, existen factores tales como los cambios de temperatura y

voltaje de entrada que tienden a afectar adversamente la regulación de voltaje. Además, existe alguna interacción entre estos factores. En esta sección se describen algunos circuitos de alimentación de CD regulados que mejoran la regulación del voltaje.

27.4.1 Reguladores a diodo Zener

El diodo Zener puede usarse como regulador de voltaje en circuitos rectificadores. Tal circuito regulador y la característica corriente-voltaje del diodo Zener se muestran en la figura 27-10. El diodo Zener de este circuito se opera en la región de disrupción. Obsérvese que el voltaje entre terminales del diodo es prácticamente independiente de la corriente que pasa por él. Cuando el voltaje de CD no regulado V_{CD} varía, el voltaje de salida que pasa por la carga se mantiene en $V_{L,CD} = V_Z$. Obsérvese que en $V_{L,CD}$, el voltaje de CD a través de la carga, difícilmente siquiera cambia aunque V_{CD} puede variar significativamente. Por tanto, la regulación en el regulador a diodo Zener es excelente. Sin embargo, este regulador es ineficiente debido a que la caída de voltaje a través de R_0 varía para compensar los cambios en v_L . Si v_L tiende a aumentar,

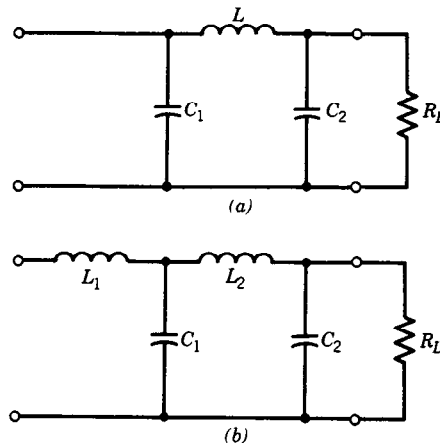


Fig. 27-9. a) Filtro de sección II. $r = \sqrt{2}\omega^3 L C_1 C_2 R_L$. b) Filtro múltiple de sección L . $r = \sqrt{2/3} \cdot 1/\omega^4 L_1 L_2 C_1 C_2 R_L$.

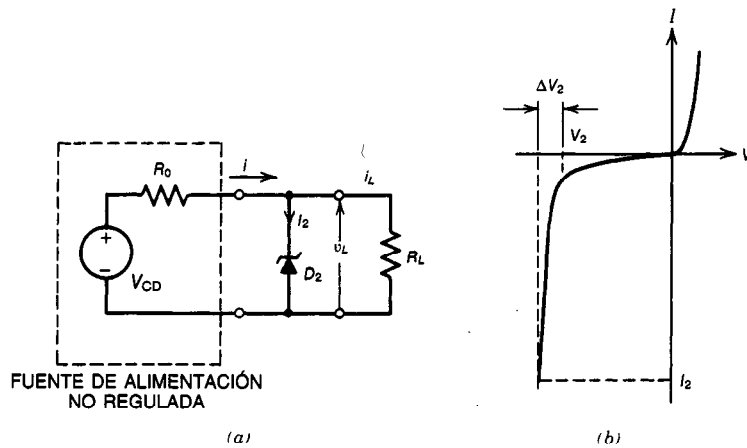


Fig. 27-10. a) Regulador a diodo Zener. b) Características corriente-voltaje de un diodo Zener.

entonces i_z se eleva significativamente, lo cual a su vez acrecienta i de modo que la caída de voltaje a través de R_0 es compensada por la elevación en el voltaje. Así, grandes cantidades de potencia se disipan en el propio diodo Zener y en R_0 . La eficiencia de tales circuitos de regulación está muy por debajo del 50%. Por esta causa los reguladores a diodo Zener son útiles sólo en circuitos de baja potencia.

27.4.2 Seguidor de emisor para regulador a diodo Zener

Por lo general, la regulación deficiente de una fuente de alimentación es causada por su alta impedancia interna. Es posible utilizar un seguidor de emisor para convertir esta alta impedancia en una baja, como se muestra en la figura 27-11a.

Los reguladores a diodo Zener también están restringidos a corrientes de salida relativamente peque-

ñas. Los reguladores de seguidor de emisor proporcionan amplificación de corriente, eliminando así esta restricción.

En aplicaciones de más alta corriente puede utilizarse más de un seguidor de emisor, como se muestra en la figura 27-11b. Este circuito tiene la desventaja de que su regulación puede ser deficiente. En el caso de corriente de carga relativamente alta, la disipación en el transistor puede ser excesiva, y los voltajes $V_{BE(ENC)}$ y V_Z , que afectan ambos el voltaje de salida, son dependientes de la temperatura, lo cual puede conducir a regulación deficiente.

27.4.3 Reguladores de voltaje en serie

En general, un regulador de voltaje consta de un amplificador operacional, referencias de voltaje (p. ej., diodos Zener) y un elemento de paso en serie. El circuito de la figura 27-12 es un típico regulador de vol-

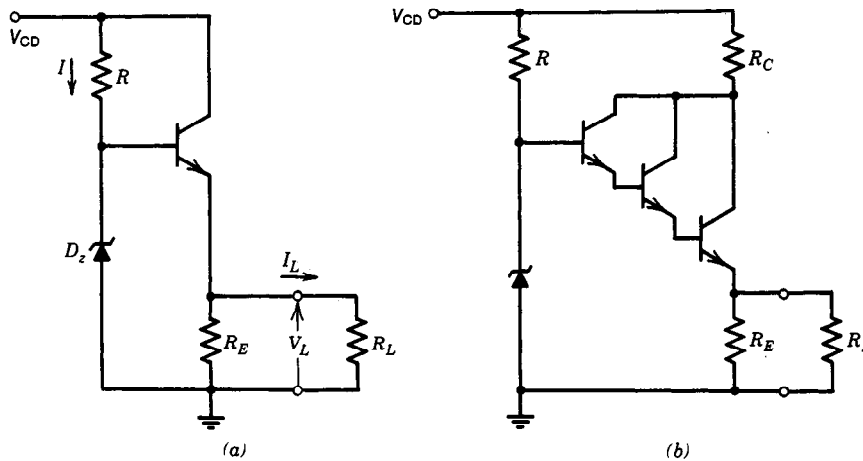


Fig. 27-11. a) Seguidor de emisor con regulador a diodo Zener. b) Seguidores de emisor múltiples.

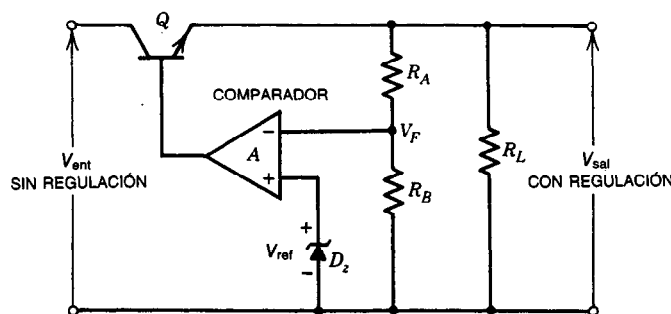


Fig. 27-12. Regulador de voltaje con elemento de paso en serie.

je en serie, en el cual el elemento de paso en serie (el transistor Q) actúa como un resistor variable. En este caso el elemento de paso en serie disipa el voltaje excedente ($V_{ent} - V_{sal}$). En muchos casos en que se requiere alta potencia (gran diferencia de voltajes de entrada y salida, corrientes de carga o ambas cosas), puede utilizarse un transistor externo de paso en serie.

La referencia de voltaje se deduce del diodo Zener D_2 . Cuando:

$$V_F = \frac{R_A}{R_A + R_B} \cdot V_{sal} \quad (27-22)$$

es menor que V_{ref} , el amplificador operacional activa Q hasta que se obtiene un voltaje en V_F igual a V_{ref} . Si el voltaje en V_F es mayor que V_{ref} , entonces el voltaje de entrada V_F inversor activará el transistor Q para obtener un voltaje más bajo en la salida. Se obtiene un equilibrio cuando $V_F = V_{ref}$. En este punto serán iguales las entradas inversora y no inversora. La salida deseada será entonces:

$$V_{sal} = \left(1 + \frac{R_B}{R_A}\right) \cdot V_{ref} \quad (27-23)$$

Evidentemente, la salida será determinada por la relación $R_B : R_A$.

Los reguladores de paso en serie tienen una eficiencia inherentemente baja. Esto se debe a la potencia disipada (desperdiciada) por el transistor Q de paso en serie.

27.4.4 Reguladores de voltaje conmutativos

En los reguladores de tipo conmutativo se usa un interruptor de alta frecuencia para activar y desactivar el transistor de paso en serie. La figura 27-13 muestra un circuito regulador conmutativo típico. Cuanto más alta sea la frecuencia tanto más pequeños serán los componentes para una capacidad de potencia de salida especificada. Los principales inconvenientes del regulador de tipo conmutativo son el uso de un gran número de componentes externos y de un inductor. Sin embargo, este elemento inductivo puede hacerse pequeño si en el diseño se utilizan altas frecuencias.

En esta configuración circuital, la regulación se logra controlando el factor (régimen) de trabajo del transis-

tor Q_1 . El transistor se activa o desactiva de modo que su operación nunca se halla en su región lineal. Por consiguiente, la disipación de potencia es mínima. El diodo D_1 se coloca de modo que conduzca cuando Q_1 esté apagado. Cuando Q_1 está encendido, D_1 tiene polarización inversa y por tanto no conduce. La corriente de carga I_L que fluye a través de L carga el capacitor C . Cuando V_{sal} alcanza V_F , el comparador desactiva Q_1 . La corriente de inductor comienza a disminuir. Cuando V_{sal} alcanza un valor ligeramente menor que V_{ref} , el comparador reactiva Q_1 . La salida de voltaje es función del factor de trabajo del circuito de conmutación:

$$V_{sal} = \frac{t_{enc}}{t_{enc} + t_{ap}} \cdot V_{ent} \quad (27-24)$$

donde t_{enc} y t_{ap} son los tiempos de encendido y apagado (activación y desactivación), respectivamente.

27.4.5 Protección contra cortocircuito

En muchos reguladores de voltaje, se agrega un segundo transistor para fines de limitación de corriente. La figura 27-14 es un esquema simplificado de tal disposición.

La configuración base-emisor de Q_2 quedará polarizada en sentido directo a un nivel particular de I_L , debido al resistor externo detector de corriente R_{sc} . Cuando esto ocurre, el colector de Q_2 disipa la mayor parte de la corriente disponible del comparador de amp op (también llamado amplificador de error), cuya salida es una fuente de corriente. Esto, a su vez, tenderá a cortar la etapa de salida y limitará la corriente de salida.

27.5 FAMILIAS DE REGULADORES DE CIRCUITOS INTEGRADOS

Muchas clases de reguladores de voltaje de circuitos integrados (CI) están disponibles comercialmente. Existe el tipo de *voltaje fijo*, como los National LM320 y LM340, Fairchild $\mu A7800$ y Lambda 1400. Otra clase es el tipo de *voltaje ajustable*, como el Fairchild $\mu A723$ y los National Motorola LM105, MC1569. Además, hay dispositivos de doble seguimiento que proporcio-

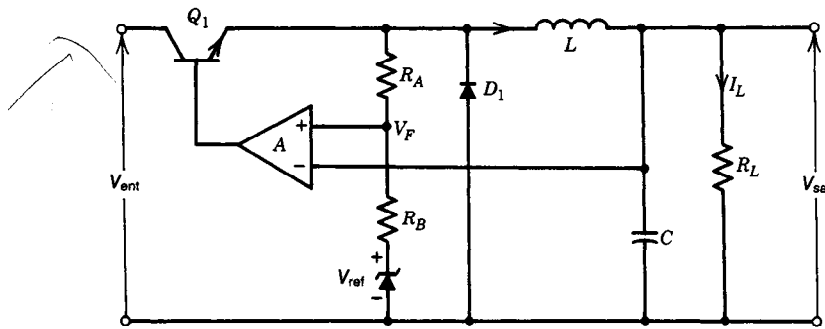


Fig. 27-13. Tipo básico de regulador de voltaje conmutativo.

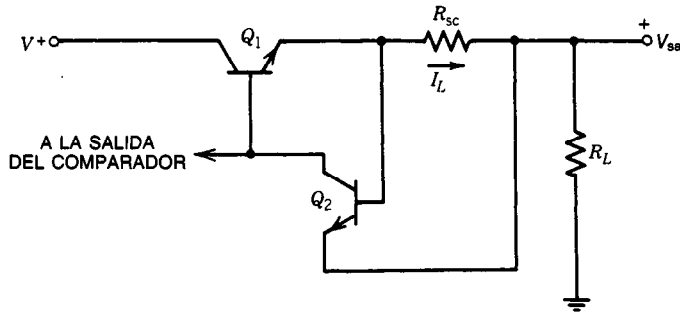


Fig. 27-14. Regulador de voltaje con limitación de corriente.

nan ambos voltajes regulados positivo y negativo que pueden ser variados (ajustados) para obtener la salida deseada.

Los reguladores de voltaje de salida fija (reguladores de tres terminales) son adecuados cuando pueden utilizarse voltajes de salida estándar. Tienen una exactitud de salida de $\pm 4\%$ y entregan desde 0.5 hasta varios amperes. Estos reguladores requieren un número mínimo de componentes, y pueden producir salidas variables a niveles de potencia más altos con la adición de componentes externos.

Los circuitos reguladores de voltaje de CI se describen en esta sección y se utiliza el $\mu A723$ en los ejemplos ilustrativos.

La hoja de datos del $\mu A723$ se presenta en el apéndice final de este capítulo.

27.5.1 Reguladores de voltaje positivo

Un regulador básico de esta clase produce una salida regulada que es positiva con respecto a tierra. Tal dispositivo se muestra en la figura 27-15. Generalmente los valores de R_A y R_B establecen una relación de división del voltaje de salida con respecto al voltaje de referencia. Las ecuaciones básicas que rigen los valores de R_A y R_B y otros parámetros son como sigue:

1. Para una deriva térmica mínima se elige:

$$R_C = R_A \parallel R_B \quad (27-25)$$

R_C puede eliminarse colocando en cortocircuito V_{ref} y las terminales NO INV para minimizar el número de componentes.

2. Limitación de corriente:

$$I_{sc} = \frac{V_{detec}}{R_{sc}} \approx \frac{0.65}{R_{sc}} \quad (27-26)$$

3. Voltaje de salida:

$$V_{sal} = \left(1 + \frac{R_A}{R_B}\right) V_{ref} \quad \text{para la fig. 27-15a} \quad (27-27)$$

$$V_{sal} = \left(1 + \frac{R_A}{R_B}\right)^{-1} V_{ref} \quad \text{para la fig. 27-15b} \quad (27-28)$$

donde $V_{ref} \cong 7.15$ V (valor típico).

Supóngase que ha de diseñarse un regulador de voltaje con voltaje de salida $V_{sal} = 5$ V. La corriente se limitará a $I_{sc} = 100$ mA. El voltaje de entrada no regulado es $V_{ent} = 30$ V (V_{ent} puede ser hasta de 40 V para el equipo $\mu A723$).

Los valores de R_A y R_B deben ser tales que R_A (y R_B) ≤ 15 k Ω , de modo que V_{ref} no tenga carga apreciable.

Dado que es posible extraer una corriente de por lo menos 5 mA de V_{ref} , un consumo excesivo de corriente provocará una regulación deficiente con V_{ent} bajo y una elevada disipación con V_{ent} alto, lo cual es indesea-

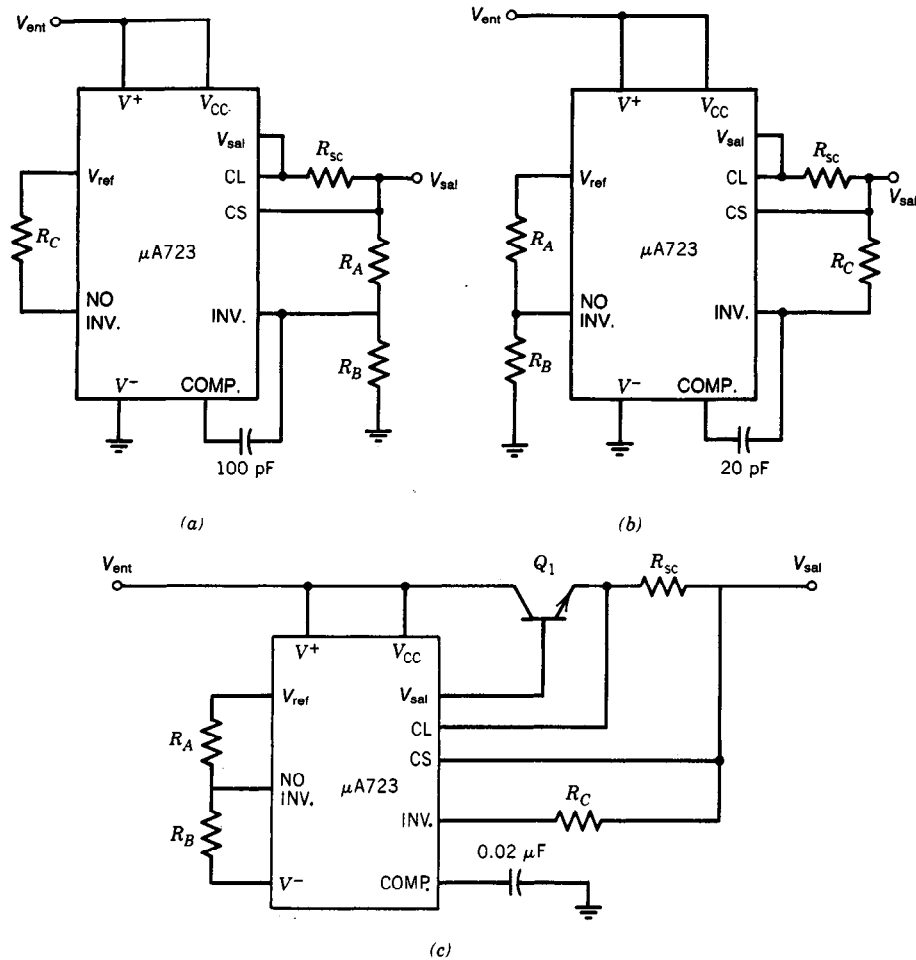


Fig. 27-15. Diversos reguladores de voltaje positivo que usan el $\mu A723$: a) regulador de alto voltaje básico, $7 \text{ V} < V_{sal} < 37 \text{ V}$; b) regulador de bajo voltaje básico, $2 \text{ V} < V_{sal} < 7 \text{ V}$; c) regulador de voltaje básico de $+5 \text{ V}$, 5 A .

ble. Seleccionando $R_B = 10 \text{ k}\Omega$, la ecuación 27-28 produce un valor de $R_A \cong 4 \text{ k}\Omega$ ($V_{ref} = 7.15 \text{ V}$, $V_{sal} = 5 \text{ V}$). Aplicando la ecuación 27-25 se obtiene $R = 4 \text{ k}\Omega \parallel 10 \text{ k}\Omega = 2.9 \text{ k}\Omega$. Utilizando la ecuación 27-26 se obtiene $R_{sc} = 0.65/0.1 = 6.5 \text{ }\Omega$.

27.5.2 Reguladores de voltaje negativo

Un regulador de esta clase produce una salida regulada que es negativa con respecto a tierra. Tal dispositivo se muestra en la figura 27-16.

En esta configuración se hace uso no sólo del V_{ref} , sino también de un diodo Zener interno de 6.2 V . A diferencia de lo que ocurre en los reguladores positivos, en los reguladores negativos se invierten las entradas de inversión y no inversión, y el transistor de paso externo Q_1 actúa como un seguidor de emisor con corriente de nivel a partir de V_{sal} . Este hecho proporciona excelente regulación, puesto que el regulador es

activado por su propia salida. En este caso, la regulación es controlada por h_{FE} de Q_1 y la regulación de carga del CI.

El resistor R_E debe ser de valor suficiente para impulsar la corriente de carga máxima requerida a través de Q_1 a V_{ent} (mín). Sin embargo, el valor de R_E debe limitar a 10 mA la corriente que pasa por el diodo Zener [para carga mínima y V_{ent} (máx)]. Esto impone una restricción en el límite inferior del h_{FE} de Q_1 . Si se requiere corriente alta, Q_1 puede reemplazarse por un dispositivo Darlington.

Un inconveniente de este circuito consiste en su incapacidad de proporcionar un voltaje de salida menor que 9 V .

El voltaje de salida del regulador de la figura 27-16 es:

$$V_{sal} = -V_{ref} \cdot \frac{R_C(R_A + R_B)}{R_A(R_C + R_D)} \quad (27-29)$$

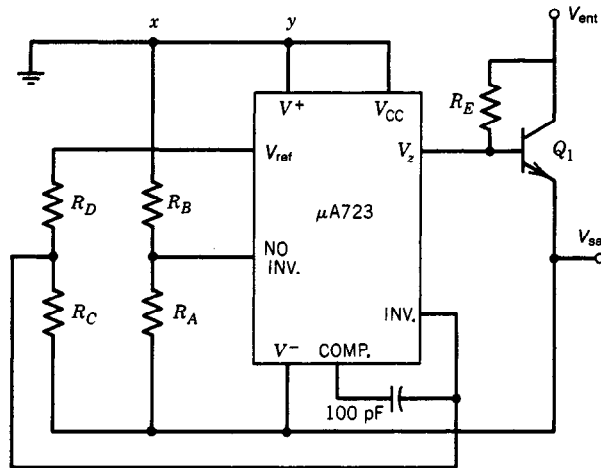


Fig. 27-16. Regulador de voltaje negativo.

En el caso de voltajes de salida negativos menores que 9 V, las terminales $V+$ y V_{CC} deben conectarse a un suministro positivo tal que el voltaje entre $V+$ y $V-$ sea mayor de 9 V. Además, debe eliminarse la conexión entre x y y . Las entradas para el amplificador interno nunca deben ser más positivas que V_{sal} . Como V_{ref} es aproximadamente de 7.2 V, debe dividirse a un valor menor que 5 V. Si $R_C = R_D$, la entrada a la terminal de inversión será de 3.6 V y, por tanto, será satisfactoria.

Compensación de frecuencia

La estabilidad de un regulador de voltaje puede asegurarse en dos etapas. Como primer paso se debe establecer el funcionamiento adecuado con CA y CD de las etapas de ganancia internas (generalmente ganancia muy alta) y de los dispositivos activos externos (si se utilizan).

Un segundo paso consiste en proporcionar la compensación necesaria empleando técnicas normales de amp op.

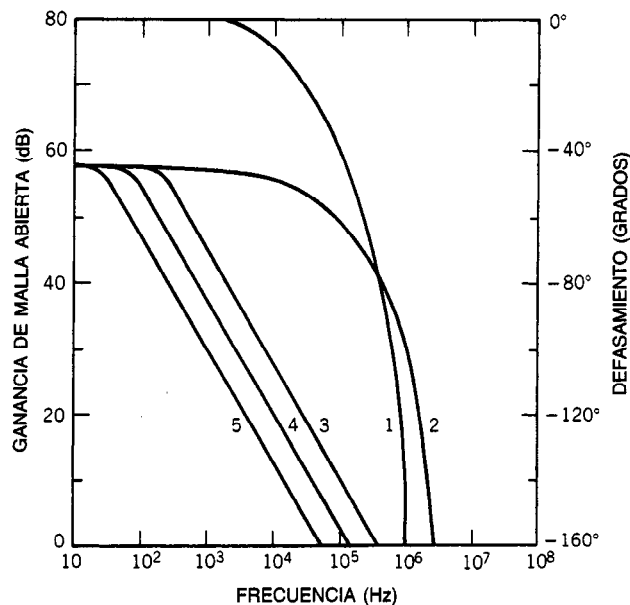


Fig. 27-17. Respuestas de ganancia de voltaje en función de la frecuencia de defasamiento de malla abierta del regulador de voltaje de precisión $\mu A723$. La curva 1 es para defasamiento de malla abierta; la curva 2, para ganancia de voltaje de malla abierta; las curvas 3, 4 y 5, para ganancia con compensación a común de 5, 10 y 20 nF, respectivamente.

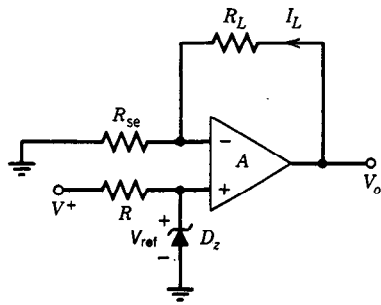


Fig. 27-18. Regulador de corriente no inversor básico.

Un caso que sirve de ejemplo es el $\mu A723$, aunque el análisis puede utilizarse también para otros dispositivos. En la figura 27-17 se ilustra la relación de defasamiento y ganancia de voltaje (ambos de malla abierta) en función de la frecuencia en la etapa de ganancia de voltaje del $\mu A723$. En la curva 1 se muestra un mayor grado de defasamiento partiendo desde aproximadamente 10 kHz. Esto se debe en su mayor parte a la caída beta (a altas frecuencias) en la etapa de salida del amplificador. La curva 2 es la ganancia de voltaje de malla abierta correspondiente. Esto demuestra que la compensación de frecuencia externa es necesaria para la estabilidad, independientemente de si se emplean dispositivos activos externos.

Para la compensación de frecuencia a ganancia unitaria se recomienda utilizar ya sea un capacitor de

5 nF, conectado desde la terminal de compensación hasta la terminal V-, o un capacitor de 20 pF desde la terminal de compensación hasta la entrada de inversión. Si la compensación se realiza utilizando el capacitor de 20 pF, es importante que la entrada de inversión se aisle del resto del circuito mediante alguna independencia.

Cuando han de utilizarse dispositivos externos de paso en serie, se debe considerar su ancho de banda de 3 dB, puesto que estos dispositivos generalmente tienen un ancho de banda menor que el del $\mu A723$.

27.5.3 Reguladores de corriente

En la figura 27-18 se muestra un circuito regulador de corriente en el que se utiliza un amp op como elemento de control. El circuito es semejante al del regulador de voltaje básico. Realmente, con un valor fijo de R_L no hay diferencia. En lo que difieren principalmente es que en un regulador de corriente lo que se mantiene constante es más bien la corriente y no el voltaje.

Por ejemplo, si V_{ref} y R_{se} son fijos, la corriente que pasa por R_L (resistencia de carga) y por R_{se} (resistencia de detección) permanece constante y está dada por:

$$I_L = \frac{V_{ref}}{R_{sc}} \quad (27-30)$$

La expresión se cumple independientemente del valor de R_L , puesto que el amp op es ideal. De esta forma se logra la regulación de la corriente en la carga.

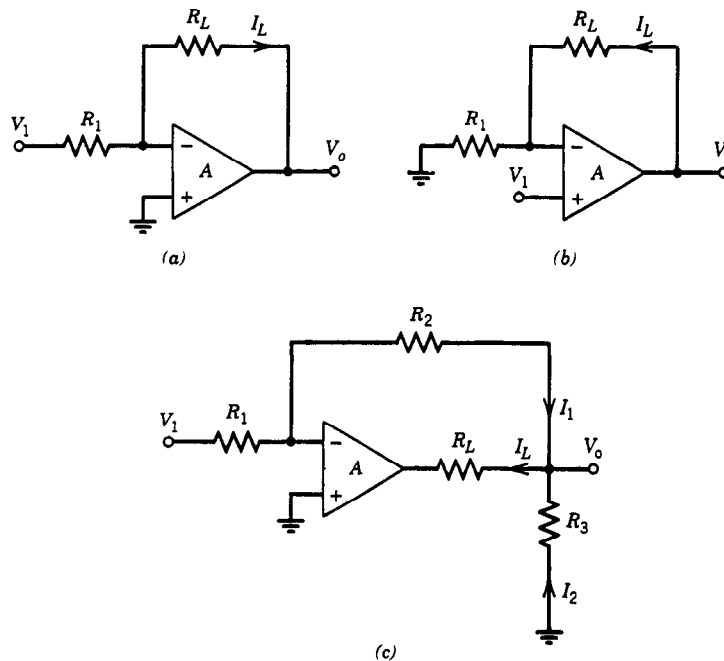


Fig. 27-19. Circuitos convertidores de voltaje a corriente: a) configuración de inversión, $I_L = V_1/R_1$; b) configuración de no inversión, $I_L = V_1/R_1$; c) amplificador de corriente con inversión, $I_L = (1 + R_2/R_3)(V_1/R_1)$.

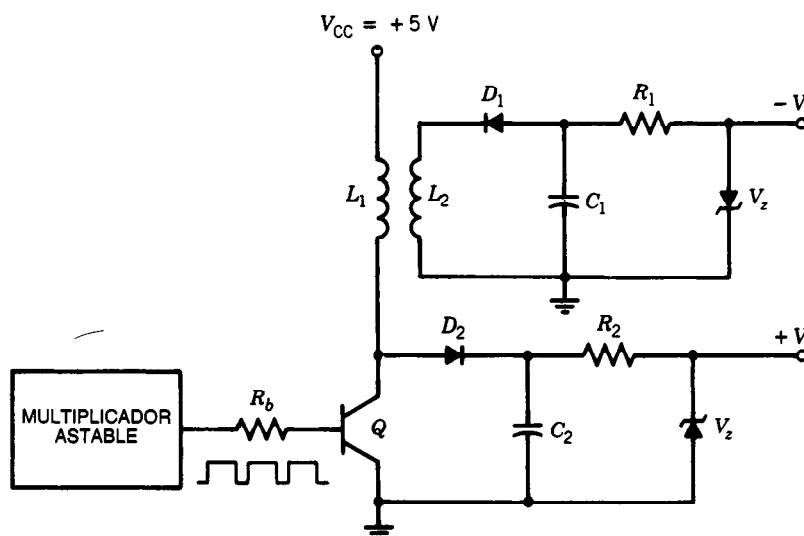


Fig. 27-20. Convertidor dual de voltaje de CD a CD.

27.5.4 Fuente de corriente controlada por voltaje (VCCS)

Algunas veces es útil la capacidad de convertir una señal de voltaje en una corriente proporcional de salida. Esto puede lograrse reemplazando V_{ref} de la figura 27-18 por un voltaje variable. Como se ve en la ecuación 27-30, la sensibilidad de la conversión de voltaje a corriente es inversamente proporcional a la resistencia de detección R_{se} . Por consiguiente, cuando se requiere una alta exactitud de corriente de carga, esta resistencia debe ser de un tipo de precisión.

En la figura 27-19 se muestran circuitos convertidores de voltaje a corriente básicos con carga flotante (es decir, ninguna terminal de la carga está a tierra). En la misma se indica la corriente que circula por la carga en cada circuito. \rightarrow f/w

27.5.5 Convertidores de CD a CD

Muchos circuitos electrónicos se diseñan utilizando amplificadores operacionales que requieren $+15\text{ V}$ y -15 V , y otros circuitos integrados en los que son necesarios 5 V . En tales casos, pueden obtenerse $\pm 15\text{ V}$ mediante un convertidor de tipo "de CD a CD". Es posible emplear el circuito que se muestra en la figura 27-20 para convertir 5 V de CD a $\pm 15\text{ V}$. El tren de pulsos del multivibrador estable enciende y apaga el transistor. En el momento en que el transistor se apaga, se desarrolla en el colector Q un pico de voltaje de aproximadamente cuatro a cinco veces $V_{CC} = +5\text{ V}$. Este voltaje es rectificado por el diodo D_2 , filtrado por el dispositivo RC formado por R_2 y C_2 , y regulado por el diodo Zener con $V_z = V$. Simultáneamente, un pico de voltaje negativo aparece en L_2 . Este voltaje también es rectificado por D_1 , filtrado por R_1 y C_1 , y regulado para obtener $-V$ volts. Aunque este circuito (como se ilustra) sólo proporciona

una corriente de aproximadamente 10 mA , puede llevarse al nivel deseado utilizando una amplificación de corriente. Este circuito produce voltajes más altos que el voltaje de CD disponible. También es posible obtener voltajes menores que el citado voltaje de CD utilizando reguladores de voltaje en serie (ya descritos).

En las publicaciones técnicas puede encontrarse una variedad de estos circuitos. Además, la información que los fabricantes proporcionan incluye circuitos que sirven para ambos objetivos.

LIBROS Y REVISTAS

- P. M. Chirlian, *Electronic Circuits, Physical Principles, Analysis and Design*, McGraw-Hill, Nueva York.
- P. M. Chirlian, *Analysis and Design of Integrated Electronic Circuits*, Harper & Row, Nueva York.
- D. J. Corner, *Modern Electronic Circuit Design*, Addison-Wesley, Reading, MA.
- J. J. Corning, *Transistor Circuit Analysis*, Prentice-Hall, Englewood Cliffs, NJ.
- C. A. Holt, *Electronic Circuits, Digital and Analog*, Wiley, Nueva York.
- J. Millman y C. C. Halhlias, *Electronic Devices and Circuits*, McGraw-Hill, Nueva York.
- H. H. Shilling, *Electrical Networks*, Wiley, Nueva York.
- J. D. Spencer y D. E. Pippenger, *The Voltage Regulator Handbook*, Texas Instruments, Inc., Dallas, TX.
- M. B. Stout, "Analysis of Rectifier Circuits", *Elec. Eng.* 54:977-984.
- *Voltage Regulator Handbook*, National Semiconductor Co., Santa Clara, CA.
- E. C. Wilson y R. T. Windecker, "CD Regulated Power Supply Design", *Sol. State J.* 2(11):37-46.

APÉNDICE 27.1. REGULADOR DE VOLTAJE DE PRECISIÓN $\mu A723$

Descripción

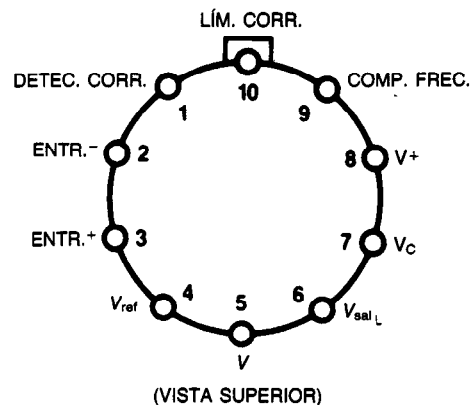
El $\mu A723$ es un regulador de voltaje monolítico que se construye utilizando el proceso epitaxial Fairchild Planar. El dispositivo consta de un amplificador de referencia compensado en temperatura, un amplificador de error, un transistor de potencia de paso en serie y circuitos para limitación de corriente. Pueden utilizarse elementos de paso NPN o PNP extra en el caso de corrientes de salida que excedan de 150 mA. Existe la posibilidad de limitación ajustable de corriente y bloqueo remoto. Además de lo anterior, el dispositivo presenta bajo consumo de corriente en posición "de reserva", baja deriva térmica y elevado rechazo de ondulación. El $\mu A723$ está ideado para uso con fuentes positivas o negativas como regulador en serie, en derivación, conmutativo o flotante. Entre las aplicaciones se incluyen fuentes de alimentación para laboratorio, reguladores de aislamiento para amplificadores de datos de bajo nivel, reguladores de tarjetas lógicas, pequeñas fuentes de alimentación para instrumentos, sistemas aeronáuticos y otros suministros de alimentación para circuitos lineales y digitales.

- Operación como fuente positiva o negativa
- Operación en serie, en derivación, conmutativa o flotante
- Regulación de carga y voltaje en línea de 0.01%
- Voltaje de salida ajustable de 2 a 37 V
- Corrientes de salida hasta de 150 mA sin transistor de paso externo

Capacidades nominales máximas absolutas

Voltaje pulsátil de V_+ a V_- , (50 ms) ($\mu A723$)	50 V
Voltaje continuo de V_+ a V_-	40 V
Voltaje de entrada/salida diferencial	40 V
Voltaje de entrada diferencial	± 5 V
Voltaje entre entrada de no inversión y V_-	+ 8V
Corriente de V_Z	25 mA
Corriente de V_{REF}	15 mA
Disipación de potencia interna*	
Metal	800 mW
DIP	1000 mW
Intervalo de temperatura de almacenamiento	-65°C a $+150^\circ\text{C}$
Intervalo de temperatura de operación	
Militar ($\mu A723$)	-55°C a $+125^\circ\text{C}$
Comercial ($\mu A723C$)	0°C a $+70^\circ\text{C}$
Temperatura de las puntas de contacto (al soldar)	
Metal, DIP de cerámica (60 s)	300 $^\circ\text{C}$
DIP moldeado (10 s)	260 $^\circ\text{C}$

Diagrama de conexiones. Metal, con 10 puntas

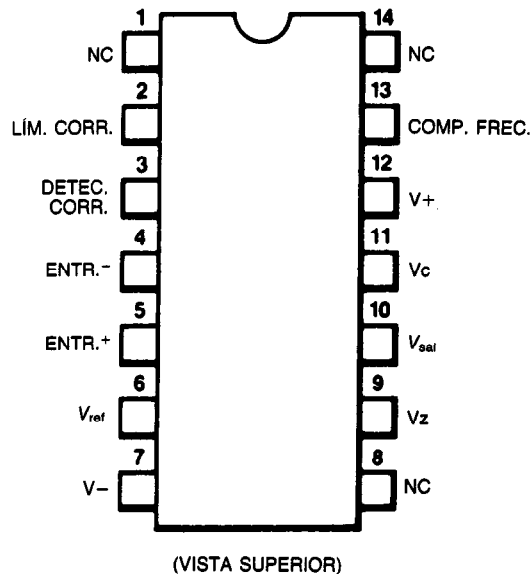


LA PUNTA 5 SE CONECTA A LA CUBIERTA.

Otras informaciones

Tipo	Encapsulado	Código	Pieza núm.
$\mu A723$	Metal	5X	$\mu A723HM$
$\mu A723C$	Metal	5X	$\mu A723HC$

Diagrama de conexiones de una DIP con 14 puntas

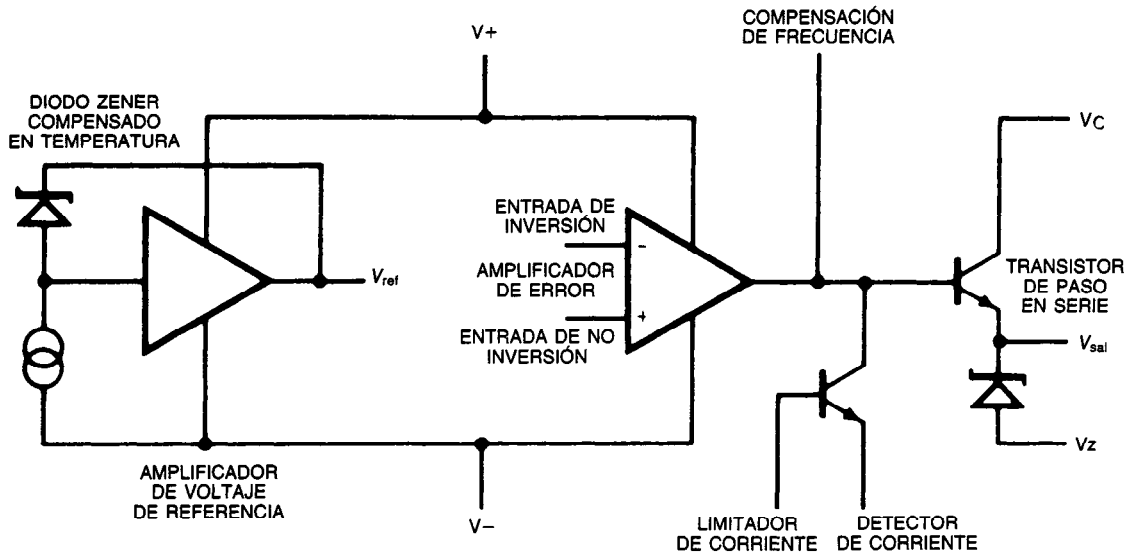


Otras informaciones

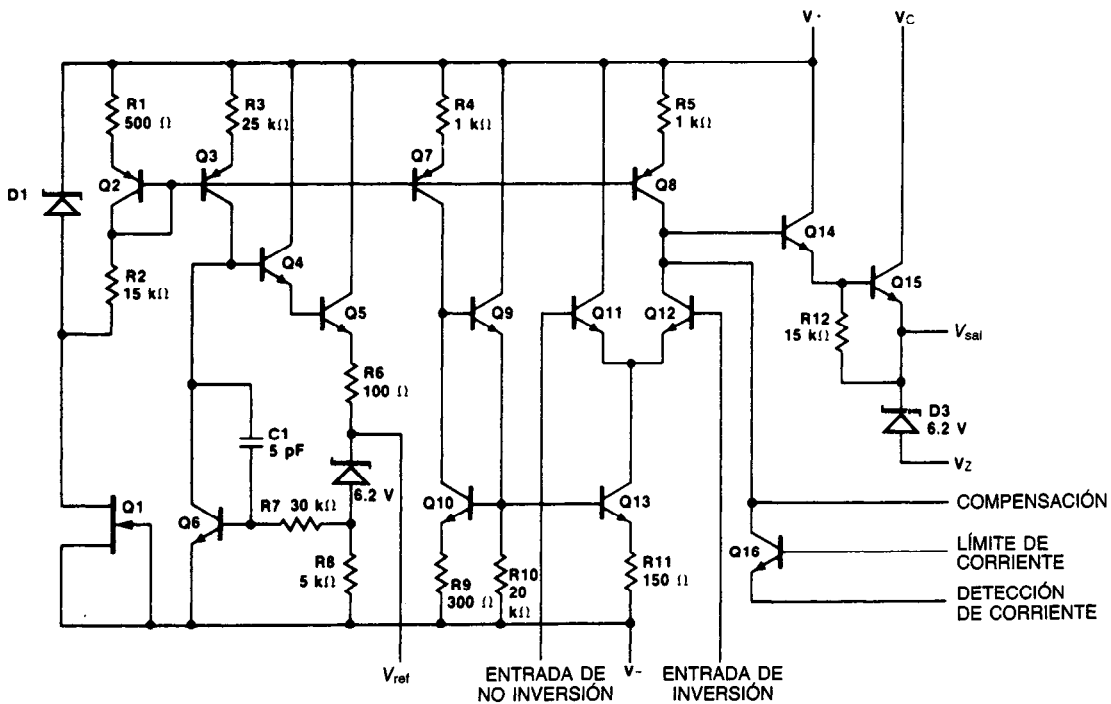
Tipo	Encapsulado	Código	Pieza núm.
$\mu A723$	DIP de cerámica	6B	$\mu A723DM$
$\mu A723C$	DIP de cerámica	6B	$\mu A723DC$
$\mu A723C$	DIP moldeada	9B	$\mu A723PC$

*Véanse las notas de las páginas siguientes.

DIAGRAMA DE BLOQUES



CIRCUITO EQUIVALENTE



CARACTERÍSTICAS ELÉCTRICAS DEL $\mu A723$

Característica	Condición	Mín	Tipo	Máx	Unidad
Regulación de voltaje de línea	$V_{ENT} = 12 \text{ V a } V_{ENT} = 15 \text{ V}$		0.01	0.1	% V_O
	$V_{ENT} = 12 \text{ V a } V_{ENT} = 40 \text{ V}$		0.02	0.2	% V_O
	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, $V_{ENT} = 12 \text{ V}$ a $V_{ENT} = 15 \text{ V}$			0.3	% V_O
Regulación de carga	$I_L = 1 \text{ mA a } I_L = 50 \text{ mA}$		0.03	0.15	% V_O
	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, $I_L = 1 \text{ mA}$ a $I_L = 50 \text{ mA}$			0.6	% V_O
Rechazo de ondulación	$f = 50 \text{ Hz a } 10 \text{ kHz}$		74		dB
	$f = 50 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		86		dB
Coeficiente térmico promedio del voltaje de salida	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.002	0.015	%/ $^\circ\text{C}$
Límite de corriente de cortocircuito	$R_{SC} = 10 \Omega$ $V_O = 0$		65		mA
Voltaje de referencia	$I_{REF} = 0.1 \text{ mA}$	6.95	7.15	7.35	V
Cambio del voltaje de referencia con carga	$I_{REF} = 0.1 \text{ mA a } 5 \text{ mA}$			20	mV
Voltaje de ruido de salida	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 0$		20		μV_{rms}
	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		2.5		μV_{rms}
Estabilidad a largo plazo			0.1		%/1000 h
Consumo de corriente en posición de reserva	$I_L = 0$, $V_{ENT} = 30 \text{ V}$		2.3	3.5	mA
Intervalo de voltajes de entrada		9.5		40	V
Intervalo de voltajes de salida		2.0		37	V
Voltaje diferencial de entrada/salida		3.0		38	V

$T_A = 25^\circ\text{C}$, $V_{ENT} = V_+ = V_C = 12 \text{ V}$, $V_- = 0$, $V_{SAL} = 5 \text{ V}$, $I_L = 1 \text{ mA}$, $R_{SC} = 0$, $C_1 = 100 \text{ pF}$, $C_{REF} = 0$, a menos que se especifique otra cosa. La impedancia del divisor vista desde el amplificador de error $\leq 10 \text{ k}\Omega$, y se conecta como se ve en la figura 1. Las especificaciones de regulación de carga y voltaje de línea se dan para la condición de temperatura constante de la pastilla. Las derivas térmicas deben considerarse por separado para condiciones de alta disipación.

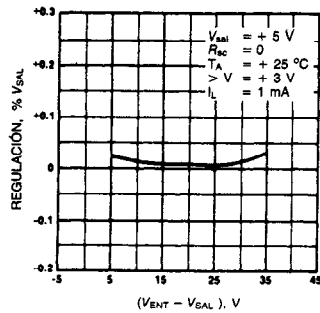
CARACTERÍSTICAS ELÉCTRICAS DEL $\mu A723C$

Característica	Condición	Mín	Tipo	Máx	Unidad
Regulación de voltaje de línea	$V_{ENT} = 12 \text{ V a } V_{ENT} = 15 \text{ V}$		0.01	0.1	% V_O
	$V_{ENT} = 12 \text{ V a } V_{ENT} = 40 \text{ V}$		0.1	0.5	% V_O
	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, $V_{ENT} = 12 \text{ V}$ a $V_{ENT} = 15 \text{ V}$			0.3	% V_O
Regulación de carga	$I_L = 1 \text{ mA a } I_L = 50 \text{ mA}$		0.03	0.2	% V_O
	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, $I_L = 1 \text{ mA}$ a $I_L = 50 \text{ mA}$			0.6	% V_O
Rechazo de ondulación	$f = 50 \text{ Hz a } 10 \text{ kHz}$		74		dB
	$f = 50 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		86		dB
Coeficiente térmico promedio del voltaje de salida	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		0.003	0.015	%/ $^\circ\text{C}$
Límite de corriente de cortocircuito	$R_{SC} = 10 \Omega$ $V_O = 0$		65		mA
Voltaje de referencia	$I_{REF} = 0.1 \text{ mA}$	6.80	7.15	7.50	V
Cambio del voltaje de referencia con carga	$I_{REF} = 0.1 \text{ mA a } 5 \text{ mA}$			20	mV
Voltaje de ruido de salida	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 0$		20		μV_{rms}
	$BW = 100 \text{ Hz a } 10 \text{ kHz}$, $C_{REF} = 5 \mu\text{F}$		2.5		μV_{rms}
Estabilidad a largo plazo			0.1		%/1000 h
Consumo de corriente en posición de reserva	$I_L = 0$, $V_{ENT} = 30 \text{ V}$		2.3	4.0	mA
Intervalo de voltajes de entrada		9.5		40	V
Intervalo de voltajes de salida		2.0		37	V
Voltaje diferencial de entrada/salida		3.0		38	V

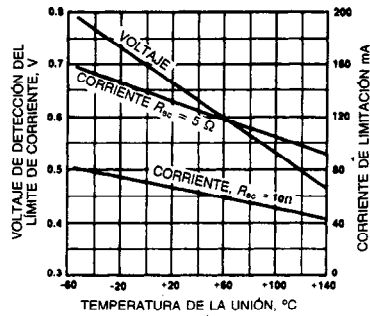
$T_A = 25^\circ\text{C}$, $V_{ENT} = V_+ = V_C = 12 \text{ V}$, $V_- = 0$, $V_{SAL} = 5 \text{ V}$, $I_L = 1 \text{ mA}$, $R_{SC} = 0$, $C_1 = 100 \text{ pF}$, $C_{REF} = 0$, a menos que se especifique otra cosa. La impedancia del divisor vista desde el amplificador de error $\leq 10 \text{ k}\Omega$, y se conecta como se ve en la figura 1. Las especificaciones de regulación de carga y voltaje de línea se dan para la condición de temperatura constante de la pastilla. Las derivas térmicas deben considerarse por separado para condiciones de alta disipación.

CURVAS DE RENDIMIENTO TÍPICO PARA EL μ A723 Y EL μ A723C

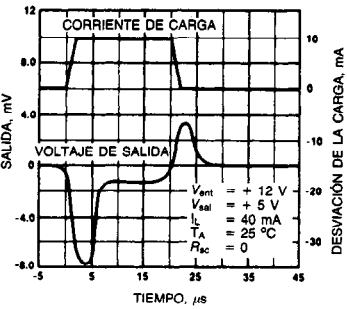
REGULACIÓN DE VOLTAJE DE LÍNEA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



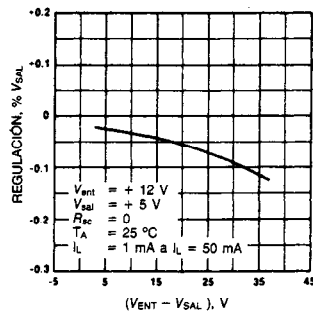
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE COMO FUNCIÓN DE LA TEMPERATURA DE LA UNIÓN



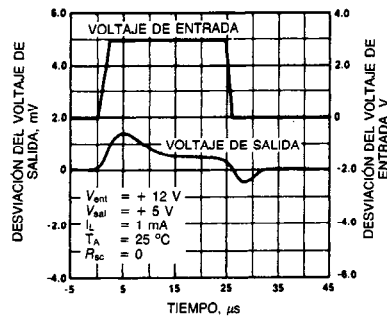
RESPUESTA TRANSITORIA DE CARGA



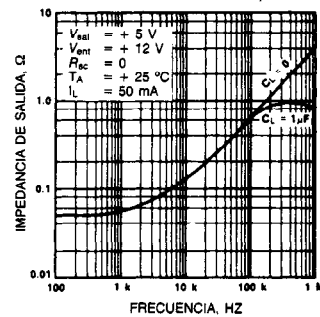
REGULACIÓN DE LA CARGA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



RESPUESTA TRANSITORIA DE VOLTAJE DE LÍNEA

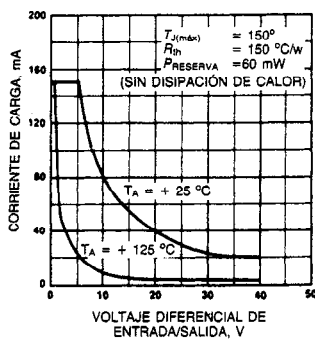


IMPEDANCIA DE SALIDA COMO FUNCIÓN DE LA FRECUENCIA

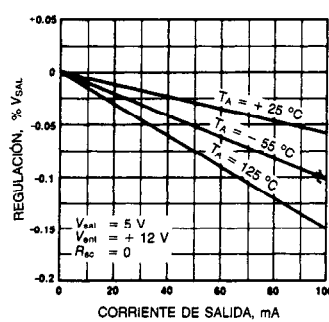


CURVAS DE RENDIMIENTO TÍPICO PARA EL μ A723

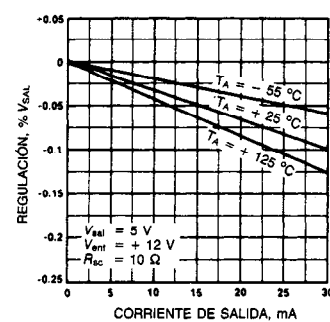
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA SIN LIMITACIÓN DE CORRIENTE

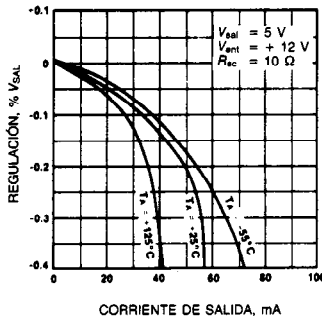


CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE CORRIENTE

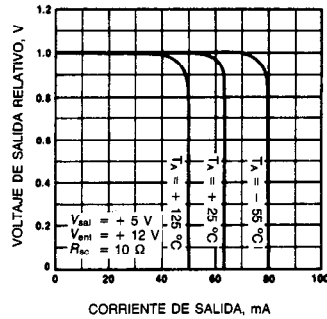


CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723$ Y EL $\mu A723C$ (CONTINUACIÓN)CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723$ (cont.)

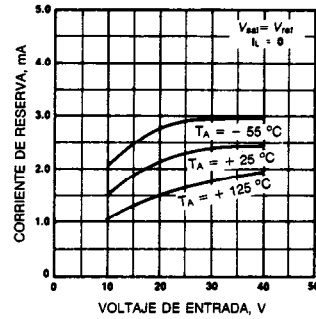
CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE CORRIENTE



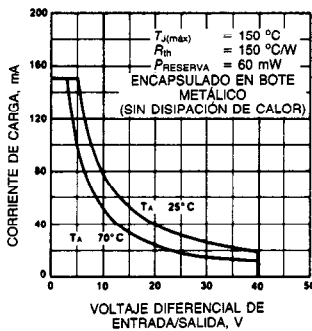
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE



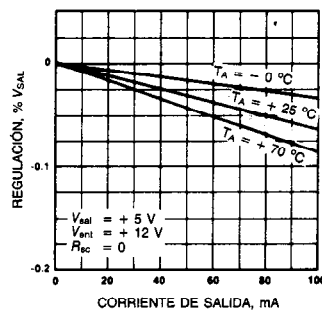
CONSUMO DE CORRIENTE EN POSICIÓN DE RESERVA COMO FUNCIÓN DEL VOLTAJE DE ENTRADA

CURVAS DE RENDIMIENTO TÍPICO PARA EL $\mu A723C$

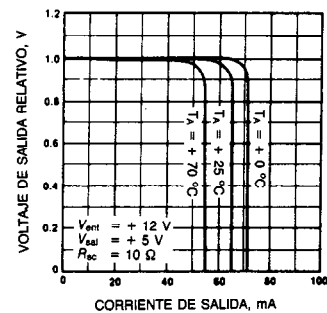
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



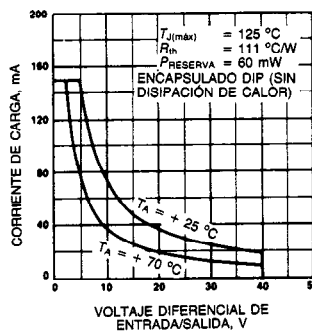
CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA SIN LIMITACIÓN DE CORRIENTE



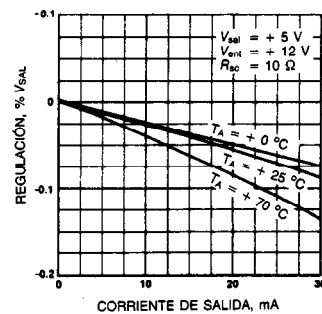
CARACTERÍSTICAS DE LIMITACIÓN DE LA CORRIENTE



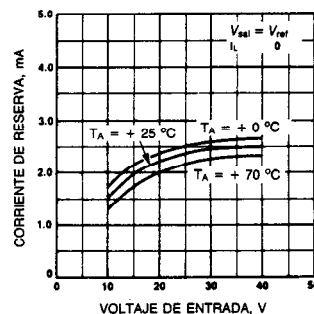
CORRIENTE DE CARGA MÁXIMA COMO FUNCIÓN DEL VOLTAJE DIFERENCIAL DE ENTRADA/SALIDA



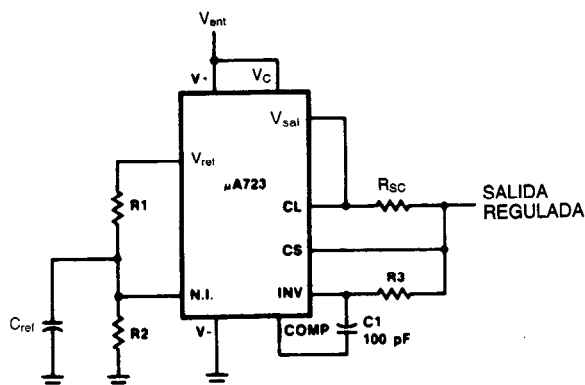
CARACTERÍSTICAS DE REGULACIÓN DE LA CARGA CON LIMITACIÓN DE LA CORRIENTE



CONSUMO DE CORRIENTE EN POSICIÓN DE RESERVA COMO FUNCIÓN DEL VOLTAJE DE ENTRADA



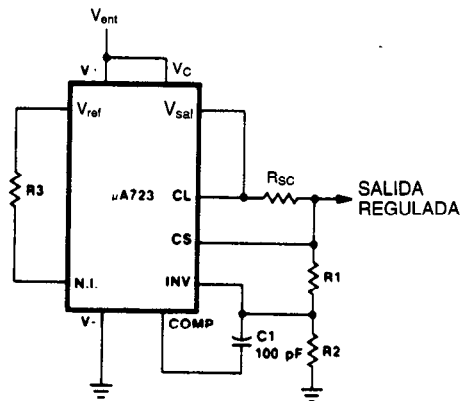
APLICACIONES TÍPICAS

FIG. 1. REGULADOR DE BAJO VOLTAJE BÁSICO
($V_{SAL} = 2 \text{ A } 7 \text{ V}$)

Rendimiento típico
 Voltaje de salida regulado 5 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 0.5 mV
 Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 1.5 mV

Nota:

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \text{ para la mínima deriva térmica}$$

FIG. 2. REGULADOR DE ALTO VOLTAJE BÁSICO
($V_{SAL} = 7 \text{ A } 37 \text{ V}$)

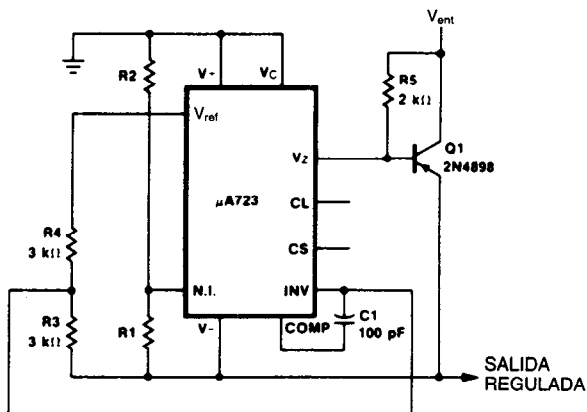
Rendimiento típico
 Voltaje de salida regulado 15 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1.5 mV
 Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 4.5 mV

Nota:

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \text{ para la mínima deriva térmica}$$

R_3 puede eliminarse para el cálculo del componente mínimo

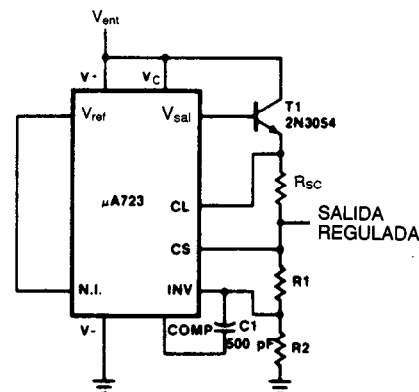
FIG. 3. REGULADOR DE VOLTAJE NEGATIVO



Rendimiento típico
 Voltaje de salida regulado -15 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1 mV
 Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 2 mV

Notas:

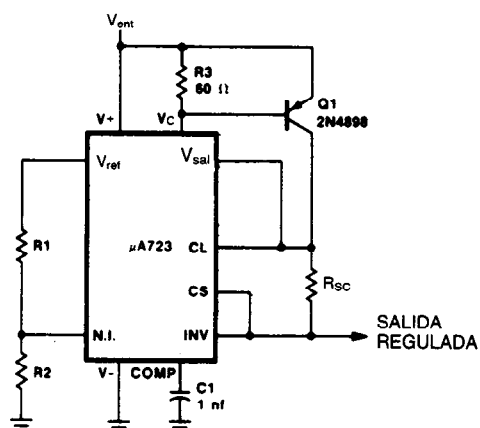
1. Las figuras entre paréntesis pueden usarse si la división de R_1/R_2 se coloca en el lado opuesto del amplificador de error.
2. Reemplazar R_1/R_2 en las figuras cuya división se muestra en la figura 8.

FIG. 4. REGULADOR DE VOLTAJE POSITIVO
(TRANSISTOR DE PASO NPN EXTERNO)

Rendimiento típico
 Voltaje de salida regulado +15 V
 Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$) 1.5 mV
 Regulación de la carga ($\Delta I_L = 50 \text{ mA}$) 15 mV

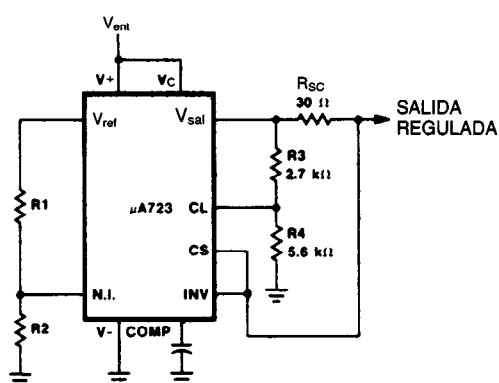
3. $V+$ debe conectarse a un suministro de +3V o más.
4. Existen aplicaciones para metal cuando se requiere V_Z , un diodo Zener externo de 6.2 V debe conectarse en serie con V_{sal} .

APLICACIONES TÍPICAS (CONTINUACIÓN)

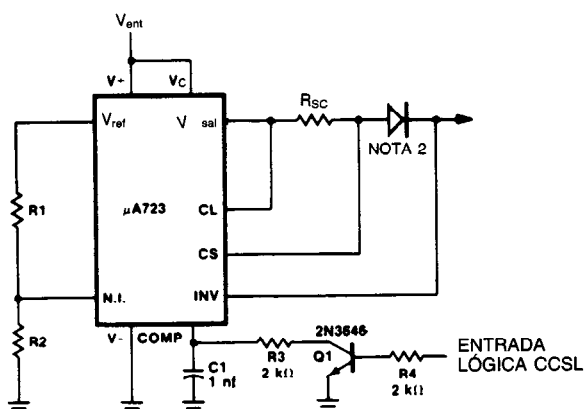
FIG. 5. REGULADOR DE VOLTAJE POSITIVO
(TRANSISTOR DE PASO PNP EXTERNO)

Rendimiento típico	
Voltaje de salida regulado	+ 5 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$)	0.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$)	5 mV

FIG. 6. LIMITACIÓN AUTOMÁTICA DE CORRIENTE



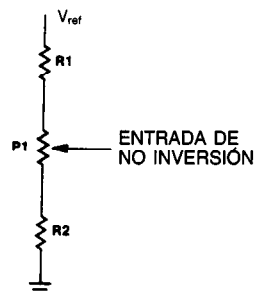
Rendimiento típico	
Voltaje de salida regulado	+ 5 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$)	0.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$)	1 mV
Corriente de cortocircuito	20 mA

FIG. 7. REGULADOR REMOTO DE BLOQUEO
APAGADO CON LIMITACIÓN DE CORRIENTE**Nota:**

La corriente límite del transistor puede usarse en caso de bloqueo si no se requiere limitación de corriente; es decir, si $V_{sal} > 10 \text{ V}$.

Rendimiento típico	
Voltaje de salida regulado	+ 5 V
Regulación de voltaje de línea ($\Delta V_{ent} = 3 \text{ V}$)	0.5 mV
Regulación de la carga ($\Delta I_L = 50 \text{ mA}$)	1.5 mV

FIG. 8. AJUSTE DEL VOLTAJE DE SALIDA



Reproducido con autorización de Fairchild Camera and Instrument Corporation.

SEXTA PARTE

Circuitos digitales

CAPÍTULO 28

Compuertas

Peter Graham

Florida Atlantic University
Boca Raton, Florida

- 28.1** Introducción
 - 28.2** Símbolos de las compuertas
 - 28.3** Variaciones de compuertas disponibles
 - 28.3.1 Compuertas lógicas interconectadas
 - 28.3.2 Compuertas lógicas de tres estados
 - 28.3.3 Compuertas disparadoras de Schmitt
 - 28.3.4 Compuertas expansibles
 - 28.4** Parámetros de especificación de compuertas
 - 28.5** Compuertas de transistores bipolares
 - 28.5.1 Lógica de transistor-transistor (TTL)
 - 28.5.2 Lógica acoplada por el emisor (ECL)
 - 28.6** Lógica de semiconductores de metal y óxido complementarios (CMOS)
 - 28.6.1 Consideraciones del diseño de CMOS
 - 28.7** Elección de una familia de lógica
 - 28.8** Lógica integrada en inyección (IIL)
 - 28.9** Dispositivos acoplados por la carga (CCD)
-

28.1 INTRODUCCIÓN

En el capítulo 6 se presentó el álgebra booleana y su aplicación al diseño lógico, incluyendo la formulación y simplificación de funciones de conmutación. En este capítulo el interés se centra en la implementación de dichas funciones mediante compuertas electrónicas. Aquí se presentan las tablas de verdad y símbolos para las compuertas más comunes junto con las introducciones descriptivas de variaciones tales como "tres estados", "circuito activador o disparador de Schmitt" y "colector abierto". Se incluyen definiciones de parámetros de especificación de compuertas para facilitar la comparación de compuertas manufacturadas con diversas tecnologías, como las de lógica de transistor-transistor (TTL, de *transistor-transistor logic*), lógica acoplada por el emisor (ECL, de *emitter-coupled logic*) y lógica de semiconductores de metal y óxido complementarios (CMOS, de *complementary metal oxide semiconductor*). Se analizan los circuitos básicos de estas tecnologías y se hacen algunas recomendaciones relativas a su elección y aplicación. El capítulo finaliza con una breve introducción a la lógica integrada en inyección (IIL, de *integrated injection logic*) y los dispositivos acoplados a la carga (CCD, de *charge-coupled devices*).

28.2 SÍMBOLOS DE LAS COMPUERTAS

Las piedras angulares de las computadoras digitales son unos circuitos electrónicos cuyos niveles de voltaje de entrada y salida sólo pueden tener dos valores posibles, uno correspondiente al 0 lógico y el otro al 1 lógico. Los más simples de estos circuitos, cuyos niveles de voltaje de salida se relacionan con los niveles de entrada por medio de las funciones lógicas AND, OR e INVERT, se denominan compuertas. Se puede decir que aun los circuitos digitales más complejos son, en su mayor parte, interconexiones de circuitos de compuertas.

Las tres funciones básicas (AND, OR e INVERT) se representan gráficamente por medio de los símbolos en la figura 28-1. Se incluyen las tablas de verdad de las operaciones para tener una referencia directa. (Véanse en el capítulo 6 los detalles del álgebra booleana.) Si bien las ecuaciones de la figura 28-1 comprenden las tres funciones lógicas básicas, las compuertas electrónicas realizan con mayor facilidad las operaciones combinadas NAND y NOR (fig. 28-2).

Es una práctica común sustituir el símbolo de inversión por un pequeño círculo (conocido como burbuja), como se observa en los símbolos de las compuertas NAND y NOR. De las identidades del teorema de

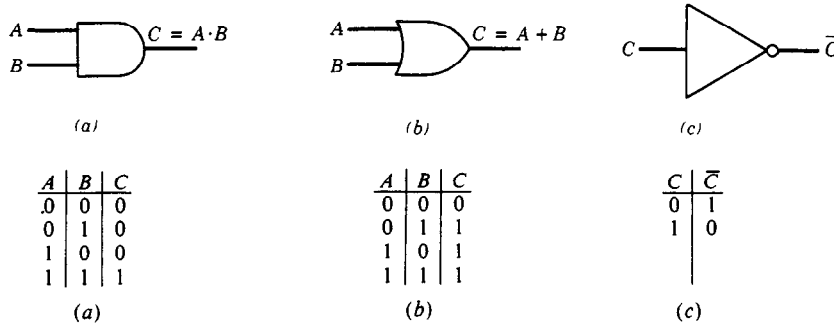


Fig. 28-1. Funciones lógicas básicas: a) AND; b) OR; c) INVERT.

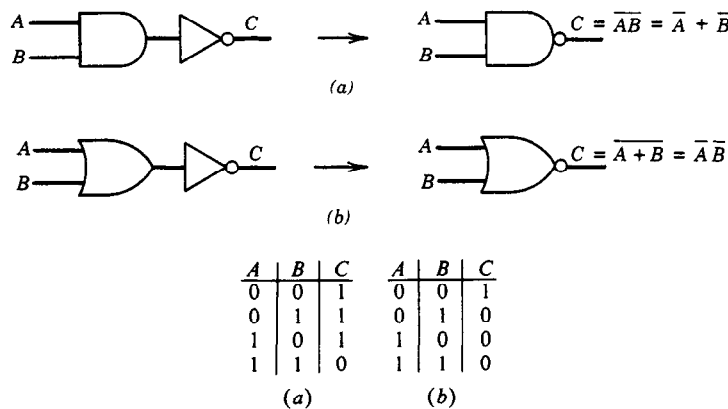


Fig. 28-2. Operaciones combinadas: a) NAND; b) NOR.

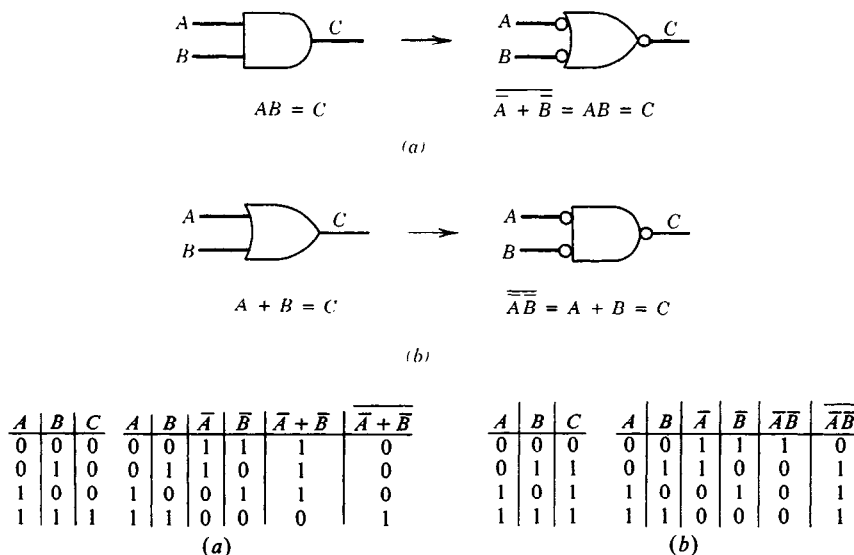


Fig. 28-3. Implementación de las compuertas AND y OR en términos de las compuertas NAND y NOR.

Morgan: $\overline{A \cdot B} = \overline{A} + \overline{B}$ y $\overline{A + B} = \overline{A} \cdot \overline{B}$, surgen los símbolos alternativos de NAND y NOR que se ilustran en la figura 28-3; ahí se demuestra una regla simple relativa al paso de burbujas a través de compuertas¹. Una burbuja que pasa desde la salida de una compuerta hasta las entradas de la compuerta figura en todas las entradas y cambia el símbolo de la compuerta de OR a AND o de AND a OR. Si una entrada en el símbolo original tiene una burbuja, esta burbuja será cancelada por una que pase por la compuerta desde la salida. En la figura 28-4 se ejemplifica esta técnica.

El símbolo de la burbuja también se utiliza para diferenciar entre lógica positiva y negativa. En los sistemas de lógica positiva, el más positivo de los dos niveles de voltaje se asocia al 1 lógico, mientras que en los sistemas de lógica negativa el nivel de voltaje 1 lógico es menos positivo que el nivel 0 lógico. Un circuito de compuertas que realice la operación AND en lógica positiva actuará como una compuerta OR en la lógica negativa, y viceversa. Es un convenio universal catalogar los circuitos de compuertas conforme a sus funciones en la lógica positiva.

Los circuitos complejos, que de hecho son interconexiones de compuertas básicas, también se clasifican como compuertas en los libros de datos^{2,3}. Algunos ejemplos son la compuerta OR exclusiva cuádruple de dos entradas de la figura 28-5 y la compuerta AND-OR de la figura 28-6.

28.3 VARIACIONES DE COMPUERTAS DISPONIBLES

28.3.1 Compuertas lógicas interconectadas

Algunas compuertas electrónicas están diseñadas de manera que sus salidas se puedan interconectar direc-

tamente para generar una función lógica de las salidas de compuertas individuales. Los ejemplos más comunes de este tipo se dan en compuertas cuya salida es o bien la terminal de colector abierto o la terminal de emisor abierto del transistor de salida. Las salidas de colector abierto requieren que un resistor "de activación" externo se conecte del voltaje de alimentación positivo al colector del transistor *npn* de salida. Varias de estas salidas pueden compartir el mismo resistor de activación, lo que produce la conjunción lógica (AND) de las funciones de salida individuales. Análogamente, las salidas de emisor abierto *npn* pueden compartir un resistor "de desactivación" común conectado al voltaje de alimentación negativo, con lo cual se produce la disyunción lógica (OR) de las salidas individuales. A pesar de que con la conexión al colector abierto se implementa la operación AND, cualquier interconexión directa de salidas se conoce a menudo como lógica OR por conexionado o interconectada^{1,4}.

La lógica por conexionado o interconectada debe emplearse con cautela. El diseñador ha de asegurarse de que las salidas son adecuadas para realizar la interconexión directa y que la lógica interconectada genera la función deseada. Como una precaución más en aplicaciones asincrónicas, sólo deben interconectarse salidas de compuertas de la misma pastilla; de lo contrario existe la posibilidad de que surjan problemas de sincronización debido a demoras de compuertas desiguales.

En la figura 28-7 se ilustran ejemplos de lógica interconectada.

28.3.2 Compuertas lógicas de tres estados

Además de salidas de 0 y 1 lógicos, algunas compuertas tienen una tercera condición en la que la terminal de salida presenta una impedancia muy alta a su carga. En

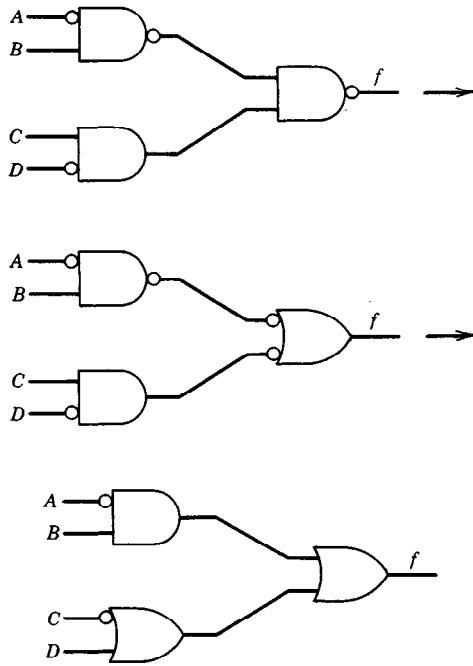


Fig. 28-4. Manipulación de burbujas y símbolos equivalentes.
 $f = \overline{A}B + \overline{C} + D$.

esencia el tercer estado, que es iniciado por una entrada aparte, desconecta de la carga la salida de la compuerta.

Los dispositivos de tres estados son obligatorios en sistemas en los que dos o más salidas comparten en el tiempo la misma línea de datos.

Cualquier salida puede convertirse en una salida de tres estados mediante la inserción de un buffer de tres estados entre la salida y su carga. El buffer es equivalente a un interruptor que se abre y se cierra en respuesta al nivel lógico de su entrada de habilitación. Se cuenta con buffers de inversión de tres estados, que

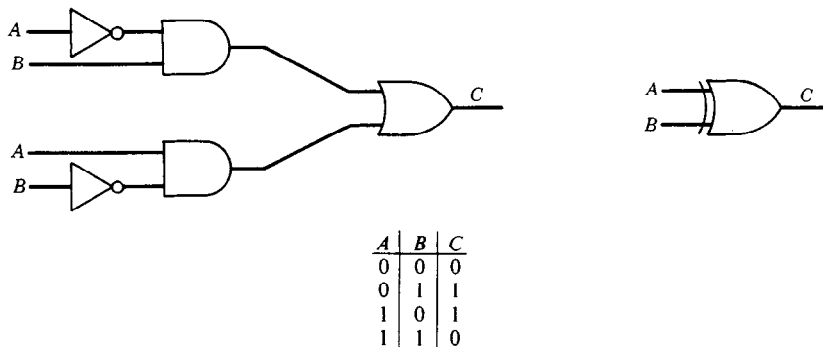
son equivalentes a un inversor o invertidor en cascada con un buffer de tres estados. En la figura 28-8 se presentan símbolos de buffers de tres estados.

28.3.3 Compuertas disparadoras de Schmitt

La mayor parte de las compuertas tienen una característica de voltaje de salida en función del voltaje de entrada univaluada; es decir, para cualquier conjunto dado de niveles de voltaje en las entradas de las compuertas hay un nivel de voltaje único en la salida de la compuerta. Sin embargo, esto no sucede con las compuertas disparadoras de Schmitt (fig. 28-9). Por ejemplo, un invertidor disparador de Schmitt tiene una característica de transferencia de entrada y salida de la forma que se indica en la figura 28-9b³. Obsérvese que un cambio de salida de alto a bajo requiere un voltaje de entrada de mayor nivel que el que se necesita para cambiar la salida de bajo a alto. Esta propiedad de la característica de transferencia, llamada histéresis, se logra mediante una retroalimentación positiva de la salida a la entrada, que da por resultado una transición muy rápida del nivel de salida en respuesta a una variación relativamente lenta del nivel de entrada a través de un valor crítico. Las compuertas disparadoras de Schmitt se utilizan para aprovechar ya sea el corto tiempo de transición o para mejorar la inmunidad al ruido. Una compuerta disparadora de Schmitt de entradas múltiples consta de una implementación normal de la compuerta en cascada con un buffer disparador de Schmitt en la salida.

28.3.4 Compuertas expansibles

La compuerta AND-OR de la figura 28-6 es un ejemplo de compuerta expansible. Las compuertas expansibles tienen cuando menos una entrada más próxima a la salida que las otras entradas. La compuerta OR de salida de este ejemplo tiene una quinta entrada que se lleva a una punta del encapsulado del circuito integrado. Esto permite aplicar la disyunción lógica (OR) a cualquier función lógica diseñada por el usuario y las salidas de la compuerta AND.



$$C = A\overline{B} + \overline{A}B \Rightarrow C = A \oplus B$$

Fig. 28-5. Operación OR exclusiva.

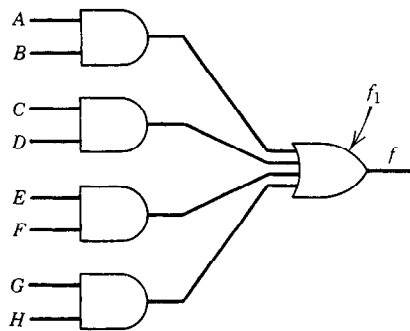
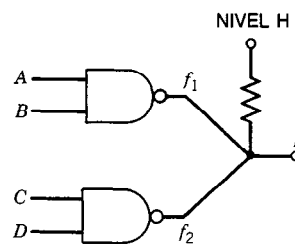


Fig. 28-6. Compuerta expansible. $f = f_1 + AB + CD + EF + GH$.

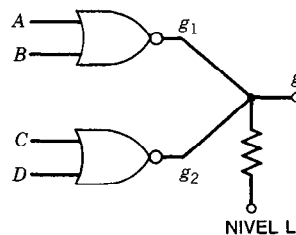
28.4 PARÁMETROS DE ESPECIFICACIÓN DE COMPUERTAS

Existen diversas tecnologías para fabricar compuertas electrónicas en circuitos integrados, de modo que el usuario dispone de varias familias de circuitos lógicos. La familia por emplear suele ser determinada por las consideraciones de velocidad, consumo de energía y número de circuitos por unidad de área de la pastilla o chip. En las especificaciones de circuitos se definen y utilizan varios parámetros que ayudan al diseñador a elegir^{2,3}. En la mayor parte de los casos, los circuitos lógicos de cualquier complejidad son interconexiones de circuitos de compuertas básicas. Las interconexiones pueden ser externas a las pastillas de las compuertas, pero casi siempre las compuertas son interconectadas como parte del proceso de fabricación. La complejidad circuital de una pastilla se especifica mediante el uso de cuatro clasificaciones muy amplias:

1. **Integración a pequeña escala (SSI, de *small-scale integration*).** Se dispone de las entradas y salidas de todas y cada una de las compuertas para su conexión externa en las puntas de la pastilla (con la excepción de que las compuertas OR y AND-OR exclusivas se consideran SSI).
2. **Integración a mediana escala (MSI, de *medium-scale integration*).** Se interconectan varias compuertas para realizar funciones lógicas un tanto más elaboradas, como multivibradores, contadores, multicanalizadores, etc.
3. **Integración a gran escala (LSI, de *large-scale integration*).** Varios de los circuitos más elaborados asociados con la MSI se interconectan dentro del circuito integrado para formar un sistema lógico en una sola pastilla. Son ejemplos de LSI las pastillas de las calculadoras, relojes digitales y pequeños microprocesadores.
4. **Integración a muy gran escala (VLSI, de *very-large-scale integration*).** Esta designación suele reservarse para pastillas con densidad muy elevada, de 1 000 o más compuertas por pastilla⁵. Entre éstas se cuentan las memorias grandes de una sola pastilla, redes de compuertas y microcomputadoras.



(a)

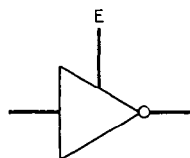


(b)

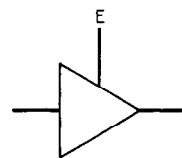
Fig. 28-7. Compuertas lógicas interconectadas: a) AND, $f = f_1 f_2 = (A + B)(C + D)$; b) OR, $g = g_1 + g_2 = \bar{A} \bar{B} + \bar{C} \bar{D}$.

Las especificaciones de la velocidad lógica requieren definiciones de tiempos de conmutación. Estas definiciones se pueden encontrar en las páginas introductorias de la mayor parte de los manuales de datos. Cuatro de ellas se refieren directamente a circuitos de compuertas, y son las siguientes (véase también la fig. 28-10):

- **Tiempo de retardo en la propagación de BAJO (LOW) a ALTO (HIGH) (t_{PLH}).** Tiempo transcurrido entre puntos de referencia especificados en las ondas de forma del voltaje de entrada y salida cuando la salida cambia de bajo a alto.
- **Tiempo de retardo en la propagación de ALTO (HIGH) a BAJO (LOW) (t_{PHL}).** Tiempo que transcurre entre puntos de referencia especificados en las ondas de forma del voltaje de entrada y salida cuando la salida cambia de alto a bajo.



(a)



(b)

Fig. 28-8. Símbolos de lógica de tres estados: a) buffer de inversión de tres estados; b) buffer sin inversión de tres estados. E = entrada habilitada.

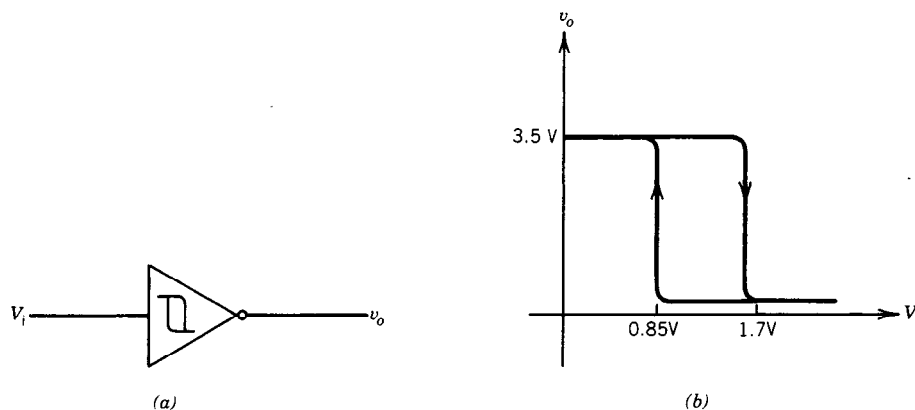


Fig. 28-9. Inversor disparador de Schmitt: a) símbolo lógico; b) característica de transferencia de voltaje.

- **Tiempo de retardo en la propagación (t_{PD}).** Promedio de los dos tiempos de retardo en la propagación: $t_{PD} = (t_{PDH} + t_{PDL})/2$.
- **Tiempo de transición de BAJO (LOW) a ALTO (HIGH) (t_{TLH}).** Tiempo de ascenso entre puntos de referencia especificados en el cambio de BAJO a ALTO de la onda de forma de salida.
- **Tiempo de transición de ALTO (HIGH) a BAJO (LOW) (t_{THL}).** Tiempo de descenso entre puntos de referencia especificados en el cambio de ALTO a BAJO de la onda de forma de salida. Estos puntos suelen ser el 10 y el 90% de la diferencia del nivel de voltaje en cada caso.

El consumo de potencia, capacidad de conducción y carga efectiva de compuertas se definen en términos de corrientes:

- **Corriente alimentadora, salidas altas (I_{XXH}).** Corriente entregada a la pastilla por la fuente de alimentación cuando todas las salidas están abiertas y al nivel del 1 lógico. El subíndice xx depende de la tecnología.
- **Corriente de alimentación, salidas bajas (I_{XXL}).** Corriente entregada a la pastilla por la fuente de alimentación cuando todas las salidas están abiertas y al nivel del 0 lógico.
- **Corriente de alimentación, peor de los casos (I_{XX}).** Cuando el nivel de salida no se especifica, se supone que las condiciones de entrada corresponden a la corriente de alimentación máxima.
- **Corriente de entrada ALTA (I_{IH}).** Corriente que fluye en una entrada cuando se aplica el voltaje ALTO especificado.
- **Corriente de entrada BAJA (I_{IL}).** Corriente que fluye en una entrada cuando se aplica el voltaje BAJO especificado.
- **Corriente de salida ALTA (I_{OH}).** Corriente que fluye en la salida cuando se encuentra en el estado ALTO.
- **Corriente de salida BAJA (I_{OL}).** Corriente que fluye en la salida cuando se encuentra en el estado BAJO.

Las definiciones de voltaje más importantes tienen que ver con el establecimiento de escalas en los niveles de voltaje 1 lógico (HIGH, ALTO) y 0 lógico (LOW, BAJO):

- **Voltaje de entrada de alto nivel mínimo ($V_{IH_{\min}}$).** Menor valor positivo de voltaje de entrada que se garantiza que tendrá su origen en el nivel de voltaje de salida especificado para una entrada 1 lógico.
- **Voltaje de entrada de bajo nivel máximo ($V_{IL_{\max}}$).** Mayor valor positivo de voltaje de entrada que se garantiza que se producirá en el nivel de voltaje de salida especificado para una entrada 0 lógico.
- **Voltaje de salida de alto nivel mínimo ($V_{OH_{\min}}$).** Menor voltaje de salida positivo que se garantiza cuando la entrada se excita en forma apropiada para producir un 1 lógico en la salida.
- **Voltaje de salida de bajo nivel máximo ($V_{OL_{\max}}$).** Mayor voltaje de salida positivo que se garantiza cuando la entrada se excita en forma apropiada para producir un 0 lógico en la salida.
- **Márgenes de ruido.** $NM_H = V_{OH_{\min}} - V_{IH_{\min}}$ es en cuánto es mayor el nivel 1 lógico de salida menos positivo que se garantiza respecto al nivel de entrada menos positivo que se interpretará como un 1 lógico. Representa cuán grande puede ser una interferencia de baja frecuencia en sentido negativo en una entrada 1 antes de que afecte la salida del dispositivo accionado. Análogamente, $NM_L = V_{IL_{\max}} - V_{OL_{\max}}$ es la amplitud de la mayor interferencia en sentido positivo en una entrada 0, que no afectará la salida del dispositivo accionado.

Por último, hay tres definiciones importantes asociadas con la especificación de la carga que puede ser accionada por una compuerta. Dado que en la mayor parte de los casos la carga en la salida de una compuerta es la suma de las entradas de otras compuertas, la primera definición caracteriza los requisitos de corriente relativos de las entradas de compuertas:

1. **Factor de carga (LF).** Cada familia lógica tiene una compuerta de referencia, y cada una de sus entradas se define como una carga unitaria en las condiciones HIGH (alta) y LOW (baja). Las razones de las corrientes de entrada I_{IH} e I_{IL} de otras compuertas entre I_{IH} e I_{IL} respectivamente de la compuerta de referencia definen los factores de carga de esas compuertas. La segunda definición caracteriza las capacidades de accionamiento relativas de las salidas de las compuertas.
2. **Factor de accionamiento (DF).** La salida de una compuerta tiene factores de accionamiento para las condiciones de salida HIGH y LOW. Estos factores se definen como las razones respectivas de I_{OH} e I_{OL} de la compuerta entre I_{IH} e I_{IL} de la compuerta de referencia.
3. **Egresancia.** Para una compuerta dada, la egresancia (también llamada divergencia o ramificación de salida) se define como el número máximo de entradas del mismo tipo de compuerta que pueden ser excitadas en forma adecuada por la salida de esa compuerta.

En los casos en que se interconectan compuertas de diferentes factores de carga, se debe ajustar la egresancia en forma acorde. Por ejemplo, una compuerta con factores de accionamiento HIGH/LOW de 25/12.5 que accione compuertas con factores de carga de 1.0/1.0 permite una egresancia de 12 ($12.5/1 \rightarrow 12$), que corresponde a la menor de las razones de factor de accionamiento; factor de carga HIGH y LOW. Si la compuerta con los factores de accionamiento de 25/12.5 tiene factores de carga de 1.25/1.25, la egresancia definida para esa familia de compuertas es de 10 ($12.5/1.25 \rightarrow 10$).

28.5 COMPUERTAS DE TRANSISTORES BIPOLARES

Un circuito lógico en el que se utilicen transistores de unión bipolares (BJT, de *bipolar junction transistors*) puede clasificarse como de lógica saturada o de lógica no saturada.

Un circuito de lógica saturada contiene por lo menos un BJT, el cual se satura en uno de los modos estables del circuito.

En circuitos de lógica no saturada no se permite que transistor alguno se sature. Dado que para desaturar un BJT se requieren algunos nanosegundos extra (que constituyen el llamado tiempo de almacenamiento)^{4,6}, la lógica no saturada es más rápida.

Los circuitos más veloces disponibles en la actualidad son de lógica acoplada por el emisor (ECL); los circuitos de lógica de transistor-transistor (TTL) con diodos Schottky conectados para evitar que los transistores se saturen (TTL Schottky) ocupan un bastante cercano segundo lugar.

Estas dos familias son de lógica no saturada. Todas las familias TTL que no sean Schottky son de lógica saturada.

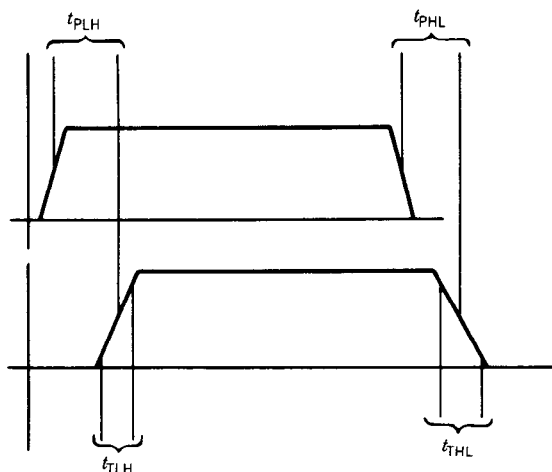


Fig. 28-10. Definiciones de tiempos de conmutación.

28.5.1 Lógica de transistor-transistor (TTL)

La TTL evolucionó a partir de la lógica de resistor-transistor (RTL, de *resistor-transistor logic*) a través de la etapa intermedia de la lógica de diodo-transistor (DTL, de *diodo-transistor logic*)^{4,7}. Las tres familias se encuentran catalogadas en libros de datos publicados en 1968⁸, pero actualmente sólo se comercia la TTL.

El circuito básico de la familia TTL estándar está tipificado por la compuerta NAND de dos entradas de la figura 28-11a.

Para estimar los niveles de operación de voltaje y corriente de este circuito, supóngase que un transistor cualquiera en saturación tiene $V_{CE} = 0.2$ V y $V_{BE} = 0.75$ V. Sean las caídas a través de los diodos de conducción también de 0.75 V, y las ganancias de corriente de los transistores (cuando estén no saturados) de alrededor de 50.

Como punto de partida, sean los niveles de voltaje en las entradas A y B lo suficientemente grandes, de manera que T_1 opere en el modo invertido. En este caso las corrientes de emisor de T_1 son insignificantes⁴, y la corriente que entra en la base de T_1 sale del colector para convertirse en la corriente de base de T_2 . Esta corriente se calcula sin dificultad observando que la base de T_1 está en $3 \times 0.75 = 2.25$ V, de manera que hay una caída de 2.75 V a través del resistor de 4 k Ω . Por tanto, $I_{B1} = I_{B2} = 0.7$ mA, y se sigue que T_2 está saturado. Con T_2 saturado, la base de T_3 está en $V_{CE2} + V_{BE4} = 0.95$ V. Si T_4 también está saturado, el emisor de T_3 está en $V_{D3} + V_{CE4} = 0.95$ V y T_3 se corta. El voltaje en el resistor de 1.6 k Ω es $5 - 0.95 = 4.05$ V, de manera que la corriente de colector de T_2 es de unos 2.5 mA. Esto significa que la corriente de emisor de T_2 es 3.2 mA. De éstos, 0.75 mA pasan por el resistor de 1 k Ω , dejando 2.45 mA como la corriente de base de T_4 . Como la ganancia de corriente de T_4 es de alrededor de 50, ésta se encuentra en saturación para cualquier corriente de colector menor de 100 mA, y la salida en C es un 0 lógico.

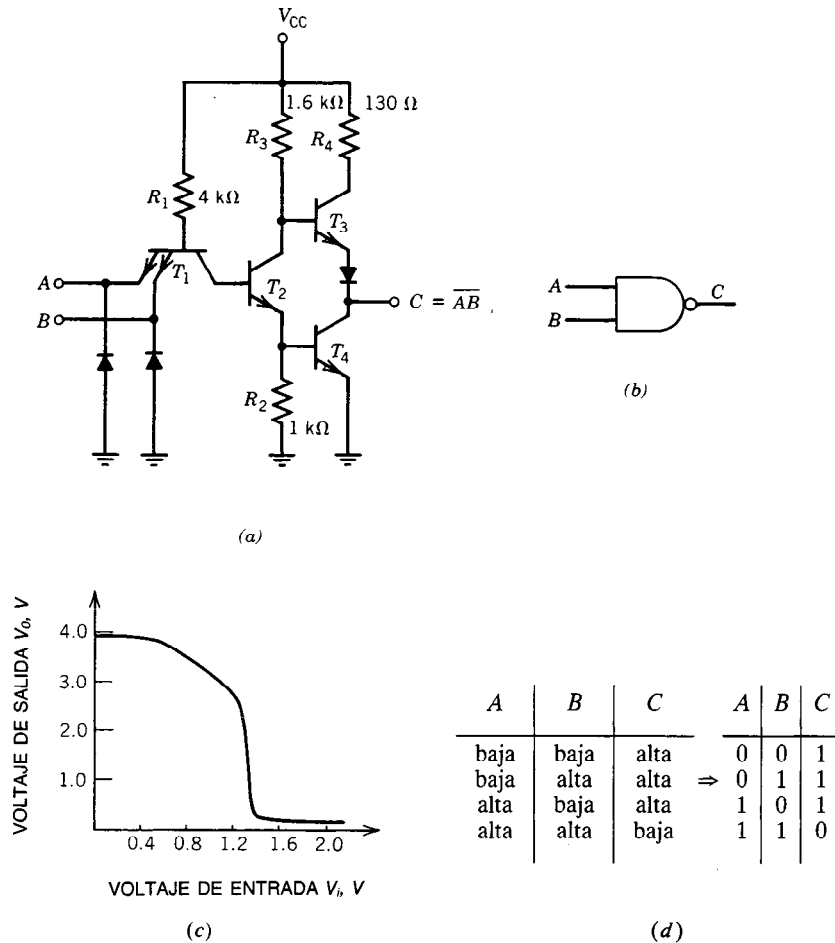


Fig. 28-11. Compuerta NAND tipo 7400 de lógica de transistor-transistor (TTL) de dos entradas: a) circuito; b) símbolo; c) característica de transferencia de voltaje (V_i para ambas entradas); d) tabla de verdad.

Los niveles correspondientes que se requieren en las entradas se estiman a partir de $V_{BE4} + V_{BE2} + V_{EC1}$, o sea, alrededor de 1.7 V.

Supóngase ahora que alguna de las entradas o ambas caen a 0.2 V. Entonces T_1 se polariza hasta la saturación en el modo normal, de manera que la corriente de colector de T_1 extrae la carga de la región de base de T_2 . Con T_2 cortado, la base de T_4 está en 0 V y se corta T_4 . T_3 es polarizado por la corriente que pasa por el resistor de 1.6 k Ω (R_3) hasta un grado que depende de la demanda de corriente en la salida C. La caída a través de R_3 es muy pequeña para cargas ligeras, de manera que el nivel de salida en C es $V_{CC} - V_{BE3} - V_{D3}$, que vale unos 3.5 V y corresponde al 1 lógico.

La operación se resume en la tabla de verdad de la figura 28-11c, que identifica el circuito como una compuerta NAND de dos entradas. La característica de transferencia de voltaje de entrada y salida (fig. 28-11d), donde V_i se aplica a las entradas A y B en forma simultánea, se deduce con detalle en otra par-

te⁴. La porción inclinada de la característica entre $V_i = 0.55$ y 1.2 V corresponde al paso de T_2 por la región activa al ir del corte a la saturación.

Los diodos D_1 y D_2 se incluyen para amortiguar el "zumbido" que puede ocurrir, por ejemplo, cuando se propagan cambios rápidos en el nivel de voltaje por una distancia apreciable (20 cm o más) de la microcinta formada por interconexiones del tablero de circuitos impresos. Las sobretensiones negativas se fijan a los 0.7 V a través del diodo directamente polarizado.

La combinación en serie del resistor de 130 Ω T_3 , D_3 y T_4 en el circuito de la figura 28-11a, que forma lo que se conoce como circuito de salida con polo tótem, proporciona un accionamiento de baja impedancia en los modos de fuente (salida C = 1) y de consumo (C = 0) y contribuye de manera significativa a la velocidad relativamente alta de la TTL. Las corrientes de fuente y de consumo disponibles, que están muy por encima de los requisitos normales del estado estable, entran en acción durante la carga y descarga de cargas capaci-

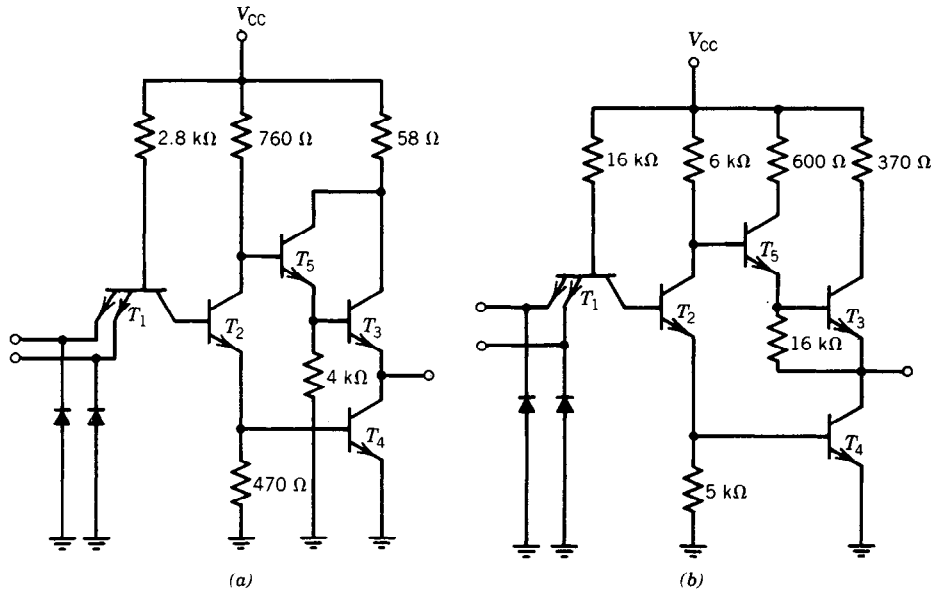


Fig. 28-12. Estados NAND de dos entradas de lógica transistor-transistor (TTL) modificada: a) tipo 74H00 y b) tipo 74L00.

tivas. Idealmente, T_3 debe tener una ganancia de corriente muy grande y el resistor de $130\ \Omega$ se debe reducir a 0. Sin embargo, esto último produciría una corriente de carga en cortocircuito que sobrecalentaría T_3 , ya que éste no se podría saturar. En todas las familias TTL que no sean la estándar que se muestra en la figura 28-11a se utiliza alguna forma de conexión Darlington para T_3 , que produce una mayor ganancia de corriente y elimina la necesidad del diodo D_3 . La caída a través de D_3 se sustituye por el voltaje de emisor de base del transistor agregado T_5 .

Esta conexión aparece en la figura 28-12a, que es un ejemplo de la serie 74Hxx de compuertas TTL en las que se acepta un mayor consumo de energía a cambio de mayor velocidad; por otra parte, en la figura 28-12b se presenta una compuerta de la serie 74Lxx en la cual se sacrifica velocidad por menor disipación de energía².

Todas las familias TTL tienen ejemplos de compuertas de colector abierto. En la figura 28-13 se ilustra el circuito de compuertas NAND de colector abierto con dos entradas 7403. El valor adecuado del resistor de activación externo depende de la compuerta y de la aplicación. La disipación máxima permitida para el transistor de colector abierto fija un límite inferior sobre el valor de la resistencia. Para aplicaciones de compuertas AND interconectadas, el intervalo de resistencia depende de cuantas salidas se interconecten y de la carga accionada por las salidas interconectadas. En libros de datos se dan algunas fórmulas^{2,9}. Como la configuración de colector abierto no tiene el aumento de la velocidad asociado con un resistor de activación activo, la demora en la propagación de bajo a alto (t_{PLH}) es aproximadamente el doble de la propia de la salida de polo tótem. Nótese que las salidas de polo tótem no

deben interconectarse, ya que podrían resultar unas corrientes excesivas en el circuito de activación activo.

TTL no saturada. Dos familias TTL, la Schottky (74Sxx) y la Schottky de baja potencia (74LSxx), pueden clasificarse como de lógica no saturada. Los transistores de estos circuitos se mantienen fuera de saturación por medio de la conexión de diodos Schottky con el ánodo a la base y el cátodo al colector⁴. Los diodos Schottky se forman a partir de uniones de metal y un semiconductor tipo n , donde el metal actúa como región p . Por tanto, como no hay transportadores minoritarios en la región de la unión directamente polarizada, se elimina el tiempo de almacenamiento que se requiere para desaturar una unión pn . La caída direc-

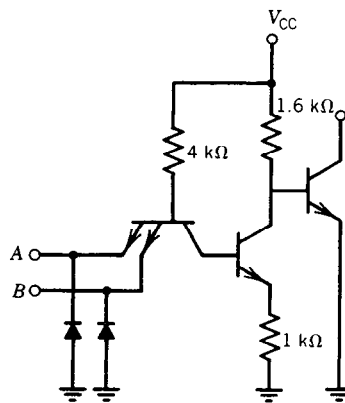


Fig. 28-13. Compuerta NAND de dos entradas con colector abierto.

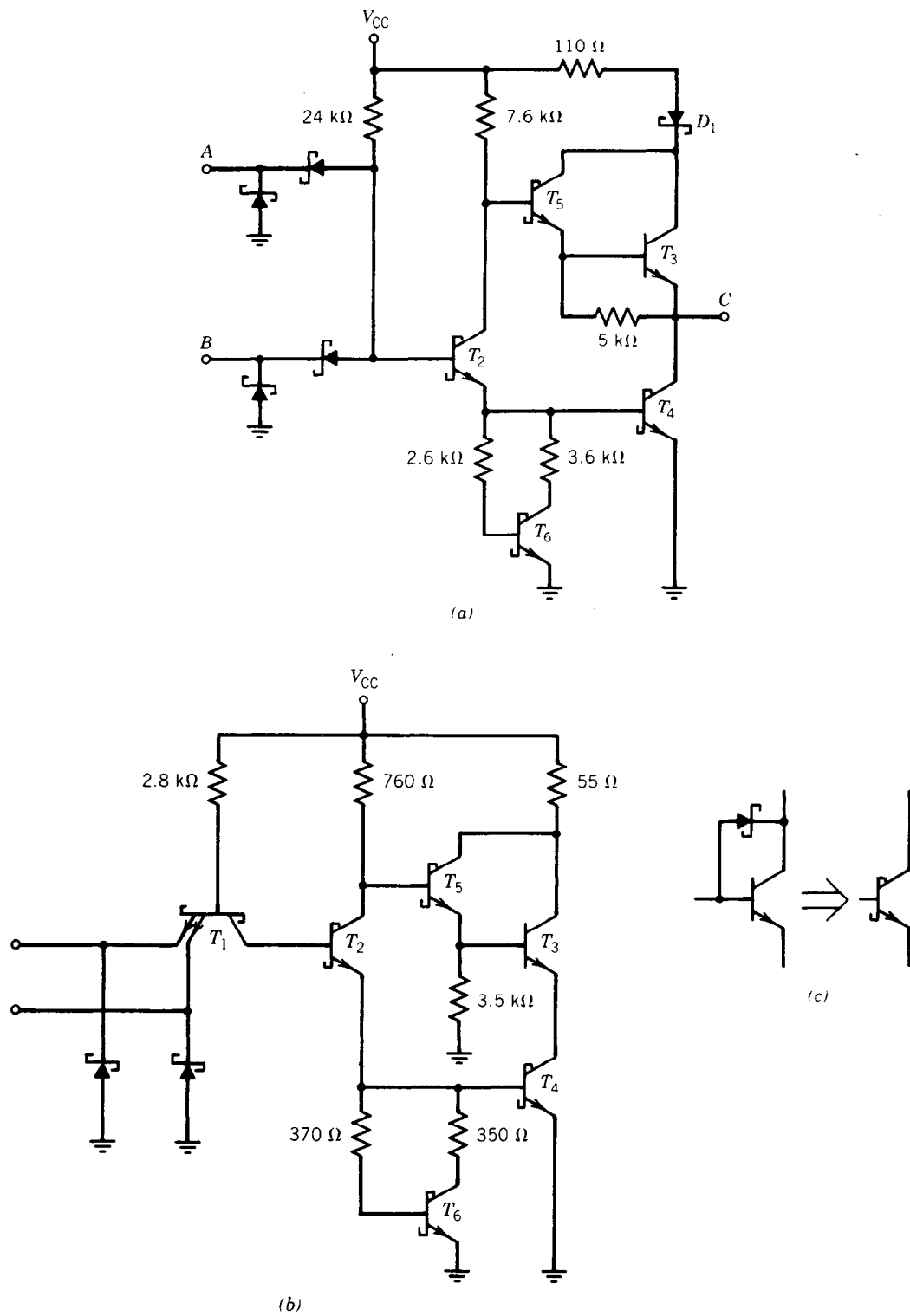


Fig. 28-14. Lógica no saturada de lógica de transistor-transistor (TTL): a) compuerta NAND de dos entradas tipo 74LS00; b) compuerta NAND de dos entradas tipo 74S00; c) significado del símbolo del transistor Schottky.

Tabla 28-1. Comparación de las compuertas NAND de dos entradas de lógica transistor-transistor (TTL)

Tipo de TTL	Corriente de alimentación		Tiempo de retardo en la propagación		Márgenes de ruido		Factor de carga H/L	Factor de activación H/L	Egresancia
	I_{CCH}^a (mA)	I_{CCL} (mA)	t_{PLH} (ns)	t_{PHL} (ns)	NM_H (V)	NM_L (V)			
74F00	2.8	10.2	2.9	2.6	0.7	0.3	0.5/0.375	25/12.5	33
74S00	10	20	3	3	0.7	0.3	1.25/1.25	25/12.5	10
74H00	10	26	5.9	6.2	0.4	0.4	1.25/1.25	12.5/12.5	10
74LS00	0.8	2.4	9	10	0.7	0.3	0.5/0.25	10/5	20
7400	4	12	11	7	0.4	0.4	1/1	20/10	10
74L00	0.44	1.16	35	31	0.4	0.5	0.25/0.1125	5/2.25	20

^a Véase en el texto la explicación de las abreviaturas.

tamente polarizada a través de un diodo Schottky es de alrededor de 0.3 V. Esto fija al colector en 0.3 V menos que la base, conservando V_{CE} por encima del umbral de saturación de 0.3 V. En la figura 28-14 se presentan circuitos para las compuertas NAND de dos entradas 74LS00 y 74S00^{2,3,9}. El símbolo especial del transistor es una notación abreviada que indica la presencia del diodo Schottky.

Obsérvese que estos dos circuitos tienen un transistor de desactivación activo T_6 que sustituye a la resistencia de desactivación conectada a T_2 en la figura 28-12. La adición de T_6 reduce los tiempos de encendido y apagado de T_4 . Además, la característica de transferencia de estos dispositivos se mejora ajustando la región inclinada entre $V_i = 0.55$ y 1.2 V (fig. 28-11d). Esto sucede debido a que T_2 no puede hacerse activo, sino hasta que se ha encendido T_6 , lo que requiere cuando menos 1.2 V en la entrada⁴.

El circuito AND de diodos del 74LS00 en lugar del transistor multiemisor hará posibles niveles de entrada máximos sustancialmente mayores que los 5.5 V especificados para todas las otras familias TTL^{2,9}. Las corrientes de fuga de entrada del 74LSxx se especifican en $V_i = 10$ V, y son posibles niveles de voltaje de entrada de hasta 15 V. El 74LSxx tiene la característica adicional del diodo Schottky D_1 en serie con el resistor de salida de 100 Ω . Esto permite activar la salida a 10 V sin provocar una disrupción inversa de T_5 . Las características relativas de las diversas versiones de la compuerta NAND de dos entradas TTL se comparan en la tabla 28-1. El 74F00 es una de las nuevas tecnologías que han dado origen a la TTL Schottky mejorada^{10,11}.

Consideraciones de diseño de TTL. Antes de emprender la construcción de un sistema de lógica, se debe consultar información y recomendaciones^{2,3,9}. A continuación se dan algunos consejos importantes para tener una referencia sencilla:

1. **Alimentación, desacoplamiento y conexión a tierra.** El voltaje alimentador debe ser de 5 V, con factor de ondulación menor del 5% y regulación mejor del 5%. Cuando un ducto o bus alimenta paquetes del mismo tablero de cir-

cuitos impresos, debe haber un capacitor de desacoplamiento de 0.05 μ F por cada cinco a diez encapsulados entre el ducto y tierra. Si se utiliza un ducto a tierra, debe ser lo más ancho posible y circundar todos los encapsulados del tablero. El uso de un plano de tierra, si es posible, es muy deseable. Si se utiliza un ducto a tierra largo, ambos extremos han de conectarse al punto de tierra común del sistema.

2. **Compuertas y entradas no usadas.** Si no se utiliza una compuerta de un encapsulado, sus entradas deben conectarse en bajo o alto, lo que da por resultado la corriente alimentadora más baja. Por ejemplo, la 7400 extrae el triple de corriente con la salida baja que con la salida alta, de manera que las entradas de una compuerta 7400 no usada se deben conectar a tierra. Sin embargo, una entrada no usada de una compuerta se debe conectar de manera que no afecte el funcionamiento de las entradas restantes. Para una compuerta NAND 7400, una entrada de este tipo se conecta en alto o en paralelo con una entrada en uso. Es necesario tener presente que las entradas conectadas en paralelo cuentan como dos cuando se determina la egresancia. Las entradas que se conectan en modo alto se pueden conectar ya sea a V_{CC} a través de una resistencia de 1 k Ω o una mayor (como protección contra sobrevoltajes de alimentación) o a la salida de una compuerta no usada, cuya entrada establece una salida alta permanente. Varias entradas pueden compartir una resistencia de protección común. La TTL Schottky de baja potencia no requiere resistencia, ya que las entradas de 74LSxx toleran hasta 15 V sin disrupción. Si las entradas de la Schottky de baja potencia se conectan en paralelo y se excitan como una sola entrada, se reduce la velocidad de conmutación, en contraste con otras familias TTL¹¹.
3. **Interconexión.** El uso de longitudes de línea de hasta 10 pulg (5 pulg para el 74S) no requiere precauciones especiales, salvo que en algunas situaciones críticas las líneas no se pueden extender paralelas una distancia apreciable sin pro-

Tabla 28-2. Comparación de las compuertas NOR cuádruples de dos entradas de lógica acoplada por el emisor (ECL) ($V_{TT} = V_{EE} = 5.2$ V, $V_{CC1} = V_{CC2} = 0$ V)

Tipo de ECL	Terminal de alimentación V_{EE} (V)	Corriente de alimentación I_E (mA)	Tiempo de retardo en la propagación		Tiempo de transición		Márgenes de ruido		Carga de prueba
			t_{PLH}^a (ns)	t_{PHL} (ns)	t_{TLH}^b (ns)	t_{THL}^b (ns)	NM_H (V)	NM_L (V)	
	ECL II								
1012	-5.2	18 ^c	5	4.5	4	6	0.175	0.175	Egresancia de 3
95102	-5.2	11	2	2	2	2	0.14	0.145	50 Ω
10102	-5.2	20	2	2	2.2	2.2	0.135	0.175	50 Ω
ECL III									
1662	-5.2	56 ^c	1	1.1	1.4	1.2	0.125	0.125	50 Ω
100102 ^d	-4.5	55	0.75	0.75	0.7	0.7	0.14	0.145	50 Ω
11001 ^e	-5.2	24	0.7	0.7	0.7	0.7	0.145	0.175	50 Ω

^a Véase en el texto la explicación de las abreviaturas.

^b Niveles del 20 al 80%.

^c Valor máximo (todos los otros valores son típicos).

^d Compuerta NOR/OR quintuple de dos entradas.

^e Compuerta NOR/OR doble de 5/4 entradas.

vocar interferencia debida al acoplamiento capacitivo entre ellas. Para conexiones de líneas de transmisión, una compuerta debe activar una sola línea, y una línea debe terminar en una sola entrada de compuerta. Si los sobreimpulsos constituyen un problema, es necesario utilizar un resistor de 25 a 50 Ω en serie con la entrada de la compuerta de activación, y la entrada de la compuerta receptora debe activarse a 5 V a través de un resistor de 1 k Ω . Es necesario que las compuertas de activación y recepción tengan capacitores de desacoplamiento propios entre el V_{CC} y las puntas de conexión a tierra. Las líneas paralelas deben tener una línea conectada a tierra que las separe para evitar la interferencia.

- Combinación de subfamilias de TTL.** Aun los sistemas secuenciales sincrónicos tienen a menudo características asincrónicas, como recolocación, precolocación, carga, etc. La combinación de la TTL 74S de alta velocidad con una TTL de menor velocidad (la 74LS, por ejemplo) en algunas aplicaciones puede ocasionar problemas de sincronización que originan un comportamiento anómalo; este tipo de combinación suele evitarse.

28.5.2 Lógica acoplada por el emisor (ECL)

La ECL es una familia de lógica no saturada en la cual la saturación se evita operando los transistores en la configuración de colector común. Esta característica, en combinación con una diferencia menor (menos de 1 V) entre los niveles de voltaje HIGH (alto) y LOW (bajo) que en otras familias lógicas, hace de la ECL la lógica más veloz. En la figura 28-15 se presenta el diagrama circuital de una versión muy difundida de la compuerta ECL básica de dos entradas¹². Las terminales de suministro de energía V_{CC1} , V_{CC2} , V_{EE} y V_{TT}

sirven para dar flexibilidad a la polarización. En la operación normal, V_{CC1} y V_{CC2} están conectados a una tierra común, V_{EE} se polariza a -5.2 V y V_{TT} se polariza a -2 V. Con estos valores, el voltaje nominal del 0 y el 1 lógicos es respectivamente de -1.75 y -0.9 V¹². La operación con las terminales V_{CC} conectadas a tierra maximiza la inmunidad a la interferencia de ruido⁴. Mediante una breve descripción de la operación del circuito se verificará que ninguno de los transistores se satura. En el siguiente análisis V_{CC1} y V_{CC2} se conectan a tierra, V_{EE} es -5.2 V y V_{TT} es -2 V. Las caídas de los diodos y los voltajes emisores de base de los transistores activos son de 0.8 V.

Obsérvese en primer lugar que el divisor de voltaje de diodo-resistor (D_1 y D_2) establece un voltaje de referencia de -0.55 V en la base de T_3 , que se traduce en -1.35 V en la base de T_2 . Cuando alguna de las entradas A y B o ambas están en el nivel del 1 lógico de -0.9 V, los emisores de T_{1A} , T_{1B} y T_2 serán 0.8 V menores, en -1.7 V. Esto establece el voltaje emisor de base de T_2 en $-1.35 - (-1.7) = 0.35$ V, de manera que T_2 se corta. Con T_2 apagados, T_4 se polariza hacia la región activa y su emisor estará aproximadamente en -0.9 V, que corresponde a un 1 lógico en la salida ($A + B$). La mayor parte de la corriente que pasa por el resistor emisor de 365 Ω , que es $[-1.7 - (-5.2)]/0.365 = 9.6$ mA, fluye por el resistor colector de 100 Ω , haciendo caer el voltaje de base de T_5 a -0.96 V. Por tanto, el nivel de voltaje en la terminal de salida designada ($A + B$) es -1.76 V, que corresponde a un 0 lógico.

Cuando ambas entradas A y B están en el nivel LOW de -1.75 V, T_2 estará activo, con su voltaje emisor en $-1.35 - 0.8 = -2.15$ V. La corriente que pasa por el resistor de 365 Ω se convierte en $[-2.15 - (-5.2)]/0.365 = 8.2$ mA. Esta corriente fluye a través del resistor de 112 Ω , desactivando la base de T_4 a -0.94 V, de manera que la salida ($A + B$) queda en el

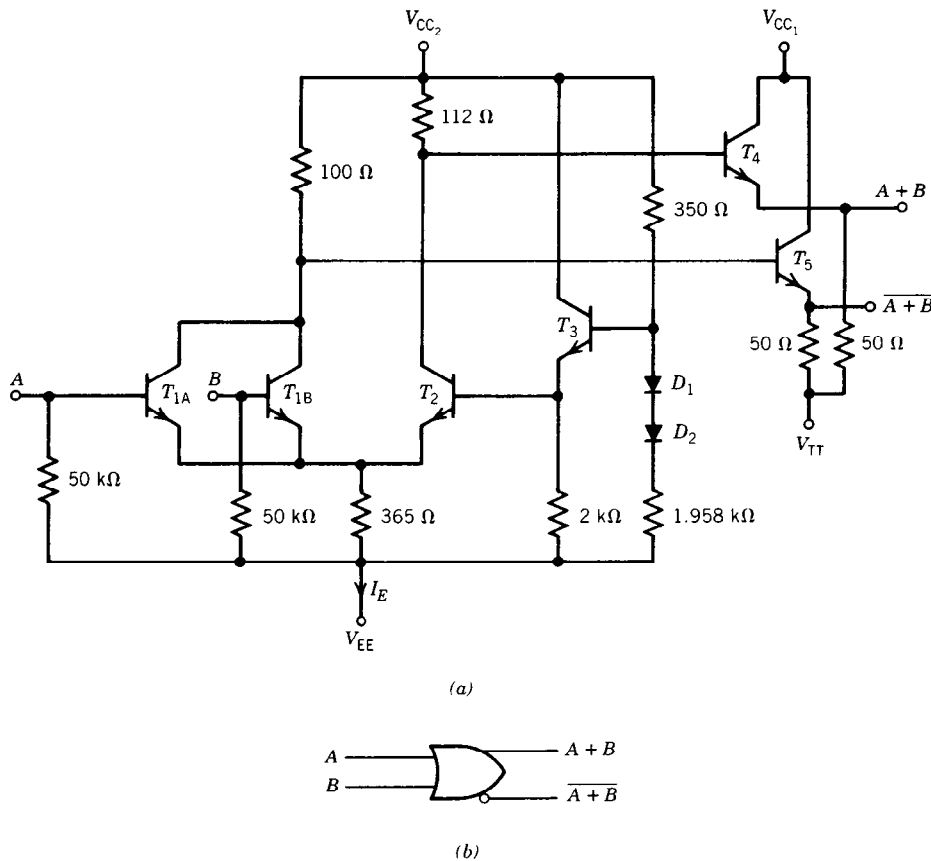


Fig. 28-15. Compuerta básica de lógica acoplada por el emisor (ECL 10102): a) circuito; b) símbolo.

nivel LOW de -1.75 V. Con T_{1A} y T_{1B} cortados, la base de T_5 está en la proximidad de 0 V, y la salida ($A + B$) queda por tanto en el nivel HIGH nominal de -0.9 V.

Obsérvese que los transistores de salida T_4 y T_5 están siempre activos y funcionan como seguidores de emisor, proporcionando las bajas impedancias de salida que se requieren para accionar cargas capacitivas. Cuando T_{1A} , T_{1B} o ambos se encienden, y en consecuencia T_2 se apaga, la transición se realiza con muy poca variación de corriente en el resistor emisor de 365 Ω . Resulta que la corriente de alimentación de V_{EE} no experimenta los aumentos y disminuciones repentinos que prevalecen en la TTL, con lo cual se elimina la necesidad de capacitores de desacoplamiento. Ésta es una razón importante por la cual la ECL puede operarse en forma óptima con los bajos márgenes de ruido inherentes a la lógica que tiene una diferencia relativamente pequeña entre los niveles de voltaje HIGH y LOW (tabla 28-2). Los cambios de nivel relativamente pequeños entre LOW y HIGH también hacen posibles cortos tiempos de propagación sin tiempos de ascenso y descenso excesivamente reducidos. Esto abate los efectos del acoplamiento capacitivo residual entre las compuertas, con lo que se

reduce el margen de ruido requerido. Por esta razón, el ECL más rápido (100xxx) no debe utilizarse cuando la velocidad de la serie 10xxx sea suficiente. En la tabla 28-2 se comparan tres series ECL. Los tiempos de propagación t_{PLH} y t_{PHL} y los tiempos de transición t_{TLH} y t_{THL} se definen en la figura 28-10. Los tiempos de transición son de los niveles del 20 al 80%.

Los resistores de desactivación de 50 Ω (fig. 28-15) se conectan en forma externa. Por tanto, las salidas de varias compuertas pueden compartir un resistor de desactivación común para formar una conexión OR interconectada. Las salidas de emisor abierto también permiten flexibilidad para activar las líneas de transmisión, cuyo uso en la mayor parte de los casos es obligatorio para interconectar esta lógica de alta velocidad. Una interconexión de par trenzado se puede activar empleando las salidas complementarias ($A + B$) y ($\overline{A + B}$) como salida diferencial. Tal línea debe terminar en un receptor de líneas ECL (10114)¹³.

Dado que la ECL se utiliza en aplicaciones de alta velocidad, es necesario aplicar técnicas especiales en la disposición e interconexión de pastillas en los tableros de circuitos. Los usuarios deben consultar los manuales de diseño publicados por los proveedores antes de construir un sistema de lógica ECL¹⁴.

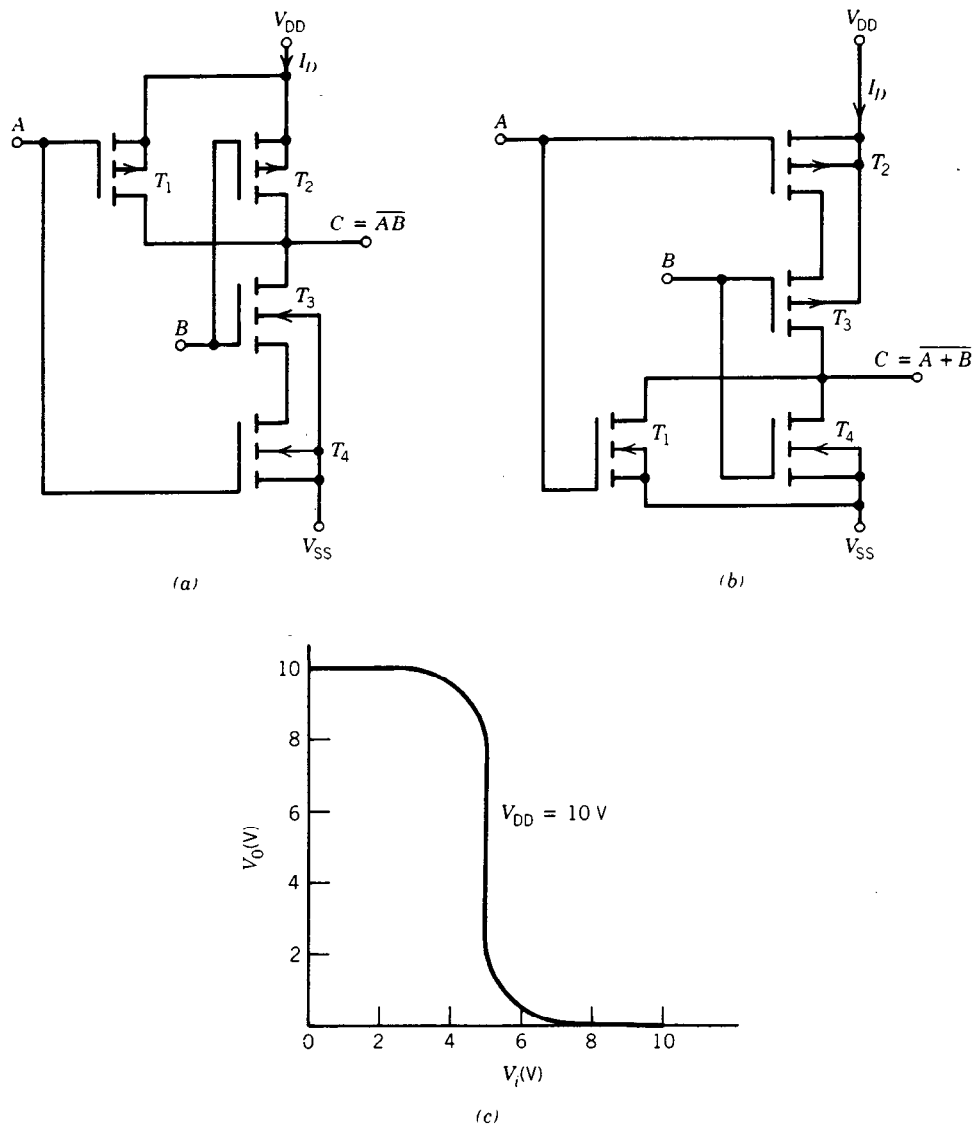


Fig. 28-16. Lógica de semiconductores de metal y óxido complementarios (CMOS): a) compuerta NAND; b) compuerta NOR; c) característica de transferencia del inversor.

Si bien la ECL no es compatible con ninguna otra familia de lógica, se dispone de buffers de vinculación, llamados traductores. En particular, el 10124 convierte los niveles de salida de TTL en niveles complementarios de ECL, y el 10125 convierte salidas de ECL de una sola terminación o diferenciales en niveles de TTL. Entre otras aplicaciones, estos traductores hacen posible el uso de ECL para satisfacer los requisitos de máxima velocidad de un sistema, mientras que en el resto del sistema se utiliza la TTL más austera. Otro traductor es el 10177, el cual convierte los niveles de salida de ECL en niveles de semiconductores de metal y óxido de canal n (NMOS). Éste está diseñado para vincular ECL con sistemas de memoria de canal n .

28.6 LÓGICA DE SEMICONDUCTORES DE METAL Y ÓXIDO COMPLEMENTARIOS (CMOS)

La tecnología de los semiconductores de metal y óxido (MOS) prevalece en los sistemas LSI debido a las elevadas densidades de circuitos que se logran con estos dispositivos. En los primeros sistemas LSI se emplearon MOS de canal p , y siguen siendo los más económicos de producir debido a los mayores logros alcanzados por la más vasta experiencia que se tiene con la tecnología PMOS. Sin embargo, los PMOS están siendo sustituidos a grandes pasos por los NMOS (MOS de canal n), que tienen las ventajas de ser más

rápidos (ya que los electrones tienen mayor movilidad que los huecos) y tener compatibilidad con TTL⁵. Además, la lógica NMOS tiene mayor densidad de función/área de pastilla que la PMOS; de hecho la mayor densidad de cualquiera de las tecnologías actuales. No obstante, el uso de NMOS y PMOS está limitado a fabricaciones LSI y VLSI. La única lógica MOS disponible como SSI y MSI es la CMOS (de MOS complementarios).

La lógica CMOS es más rápida que la NMOS y la PMOS, y utiliza menos energía por función que ninguna otra lógica. Si bien es adecuada para LSI, es más costosa y requiere un área de pastilla un tanto mayor que la NMOS o la PMOS. En muchos aspectos no es superada en aplicaciones SSI y MSI. Es tan rápida como la TTL estándar, y tiene el mayor margen de ruido de cualquier tipo de lógica. Al ser compatible con la TTL Schottky de baja potencia, su incapacidad de activar cargas de demanda de corriente alta ($I_{OL_{max}} = 0.36 \text{ mA}$) no es una limitación grave.

Las compuertas NAND o NOR califican como la compuerta CMOS básica de dos entradas, ya que los circuitos de ambas son igualmente simples (fig. 28-16). Todos los transistores de efecto de campo son tipos de intensificación que se cortan cuando el voltaje de compuerta a fuente es de 0 V. Basándose en la figura 28-16a y suponiendo que V_{SS} está al potencial de tierra, obsérvese que con A y B en un nivel positivo (1 lógico), los FET de canal n T_3 y T_4 estarán ambos encendidos y los FET de canal p T_1 y T_2 estarán ambos apagados. Esto hace que la salida de C sea 0 V (0 lógico). Si A , B o ambas son bajas, T_4 , T_3 o ambos estarán apagados, y T_1 , T_2 o ambos estarán encendidos. Esto desconecta la salida C de tierra y la conecta a V_{DD} (1 lógico). Por tanto, el circuito corresponde a una compuerta NAND de dos entradas en lógica positiva. Mediante un razonamiento similar se establece que el circuito de la figura 28-16b es una compuerta NOR de lógica positiva de dos entradas.

Una ventaja única de la lógica CMOS es que para todas las combinaciones de entrada, la corriente de estado estable de V_{DD} a V_{SS} es casi cero debido a que cuando menos uno de los FET en serie está abierto. Dado que los circuitos CMOS de cualquier complejidad son interconexiones de las compuertas básicas, las corrientes de reposo de estos circuitos son extremadamente pequeñas. Lo anterior es una ventaja evidente que se vuelve necesaria para la realización de relojes digitales, por ejemplo, y que aminora los problemas de disipación de calor en pastillas de alta densidad. Asimismo, una característica de los circuitos digitales con CMOS que vale la pena notar es la ausencia de componentes que no sean FET. Este atributo, que comparten PMOS y NMOS, contribuye a la mucho mayor densidad de función/área de pastilla que es posible con TTL o ECL. Durante el tiempo en que la salida de una compuerta CMOS esté en conmutación habrá flujo de corriente de V_{DD} a V_{SS} , debido en parte a la carga de capacitancias de unión y en parte a que la trayectoria que existe entre V_{DD} y V_{SS} se cierra momentáneamente cuando los FET se encienden y apagan⁴. Esto hace que la corriente alimentadora aumente

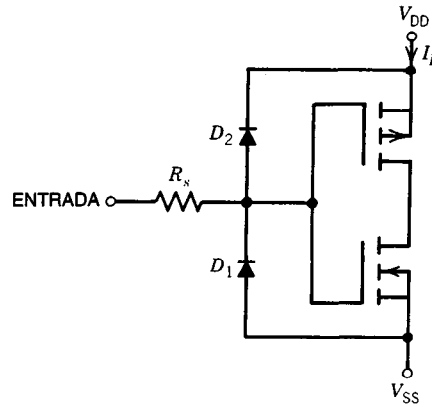


Fig. 28-17. Protección por diodos de compuertas de los transistores de entrada. $200 \Omega \leq R_s \leq 1.5 \text{ k}\Omega$ ^{15,16}.

de manera proporcional a la frecuencia de conmutación en un circuito CMOS. Los fabricantes especifican que el voltaje de suministro de CMOS estándar puede variar en el intervalo de $3 \text{ V} \leq V_{DD} - V_{SS} \leq 18 \text{ V}$, pero las velocidades de conmutación son inferiores para los voltajes menores, debido principalmente al aumento de las resistencias de los transistores "encendidos". La salida conmuta entre bajo y alto cuando la entrada está a medio camino entre V_{DD} y V_{SS} , y el nivel 1 lógico de salida será V_{DD} y el nivel 0 lógico V_{SS} (fig. 28-16c). Si el circuito CMOS se opera con $V_{DD} = 5 \text{ V}$ y $V_{SS} = 0 \text{ V}$, los niveles V_{DD} y V_{SS} serán casi compatibles con TTL, salvo que la salida alta del polo tótem de TTL de 3.4 V es marginal como un 1 lógico para CMOS. Para remediar esto, cuando se activa un circuito CMOS con TTL se debe utilizar un resistor de activación de 3.3 k Ω entre la salida TTL y la terminal de alimentación común V_{CC} , V_{DD} . Esto eleva V_{OH} de la salida de TTL a 5 V¹³.

Todas las entradas CMOS están protegidas con diodos para evitar que se acumule carga estática en las compuertas de los FET y perfore la capa aislante de óxido. En la figura 28-17 se ilustra una configuración típica. Los diodos D_1 y D_2 fijan las compuertas de los transistores entre V_{DD} y V_{SS} . Se debe tener cuidado para evitar voltajes de entrada que provocarían corrientes excesivas en los diodos. Por esta causa los fabricantes especifican una restricción del voltaje de entrada desde $V_{SS} - 0.5 \text{ V}$ hasta $V_{DD} + 0.5 \text{ V}$. La resistencia R_s ayuda a proteger los diodos contra corrientes excesivas pero se introduce a expensas de la velocidad de conmutación, que es reducida por la constante de tiempo de esta resistencia y las capacitancias de unión. Los tiempos de propagación de la compuerta NAND de dos entradas son por lo común de 125 ns en $V_{DD} - V_{SS} = 5 \text{ V}$, 50 ns en $V_{DD} - V_{SS} = 10 \text{ V}$ y 40 ns en $V_{DD} - V_{SS} = 15 \text{ V}$. Debido a la resistencia de salida relativamente alta de la lógica CMOS en los estados de entrada HIGH y LOW, estos tiempos de propagación son muy sensibles a la carga capacitiva.

En la tabla 28-3 se presentan las características a 25 °C, entre ellas los tiempos de propagación y tran-

Tabla 28-3. Comparación de las compuertas NAND cuádruples de dos entradas de lógica de semiconductores de metal y óxido complementarios (CMOS) ($V_{SS} = 0$ V)

Tipo de CMOS	Terminal de alimentación V_{DD} (V)	Corriente de alimentación $I_{Dmáx}$ (μ A)	Tiempo de transición		Tiempo de retardo en la propagación t_{PLH} t_{PHL} (ns)	Márgenes de ruido		Carga de prueba C_L/R_L (pF/k Ω)	Egresancia
			t_{TLH}^a (ns)	t_{THL} (ns)		NM_H (V)	NM_L (V)		
4011B	5	1	100	100	125	1.45	1.45	50/0.2	6
	10	2	50	50	50	2.95	2.95	50/0.2	6
	15	4	40	40	40	3.95	3.95	50/0.2	6
4011UB	5	1	180	100	90	0.95	0.95	50/0.2	6
	10	2	90	50	50	1.95	1.95	50/0.2	6
	15	4	65	40	40	2.45	2.45	50/0.2	6

^a Véase en el texto la explicación de las abreviaturas.

sición típicos (definidos para los puntos del 10 al 90% en la fig. 28-10). La cifra de egresancia dada es conservadora, y se basa en la capacitancia de carga de prueba estándar para mediciones de tiempo y la máxima capacitancia garantizada en cualquier entrada de compuerta CMOS de 7.5 pF. La cifra de egresancia puede excederse sin otro problema que el incremento en los tiempos de conmutación. Basándose en la más desfavorable relación de corriente de activación sobre corriente de entrada disponible, la egresancia sería del orden de los 400.

Nótese que en la tabla 28-3 se proporcionan datos de una compuerta B en serie (designada como xxxxB), y una compuerta UB en serie (xxxxUB). Las compuertas UB en serie sin las etapas de buffer extra que se incluyen entre la entrada y la salida de las compuertas B en serie tienen mayores tiempos de transición (debido a la menor ganancia) y márgenes de ruido inferiores (por la misma causa).

El lector debe estar enterado de una nueva tecnología¹⁷ llamada CMOS "de alta velocidad" por varios fabricantes. Con el mismo consumo de energía que en la lógica CMOS ordinaria, la CMOS "de alta velocidad" es tan rápida como la Schottky de baja potencia y puede dar salida en abanico a 10 entradas Schottky de baja potencia.

28.6.1 Consideraciones del diseño de CMOS

El diseñador que aplique esta tecnología ha de consultar las recomendaciones de diseño y manejo de CMOS incluidas en varios de los libros de datos^{15,16,18}.

A continuación se hacen algunas recomendaciones seleccionadas para ilustrar la importancia de esta información:

1. Todas las entradas de CMOS no usadas deben conectarse a V_{DD} o V_{SS} , según sea adecuado para la operación correcta de la compuerta. Esta regla se aplica aun a entradas de compuertas no usadas, no sólo a fin de proteger las entradas

contra la posible acumulación de carga estática, sino para evitar una fuga innecesaria de corriente alimentadora. Las entradas de compuerta flotante hacen que todos los FET conduzcan, lo que desperdicia energía y calienta la pastilla innecesariamente¹³.

2. Las entradas de CMOS nunca deben activarse con el voltaje alimentador V_{DD} apagado, ya que esto podría dañar los diodos que protegen la entrada. Las entradas conectadas a conectores de borde se colocan en derivación por medio de resistores a V_{DD} o V_{SS} a fin de evitar esta posibilidad¹⁸.
3. Es necesario acondicionar las entradas de variación lenta mediante buffers disparadores de Schmitt con el fin de evitar las oscilaciones que pueden presentarse cuando una compuerta atraviesa lentamente la región de transición¹⁶.
4. No es posible utilizar con compuertas CMOS las configuraciones de compuertas AND interconectadas, ya que la conexión de una salida HIGH a una salida LOW colocaría dos FET en serie en la condición de "encendido" directamente en las terminales de alimentación de la pastilla¹⁸.
5. Las cargas capacitivas mayores de 5 000 pF a través de salidas de compuertas CMOS actúan como cortocircuitos y pueden sobrecalentar los FET de salida en las frecuencias más altas¹⁸.
6. Deben emplearse diseños que impidan la posibilidad de tener bajas impedancias (tales como las salidas del generador) conectadas a entradas de CMOS antes del activado de la pastilla de CMOS. La oscilación de corriente resultante cuando se enciende el V_{CC} puede dañar la entrada¹⁵.

Si bien esta lista de recomendaciones es incompleta, debe alertar al diseñador de CMOS sobre la importancia de la información que proporcionan los diversos fabricantes.

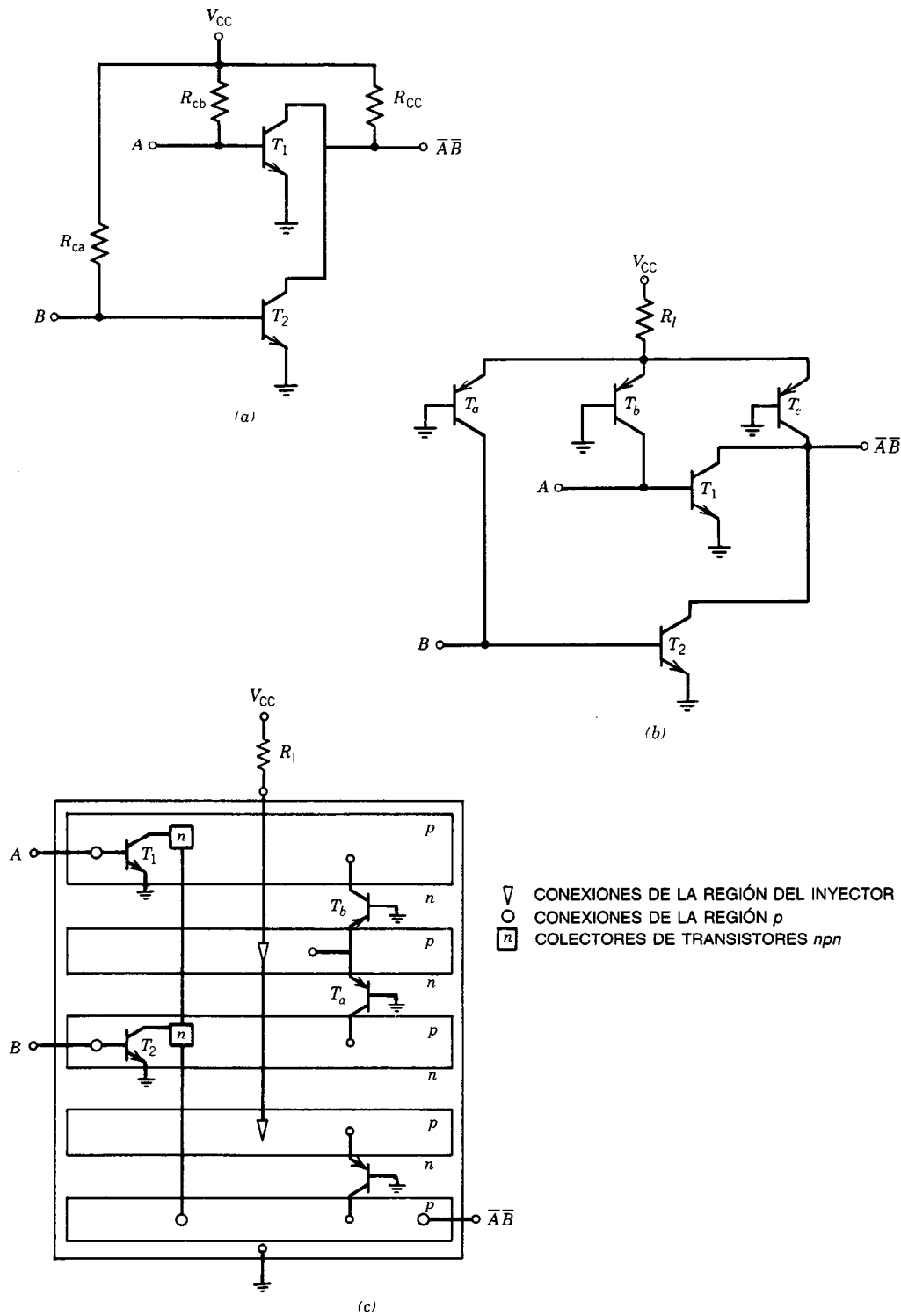


Fig. 28-18. Evaluación de la lógica integrada en inyección (IIL): a) compuerta NOR de lógica de transistores de acoplamiento directo (DCTL, de *direct coupled transistor logic*); b) compuerta NOR DCTL con inyección pnp; c) estructura física de la IIL (los transistores son simbólicos).

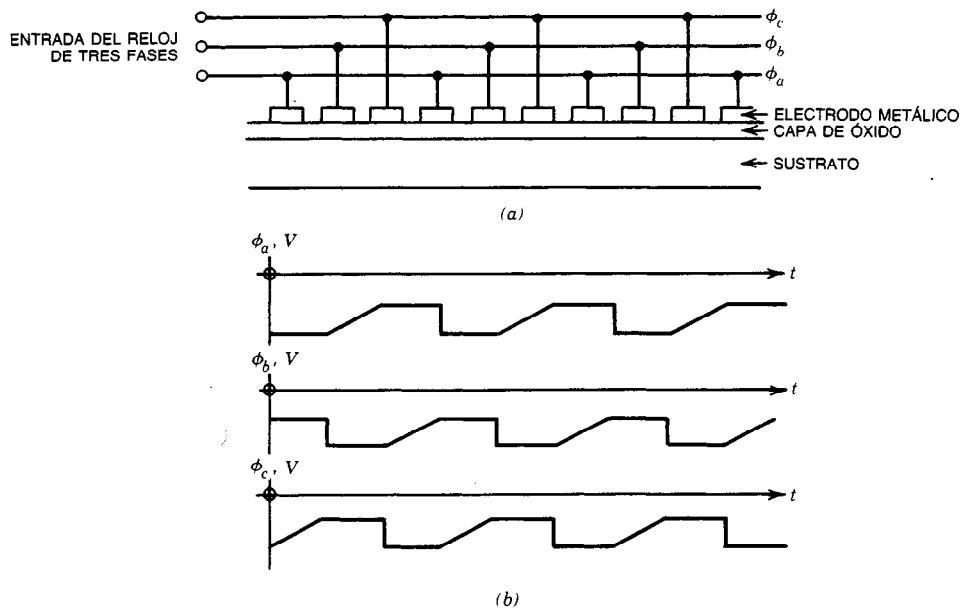


Fig. 28-19. Dispositivo acoplado a la carga: a) sección del registro de desplazamiento de entrada y salida en serie; b) onda de forma del reloj de tres fases.

28.7 ELECCIÓN DE UNA FAMILIA DE LÓGICA

Un diseñador de lógica que planifique un sistema con pastillas SSI y MSI descubrirá que se dispone de una extensa variedad de circuitos en las tres tecnologías: TTL, ECL y CMOS. La elección de qué tecnología dominará el sistema depende de cuáles sean las necesidades que a menudo entran en conflicto, como la velocidad, consumo de energía, inmunidad al ruido y facilidad de vinculación con entradas y salidas del sistema. Las tablas 28-1, 28-2 y 28-3 dan una buena indicación de la forma en que las tres tecnologías se relacionan con al menos las tres primeras de estas consideraciones. Algunas veces una decisión está bien definida. Si la necesidad de que la pérdida por energía estática sea baja es capital, la tecnología CMOS es la única alternativa. Cuando la frecuencia del reloj del sistema exceda de 100 MHz, se debe utilizar ECL. Para frecuencias menores de 80 MHz, resulta difícil justificar el uso de ECL en lugar de TTL Schottky, a menos que la tecnología ECL sea compatible con las entradas y salidas del sistema. Hasta la introducción en el mercado de la lógica CMOS "de alta velocidad", la Schottky de baja potencia fue en muchos casos la mejor solución intermedia entre velocidad y consumo de energía. Sin embargo, probablemente la CMOS "de alta velocidad" sea superior en todos los aspectos¹⁷.

Para frecuencias menores de 10 MHz, la tecnología CMOS suele ser la mejor alternativa. Además de tener las ventajas claras del bajo consumo de energía e inmunidad al ruido adecuada, tiene un extenso catálogo de dispositivos de MSI y LSI, lo que agrega flexibilidad al proceso de diseño. Entre estos dispositivos se cuen-

tan bloques fundamentales, tales como los contadores y registros de desplazamiento de muchas etapas, memorias estáticas y hasta microcomputadoras de una sola pastilla. La integración a esta escala no es práctica en TTL o ECL debido a las bajas densidades de las pastillas y a la mucho mayor disipación de energía de estas tecnologías. Aun en sistemas que requieren la capacidad de activación de la lógica TTL, se puede utilizar CMOS en la mayor parte del proceso de diseño, empleando buffers de CMOS (p. ej., el 4050B) para vincular la TTL en las salidas.

28.8 LÓGICA INTEGRADA EN INYECCIÓN (IIL)

La IIL es una configuración de compuertas bipolar que en su forma básica es análoga a la lógica de transistores de acoplamiento directo (DCTL)⁴. En esencia, este circuito consta de inversores de transistores *nnp* que comparten resistores colectores o de carga comunes para formar la lógica AND interconectada (fig. 28-18a), con lo que se implementa una compuerta NOR positiva. Estas compuertas no están disponibles en SSI, ya que el principal atributo de la IIL es que es una forma de alta densidad de lógica bipolar. La alta densidad se logra sustituyendo los resistores colectores (R_{ca} , R_{cb} y R_{cc} de la fig. 28-18a) por cargas activas en la forma de transistores laterales *pnp* (T_a , T_b y T_c en la fig. 28-18b). Una sola punta de contacto de la pastilla se conecta a V_{CC} a través de la resistencia externa R_I , con lo que se establece la corriente total que alimenta a los colectores de todos los transistores activos a través de los transistores laterales.

La arquitectura de la pastilla se indica en la figura 28-18c. Ahí también se presentan los símbolos de los transistores para mostrar las uniones por las cuales se implementan los transistores correspondientes de la figura 28-18b. Dado que las bases de todos los transistores *nnp* y los emisores de todos los transistores *npn* comparten una tierra común, toda la pastilla se fabrica sobre un sustrato tipo *n* conectado a tierra. Todos los bloques rectangulares largos son las regiones *p*, y las islas cuadradas (*n*) son las regiones *n* que constituyen los colectores de los transistores *p* más estrechas que *T₁* y *T₂*. Las regiones rectangulares *pnp* laterales se forman los emisores de inyección (de aquí el nombre denominan regiones de inyección). Obsérvese que en transistores "lógica en inyección". Obsérvese que en transistores laterales los flujos de corriente de emisor y colector son paralelos al sustrato, y en transistores verticales son perpendiculares al sustrato.

Una ventaja particular de la IIL es que la velocidad de máxima de conmutación aumenta con la magnitud de la corriente inyectada. Esta característica hace posible que el usuario negocie un punto adecuado de velocidad en función de la potencia mediante la selección de adecuada del valor de *R_i*. El producto de tiempo de propagación por potencia por compuerta para la IIL es de 0.1 a 0.7 pJ, en contraste con los aproximadamente 100 pJ de la TTL.

Debe hacerse hincapié en que la IIL sólo está disponible en encapsulados de MSI y LSI.

28.9 DISPOSITIVOS ACOPLADOS POR LA CARGA (CCD)

El término "dispositivo acoplado por la carga" (CCD, de *charge-coupled device*) describe una clase de circuitos integrados monolíticos cuya operación se basa en el principio de transferencia de paquetes de carga en el principio de transferencia por la carga es el proceso discretos¹⁹. El acoplamiento por la carga es un proceso de transferir toda la carga móvil almacenada en un elemento de almacenamiento adyacente similar. Un elemento de almacenamiento es un pozo de potencial, creado en un canal de silicio impurificado por un electrodo de compuerta al que se aplica un voltaje adecuado. Como se puede observar en la figura 28-19, la carga almacenada es transferida por los cambios de voltaje apropiados de los electrodos adyacentes generados por un cronometraje externo.

La cantidad de carga en cada paquete representa la información. En aplicaciones digitales, un 1 lógico es la presencia de carga y un 0 lógico es su ausencia, o viceversa. Las únicas componentes digitales en las que se utiliza esta tecnología son los sistemas de memoria basados en el registro de desplazamiento de entrada y salida en serie (artículo 29.2). La carga se inyecta al pozo de entrada, y su llegada al pozo de salida se identifica como una condición HIGH en la salida de un registro dado. La unidad de la figura 28-19 sería activa- Cada tercer electrodo está da por un reloj de tres fases. Cada tercer electrodo está interconectado y es llevado a uno de los relojes. Los

otros dos conjuntos de cada tercer electrodo se interconectan en forma análoga y son activados por las otras dos fases del reloj. Se usan voltajes de reloj negativos para transferir paquetes de carga positiva. Las frecuencias de pulsación del cronómetro llegan hasta 10 MHz.

Un CCD puede operar como registro de desplazamiento analógico, ya que la cantidad de carga de un paquete dado puede ser directamente proporcional a un nivel de voltaje analógico. Por tanto, una serie de paquetes de magnitudes correspondientes a una señal analógica muestreada en la entrada puede desplazarse a través del registro, simulando una línea de retardo. El CCD 311 es un registro de 130 bits que se puede cronometrar sobre el intervalo de frecuencia de 10 kHz a 15 MHz, para un tiempo de retardo de 13 μ s a 13 ms¹⁹.

REFERENCIAS BIBLIOGRÁFICAS

1. W. I. Fletcher, *An Engineering Approach to Digital Design*, Prentice-Hall, Englewood Cliffs, NJ.
2. *TTL Data Book*, Fairchild Camera and Instrument Corp., California.
3. *The TTL Data Book for Design Engineers*, Texas Instruments, Inc., Texas.
4. H. Taub y D. Schilling, *Digital Integrated Electronics*, McGraw-Hill, Nueva York.
5. L. A. Levanthal, *Introduction to Microprocessors: Software, Hardware, Programming*, Prentice-Hall, Englewood Cliffs, NJ.
6. C. Belove y D. Schilling, *Electronic Circuits, Discrete and Integrated*, 2.^a ed., McGraw-Hill, Nueva York.
7. L. Strauss, *Wave Generation and Shaping*, McGraw-Hill, Nueva York.
8. *The Integrated Circuit Data Book*, Motorola Semiconductor Products, Inc., Arizona.
9. *Low Power Schottky TTL*, Vol. 9, Serv. A, Motorola Semiconductor Products, Inc., Arizona.
10. *Fairchild Advanced Schottky TTL*, Fairchild Camera and Instrument Corp., California.
11. *Supplement to the TTL Data Book for Design Engineers*, 2.^a ed., Texas Instruments, Inc., Texas.
12. *ECL Data Book*, Fairchild Camera and Instrument Corp., Nueva York.
13. P. Horowitz y W. Hill, *The Art of Electronics*, Cambridge University Press, Cambridge, Gran Bretaña.
14. W. R. Blood, *MECL System Design Handbook*, 3.^a ed., Motorola Semiconductor Products, Inc., Arizona.
15. *CMOS Integrated Circuits*, Motorola, Inc., Arizona.
16. *CMOS Data Book*, Fairchild Camera and Instrument Corp., Nueva York.
17. *QMOS High-Speed CMOS Logic*, RCA Corp., New Jersey.
18. *RCA Integrated Circuits*, RCA Corp., New Jersey.
19. *MOS/CCD Data Book*, Fairchild Camera and Instrument Corp., California.

CAPÍTULO 29

Multivibradores biestables y registros

Thomas W. Parsons

Hofstra University
Hempstead, Nueva York

29.1 Multivibradores biestables

- 29.1.1 Circuito de interacoplamiento básico
- 29.1.2 Multivibrador biestable sincronizado
- 29.1.3 Multivibradores biestables D y J-K

- 29.1.4 Multivibradores biestables amo-esclavo y activados por el flanco

29.2 Registros

- 29.2.1 Registros de datos
- 29.2.2 Registros de desplazamiento
- 29.2.3 Aplicaciones del registro de desplazamiento

29.1 MULTIVIBRADORES BIESTABLES

Un multivibrador biestable (también llamado simplemente multivibrador, basculador o *flip-flop*) es un circuito lógico que tiene dos estados estables. Se puede colocar en uno u otro de estos estados mediante la aplicación de una señal de excitación adecuada a sus entradas, y permanece en el estado elegido una vez cesa la excitación. Por tanto, un multivibrador biestable es capaz de "recordar" la excitación aplicada.

29.1.1 Circuito de interacoplamiento básico

Todos los multivibradores biestables se basan en el circuito de interacoplamiento, también llamado enganchador (fig. 29-1)^{1,2,3}. La operación de una versión de multivibrador biestable S - R (fig. 29-1a) se puede apreciar con la ayuda del diagrama de relaciones de tiempo de la figura 29-2a. Las entradas R y S normalmente son 0. Si se aplica un 1 lógico a S , la salida \bar{Q} pasará a 0. Este 0 se aplica de inmediato a la entrada de la compuerta NOR superior. Ambas entradas de esta compuerta son ahora 0, de manera que Q , la salida, será un 1. Entonces se dice que el multivibrador se ha colocado o fijado.

El 1 de Q también se aplica a la entrada del NOR inferior. Si ahora la entrada S se devuelve a 0, la presencia del 1 de Q mantiene a \bar{Q} fija en 0. Por tanto, el multivibrador biestable retiene su colocación después de que las entradas han regresado a 0.

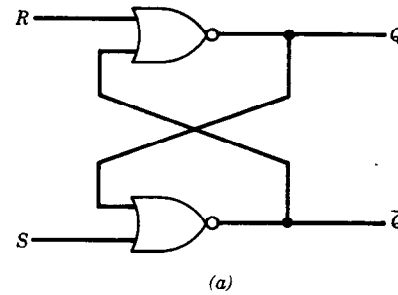
Si se aplica un 1 a la entrada R , la salida Q pasa a 0 y la salida \bar{Q} a 1. Ahora se dice que el multivibrador biestable se ha recolocado. Si R regresa a 0, las salidas conservan estos nuevos valores.

Si ambas entradas se colocaran en 1, las salidas serían 0. Dado que Q y \bar{Q} siempre tienen el objetivo de actuar como complementos (según implica la notación \bar{Q}), normalmente nunca se permite que R y S se fijen en forma simultánea en 1.

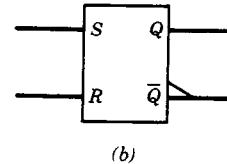
El símbolo lógico estándar de un multivibrador biestable S - R se muestra en la figura 29-1b. La salida \bar{Q} se denota mediante un pequeño triángulo rectángulo.

En la figura 29-1c se muestra otra versión de este circuito básico, con su diagrama de relaciones de tiempo correspondiente en la figura 29-2b. En esta versión, las entradas normalmente son 1 y el multivibrador biestable es colocado o recolocado por la aplicación de un 0 a la entrada apropiada. Es posible distinguir entre este multivibrador y el de la figura 29-1a de dos maneras: rotulando las entradas \bar{S} y \bar{R} , como en la figura 29-1c, o bien indicando una entrada de inversión, como se muestra en el símbolo lógico del multivibrador S - R de la figura 29-1d. En esta versión, con el fin de garantizar que Q y \bar{Q} sean complementos, no se permite que las entradas \bar{S} y \bar{R} sean ambas 0.

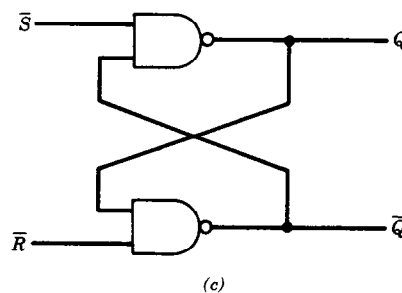
En un multivibrador biestable cualquiera, las entradas deben permanecer un tiempo mínimo para que el multivibrador reaccione. Esto puede observarse considerando la sincronización implicada en la operación de colocación que se acaba de escribir (fig. 29-2). Las señales aplicadas necesitan una cantidad de tiempo finita para propagarse a través de las compuertas NOR; sea



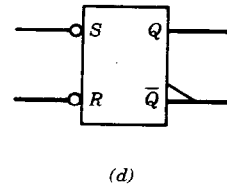
(a)



(b)



(c)



(d)

Fig. 29-1. Circuito de interacoplamiento (enganchador) básico: a) con entradas reales, mediante el uso de compuertas NOR; b) símbolo estándar; c) con entradas complementadas, mediante el empleo de compuertas NAND; d) símbolo estándar.

este tiempo t_{pd} . El 1 que se aplica a la entrada S debe permanecer el tiempo suficiente para que esta entrada se propague de regreso a la compuerta NOR inferior y enganche el multivibrador biestable en su estado colocado. Para esto, la entrada primero debe pasar la compuerta NOR inferior, haciendo que \bar{Q} pase a 0 después de un tiempo t_{pd} . Cuando \bar{Q} pasa a 0, la compuerta NOR superior se dirige hacia 1, de manera que el cambio en Q se demora t_{pd} segundos respecto al cambio en \bar{Q} . Por tanto, la duración total de la entrada S debe ser cuando menos de dos retardos o $2t_{pd}$. Si la señal dura menos, \bar{Q} puede cambiar de estado brevemente o quizá comience a hacerlo, pero Q no lo hará, y cuando S regrese a 0 el multivibrador volverá a

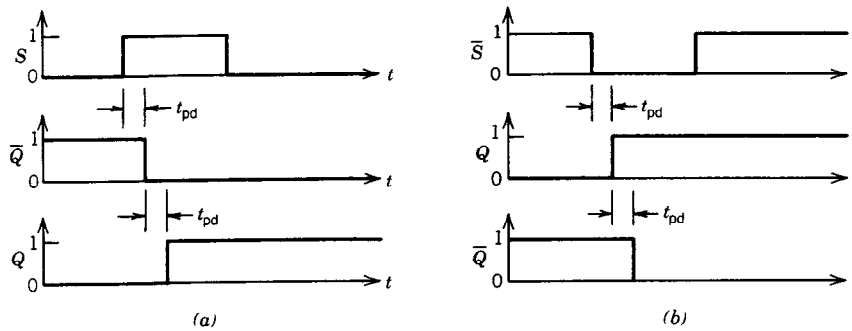


Fig. 29-2. Relaciones de tiempo del enganchador: a) con compuertas NOR; b) con compuertas NAND.

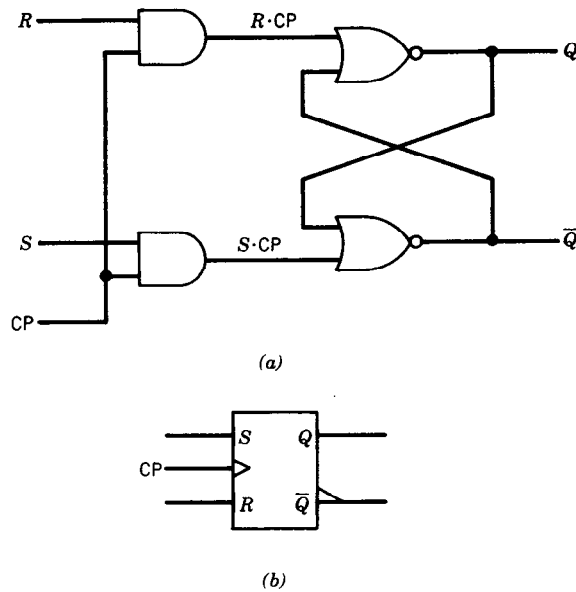


Fig. 29-3. Multivibrador biestable S-R sincronizado (a) y su símbolo estándar (b).

su estado inicial. Se puede plantear un argumento similar para la versión del circuito de la figura 29-1c, como lo ilustra el diagrama de relaciones de tiempo de la figura 29-2b.

29.1.2 Multivibrador biestable sincronizado

En la práctica, suele ser deseable sincronizar la operación de un multivibrador biestable con un pulso de reloj. En la figura 29-3a se presenta un multivibrador biestable S-R elemental sincronizado. Obsérvese que sólo se permite que el multivibrador capte y responda a las entradas de control mientras el pulso de reloj sea 1. En tanto que el pulso de reloj sea 0, el multivibrador permanecerá en el estado en que se colocó durante el pulso de reloj. El uso de multivibradores biestables sincronizados es la regla en lugar de la excepción, y en

lo sucesivo se supondrá que todos los multivibradores serán sincronizados, a menos que se indique en forma específica lo contrario.

En el diagrama de relaciones de tiempo de la figura 29-4 puede verse la operación del multivibrador biestable S-R sincronizado. Obsérvese que el multivibrador cambia de estado al inicio del pulso de reloj; es decir, en su flanco ascendente. El pulso de reloj debe durar el tiempo suficiente para que el efecto del nuevo valor de entrada se propague por el multivibrador. La amplitud mínima se determina por medio del mismo análisis que el del enganchador simple, que se consideró antes, y vuelve a resultar $2t_{pd}$. En todos los multivibradores biestables sincronizados (con la excepción del disparado por el flanco, que se describe más adelante), las entradas deben permanecer estables (es decir, sin cambio) lo que dure el pulso de reloj.

Tabla 29-1. Tabla de estado del multivibrador biestable S-R

R	S	$Q(t + 1)$
0	0	$Q(t)$
0	1	1
1	0	0
1	1	No está permitido

La operación de un multivibrador biestable se puede caracterizar mediante una tabla de estado, en la que se indica el valor de Q después de un pulso de reloj como función de la excitación aplicada a sus entradas de control. La tabla 29-1 es la tabla de estado de un multivibrador S-R. En esta tabla, $Q(t)$ es el valor de Q antes del pulso de reloj y $Q(t + 1)$ es su valor después.

El símbolo gráfico de un multivibrador S-R se muestra en la figura 29-3b. La entrada del pulso de reloj se presenta por medio de un pequeño triángulo dentro de la caja, y la salida \bar{Q} se distingue por medio de un pequeño triángulo rectángulo fuera de la caja.

29.1.3 Multivibradores biestables D y J-K

Además del multivibrador S-R existen otros dos tipos de uso común: los multivibradores D y J-K.

Multivibrador biestable D. Se ilustra en la figura 29-5, y su diagrama de relaciones de tiempo se presenta en la figura 29-6. Éste es en esencia un multivibrador biestable S-R de compuerta NAND con sus entradas conectadas por medio de un inversor, como se muestra en la figura 29-5a. Cuando se aplica un pulso de reloj, el nivel lógico presente en la entrada D se transfiere a la salida Q; entre pulsos de reloj, la entrada D se ignora. La tabla 29-2 es una tabla de estado del multivibrador D.

Multivibrador biestable J-K. Es el tipo más versátil. Se puede hacer que se dispare en el flanco ascendente o en el descendente del pulso de reloj. En la figura 29-7 se presentan los símbolos gráficos de multivibradores biestables. La tabla 29-3 es la tabla de estado del multivibrador J-K. Cuando ambas entradas J y K son 0, el estado del multivibrador se mantiene sin cambio durante un pulso de reloj; si ambas son 1, el multivibrador conmuta; es decir, sus salidas se complementan. Si $J = 1$ y $K = 0$, el multivibrador se fija en el siguiente pulso de reloj, y si $J = 0$ y $K = 1$, el multivibrador se borra en el siguiente pulso de reloj.

Tabla 29-2. Tabla de estado del multivibrador biestable D

D	$Q(t + 1)$
0	0
1	1

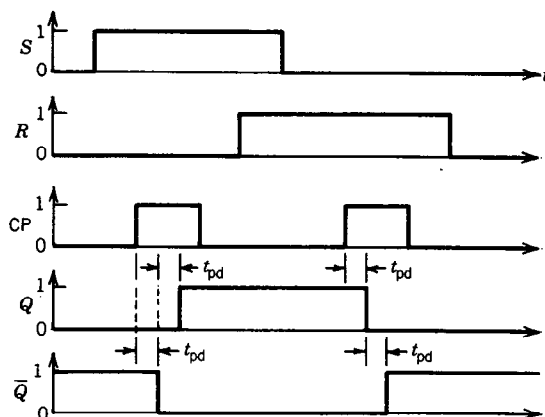


Fig. 29-4. Diagrama de relaciones de tiempo del multivibrador biestable S-R sincronizado.

Los circuitos internos de los multivibradores J-K y otros no siempre constan de las formas simples de compuertas NOR y NAND que se mostraron en la figura 29-1. El retardo de una entrada a una salida puede implicar varios retardos de compuertas, de manera que el tiempo total que se necesita para que las salidas del multivibrador se estabilicen será mayor de $2t_{pd}$.

En los diagramas de relaciones de tiempo de la figura 29-8 se supone un retardo efectivo t_{ef} para que se estabilicen las salidas después del flanco adecuado del pulso de reloj. Por sencillez, las transiciones de la salida se ilustran como si ocurrieran simultáneamente, retardadas t_{ef} de la transición del pulso de reloj.

Un multivibrador biestable de conmutación se puede formar a partir de un multivibrador J-K interconectando sus entradas J y K; un multivibrador D, colocando un inversor entre las entradas J y K, como en el caso de multivibrador S-R. Estas conexiones se presentan en la figura 29-9.

En multivibradores biestables sincronizados, con frecuencia es aconsejable proporcionar una entrada de colocación o recolocación auxiliar asincrónica, o sea, una entrada que no dependa de la disponibilidad de un pulso de reloj y pueda pasar por alto las otras entradas. Estas entradas frecuentemente se designan como de precolocación y borrado (para distinguirlas de las condiciones de colocación y recolocación del multivibrador S-R). El multivibrador J-K de la figura 29-10a tiene entradas de precolocación y borrado. En muchos tipos de multivibradores, estas entradas se complementan (fig. 29-10b).

29.1.4 Multivibradores biestables amo-esclavo y activados por el flanco

Los multivibradores biestables se emplean a menudo en la construcción de circuitos secuenciales, tales como los contadores. Estos circuitos se consideran en otras partes del presente libro, pero se pueden describir brevemente como uno o más multivibradores biestables controlados por circuitos lógicos aplicados a sus entra-

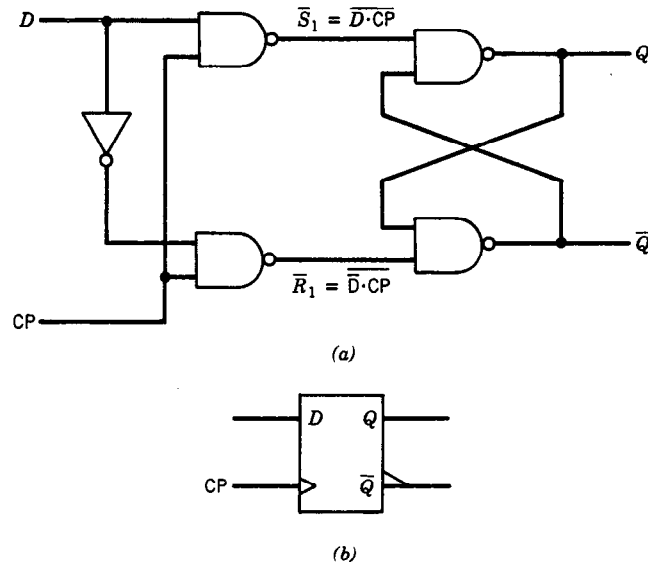


Fig. 29-5. Multivibrador biestable D sincronizado (a) y su símbolo estándar (b).

das de control. Los circuitos lógicos son activados en parte por señales externas, y en parte por las salidas de los multivibradores.

En un circuito secuencial, el pulso de reloj marca el punto en el que los multivibradores asumen nuevos estados en respuesta a señales de control. Estos nuevos estados, a su vez, dan por resultado un nuevo conjunto de señales de control que determinan las transiciones en el siguiente pulso de reloj. No obstante, con multivibradores simples del tipo que se muestra en la figura 29-2, es esencial que el pulso de reloj sea suficientemente breve para que las transiciones de estado se completen antes de que las nuevas señales de control lleguen a las entradas. De lo contrario no se cumple el requisito de que las entradas se mantengan sin cambio en todo el transcurso de los pulsos de reloj.

En algunos casos, la trayectoria de retroalimentación a través de los circuitos de control puede hacer que el multivibrador biestable oscile mientras el pulso de reloj sea 1. Existen muchas dificultades prácticas en la selección de una amplitud de pulso lo suficientemente breve para evitar estos problemas, y lo bastante larga para sincronizar los multivibradores en forma confiable. Hay dos maneras de obviar el problema.

Un multivibrador biestable amo-esclavo separa las funciones de captar las entradas de control y fijar los estados de salida. En la figura 29-11 se presenta un multivibrador biestable S-R amo-esclavo. Éste consta de dos multivibradores sincronizados en cascada. Obsérvese que el pulso de reloj que se aplica al segundo multivibrador es el complemento del que se aplica al primero. Cuando $CP = 1$, las entradas del amo son

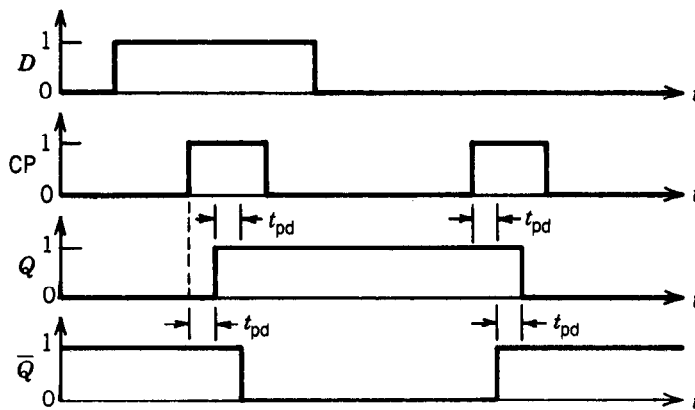


Fig. 29-6. Diagrama de relaciones de tiempo del multivibrador biestable D sincronizado.



Fig. 29-7. Símbolos estándares del multivibrador biestable J-K: a) flanco ascendente; b) disparado por el flanco descendente.

Tabla 29-3. Tabla de estado del multivibrador biestable J-K

J	K	$Q(t+1)$	$\bar{Q}(t+1)$
0	0	$Q(t)$	$\bar{Q}(t)$
0	1	1	0
1	0	0	1
1	1	$\bar{Q}(t)$	$Q(t)$

$S_m = S$ y $R_m = R$, mientras que las entradas del esclavo son ambas cero. Cuando $CP = 0$, las entradas del amo son ambas cero, mientras que las del esclavo son $S_s = Q_m$ y $R_s = \bar{Q}_m$.

La operación de este circuito se presenta en el diagrama de la figura 29-12. Cuando $CP = 1$, el multivibrador

amo puede captar las entradas de control y responder a ellas, pero el multivibrador esclavo se desconecta del amo por medio del CP complementado, que aquí se representa como CP_s .

Si CP pasa a 1 en el tiempo t_1 , entonces después de un retardo t_{pd} la entrada S del multivibrador amo pasa a 1, y después de otro retardo t_{pd} , \bar{Q}_m pasa a 0; por último, después de otro retardo t_{pd} , Q_m pasa a 1. Sin embargo, como CP_s ha estado en 0 desde $t_1 + t_{pd}$, el multivibrador esclavo no responde a los nuevos estados de Q_m y \bar{Q}_m . Cuando CP regresa a 0 algún tiempo después t_2 , el multivibrador amo se desconecta de las entradas S y R y ya no puede responder a ellas. Sin embargo, en el tiempo $t_2 + t_{pd}$, CP_s pasa a 1 y el multivibrador esclavo cambia de estado en respuesta a los valores de Q_m y \bar{Q}_m . Las salidas Q y \bar{Q} reflejan ahora el nuevo estado resultante de las entradas que estaban

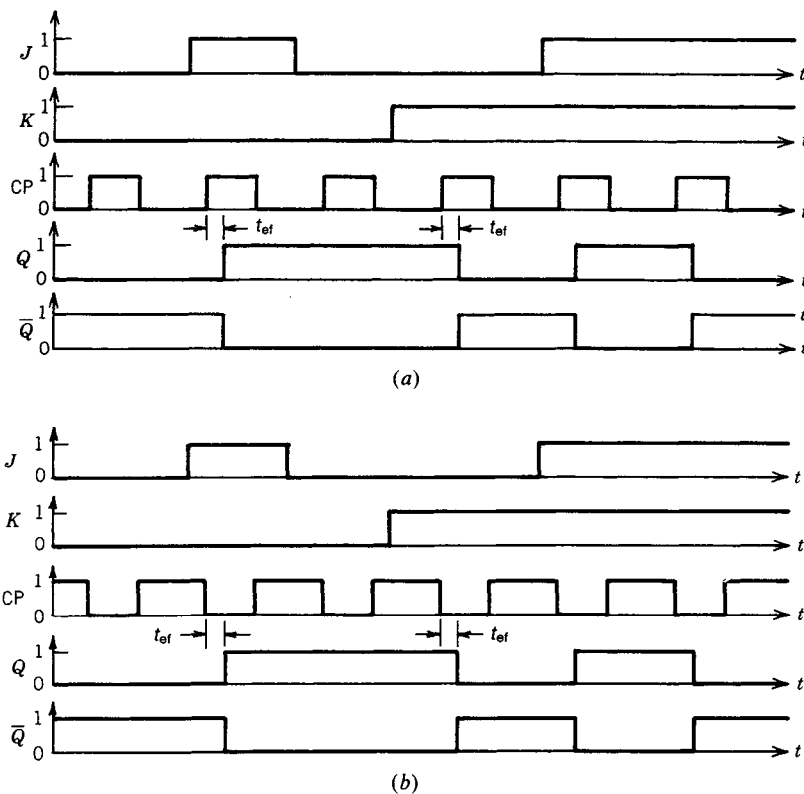


Fig. 29-8. Diagramas de relaciones de tiempo del multivibrador biestable J-K: a) disparado por el flanco ascendente del pulso de reloj; b) disparado por el flanco descendente.

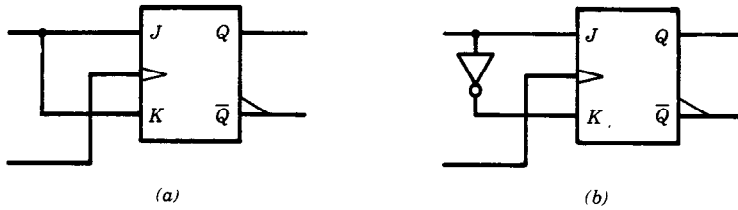


Fig. 29-9. Conexiones del multivibrador biestable J-K para implementar a) un multivibrador de conmutación y b) un multivibrador biestable D.

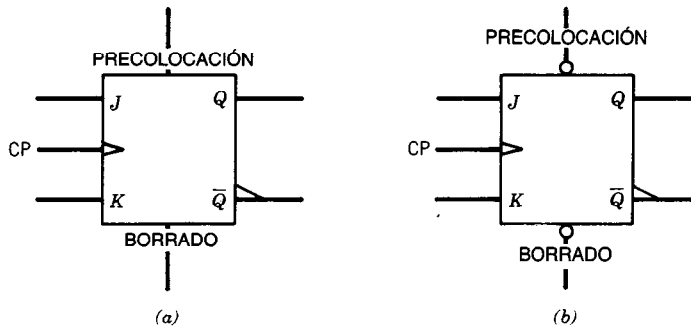


Fig. 29-10. Multivibrador biestable J-K con entradas de precolocación y borrado (PRESET y CLEAR): a) sin inversión; b) de inversión.

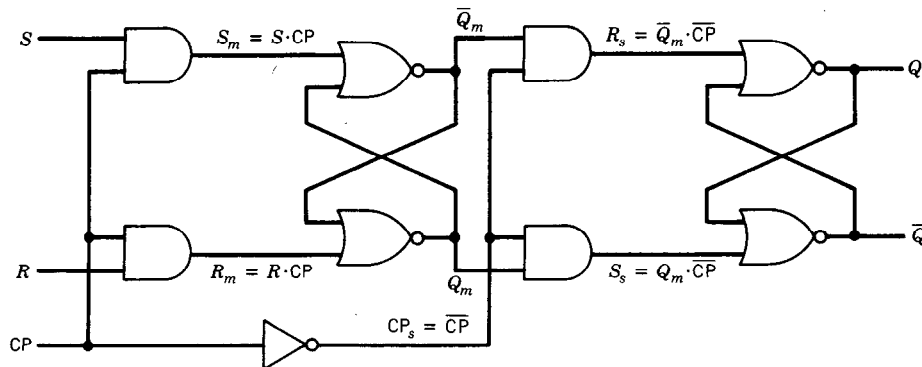


Fig. 29-11. Multivibrador biestable S-R amo-esclavo.

en S y R mientras CP era 1. Si en respuesta a este nuevo estado S o R toman un nuevo valor, Q y \bar{Q} no se verán afectadas por éste mientras no ocurra un nuevo pulso de reloj, ya que entonces el multivibrador amo se desconecta de S y R .

Obsérvese que en este multivibrador amo-esclavo las entradas de control pasan al multivibrador amo en el flanco ascendente del pulso de reloj, pero el multivibrador esclavo cambia de estado en el flanco descendente del pulso.

Pueden construirse multivibradores biestables amo-esclavo en los que el amo lea las entradas del flanco descendente del pulso de reloj y el esclavo cambie de estado en el flanco ascendente; un multivibrador de este tipo se ilustra en la figura 29-13.

En la figura 29-14 se presenta un multivibrador biestable J-K amo-esclavo. Obsérvese que la lógica que implementa la operación de J-K es activada por el multivibrador esclavo; es decir, $S_m = J \cdot \bar{Q} \cdot CP$ y $R_m = K \cdot Q \cdot CP$. Si las entradas de control de este multivibrador cambian durante el pulso de reloj, el multivibrador amo seguirá el cambio si las entradas J-K lo permiten. Debido a esto, los cambios en la entrada durante el pulso de reloj pueden o no afectar al multivibrador amo, según el estado actual del multivibrador esclavo.

Para que un sistema en el que se utilicen multivibradores amo-esclavo opere en forma predecible, las entradas de control deben mantenerse estables mientras dure el pulso de reloj.

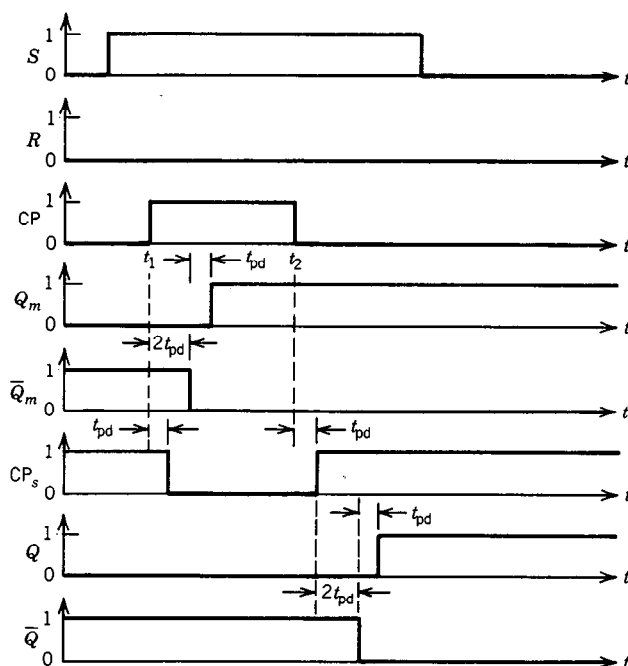


Fig. 29-12. Diagrama de relaciones de tiempo del multivibrador biestable amo-esclavo.

La tabla de estado de la tabla 29-3 se puede verificar a partir del circuito de la figura 29-14 considerando las ecuaciones lógicas para las entradas al multivibrador amo-esclavo cuando $CP = 1$:

Si	Entonces
$J = K = 0$	$S_m = R_m = 0$ y el amo no cambiará.
$J = 1$ y $K = 0$	$S_m = \overline{Q}$ y $R_m = 0$ y el amo se colocará si $\overline{Q} = 1$. Sin embargo, si $\overline{Q} = 0$ el esclavo, y por tanto, el amo se colocaron originalmente y el amo permanecerá colocado.
$J = 0$ y $K = 1$	$S_m = 0$ y $R_m = Q$ y el amo se recolocará si $Q = 1$. No obstante, si $Q = 0$ el esclavo, y por tanto, el amo se recolocaron originalmente y el amo permanecerá recolocado.
$J = K = 1$	$S_m = \overline{Q}$ y $R_m = Q$ y el amo conmutará como se indica en el cuarto renglón de la tabla 29-3.

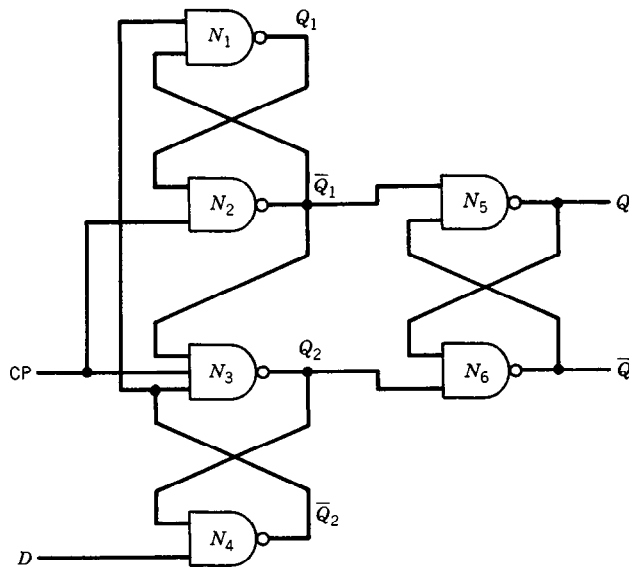
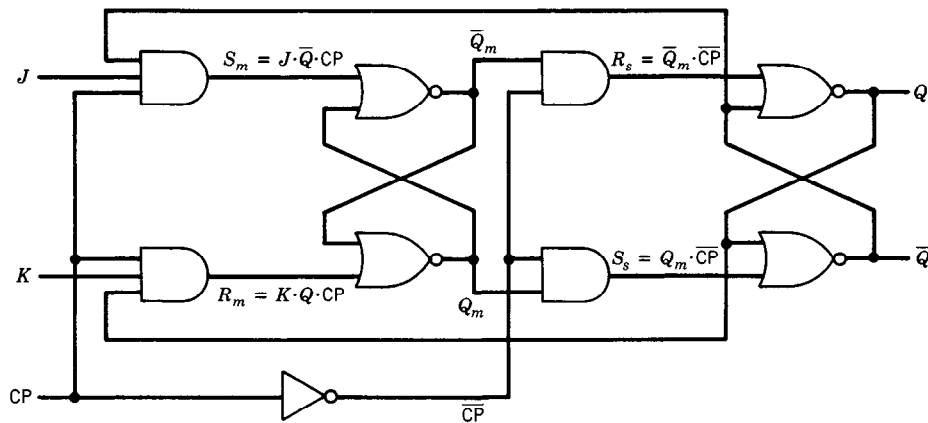
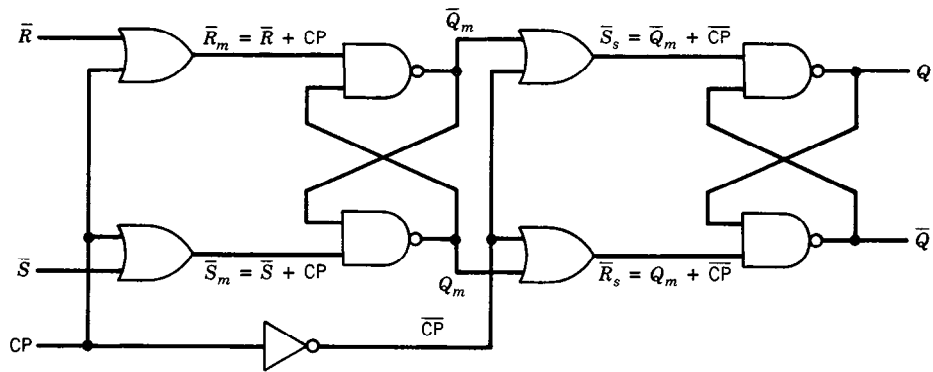
El requisito de que las entradas de control se mantengan estables mientras dure el pulso de reloj se puede eliminar mediante el uso de multivibradores biestables disparados por el flanco (véase la figura 29-15). En un multivibrador disparado por el flanco, el siguiente estado del multivibrador esclavo depende solamente de los valores de las entradas de control du-

rante la transición del pulso de reloj. Por tanto, las entradas deben mantenerse estables sólo durante un breve intervalo antes y después del flanco del pulso de reloj. La parte de este intervalo que precede a la transición del pulso de reloj se conoce como tiempo de establecimiento o de conmutación (fig. 29-16), y la parte que sigue se denomina tiempo de retención.

La operación del multivibrador biestable disparado por el flanco puede describirse con la ayuda del diagrama de relaciones de tiempo de la figura 29-17. En este multivibrador, Q_1 y Q_2 operan juntas para retener el estado de la entrada D . Cuando D pasa a 1, Q_2 pasa a 0 y Q_1 pasa a 1. Después, cuando D regresa a 0, Q_2 vuelve a 1 y Q_1 a 0. Nótese que estas transiciones no requieren una transición del pulso de reloj para habilitarlas. Las señales Q_1 y Q_2 preparan N_2 y N_3 para el pulso de reloj.

Cuando el pulso de reloj es 0, las salidas Q_1 y Q_2 se mantienen en 1 y el multivibrador esclavo (N_5 y N_6) permanece sin cambio. Cuando el pulso de reloj hace su transición a 1, Q_2 o Q_1 pasan a 0, según los estados de Q_1 y Q_2 . Si $D = 1$, entonces $Q_2 = 0$ y $Q_1 = 1$, y la transición del pulso de reloj hace que Q_1 pase a 0, colocando la salida Q en 1 y la \overline{Q} en 1. Si $D = 0$, entonces $Q_2 = 1$ y $Q_1 = 0$, de modo que el pulso de reloj hace que Q_2 pase a 0 en su lugar, colocando las salidas Q en 0 y \overline{Q} en 1.

El tiempo de establecimiento es el tiempo que se requiere para que la entrada D se propague a Q_1 , o sea, $2t_{pd}$. El tiempo de retención es el tiempo que se requiere para que N_2 , N_3 , N_5 y N_6 respondan a la transición del pulso de reloj, o sea, $3t_{pd}$.



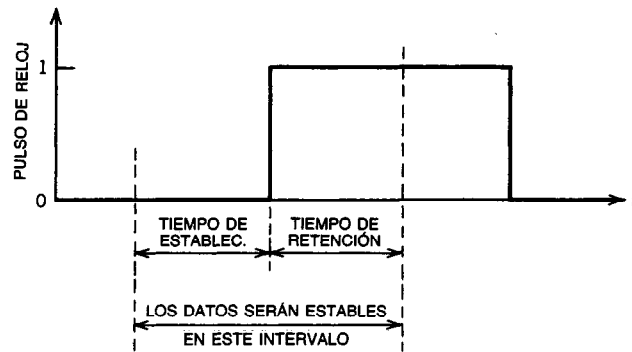


Fig. 29-16. Tiempos de establecimiento y retención del multivibrador biestable activado por el flanco de la figura 29-15.

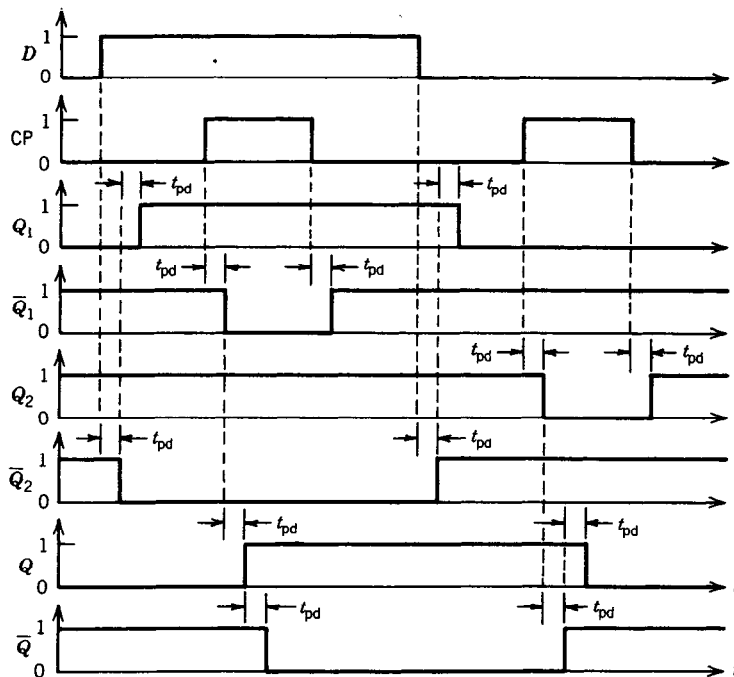


Fig. 29-17. Diagrama de relaciones de tiempo del multivibrador biestable D activado por el flanco ascendente de la figura 29-15.

El multivibrador de la figura 29-15 se activa en el flanco ascendente. Los multivibradores biestables disparados por el flanco también se pueden disparar en el flanco descendente mediante la sustitución de compuertas NAND por NOR (fig. 29-18).

29.2 REGISTROS

Un **registro** es un conjunto de multivibradores biestables que se utilizan para guardar una cadena de dígitos binarios. Los registros tienen muchos fines. Pueden guardar un contenido para transmitirlo después a cual-

quier parte o bien para realizar operaciones específicas con él. Un registro *buffer* (también llamado de memoria intermedia o temporal) es aquel que guarda datos con el fin de aligerar las restricciones de sincronización entre otras componentes de un sistema mayor. Un acumulador es un registro con hardware asociado para realizar operaciones aritméticas o de lógica.

29.2.1 Registros de datos²

En la figura 29-19 se muestra un registro simple. Consiste de un conjunto de multivibradores biestables D que se pueden disparar en el flanco ascendente o el descen-

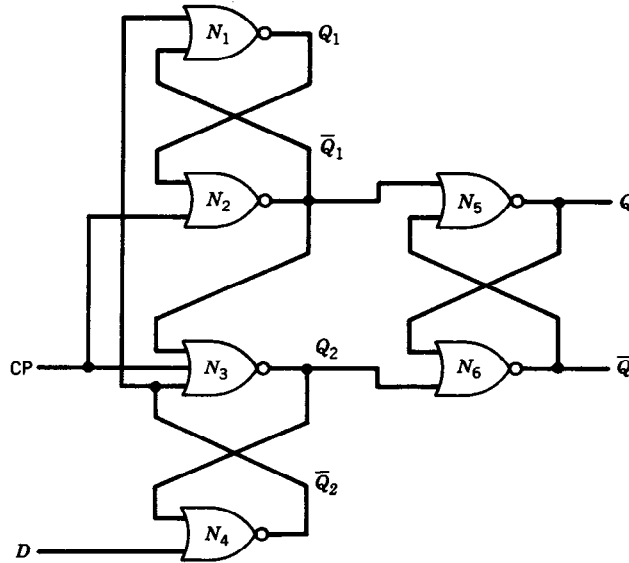


Fig. 29-18. Multivibrador biestable D activado por el flanco descendente.

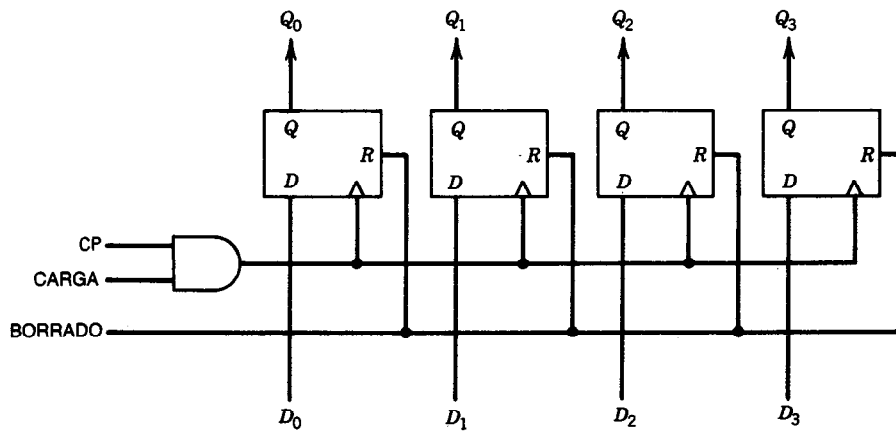


Fig. 29-19. Registro de datos básico. Las entradas en $D_0 - D_4$ se transfieren a las salidas cuando se libera el pulso de reloj.

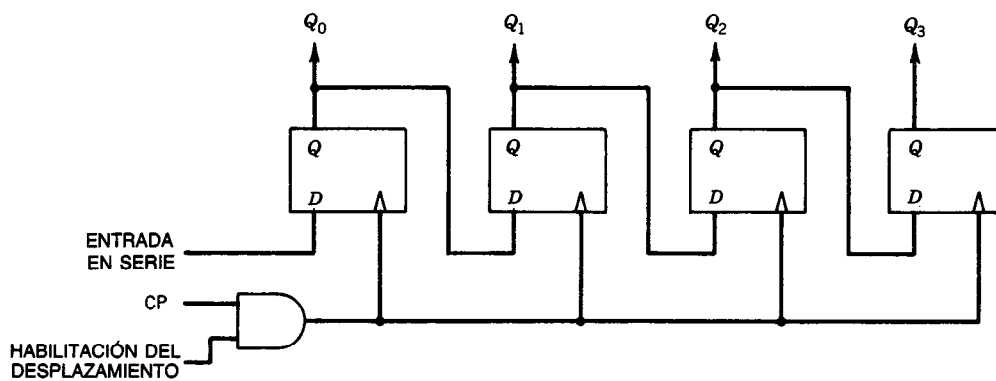


Fig. 29-20. Registro simple de desplazamiento a la derecha.

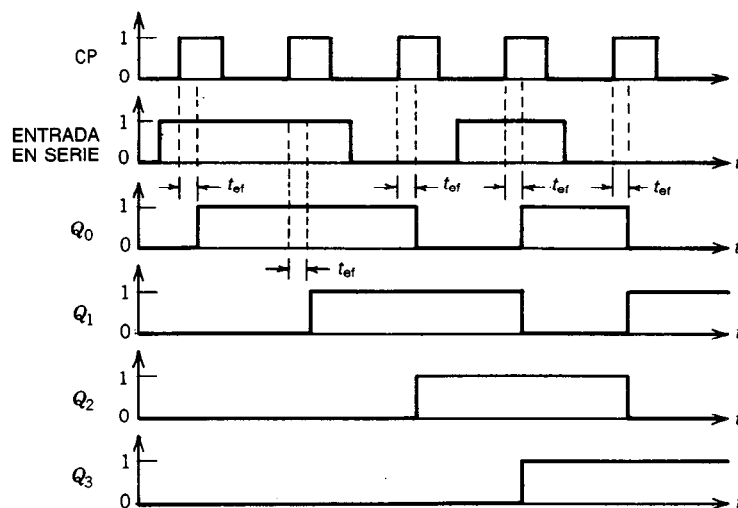


Fig. 29-21. Diagrama de relaciones de tiempo del registro de desplazamiento.

dente del pulso de reloj, según la aplicación. Los datos se aplican a las entradas D . Cuando se van a leer datos en el registro, se aplica un pulso de reloj a la entrada CP habilitando la entrada LOAD. Las salidas Q del registro normalmente se ponen a disposición del usuario; en algunas aplicaciones quizá sea adecuado dejar disponibles también las salidas \overline{Q} . Por lo general se proporciona una entrada CLEAR, que se conecta a las entradas asincrónicas de borrado de los multivibradores individuales, como se presenta en la figura 29-19.

29.2.2 Registros de desplazamiento^{1,2,3}

Un **registro de desplazamiento** es aquel que puede desplazar su contenido a la derecha o a la izquierda. Entre los usos de los registros de desplazamiento se cuentan la implementación de operaciones de desplazamiento en unidades centrales de procesamiento (CPU, de *central processing units*) de computadoras y la conversión entre datos en serie y en paralelo.

En la figura 29-20 se presenta un registro de desplazamiento simple. Su operación se puede apreciar con la ayuda del diagrama de relaciones de tiempo de la figura 29-21. (En este diagrama se supone que los multivibradores biestables se disparan en el flanco ascendente del pulso de reloj y que cada uno requiere un tiempo efectivo t_{ef} para que sus salidas se establezcan después de sincronizarse con el reloj.) El contenido del registro se desplaza una posición a la derecha con cada pulso de reloj. (Cuando se desea que no haya desplazamiento, se bloquean los pulsos de reloj inhabilitando la entrada de habilitación de desplazamiento.) La posición del bit (de *binary digit*) desocupada en el extremo izquierdo del registro se coloca en el nivel aplicado a la entrada en serie. Las salidas Q de los multivibradores están disponibles como salidas en paralelo. Dado que los datos sólo se pueden aplicar por medio de la entrada en serie, este registro se denomina registro de entrada en serie y salida en paralelo.

Obsérvese que la salida de cada multivibrador es idéntica a la del multivibrador que está inmediatamente a su izquierda, pero retrasada un pulso de reloj. Debido a esto, los registros de desplazamiento también se utilizan como elementos de retardo digitales, siempre que el retardo requerido sea un número entero de pulsos de reloj en longitud.

En la figura 29-20, el desplazamiento a la derecha se obtiene mediante la conexión de la entrada de cada multivibrador a la salida del multivibrador que está a su izquierda. Para efectuar el desplazamiento a la izquierda, las entradas tendrían que conectarse a los multivibradores del lado derecho. Multicanalizando las entradas se obtiene una operación u otra. En la figura 29-22 se da un ejemplo de esta configuración. Este registro tiene tres funciones posibles: desplazamiento a la derecha, desplazamiento a la izquierda y carga en paralelo.

Para determinar qué operación se efectuará, la entrada de cada entrada D se selecciona por medio de un multicanalizador 4×1 . (Un multicanalizador selecciona una entre varias señales de entrada y la alimenta a la salida. La selección es controlada por la aplicación de un número de entrada binario a las entradas seleccionadas. Los multicanalizadores se examinan en el capítulo 30 de este libro.) La operación que se realizará se selecciona aplicando las señales apropiadas a las entradas de selección de desplazamiento, que alimentan

Tabla 29-4. Entradas de control del registro de desplazamiento de la figura 29-22

S_1	S_0	Función
0	0	Sin cambio
0	1	Desplazamiento a la derecha
1	0	Desplazamiento a la izquierda
1	1	Carga en paralelo

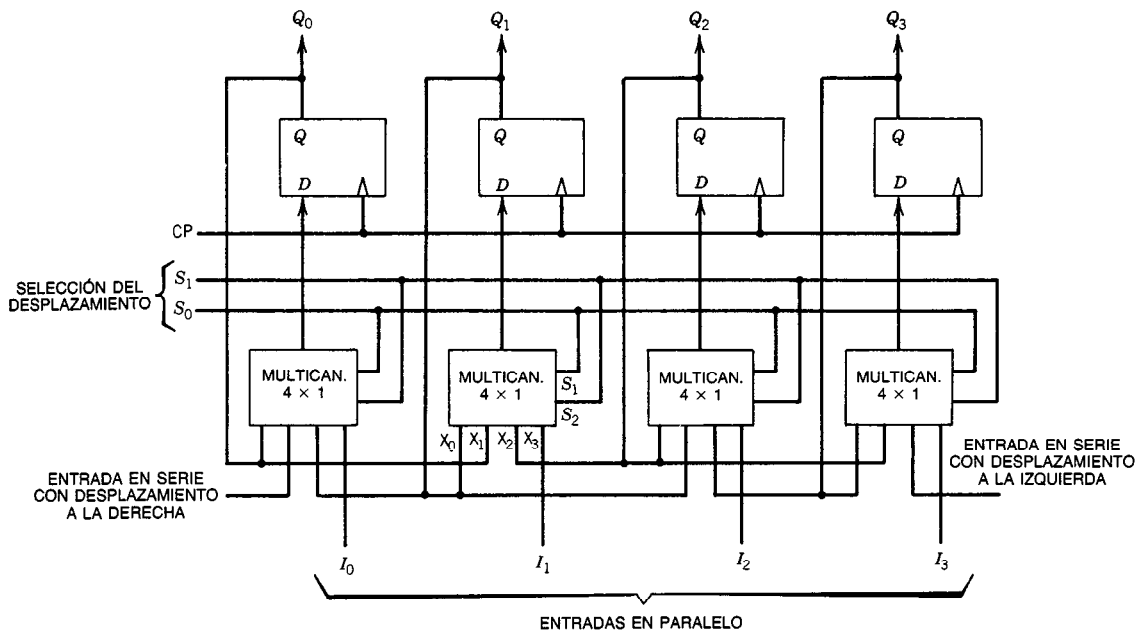


Fig. 29-22. Registro universal de desplazamiento a la izquierda, a la derecha y con carga en paralelo. MULTICAN. = multicanalizador.

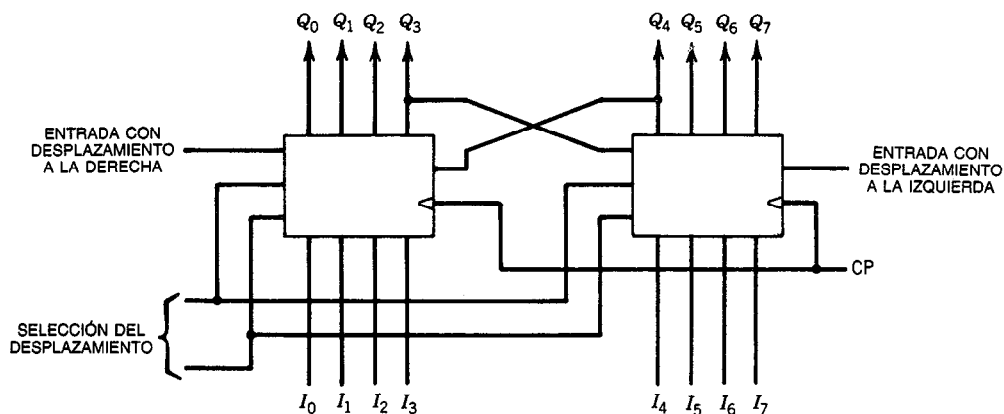


Fig. 29-23. Interconexión de registros de desplazamiento cortos para formar uno más largo. En este ejemplo se utilizan registros de desplazamiento de 4 bits para formar uno de 8.

las entradas de control de todos los multicanalizadores. Las entradas para cada operación se presentan en la tabla 29-4.

La operación de este registro se puede apreciar con la etapa 1 (salida Q_1) como ejemplo. Si no se va a hacer nada, las entradas de control del multicanalizador, S_1 y S_0 , se colocan en 0. Así, el multicanalizador selecciona la entrada X_0 , que se conecta a Q_1 . Por tanto, cuando ocurre el pulso de reloj, el multivibrador es accionado desde su propia salida y permanece sin cambio.

Para hacer el desplazamiento a la derecha, los controles S_1 y S_0 se colocan en 0 y 1, respectivamente, lo

que ocasiona que el multicanalizador seleccione la entrada X_1 , que se conecta a Q_0 , la salida de la etapa anterior. En esta condición, el registro actúa como el de la figura 29-20.

Para efectuar el desplazamiento a la izquierda, los controles S_1 y S_0 se colocan en 1 y 0, respectivamente, con lo cual el multicanalizador selecciona la entrada X_2 , que se conecta a Q_2 , la salida de la etapa que está a la derecha de la etapa 1.

Para la carga en paralelo, S_1 y S_0 se colocan ambas en 1, lo cual hace que el multicanalizador seleccione X_3 , que conecta la entrada D a la línea de entrada en paralelo correspondiente, I_1 .

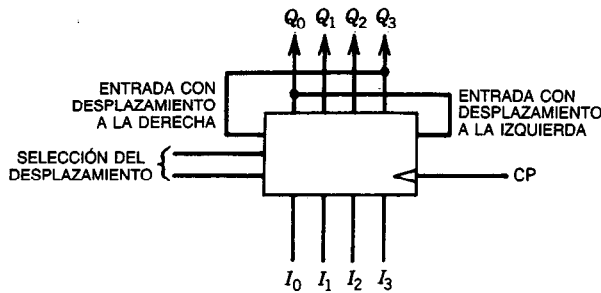


Fig. 29-24. Conexión de un registro de desplazamiento bidireccional para hacer posible la rotación de los contenidos.

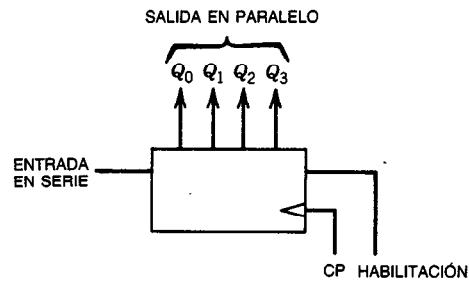


Fig. 29-25. Uso de un registro de desplazamiento a la derecha para la conversión de en serie a en paralelo.

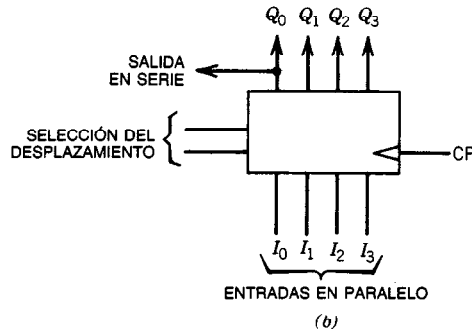
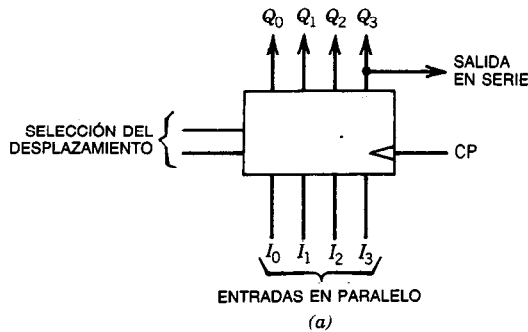


Fig. 29-26. Uso del registro de desplazamiento para la conversión de en paralelo a en serie: a) primero el bit de orden superior; b) primero el bit de orden inferior. Las entradas en serie no se utilizan y no se muestran.

29.2.3 Aplicaciones del registro de desplazamiento

1. Interconexión del registro de desplazamiento.

Los registros de desplazamiento normalmente se presentan en el mercado en tamaños de cuatro y ocho bits. En el caso de que se requiera un registro mayor, éste se puede formar a partir de registros de tamaño menor interconectándolos como se puede observar en la figura 29-23. Las entradas de selección y del pulso de reloj se ponen en paralelo, y la entrada en serie de cada registro se conecta al bit del extremo del registro adyacente.

2. Registros de desplazamiento circular.

En algunas aplicaciones puede desearse hacer girar el contenido del registro. En este caso, el bit desplazado del extremo derecho del registro se aplica a la entrada en serie del lado izquierdo. Este tipo de conexión queda ilustrado en la figura 29-24.

3. Interconversión de en serie a en paralelo.

Los datos en serie se pueden convertir a datos en paralelo aplicándolos a la entrada en serie de un registro de desplazamiento, como se observa en la figura 29-25. En este ejemplo se supone que los datos en serie toman la forma de palabras de 4 bits. El registro es uno de desplazamiento a la derecha sincronizado a la velocidad de los bits de la entrada en serie, y se dispone de una pa-

labra de 4 bits en paralelo en las terminales de salida del registro tras cada cuatro pulsos de reloj.

Para convertir datos en paralelo a datos en serie, un registro de desplazamiento se puede cargar mediante entradas en paralelo, como se muestra en la figura 29-26. El registro se coloca en el modo de desplazamiento a la derecha y se sincroniza a la velocidad de bits deseada. Los datos en serie quedan disponibles en la salida Q_3 de la figura 29-26a. En esta configuración, el bit menos significativo (LSB, de *least significant bit*) de los datos de entrada figura en primer término y el bit más significativo (MSB, de *most SB*) aparece en el último.

Cuando se requiere la secuencia contraria, el registro se coloca en el modo de desplazamiento a la izquierda y la salida se toma de Q_0 , como se muestra en la figura 29-26b.

REFERENCIAS BIBLIOGRÁFICAS

1. F. J. Hill y G. R. Peterson, *Introduction to Switching Theory and Logical Design*, 3.^a ed., Wiley, Nueva York.
2. M. M. Mano, *Digital Logic and Computer Design*, Prentice-Hall, Englewood Cliffs, NJ.
3. H. Taub y D. Schilling, *Digital Integrated Electronics*, McGraw-Hill, Nueva York.